20

Communicatie-schakelingen

Inhoud

■/■■ reeds gepubliceerd
▒/▒▒ gepland voor de volgende aanvullingen

20/1

RS-232 drivers en receivers

Inhoud

MC 3488A	2 x TTL	→	RS-232			
MC 3488B	2 x MOS	→	RS-232			
MC 1488	4 x TTL	→	RS-232			
MC 1489				4 x RS-232	→	TTL
µA 9616	3 x TTL	→	RS-232			
µA 9627				2 x RS-232	→	TTL
µA 1488	4 x TTL	→	RS-232			
µA 1489				4 x RS-232	→	TTL
MAX 232	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 220	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 222	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 230	5 x TTL	→	RS-232			
MAX 231	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 233	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 234	4 x TTL	→	RS-232			
MAX 235	5 x TTL	→	RS-232	5 x RS-232	→	TTL
MAX 236	4 x TTL	→	RS-232	3 x RS-232	→	TTL
MAX 237	5 x TTL	→	RS-232	3 x RS-232	→	TTL
MAX 238	4 x TTL	→	RS-232	4 x RS-232	→	TTL
MAX 239	3 x TTL	→	RS-232	5 x RS-232	→	TTL
MAX 240	5 x TTL	→	RS-232	5 x RS-232	→	TTL
MAX 241	4 x TTL	→	RS-232	5 x RS-232	→	TTL
MAX 242	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 243	2 x TTL	→	RS-232	2 x RS-232	→	TTL
MAX 244	8 x TTL	→	RS-232	10 x RS-232	→	TTL
MAX 245	8 x TTL	→	RS-232	10 x RS-232	→	TTL
MAX 246	8 x TTL	→	RS-232	10 x RS-232	→	TTL
MAX 247	8 x TTL	→	RS-232	9 x RS-232	→	TTL
MAX 248	8 x TTL	→	RS-232	8 x RS-232	→	TTL
MAX 249	6 x TTL	→	RS-232	10 x RS-232	→	TTL

MAX 250/251	2 x TTL	→	RS-232	2 x RS-232	→	TTL	optisch
MAX 252	2 x TTL	→	RS-232	2 x RS-232	→	TTL	optisch
LT 1030	4 x TTL	→	RS-232				
LT 1039	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
LT 1039-16	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
LT 1080	2 x TTL	→	RS-232	2 x RS-232	→	TTL	
LT 1081	2 x TTL	→	RS-232	2 x RS-232	→	TTL	
UC 5170C	8 x TTL	→	RS-232				
UC 5180C				8 x RS-232	→	TTL	
NE 5170	8 x TTL	→	RS-232				
NE 5180				8 x RS-232	→	TTL	
NE 5181				8 x RS-232	→	TTL	
SN 55188	4 x TTL	→	RS-232				
SN 55189(A)				4 x RS-232	→	TTL	
SN 65C185	3 x TTL	→	RS-232	5 x RS-232	→	TTL	
SN 65C188	4 x TTL	→	RS-232				
SN 65C198	4 x TTL	→	RS-232				
SN 65C1154	4 x TTL	→	RS-232	4 x RS-232	→	TTL	
SN 65C1406	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
SN 75150	2 x TTL	→	RS-232				
SN 75154				4 x RS-232	→	TTL	
SN 75155	1 x TTL	→	RS-232	1 x RS-232	→	TTL	
SN 75186	4 x TTL	→	RS-232	4 x RS-232	→	TTL	
SN 75C185	3 x TTL	→	RS-232	5 x RS-232	→	TTL	
SN 75188	4 x TTL	→	RS-232				
SN 75C188	4 x TTL	→	RS-232				
SN 75189				4 x RS-232	→	TTL	
SN 75C189				4 x RS-232	→	TTL	
SN 75C198	4 x TTL	→	RS-232				
SN 75C1154	4 x TTL	→	RS-232	4 x RS-232	→	TTL	
SN 75C1406	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
MC 145406	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
MC 145407	3 x TTL	→	RS-232	3 x RS-232	→	TTL	
TSC 232	2 x TTL	→	RS-232	2 x RS-232	→	TTL	

20/1.1

Achtergrond-informatie

Inleiding
Bij het met elkaar verbinden van digitaal werkende apparaten zoals computers en terminals dient zich de vraag aan onder welke vorm de signalen het meest betrouwbaar verstuurd kunnen worden.

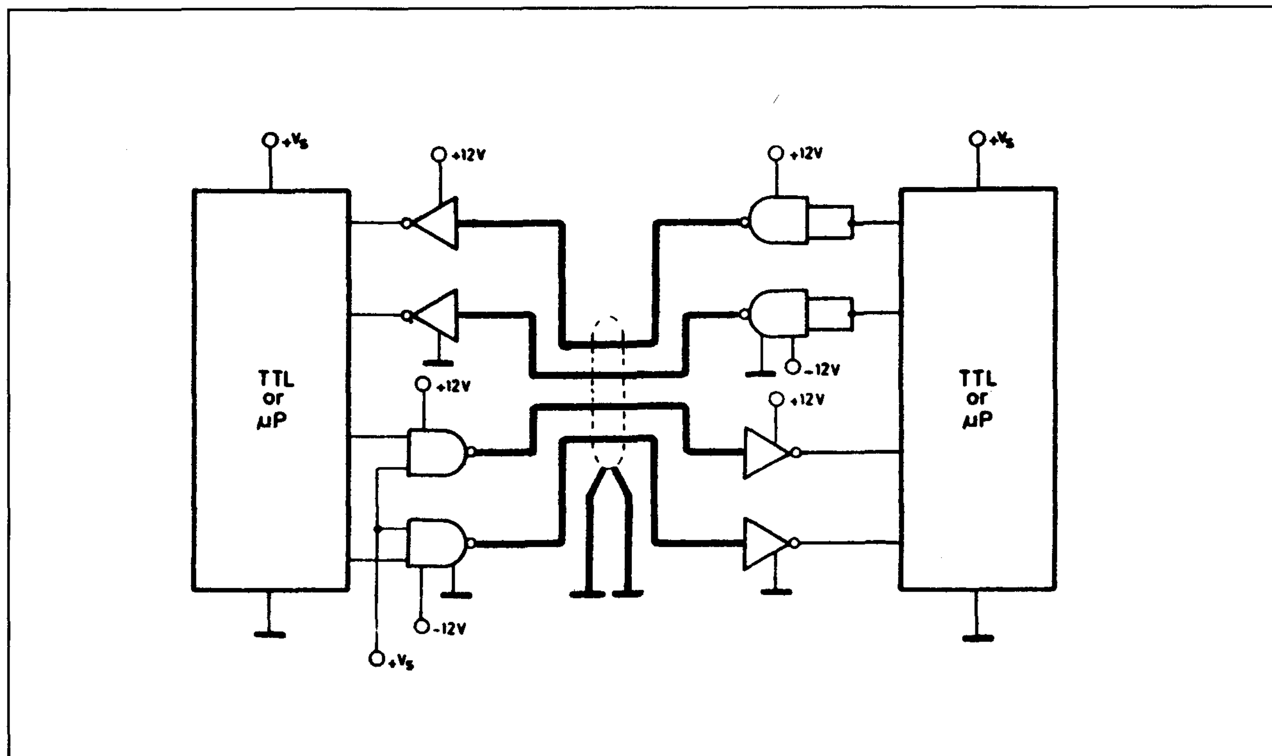
Sinds de jaren zestig werken zowat alle digitale apparaten met TTL-schakelingen en de standaard TTL-signalen zijn volledig ongeschikt om betrouwbaar over lange leidingen verstuurd te worden.
Op de eerste plaats liggen de toelaatbare drempels voor eenduidige herkenning van hoge of lage signalen erg dicht bij elkaar. Zelfs kleine stoorpulsen die in de lijn geïnduceerd kunnen worden, zouden tot gevolg hebben dat een 'L'-signaal tot boven de +2,4 V drempel van 'H' stijgt.
Op de tweede plaats zijn TTL-signalen veel te snel om over de parallel lopende aders van een lange kabel verstuurd te worden. Tussen aders van een kabel bevindt zich immers een onzichtbare maar wel degelijk aanwezige paracitaire capaciteit en de zeer hoge harmonische frequenties die ontstaan door het snel heen en weer schakelen van TTL-signalen kunnen via deze capacitieve impedanties van de ene naar de andere ader lekken. Dit kan zelfs al een probleem zijn bij het ontwerpen van printen voor TTL-schakelingen!

Omdat het bij communicatie tussen apparatuur de bedoeling is dat ieder tot communicatie bereid apparaat zonder problemen kan samenwerken met ieder ander communicatief apparaat bestond op een gegeven moment grote behoefte aan een internationale standaard.
Deze standaard is in de zestiger jaren uitgewerkt en staat bekend onder de naam RS-232 of V-24. Deze standaard legt de protocollen vast waaronder elektronische schakelingen met elkaar kunnen communiceren onder de vorm van seriële data-overdracht. Alle data-gegevens worden dus achter elkaar over één lijn verzonden. Daarnaast zijn er in de meeste gevallen nog een aantal besturings-lijnen aanwezig.

Hoewel de RS-232 seriële standaard niet de enige standaard is voor data-overdracht – denk maar aan de even bekende Centronics-standaard voor het parallel versturen van gegeven naar bijvoorbeeld printers – en de nieuwe RS-422/423 standaard in opmars is, wordt de V-24 norm toch nog het meest toegepast.

Basis van de standaard
De RS-232-C norm werd uitgewerkt door de Amerikaanse EIA, de 'Electronics Industries Association' en onder de naam V-24 overgenomen door de CCITT, het door de Verenigde Naties opgerichte 'Comité Consultatif International Telegraphique et Telephonique'.
Deze normen stellen in het algemeen gezegd richtlijnen vast voor de seriële communicatie tussen een DTE, afkorting van 'Data Terminal Equipment' en een DCE, afkorting van 'Data Circuit-termination Equipment'. Dit laatste wordt wel eens foutief 'Data Com-

1.1 Achtergrond-informatie



Figuur 20/1.1-1: Het op elkaar aansluiten van twee TTL-schakelingen met behulp van RS-232 drivers en receivers.

munication Equipment' genoemd! Een DCE is een apparaat dat niet alleen gegevens ontvangt en verstuurt, maar deze gegevens ook be- of verwerkt. Typische voorbeelden van DCE's zijn computers en terminals. DCE's doen niets met de gegevens behalve uiteraard ontvangen en/of versturen.

De unipolaire TTL-signalen (<+0,4 V of >+2,4 V) worden bij de RS-232-C standaard omgezet in bipolaire signalen, die dus zowel positief als negatief kunnen zijn.
Een typische TTL-naar-TTL koppeling middels een RS-232 verbinding is geschetst in figuur 20/1.1-1. In dit voorbeeld bestaat de verbinding uit vier signalen, twee die gegevens van het linker naar het rechter apparaat versturen en twee die data van rechts naar links verzenden.

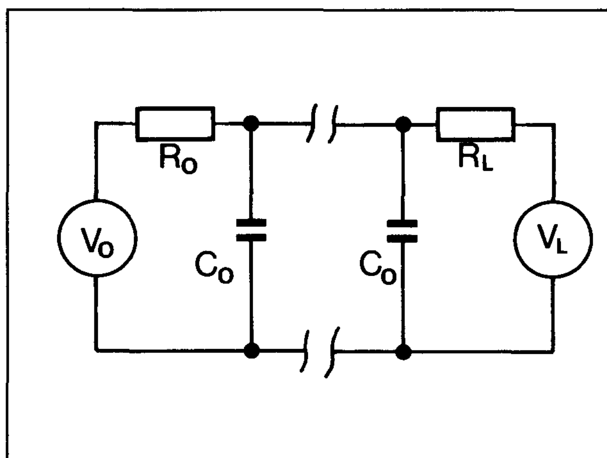
De gegevens uit de TTL-schakelingen worden door middel van RS-232 DRIVERS omgezet in bipolaire spanningen die aan de standaard voldoen. Aan de ontvanger-zijde worden deze signalen weer met RS-232 RECEIVERS omgezet in unipolaire TTL-signalen.

Merk op dat het RS-232 systeem asymmetrische werkt. Voor iedere data-lijn staat één ader uit een kabel ter beschikking. In de kabel is een gemeenschappelijke massa- of nul-lijn aanwezig. Dit systeem heeft het voordeel dat er goedkope kabels en connectoren gebruikt kunnen worden, maar heeft ook enige grote nadelen. Dit is de belangrijkste reden dat men voor zeer snelle data-overdracht steeds meer een beroep doet op het symmetrish werkende RS-422/423 systeem. Daarbij staan er voor ieder signaal twee aders ter beschikking.

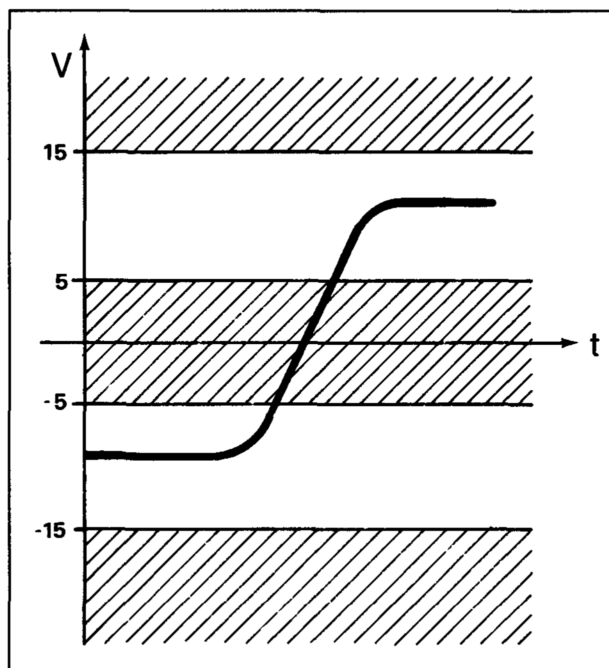
RS-232 signaal-specificaties
Een TTL → RS-232 → TTL verbinding kan theoretisch voorgesteld worden door het schema van figuur 20/1.1-2.

De driver levert een spanning U_0 af via een inwendige weerstand R_0 en een parallel over de uitgang aanwezige paracitaire bron-capa-

1.1 Achtergrond-informatie



Figuur 20/1.1-2: Het vervangingsschema van een TTL → RS-232 → TTL verbinding.



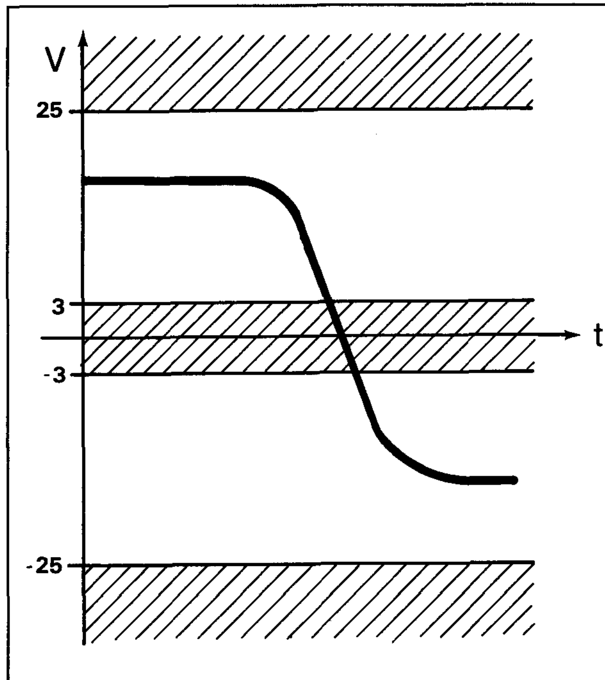
Figuur 20/1.1-3: De toelaatbare drempels aan de uitgang van een RS-232 driver.

citeit C_0. De receiver heeft een ingangsimpedantie R_L en een paracitaire belastingscapaciteit C_L.

De standaard TTL-niveaus worden in de driver omgezet in spanningen tussen de 5 en de 15 V. In de meeste gevallen wordt een logische 1 omgevormd tot een negatieve spanning tussen de genoemde drempels en een logische 0 in een even grote positieve spanning. Deze afspraak is echter niet gestandaardiseerd voor alle signalen! De toelaatbare niveaus zijn getekend in figuur 20/1.1-3. Deze niveaus moeten op de lijn gehandhaafd blijven bij belastingen tussen de 3 en de 7 kΩ. In onbelaste toestanden mag de driver geen spanningen afgeven die groter zijn dan +25 V of kleiner dan -25 V.
Aan RS-232 drivers wordt de eis gesteld dat zij alle denkbare calamiteiten op de lijn moeten overleven. De hoogst denkbare calamiteit is dat twee aders worden kortgesloten. Dat heeft tot gevolg dat er een rechtstreekse verbinding tussen de uitgang van de driver en de massa kan ontstaan. Om de onderdelen van de zender te behoeden tegen defecten hebben de meeste drivers een stroombegrenzing ingebouwd, die de kortsluitstroom tot ongeveer 10 mA beperkt.
De overgang van het ene naar het andere niveau mag maximaal met een steilheid van 30 V/μs plaats vinden. Aan deze eis kan gemakkelijk voldaan worden door de capacitieve belasting op de uitgang van de driver kunstmatig te verhogen. Het volstaat een kleine condensator parallel te schakelen aan de paracitaire capaciteit C_0. Aan de andere kant wordt echter de eis gesteld dat deze maximale stijgtijd behouden blijft als de capacitieve belasting van de uitgang van de driver – bijvoorbeeld bij het aansluiten van een zeer lange kabel – oploopt tot 2500 pF!

De receiver heeft tot taak de bipolaire spanningen om te zetten in TTL-signalen. De ontvanger moet een positieve spanning als dusdanig herkennen als zij in het gebied tussen +25 en +3 V ligt. Voor de negatieve niveaus geldt hetzelfde, zodat de te herkennen spanningsdrempels er uit zien zoals getekend in figuur 20/1.1-4.
De maximale waarden worden gegeven door de eis dat een onbelaste driver nooit spanningen van meer dan 25 V in absolute waarde mag genereren. De minimale drempels houden rekening met het eventuele spanningsverlies dat over de inwendige weerstand van

1.1 Achtergrond-informatie



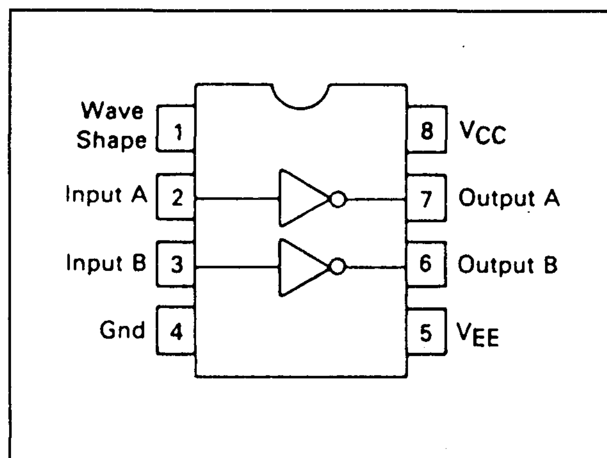
Figuur 20/1.1-4: De te herkennen drempels aan de ingang van een RS-232 receiver.

zeer lange leidingen kan ontstaan en waardoor de minimale drempels (+/–5 V) van de driver tot de genoemde +/–3 V gereduceerd kunnen worden.

Om deze spanningen ondubbelzinnig te herkennen zijn de meeste receivers uitgerust met een comparator met hysteresisch in de ingang. De omklap-drempels van deze schakeling liggen ongeveer bij 1,25 en 1,00 V, zodat er een hysteresisch van 250 mV is ingebouwd. Overigens zijn en receivers in de handel waarbij men deze drempels extern kan instellen.
Aan R_L wordt de eis gesteld dat deze samen met de weerstand van de kabel een belasting voor de driver vormt die tussen de 3 en de 7 kΩ ligt.

20/1.2

Type-beschrijving



Figuur 20/1.2-1: Aansluitgegevens MC 3488 A.

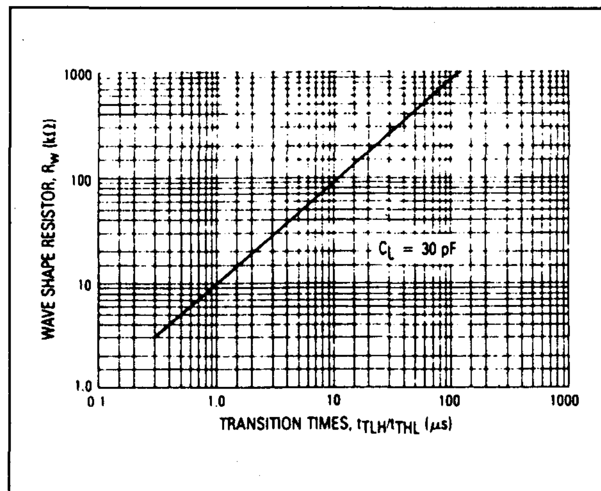
MC 3488 A

dual, TTL → RS-232

Inverterende dubbele driver in DIL-8 behuizing met door middel van een externe weerstand te definiëren slew-rate en interne stroombegrenzing.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 20/1.2-1
- voedingsspanningen: U_{CC}: +15 V max
  +12 V typisch
  U_{EE}: −15 V min.
  −12 V typisch
- voedingsstromen: +18 mA, −18 mA
- ingangsspanning L: 0,8 V max.
- ingangsspanning H: 2,0 V min.
- ingangsstroom L: −80 µA min.
- ingangsstroom H: 10 µA max.
- uitgangsspanning L: −5 V max. (R_L = 3 kΩ)
- uitgangsspanning H: +5 V min. (R_L = 3 k Ω)



Figuur 20/1.2-2: Beïnvloeding van de slew-rate door middel van een externe weerstand.

- uitgangsweerstand: 25 Ω typisch
- kortsluitstroom: +/−150 mA max.
- lekstroom: +/−100 µA max.
- besturings slew-rate: met weerstand tussen masse en WAVE SHAPE, zie figuur 20/1.2-2

Voorbeeldschakeling

- figuur 20/1.2-3:

Vierkanaals TTL → RS-232 omzetter met 2 x MC 2488 A.

MC 3488 B

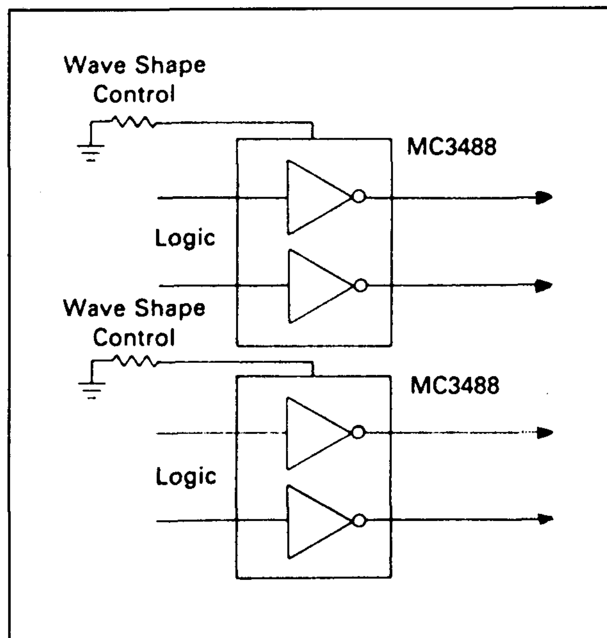
dual, CMOS → RS-232

Volledig identiek aan de MC 3488 A, echter aangepast aan de gestandaardiseerde niveaus van CMOS IC's op de ingang.

Technische gegevens

- fabrikant: Motorola

1.2 Type-beschrijving



Figuur 20/1.2-3: Viervoudige TTL naar RS-232 omzetter met 2 x MC 3488.

- behuizing: DIL-8
- aansluitgegevens: figuur 20/1.2-1
- ingangsspanning L: $U_{CC}/2$ - 1 V max.
- ingangsspanning H: $U_{CC}/2$ + 2 V min.

Voor de overige gegevens een voorbeeldschakeling wordt verwezen naar de MC 3488 A.

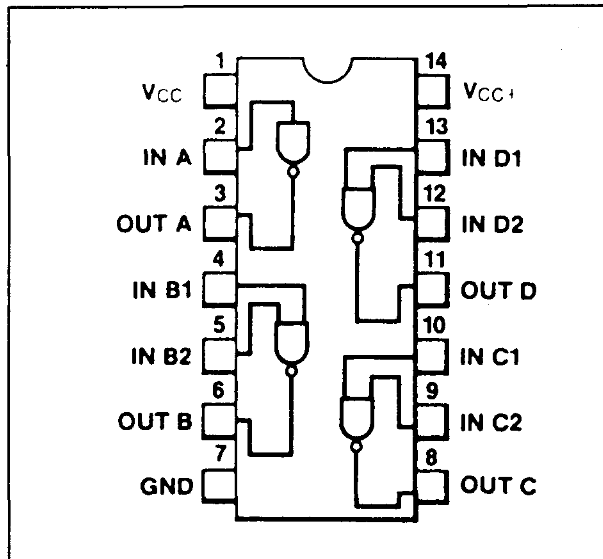
MC 1488

quad, TTL → RS-232

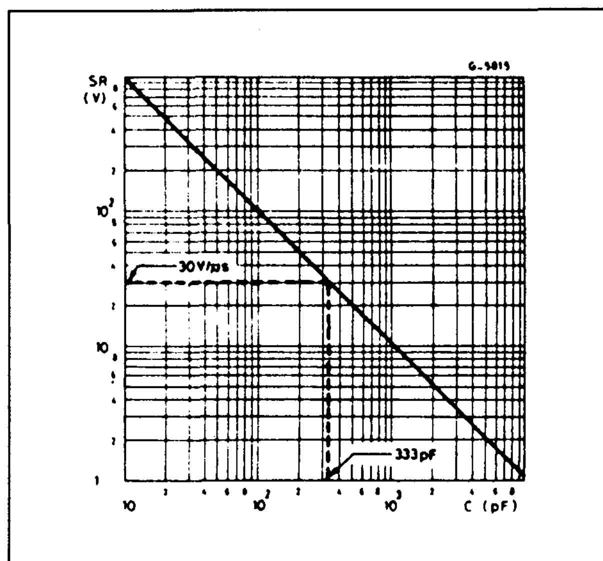
Driver in DIL-14 behuizing, samengesteld uit een invertor en drie NAND-poorten met interne stroombegrenzingen.

Technische gegevens

- fabrikant: SGS
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-4
- voedingsspanningen: U_{CC}: +15 V max
  + 9 V typisch
  U_{EE}: −15 V min.
  - 9 V typisch
- voedingsstromen: +20 mA, −17 mA
- ingangsspanning L: 0,8 V max.
- ingangsspanning H: 2,0 V min.
- ingangsstroom L: −1,6 mA min.



Figuur 20/1.2-4: Aansluitgegevens MC 1488.



Figuur 20/1.2-5: Beïnvloeding van de slew rate door middel van een belastings-condensator.

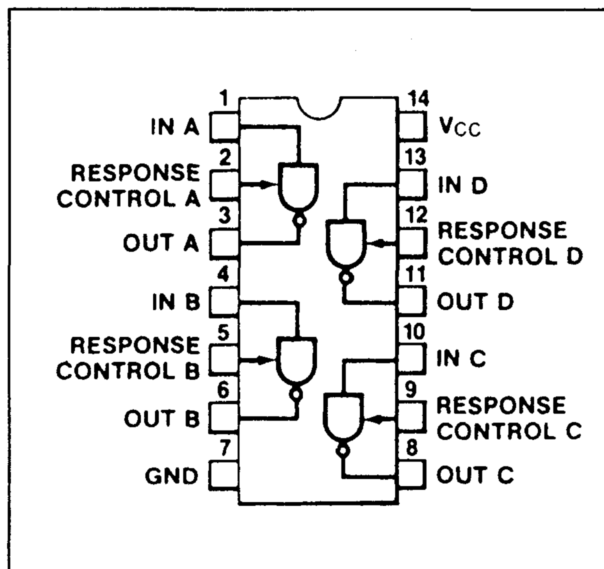
- ingangsstroom H: 10 μA max.
- uitgangsspanning L: −6 V max. (R_L = 3 kΩ)
- uitgangsspanning H: +6 V min. (R_L = 3 kΩ)
- uitgangsweerstand: 300 Ω typisch
- kortsluitstroom: +/− 12 mA max.
- stijgtijd: 100 ns. max. (3 kΩ, 15 pF)
- daaltijd: 75 ns max. (3 kΩ, 15 pF)
- variëren slew-rate: door middel van externe condensator tussen de uitgang en de massa, zie figuur 20/1.2-5.

1.2 Type-beschrijving

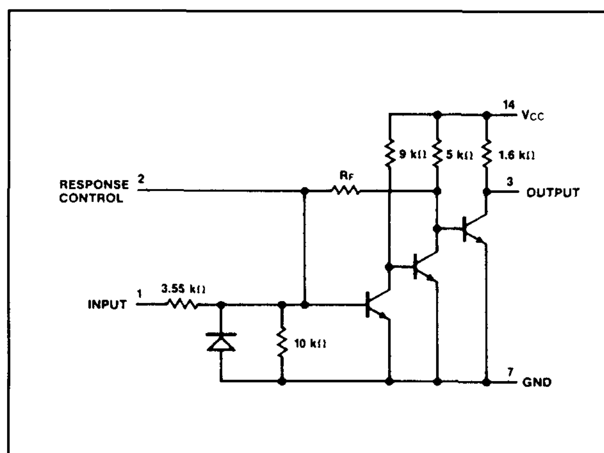
MC 1489

quad, RS-232 → TTL

Viervoudige receiver in DIL-14 behuizing, samengesteld uit invertoren waarvan de drempels van de ingangs-comparator en de hysteresisch door middel van een RESPONSE CONTROL ingang individueel instelbaar zijn.



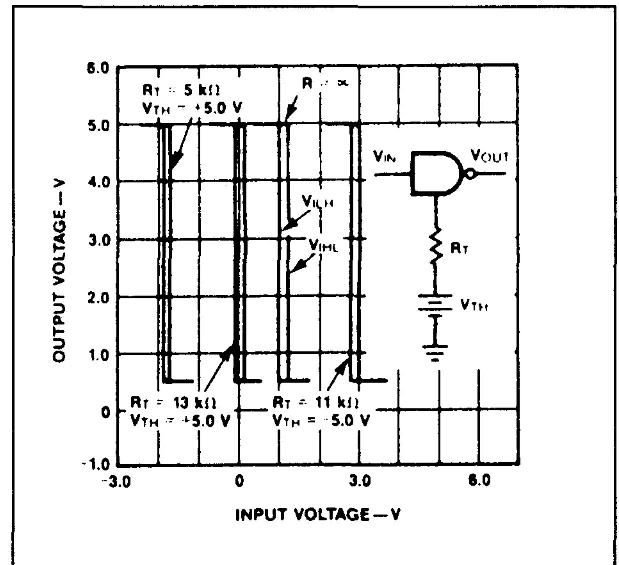
Figuur 20/1.2-6: Aansluitgegevens MC 1489.



Figuur 20/1.2-7: Intern schema MC 1489.

Technische gegevens

- fabrikant: SGS
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-6
- intern schema: figuur 20/1.2-7
- voedingsspanningen: U_{CC} +10 V max.
  + 5 V typisch



Figuur 20/1.2-8: Beïnvloeden van de drempels en de hysteresisch door middel van een externe weerstand en hulpspanning.

- voedingsstroom: +26 mA max.
- ingangsspanning L: 0,75 V min.
  1,25 V max.
- ingangsspanning H: 1,75 V min.
  2,25 V max.
- ingangsstroom L: −8,3 mA max.
- ingangsstroom H: +8,3 mA max.
- ingangsweerstand: 3,8 kΩ
- uitgangsspanning L: 0,45 V max.
- uitgangsspanning H: 2,5 V min.
- stijgtijd: 175 ns max.
- daaltijd: 20 ns max.
- variëren drempels: door middel van externe weerstand tussen de RESPONSE CONTROL en een hulpspanning, zie figuur 20/1.2-8.

μA 9616

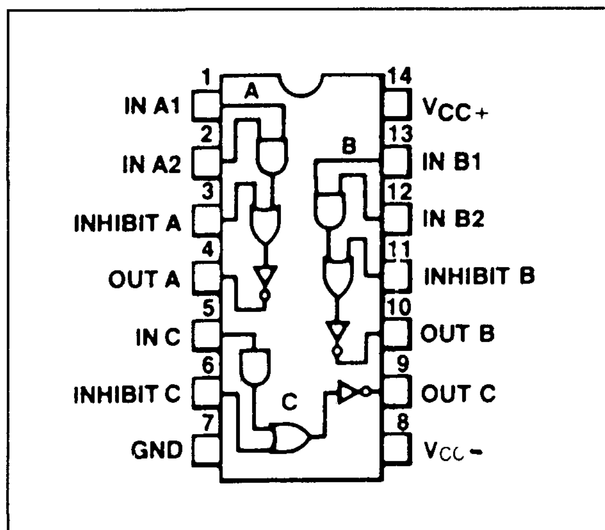
triple, TTL → RS-232

Driver in DIL-14 behuizing, samengesteld uit drie gecombineerde poort-schakelingen met INHIBIT-ingangen en met interne stroombegrenzingen.

Technische gegevens

- fabrikant: Fairchild
- behuizing: DIL-14

1.2 Type-beschrijving



Figuur 20/1.2-9: Aansluitgegevens μA 9616.

Truth Table Sections A and B

Input 1	Input 2	Inhibit	Output
L	L	L	H
H	L	L	H
L	H	L	H
H	H	L	L
X	X	H	L

Truth Table Section C

Input	Inhibit	Output
L	L	H
H	L	L
L	H	L
H	H	L

X = Output not dependent on input

Figuur 20/1.2-10: Waarheidstabel van de μ 9616.

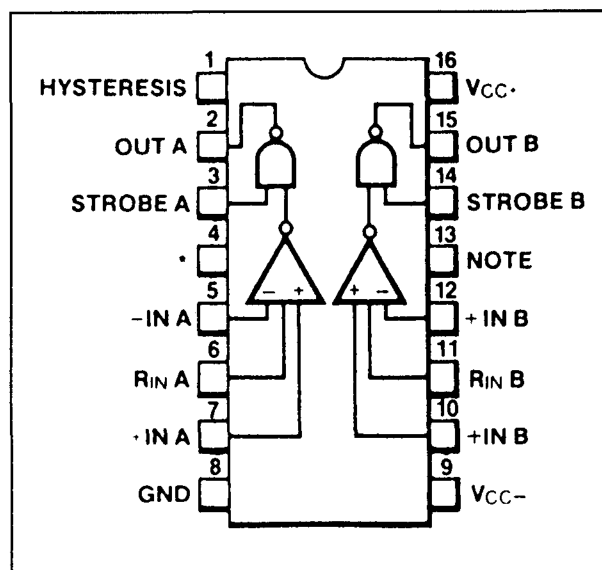
- aansluitgegevens: figuur 20/1.2-9
- waarheidstabel ingangen: figuur 20/1.2-10
- voedingsspanningen: U_{CC}: +15 V max.
  +12 V typisch
  U_{EE}: −15 V min.
  −12 V typisch
- voedingsstromen: +25 mA, −15 mA
- ingangsspanning L: 0,8 V max.
- ingangsspanning H: 2,0 V min.
- ingangsstroom L: −1,6 mA min.
- ingangsstroom H: 40 μA max.
- uitgangsspanning L: −5 V max. (R_L = 3 kΩ)
- uitgangsspanning H: +5 V min. (R_L = 3 k Ω)
- uitgangsweerstand: 75 Ω typisch
- kortsluitstroom: +/−25 mA max.
- stijgtijd: 30 V/μs max. (3 kΩ, 2500 pF)
- daaltijd: 30 V/μs max. (3 kΩ, 2500 pF)
- variëren slew-rate: door middel van externe condensator tussen de uitgang en de massa.

μA 9627

dual, RS-232 → TTL

Tweevoudige receiver in DIL-16 behuizing, samengesteld uit verschilversterkers met de volgende karakteristieken:

- instelbare hysteresisch, pen 1 aan de U_{CC} → +/−2,5 V, pen 1 open → +/−50 μA;
- instelbare ingangsimpedantie, pen R_{IN} naar −IN → 3 tot 7 kΩ, pen R_{IN} open → >6 kΩ;
- inverterende of niet inverterende werking door het aansluiten van het ingangssignaal op de + of −IN.
- uitgangen die wired-OR kunnen worden;
- STROBE-faciliteit.

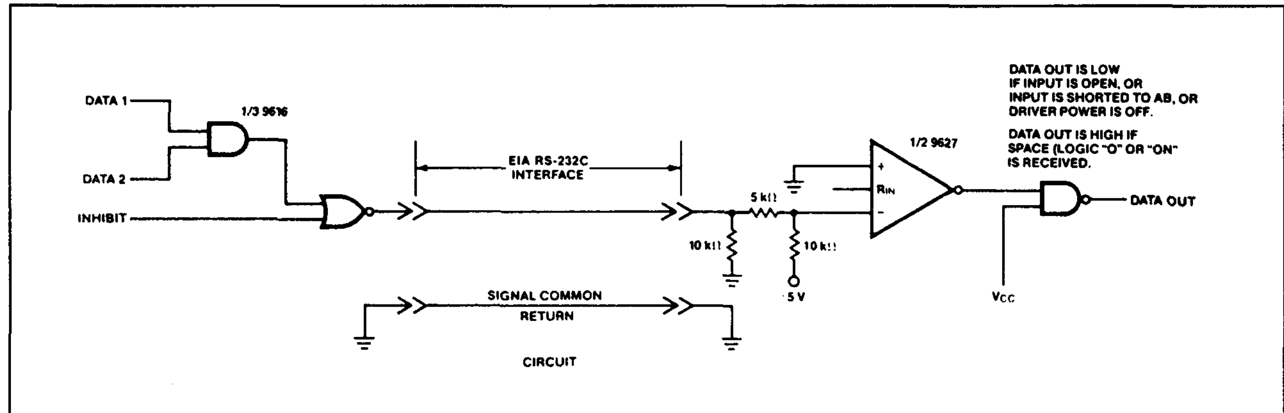


Figuur 20/1.2-11: Aansluitgegevens μA 9627.

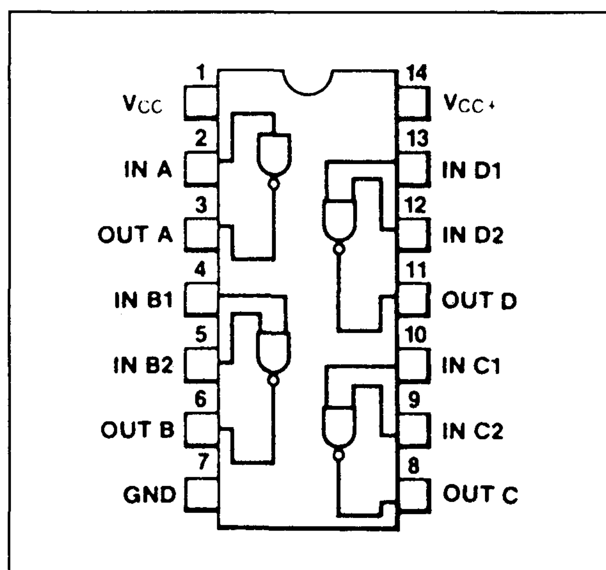
Technische gegevens

- fabrikant: Fairchild
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-11
- voedingsspanningen: U_{CC}: +15V max.
  +12 V typisch
  U_{EE}: −15 V min.
  −12 V typisch

1.2 Type-beschrijving



Figuur 20/1.2-12: Voorbeeld-schakeling van één lijn met de µA 9627.



Figuur 20/1.2-13: Aansluitgegevens µA1488.

- voedingsstroom: +18 mA, −16 mA max.
- ingangsspanning L: −3 V max.
- ingangsspanning H: +3 V min.
- ingangsstroom L: −100 µA max.
- ingangsstroom H: +100 µA max.
- ingangsweerstand: 6,0 kΩ
- uitgangsspanning L: 0,4 V max.
- uitgangsspanning H: 2,4 V min.
- STROBE L: 0,8 V max.
- STROBE H: 2,0 V min.

Voorbeeld-schakeling

- figuur 20/1.2-12:

Afsluiting van een RS-232 lijn met behulp van een helft van de µA 9627.

µA 1488

quad, TTL → RS-232

Fairchild equivalent van de MC 1488.

Technische gegevens

- fabrikant: Fairchild
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-13

Voor de overige gegevens wordt verwezen naar de MC 1488.

µA 1489

quad, RS-232 → TTL

Fairchild equivalent van de MC 1489.

Technische gegevens

- fabrikant: Fairchild
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-14

Voor de overige gegevens wordt verwezen naar de MC 1489.

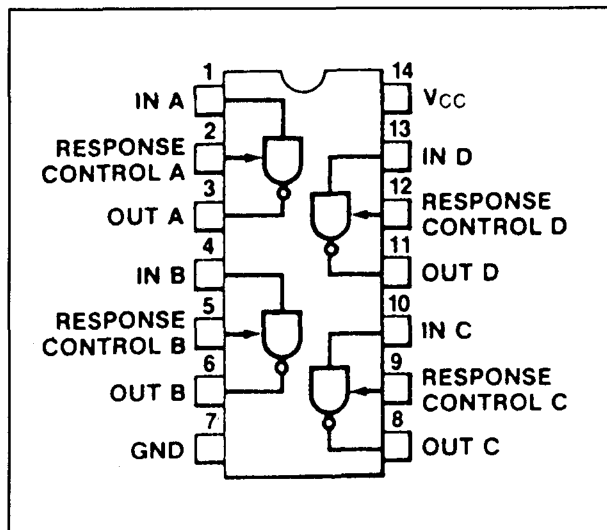
µA 75154

quad, RS-232 → TTL

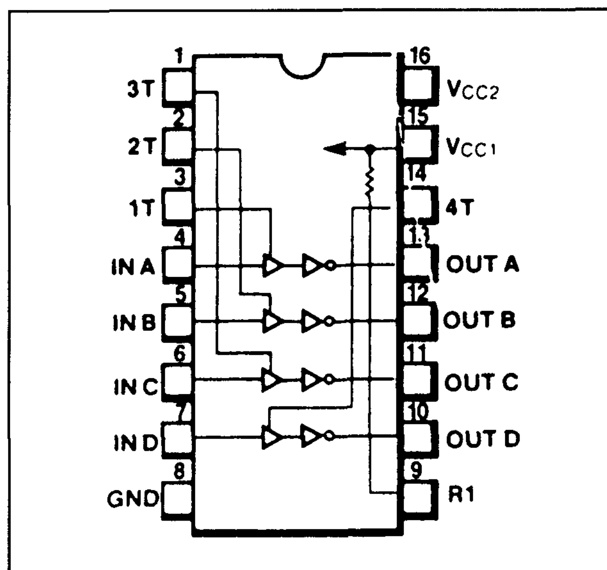
Viervoudige inverterende receiver in DIL-16 behuizing, samengesteld uit comparatoren met de volgende karakteristieken:

- instelbare hysteresisch, pen T aan pen 15 → grote hysteresisch, pen T open → kleine hysteresisch;
- voeding uit +5 (pen 15) of +12 V (pen 15).

1.2 Type-beschrijving



Figuur 20/1.2-14: Aansluitgegevens µA 1489.



Figuur 20/1.2-15: Aansluitgegevens µA 75154.

Technische gegevens

- fabrikant: Fairchild
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-15
- intern schema: figuur 20/1.2-16
- voedingsspanningen: U_{CC1}: +7 V max.
  +5 V typisch
  U_{CC2}: +14 V max.
  +12 V typisch
- voedingsstroom: +40 mA max.
- ingangsspanning L: −3 V max.
- ingangsspanning H: +3 V min.
- hysteresisch: figuur 20/1.2-17
- ingangsweerstand: 7,0 kΩ max.
  5,0 kΩ typisch
- uitgangsspanning L: 0,4 V max.
- uitgangsspanning H: 2,4 V min.
- stijgtijd: 9,0 ns typisch (390 Ω, 50 pF)
- daaltijd: 6,0 ns typisch (390 Ω, 50 pF)

MAX 232

dual, RS-232 ↔ TTL

Bidirectionele schakeling die twee receivers en twee drivers bevat. Daarnaast is dit IC uitgerust met twee spanningsgeneratoren, die uit een standaard +5 V voeding twee voedingsspanningen van +/−10 V afleiden.

Technische gegevens

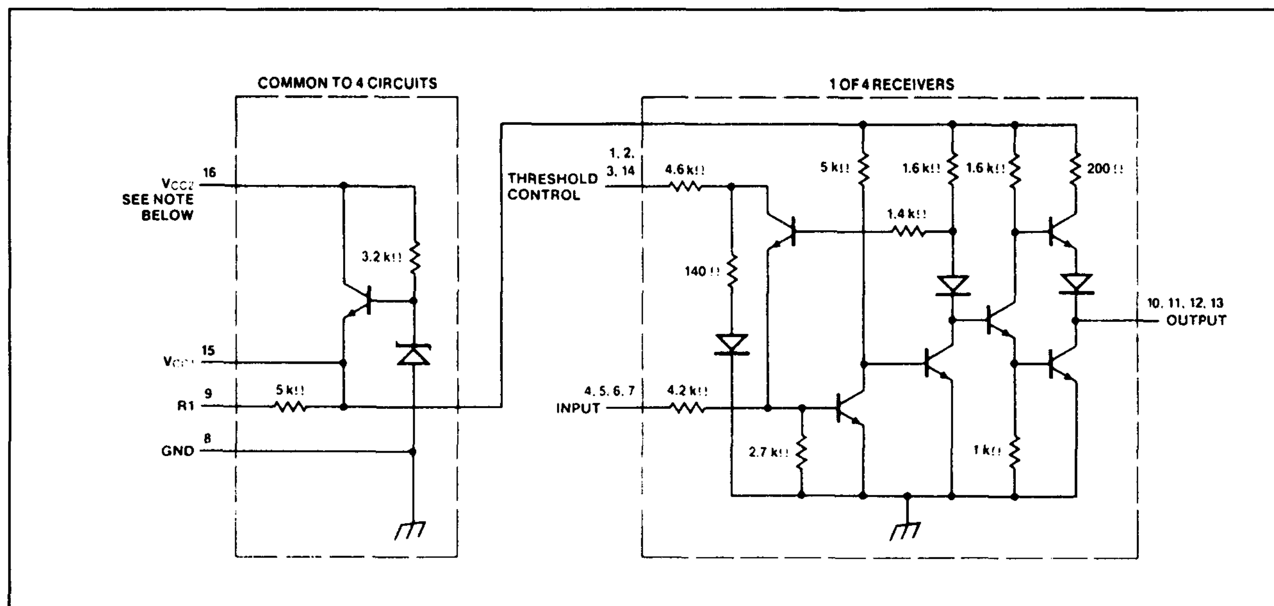
- fabrikant: MAXIM
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-18
- intern blokschema: figuur 20/1.2-19
- voedingsspanning in: U_{CC}: +6 V max.
  +5 V typisch
- voedingsstroom in: +10 mA max.
- voedingsspanningen uit: +/−12 V max.
  +/−10 V typisch
- ingangsspanning RS-232 L: 0,8 V min.
- ingangsspanning RS-232 H: 2,4 V max.
- hysteresisch: 1,0 V max.
- uitgangsweerstand: 300 Ω max.
- RS-232 kortsluitstroom: +/−10 mA max.
- uitgangsspanning TTL L: 0,4 V max.
- uitgangsspanning TTL H: 3,5 V min.
- slew rate: 30 V/µs

Voorbeeld-schakeling

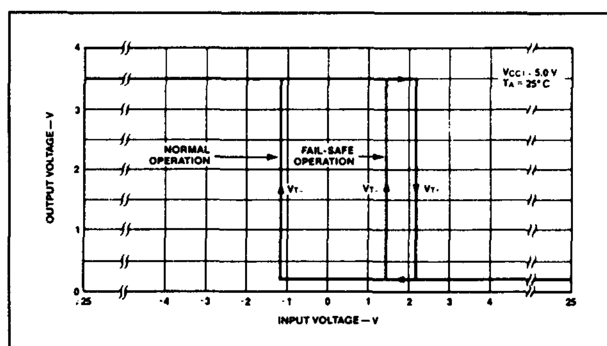
- figuur 20/1.2-20:

Bidirectionele TTL ↔ RS-232 omzetter met twee MAX 232 IC's.

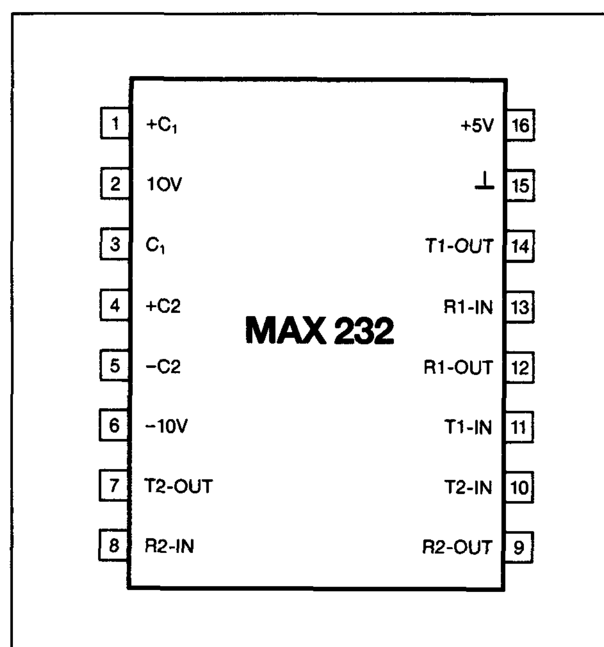
1.2 Type-beschrijving



Figuur 20/1.2-16: Intern schema van de µA 75154.

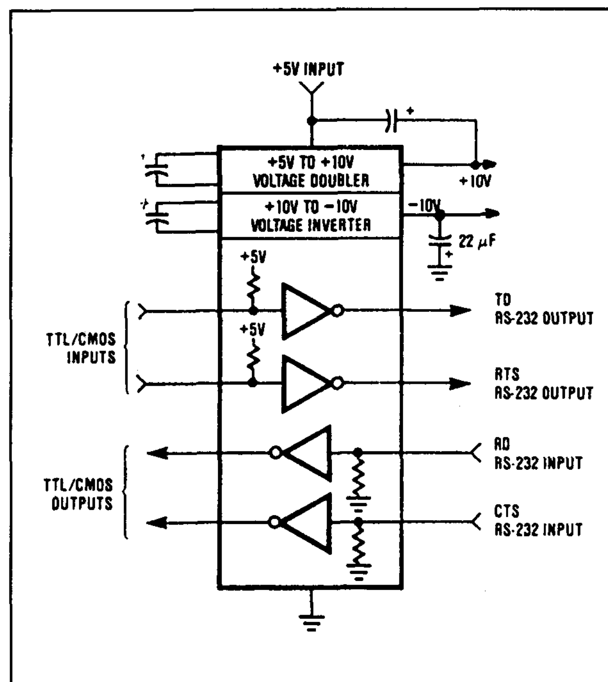


Figuur 20/1.2-17: Beïnvloeden van de hysteresisch bij de µA 75154.

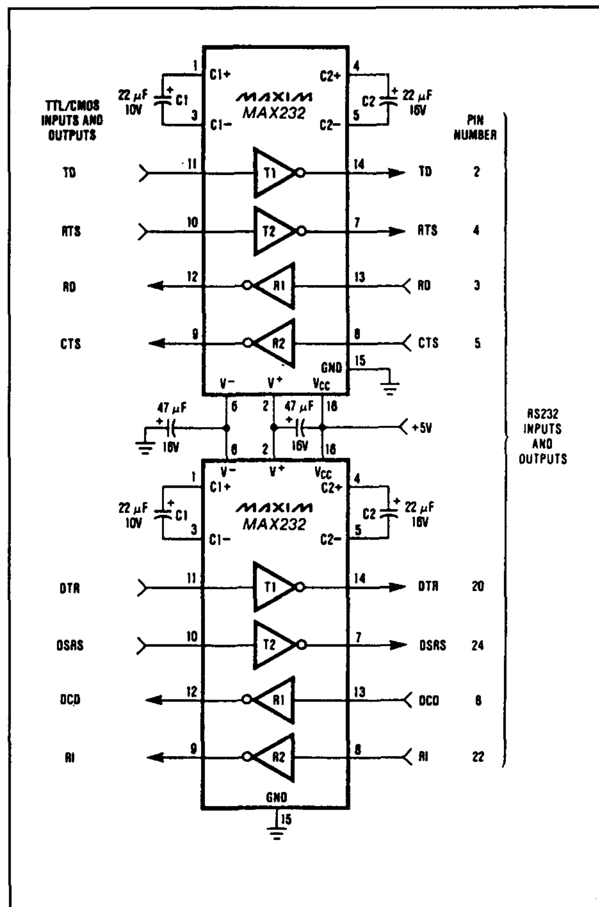


Figuur 20/1.2-18: Aansluitgegevens MAX 232.

1.2 Type-beschrijving



Figuur 20/1.2-19: Intern blokschema MAX 232.



Figuur 20/1.2-20: Achtkanaals TTL ↔ RS-232 omzetter met 2 x MAX 232.

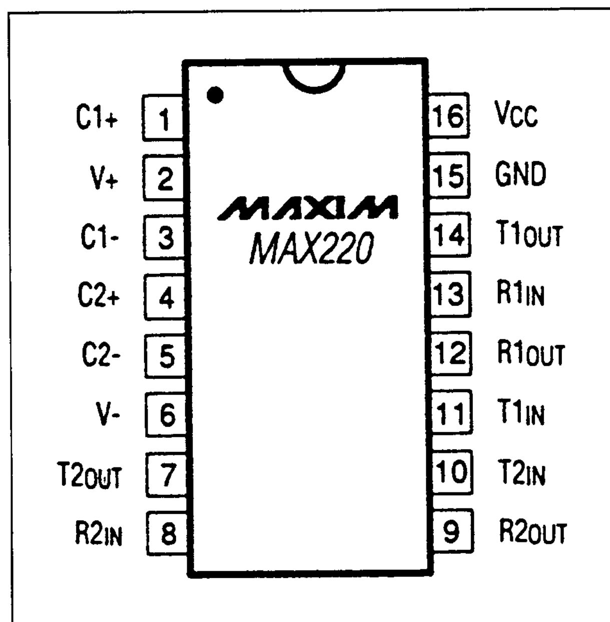
1.2 Type-beschrijving

MAX 220

2 x TTL ↔ RS-232

De MAX 220 is een bidirectionele schakeling, die twee receivers en twee drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden.

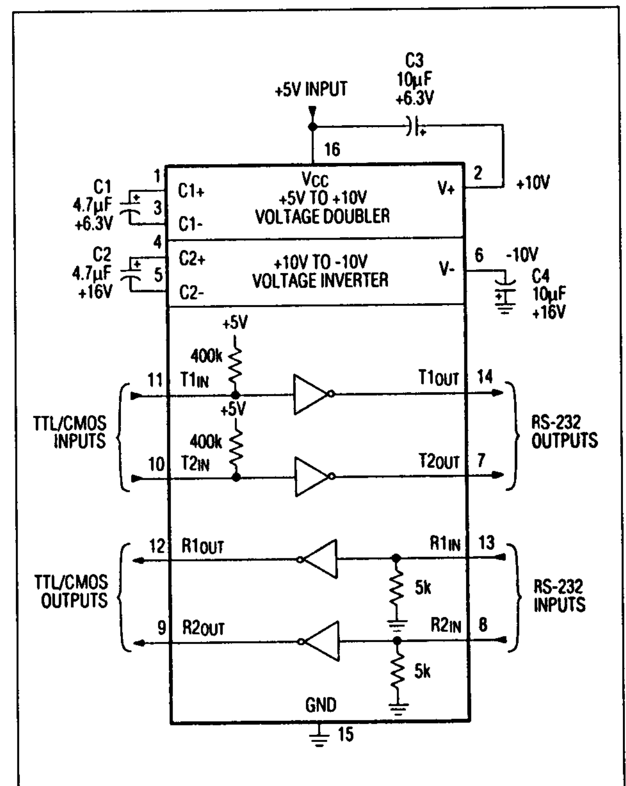
De MAX 220 is ontwikkeld met minimale vermogensdissipatie als voornaamste objectief. De schakeling verbruikt slechts maximaal 2 mA stroom uit de +5 V voeding en typisch slechts 0,5 mA.



Figuur 20/1.2-21: Aansluitgegevens van de MAX 220.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-21
- intern blokschema: figuur 20/1.2-22
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 2 mA max.
  - voedingsspanningen uit: +/-10 V typisch +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - data-snelheid: 20 kbit/s max.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-22 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay TTL → RS-232: 10 μs max.
  - delay RS-232 → TTL: 3 μs max.



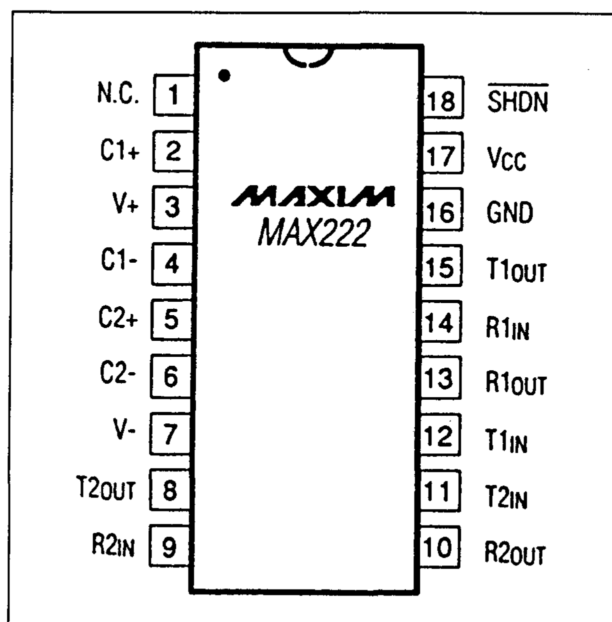
Figuur 20/1.2-22: Intern blokschema van de MAX 220.

1.2 Type-beschrijving

MAX 222

2 x TTL ↔ RS-232

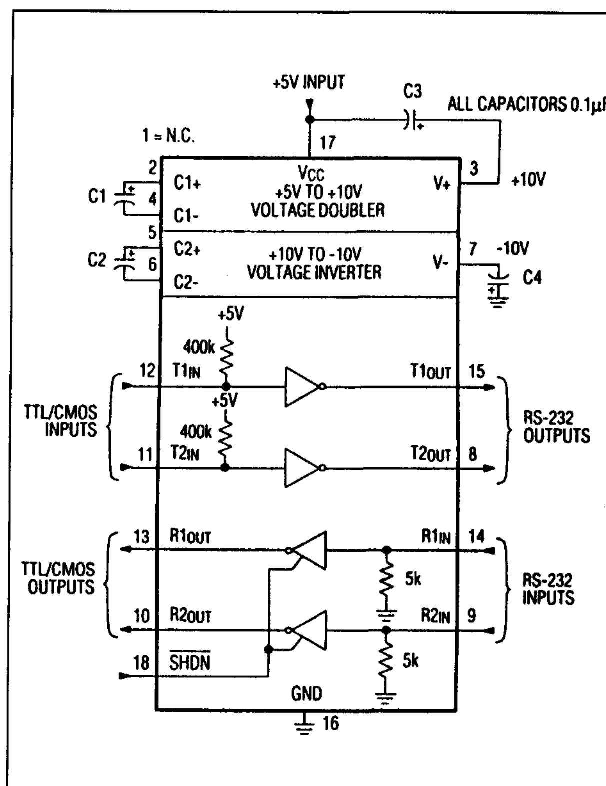
De MAX 222 is een bidirectionele schakeling, die twee receivers en twee drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. De MAX 222 heeft een SHUTDOWN-ingang, waarmee de schakeling "uitgeschakeld" kan worden, alle uitgangen in een hoogimpedante toestand komen en het vermogensverbruik geminimaliseerd wordt. Het stroomverbruik zakt dan tot ongeveer 10 μA. De schakeling heeft een hoge data-transfer van 116 kbit/s.



Figuur 20/1.2-23: Aansluitgegevens van de MAX 222.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-18
- aansluitgegevens: figuur 20/1.2-23
- intern blokschema: figuur 20/1.2-24
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 10 mA max.
  - "shut-down"-mode: 10 μA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - data-snelheid: 116 kbit/s max.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-22 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay TTL → RS-232: 3,5 μs max.
  - delay RS-232 → TTL: 3 μs max.



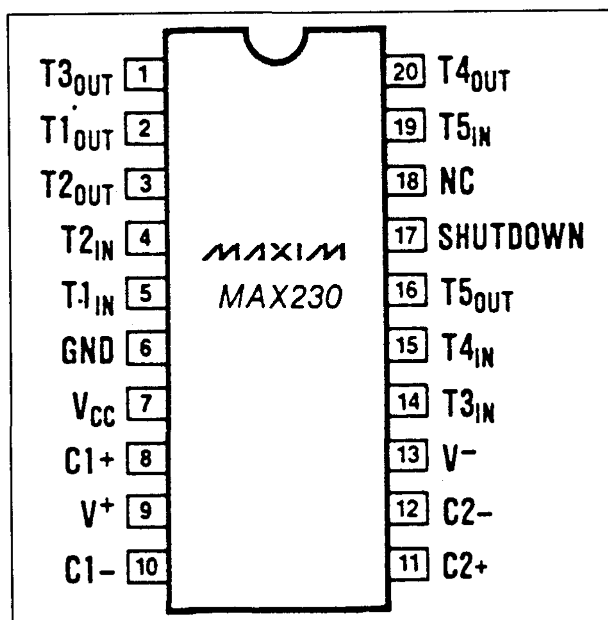
Figuur 20/1.2-24: Intern blokschema van de MAX 222.

1.2 Type-beschrijving

MAX 230

5 x TTL → RS-232

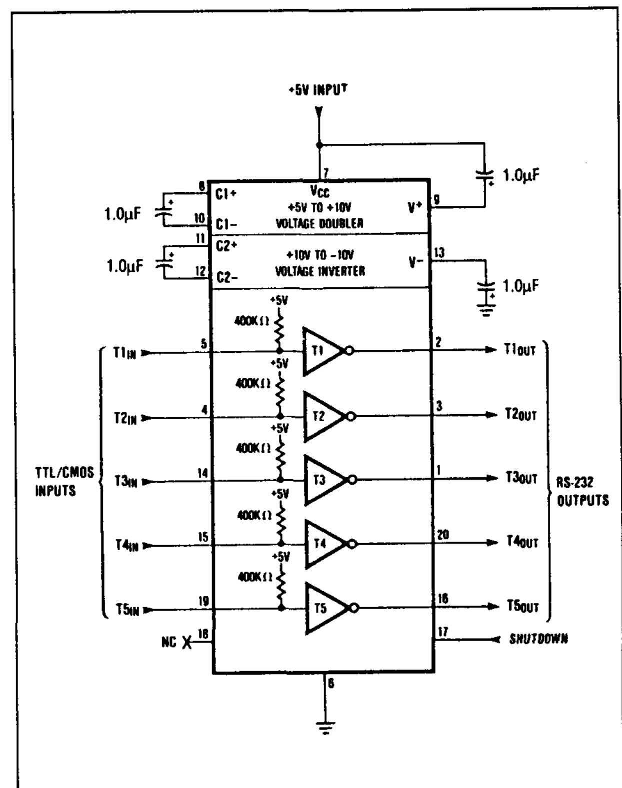
De MAX 230 bevat vijf RS-232 drivers, gestuurd vanuit TTL/CMOS-ingangen. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Voor het laten werken van deze omvormers zijn vier externe condensatoren noodzakelijk. De MAX 230 is speciaal ontwikkeld voor batterijgevoede apparatuur en beschikt over een SHUT-DOWN voorziening, die alle uitgangen naar een hoogimpedante toestand schakelt en het vermogensverbruik van de schakeling reduceert tot 5 μW.



Figuur 20/1.2-25: Aansluitgegevens van de MAX 230.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-25
- intern blokschema: figuur 20/1.2-26
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - "shut-down": 10 μA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay TTL → RS-232: 0,5 μs max.



Figuur 20/1.2-26: Intern blokschema van de MAX 230.

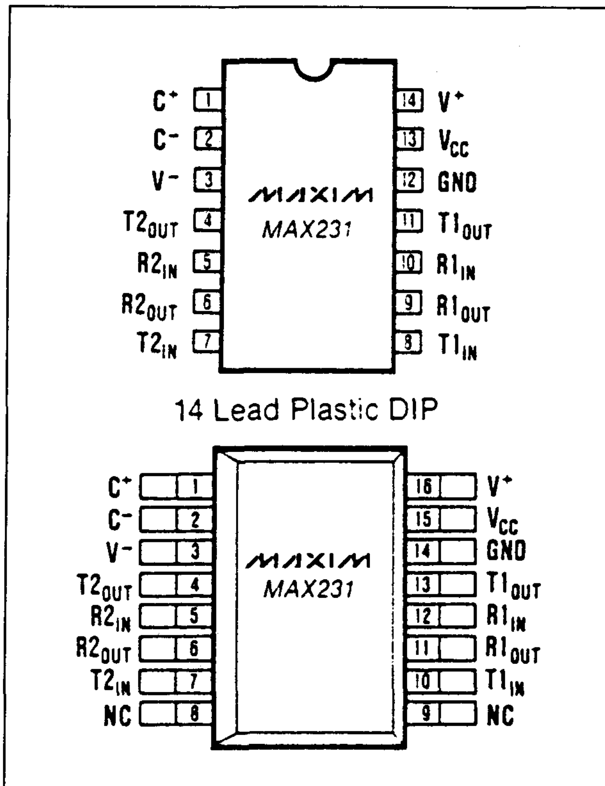
MAX 231

2 x TTL ↔ RS-232

De MAX 231 is een bidirectionele schakeling, die twee receivers en twee drivers bevat. Het IC is uitgerust met één spanningsgenerator volgens het dubbele-pomp principe, die uit een positieve voedingsspanning van +10 V

1.2 Type-beschrijving

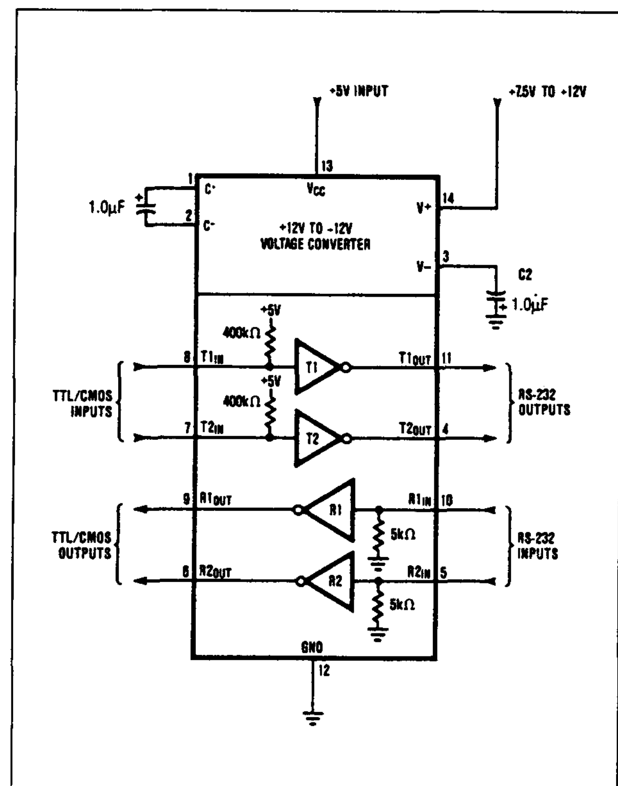
een negatieve van -10 V afleidt. Dit IC heeft dus twee voedingsspanningen nodig, namelijk +5 V en +10 V. Anderzijds zijn er slechts twee externe condensatoren nodig.



Figuur 20/1.2-27: Aansluitgegevens van de MAX 231.

Technische gegevens

- fabrikant: Maxim
- behuizingen: DIL-14, SO-16
- aansluitgegevens: figuur 20/1.2-27
- intern blokschema: figuur 20/1.2-28
- gegevens voeding:
  - voedingsspanningen: +5 V, +10 V typisch
  - voedingsstroom: 1 mA, 5 mA max.
  - voedingsspanningen uit: -10 V typisch -12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay RS-232 → TTL: 0,5 μs max.



Figuur 20/1.2-28: Intern blokschema van de MAX 231.

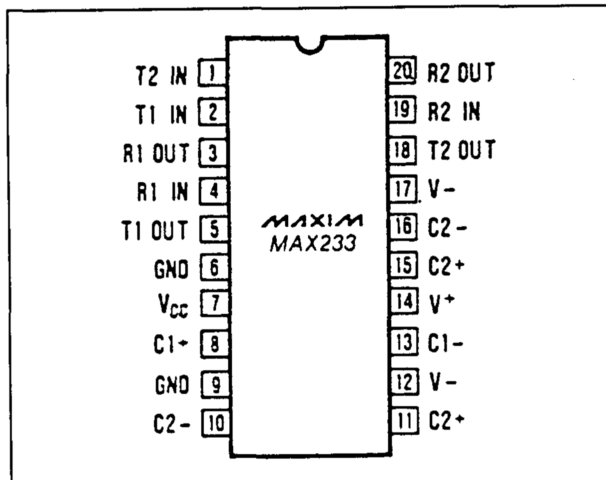
MAX 233

2 x TTL ↔ RS-232

De MAX 233 is een bidirectionele schakeling, die twee receivers en twee drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die

1.2 Type-beschrijving

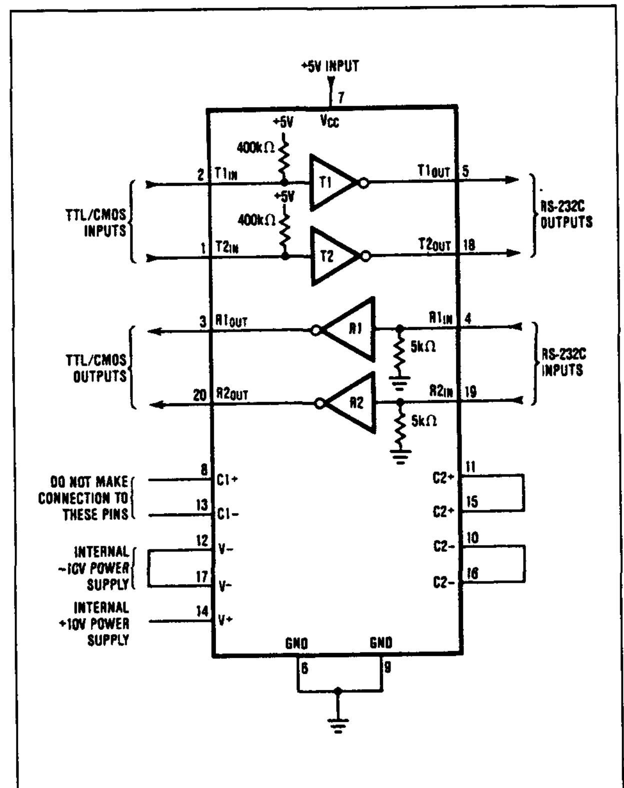
uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Er moeten echter geen externe pompcondensatoren toegepast worden, zodat de MAX 233 volledig zelfverzorgend is en zonder externe componenten kan werken.



Figuur 20/1.2-29: Aansluitgegevens van de MAX 233.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-29
- intern blokschema: figuur 20/1.2-30
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 10 mA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.



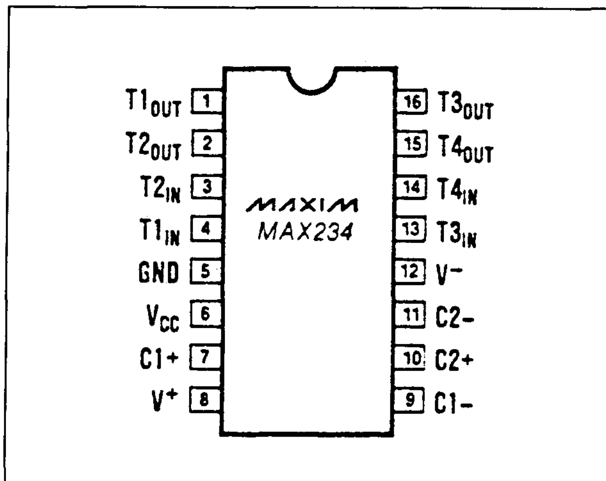
Figuur 20/1.2-30: Intern blokschema van de MAX 233.

MAX 234

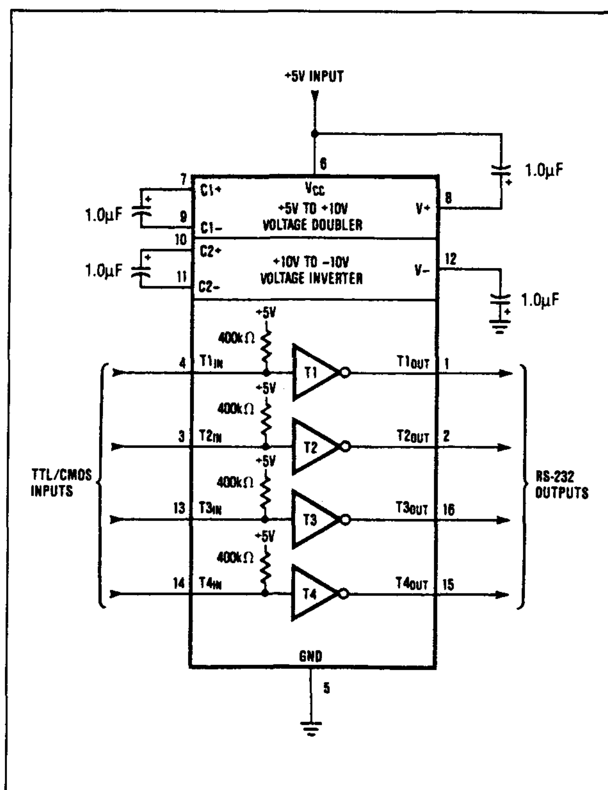
4 x TTL → RS-232

De MAX 234 bevat vier TTL/CMOS naar RS-232 omzetters. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Er zijn vier externe condensatoren noodzakelijk voor het genereren van deze spanningen.

1.2 Type-beschrijving



Figuur 20/1.2-31: Aansluitgegevens van de MAX 234.



Figuur 20/1.2-32: Intern blokschema van de MAX 234.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-31
- intern blokschema: figuur 20/1.2-32
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - voedingsspanningen uit: +/-10 V typisch +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.

MAX 235

5 x TTL ↔ RS-232

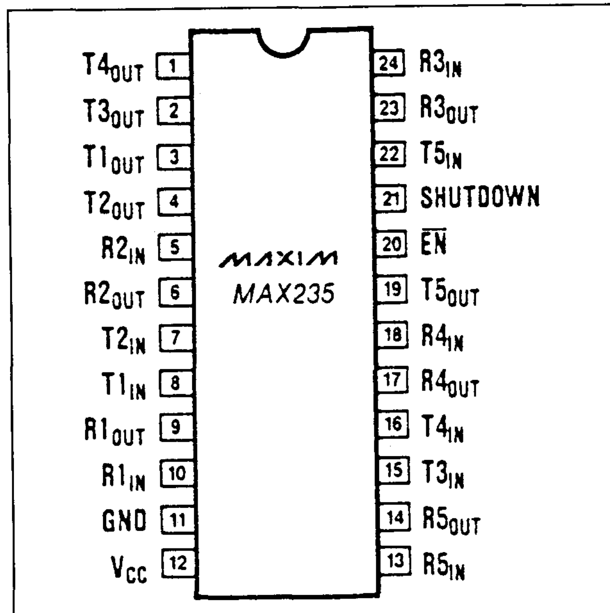
De MAX 235 is een bidirectionele schakeling, die vijf RS-232 receivers en vijf RS-232 drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Er moeten echter geen externe pompcondensatoren toegepast worden, zodat de MAX 235 volledig zelfverzorgend is en zonder externe componenten kan werken.

De MAX 235 heeft twee extra voorzieningen:
- een POWER SHUTDOWN, waarmee het vermogen gereduceerd wordt tot maximaal 10 µA en alle uitgangen naar een hoogimpedante status worden gestuurd;
- een $\overline{\text{ENABLE}}$, waarmee men de TTL-uitgangen naar tri-state kan sturen.

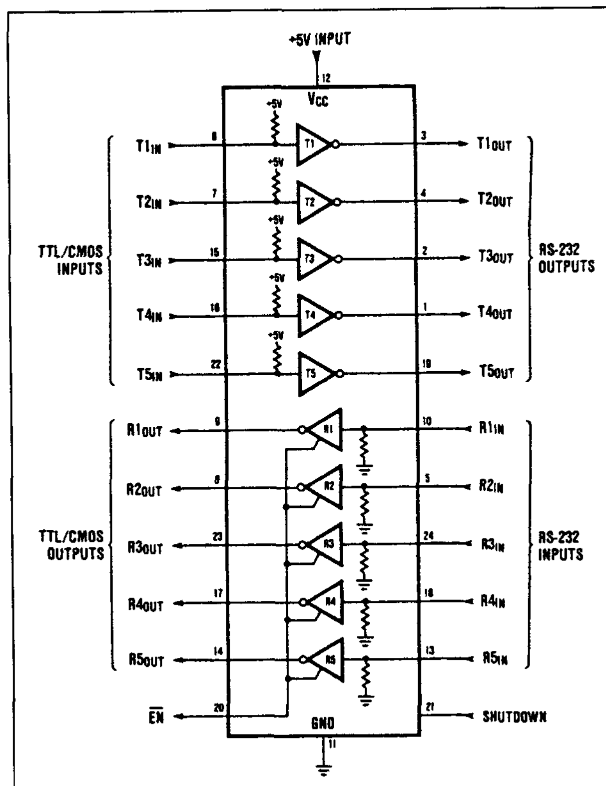
Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-24
- aansluitgegevens: figuur 20/1.2-33
- intern blokschema: figuur 20/1.2-34
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - shut-down stroom: 10 µA max.
  - voedingsspanningen uit:

1.2 Type-beschrijving



Figuur 20/1.2-33: Aansluitgegevens van de MAX 235.



Figuur 20/1.2-34: Intern blokschema van de MAX 235.

+/-10 V typisch
+/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

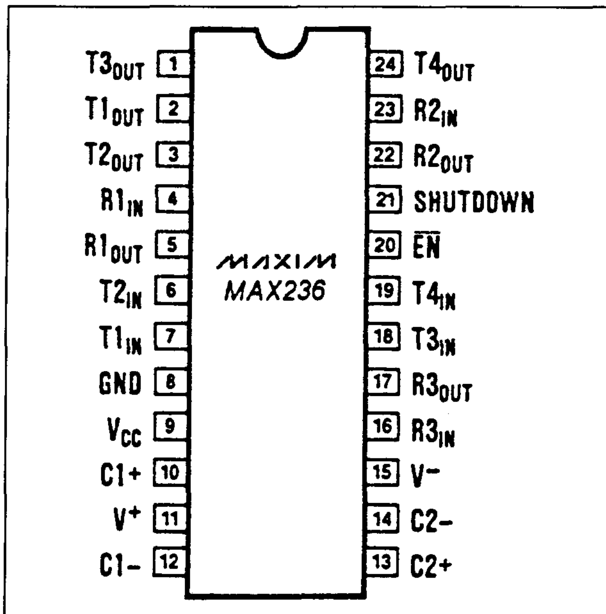
MAX 236

4 x TTL → RS-232, 3 x RS-232 → TTL

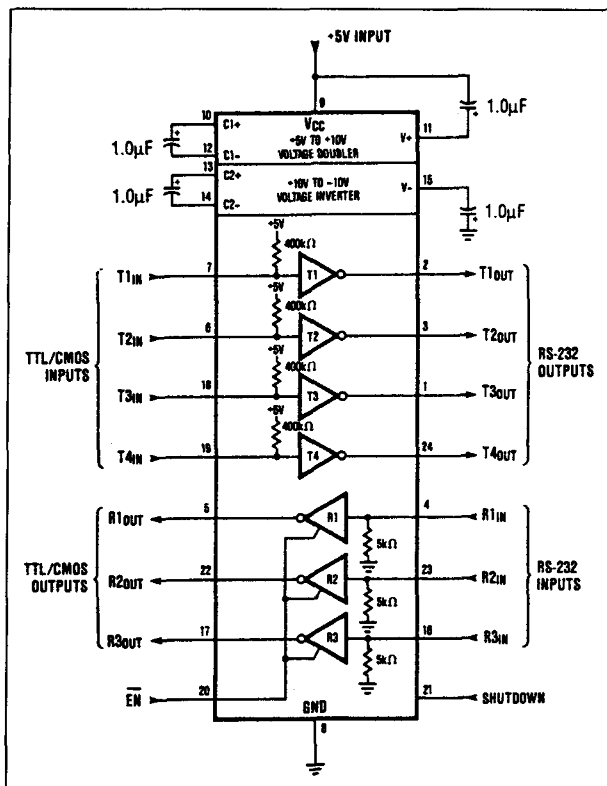
De MAX 236 bevat drie RS-232 receivers en vier RS-232 drivers. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Hiervoor zijn vier externe pompcondensatoren noodzakelijk.
De MAX 236 heeft twee extra voorzieningen:
- een POWER SHUTDOWN, waarmee het vermogen gereduceerd wordt tot maximaal 10 µA en alle uitgangen naar een hoogimpedante status worden gestuurd;
- een ENABLE, waarmee men de TTL-uitgangen naar tri-state kan sturen.

Technische gegevens
- fabrikant: Maxim
- behuizing: DIL-24
- aansluitgegevens: *figuur 20/1.2-35*
- intern blokschema: figuur 20/1.2-36
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.

1.2 Type-beschrijving



Figuur 20/1.2-35: Aansluitgegevens van de MAX 236.



Figuur 20/1.2-36: Intern blokschema van de MAX 236.

  - shut-down stroom: 10 µA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

MAX 237

5 x TTL → RS-232, 3 x RS-232 → TTL

De MAX 237 bevat vijf RS-232 drivers en drie RS-232 ontvangers.

Het IC is voorzien van twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden.

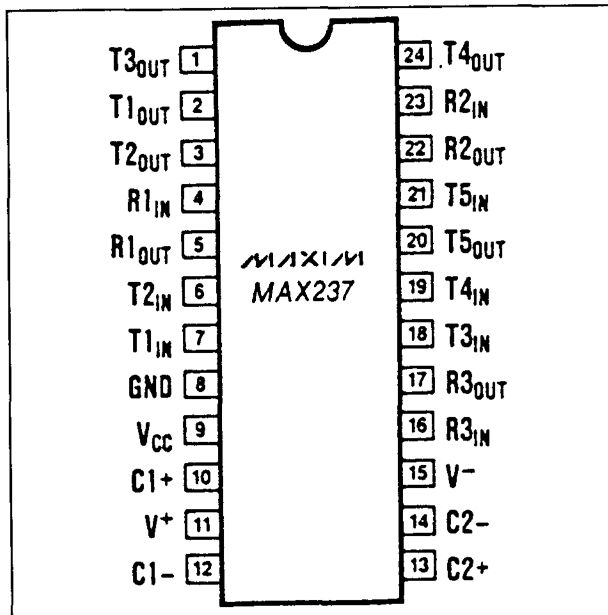
Hiervoor zijn vier externe elco's van 1 µF noodzakelijk.

De MAX 237 bevat géén extra voorzieningen, zoals SHUTDOWN of ENABLE.

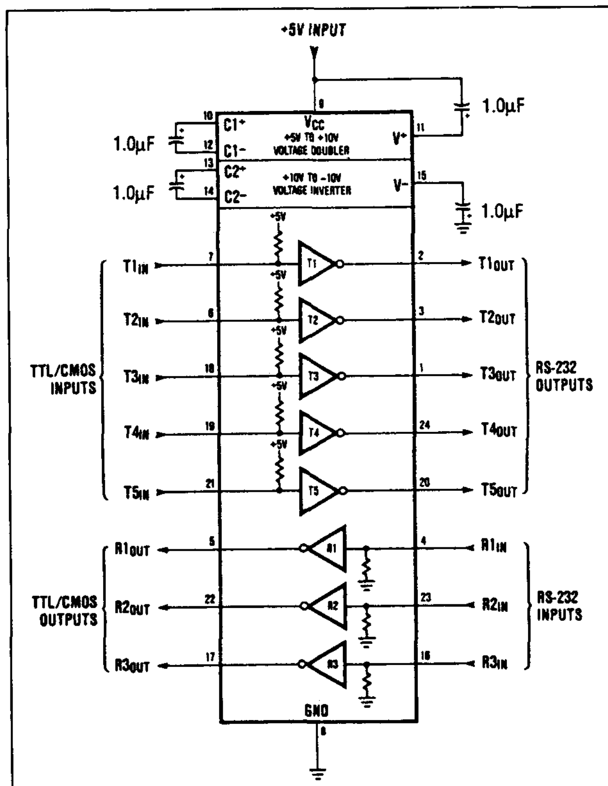
Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-24
- aansluitgegevens: figuur 20/1.2-37
- intern blokschema: figuur 20/1.2-38
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - voedingsspanningen uit:
  - +/-10 V typisch

1.2 Type-beschrijving



Figuur 20/1.2-37: Aansluitgegevens van de MAX 237.



Figuur 20/1.2-38: Intern blokschema van de MAX 237.

+/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

MAX 238

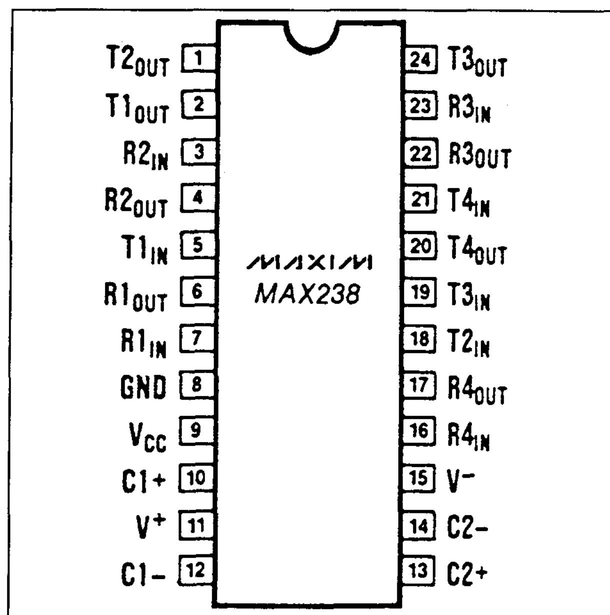
4 x TTL ↔ RS-232

De MAX 238 is een dubbele bidirectionele schakeling, die vier RS-232 receivers en vier RS-232 drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden.
Er zijn daarvoor vier externe pompcondensatoren van 1 µF noodzakelijk.

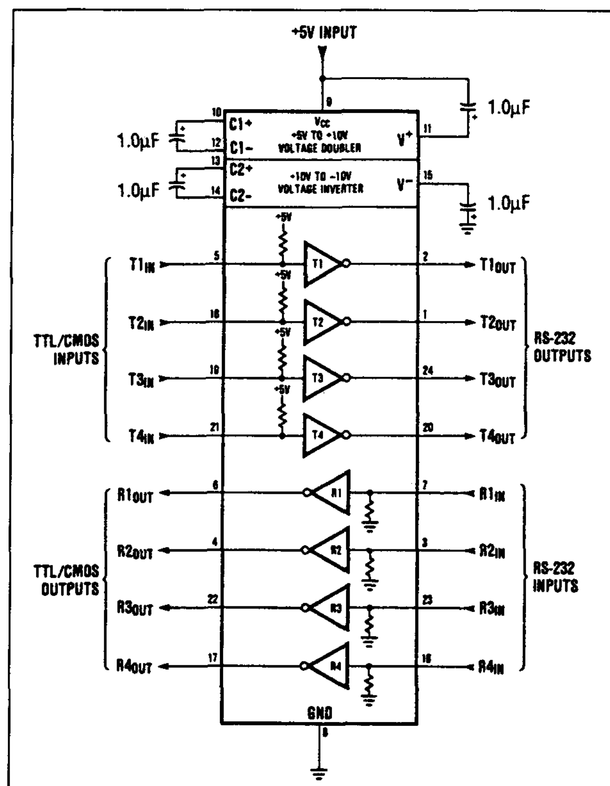
Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-24
- aansluitgegevens: figuur 20/1.2-39
- intern blokschema: figuur 20/1.2-40
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.

1.2 Type-beschrijving



Figuur 20/1.2-39: Aansluitgegevens van de MAX 238.



Figuur 20/1.2-40: Intern blokschema van de MAX 238.

  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

MAX 239

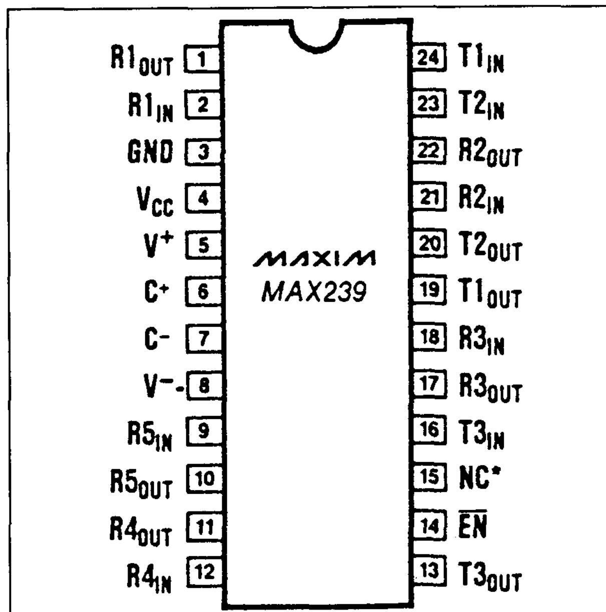
3 x TTL → RS-232, 5 x RS-232 → TTL

De MAX 239 is samengesteld uit vijf RS-232 ontvangers en drie RS-232 zenders. Het IC is uitgerust met één spanningsgenerator die volgens het dubbele-pomp principe werkt en die uit de extra voeding van +10 V een spanning van ongeveer -10 V genereert. Hiervoor zij twee externe condensatoren noodzakelijk. De MAX 239 heeft dus twee voedingsspanningen nodig, de standaard +5 V en een hulpspanning tussen +7,5 V en +13,2 V. De MAX 239 heeft als extra voorziening een ENABLE-ingang, waarmee men de TTL-uitgangen naar tri-state kan sturen.

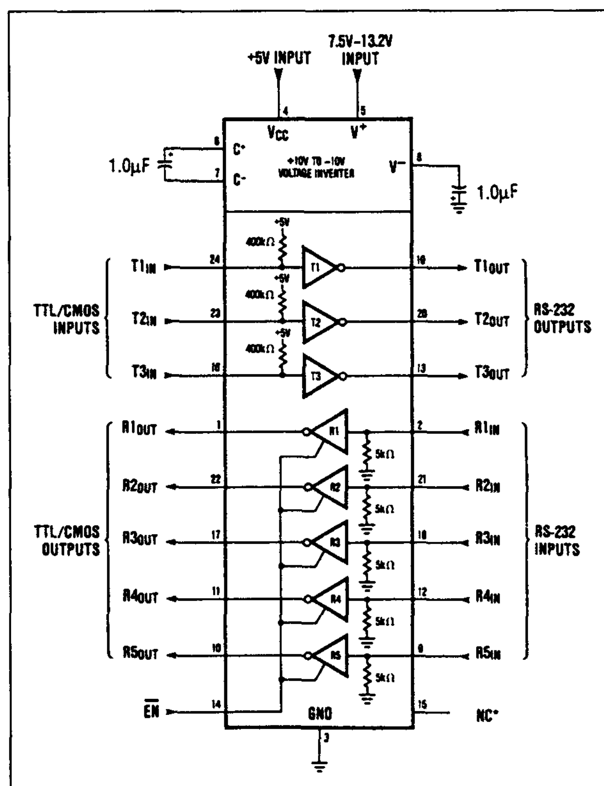
Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-24, SO-24
- aansluitgegevens: figuur 20/1.2-41
- intern blokschema: figuur 20/1.2-42
- gegevens voeding:
  - voedingsspanningen: +5 V, +10 V typisch
  - voedingsstromen: 1 mA, 15 mA max.
  - voedingsspanningen uit:
    -10 V typisch
    -12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.

1.2 Type-beschrijving



Figuur 20/1.2-41: Aansluitgegevens van de MAX 239.



Figuur 20/1.2-42: Intern blokschema van de MAX 239.

  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

MAX 240

5 x TTL → RS-232, 5 x RS-232 → TTL

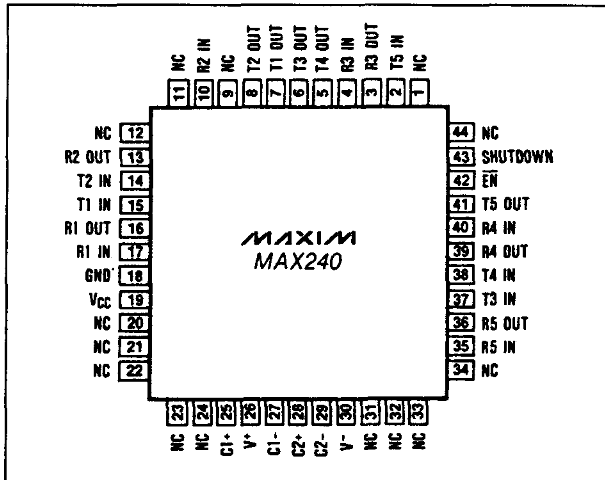
De MAX 240 is een vijfvoudige bidirectionele schakeling, die vijf RS-232 receivers en vijf RS-232 drivers bevat. Het IC is uitgerust met twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Hiervoor moeten vier externe condensatoren op de schakeling aangesloten worden.

De MAX 240 heeft twee extra voorzieningen:
- een POWER SHUTDOWN, waarmee het vermogen gereduceerd wordt tot maximaal 10 µA en alle uitgangen naar een hoogimpedante status worden gestuurd;
- een $\overline{\text{ENABLE}}$, waarmee men de TTL-uitgangen naar tri-state kan sturen.

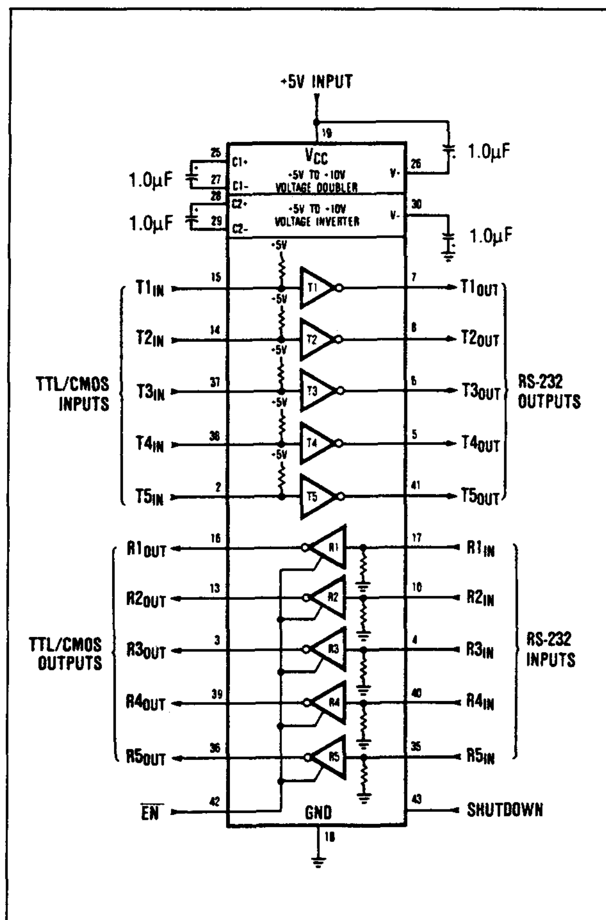
Technische gegevens

- fabrikant: Maxim
- behuizing: 44-pens flatpack
- aansluitgegevens: figuur 20/1.2-43
- intern blokschema: figuur 20/1.2-44
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 15 mA max.
  - shut-down stroom: 10 µA max.
  - voedingsspanningen uit: +/-10 V typisch

1.2 Type-beschrijving



Figuur 20/1.2-43: Aansluitgegevens van de MAX 240.



Figuur 20/1.2-44: Intern blokschema van de MAX 240.

+/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay RS-232 → TTL: 0,5 μs max.

MAX 241

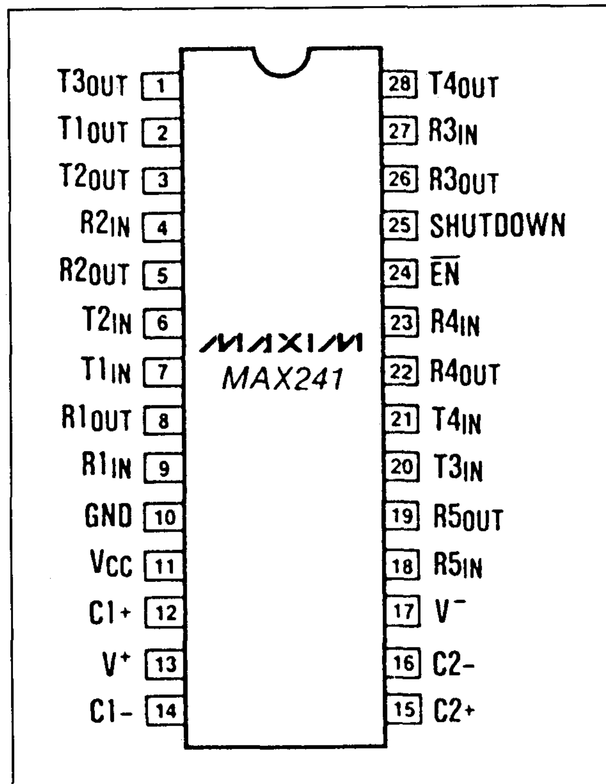
4 x TTL → RS-232, 5 x RS-232 → TTL

De MAX 241 bevat vier RS-232 zenders en vijf RS-232 ontvangers. Het IC is voorzien van twee spanningsgeneratoren volgens het dubbele-pomp principe, die uit de standaard voeding van +5 V twee symmetrische voedingsspanningen van ongeveer +10 V en -10 V afleiden. Er moeten hiervoor in totaal vier elektrolytische condensatoren ingezet worden.

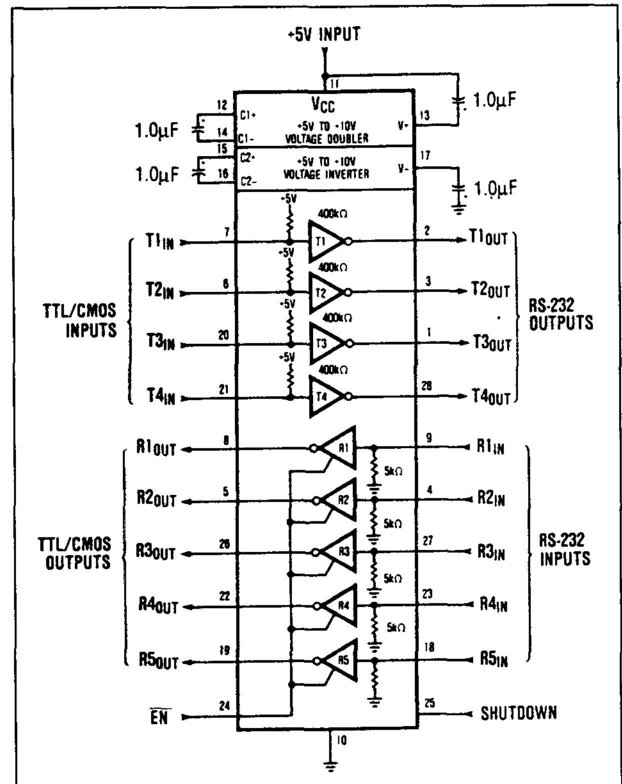
De MAX 241 heeft twee extra voorzieningen:
- een POWER SHUTDOWN, waarmee de opgenomen voedingsstroom gereduceerd wordt tot maximaal 10 μA en alle uitgangen naar een hoogimpedante status worden gestuurd;
- een ENABLE, waarmee men de TTL-uitgangen naar tri-state kan sturen.

Technische gegevens
- fabrikant: Maxim
- behuizing: DIL-28
- aansluitgegevens: figuur 20/1.2-45
- intern blokschema: figuur 20/1.2-46
- gegevens voeding:
  - voedingsspanning: +5 V typisch

1.2 Type-beschrijving



Figuur 20/1.2-45: Aansluitgegevens van de MAX 241.



Figuur 20/1.2-46: Intern blokschema van de MAX 241.

- voedingsstroom: 15 mA max.
- shut-down stroom: 10 µA max.
- voedingsspanningen uit:
  +/-10 V typisch
  +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9 V typisch
  - ingangsspanning “L”: 0,8 V max.
  - ingangsspanning “H”: 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-10 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning “L”: 0,8 V min.
  - ingangsspanning “H”: 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning “L”: 0,4 V max.
  - uitgangsspanning “H”: 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 0,5 µs max.

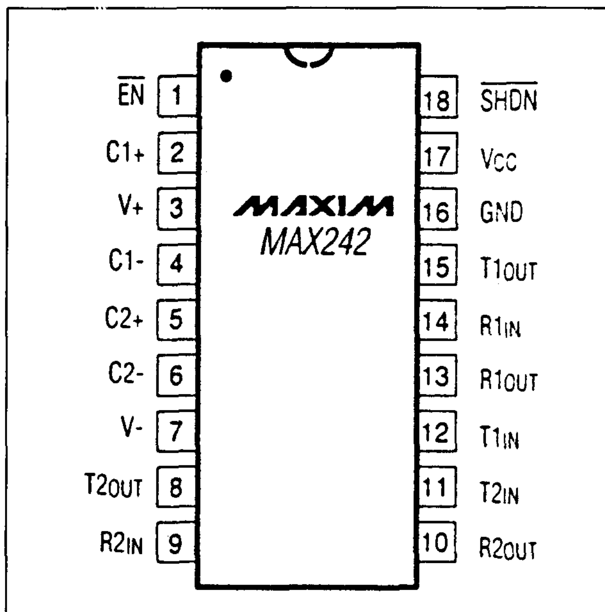
MAX 242

2 x TTL ↔ RS-232

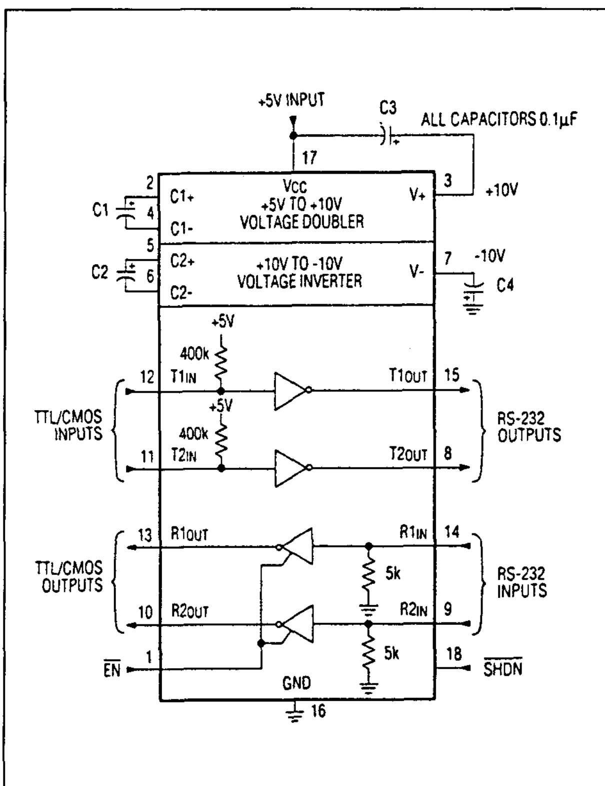
De MAX 242 hoort tot de nieuwste generatie RS-232 schakelingen, met de onderstaande specificaties:

- bidirectionele schakeling, die twee RS-232 receivers en twee RS-232 drivers bevat;
- bevat twee spanningsgeneratoren volgens het dubbele-pomp principe, de eerste haalt +10 V uit de voeding van +5 V, de tweede zet de +10 V om in -10 V;
- voor de vier noodzakelijke pompcondensatoren volstaat een waarde van 100 nF ;
- een $\overline{SHDN}$ waarmee de opgenomen voedingsstroom gereduceerd wordt tot maximaal 10 µA en alle uitgangen naar een hoogimpedante status worden gestuurd;

1.2 Type-beschrijving



Figuur 20/1.2-47: Aansluitgegevens van de MAX 242.



Figuur 20/1.2-48: Intern blokschema van de MAX 242.

- een ENABLE, waarmee men de TTL-uitgangen naar tri-state kan sturen;
- gegarandeerde data-snelheid tot 116 kbit/s.

Technische gegevens
- fabrikant: Maxim
- behuizing: DIL-18, SO-18
- aansluitgegevens: figuur 20/1.2-47
- intern blokschema: figuur 20/1.2-48
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 10 mA max.
  - shut-down stroom: 10 µA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-22 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - enable-tijd ontvanger: 500 ns max.
  - disable-tijd ontvanger: 500 ns max.
  - enable-tijd zender: 250 µs max.
  - disable-tijd zender: 600 ns max.
  - data-snelheid: 116 kbit/s min.

MAX 243

2 x TTL ↔ RS-232

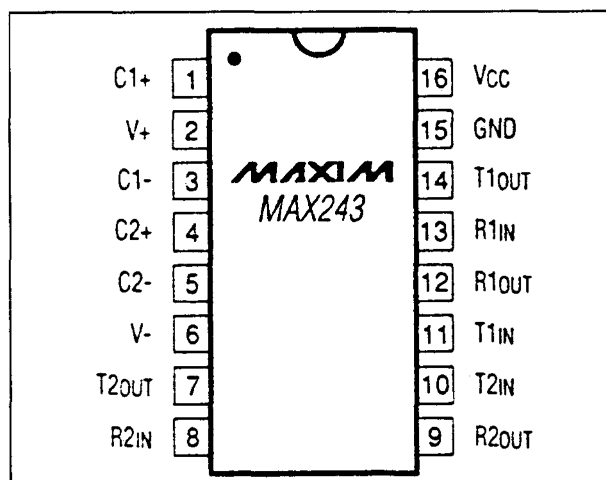
De MAX 243 hoort tot de nieuwste generatie RS-232 schakelingen, met de onderstaande specificaties:

1.2 Type-beschrijving

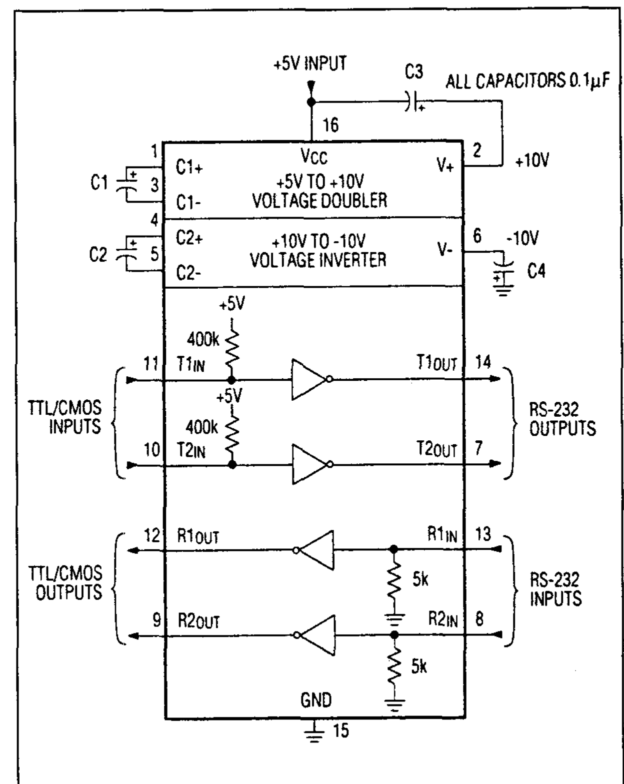
- bidirectionele schakeling, die twee RS-232 receivers en twee RS-232 drivers bevat;
- bevat twee spanningsgeneratoren volgens het dubbele-pomp principe, de eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V;
- voor de vier noodzakelijke pomp-condensatoren volstaat een waarde van 100 nF (!);
- een van de twee RS-232 ontvangers heeft geen ingebouwde open-verbinding detectie, zodat lijnen zoals CTS en RTS open kunnen blijven zonder gevolgen voor de communicatie. Het verschil tussen beide ontvangers volgt uit de waarheidstabel van figuur 20/1.2-49;
- gegarandeerde data-snelheid tot 116 kbit/s.

RECEIVER INPUT	R1 OUTPUT	R2 OUTPUT
≤-3V	HIGH	HIGH
OPEN	HIGH	LOW
≥+3V	LOW	LOW

Figuur 20/1.2-49: De waarheidstabel van de twee RS-232 ontvangers van de MAX 243.



Figuur 20/1.2-50: Aansluitgegevens van de MAX 243.

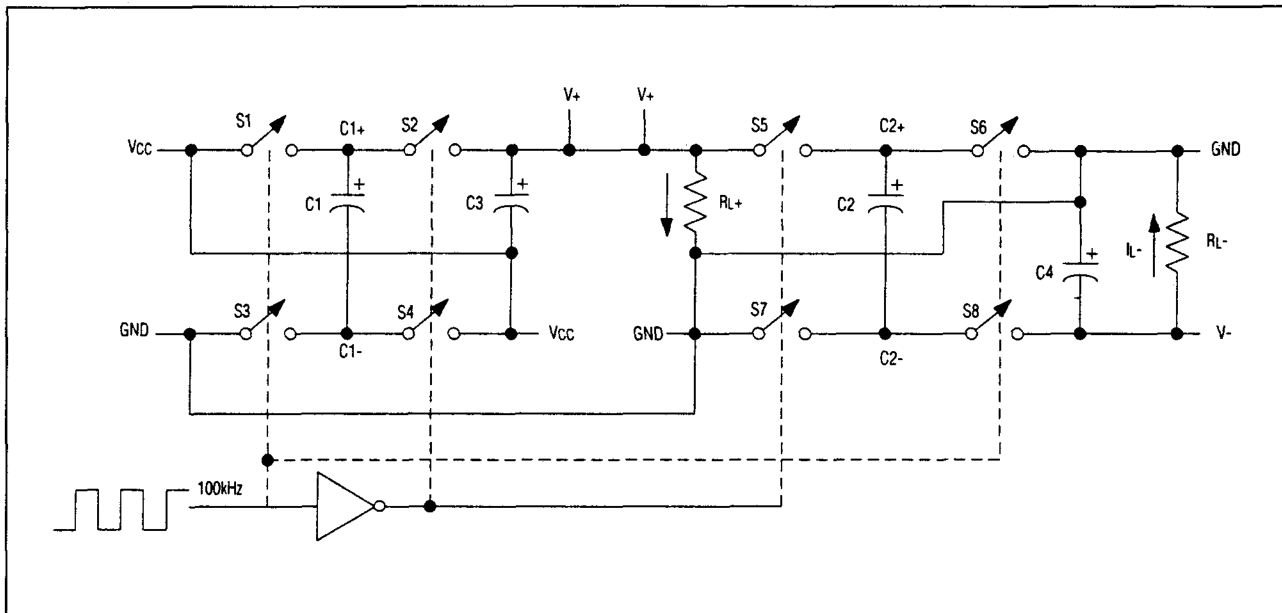


Figuur 20/1.2-51: Intern blokschema van de MAX 243.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-16, SO-16
- aansluitgegevens: figuur 20/1.2-50
- intern blokschema: figuur 20/1.2-51
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 10 mA max.
  - voedingsspanningen uit: +/-10 V typisch +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-22 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.

1.2 Type-beschrijving



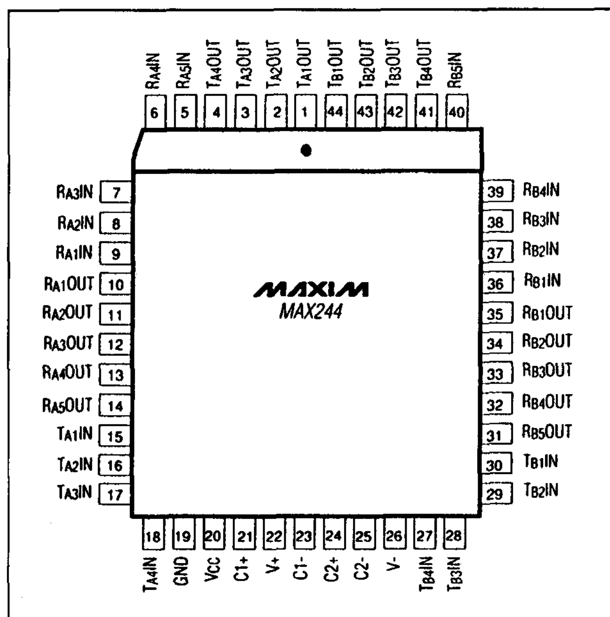
Figuur 20/1.2-52: De dubbele diode-pomp voor het genereren van de symmetrische spanningen van +/-10 V bij de MAX 244 en opvolgers.

  - hysteresisch: 1 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - enable-tijd ontvanger: 500 ns max.
  - disable-tijd ontvanger: 500 ns max.
  - enable-tijd zender: 250 µs max.
  - disable-tijd zender: 600 ns max.
  - data-snelheid: 116 kbit/s min.

MAX 244

8 x TTL → RS-232, 10 x RS-232 → TTL

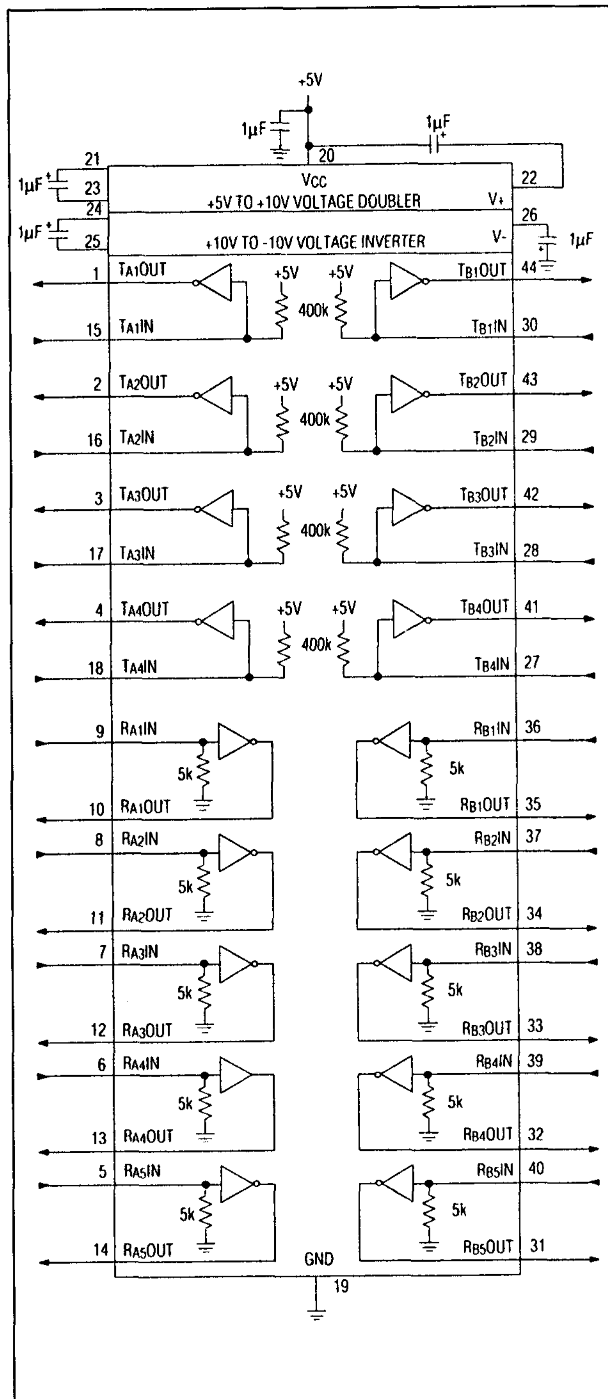
De MAX 244 is een PLCC-schakeling, waarmee men, met alleen vier externe condensatoren, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen. Het IC bevat acht zenders en tien ontvangers, zonder controle-signalen of -mogelijkheden.
De MAX 244 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe (zie figuur 20/1.2-52).



Figuur 20/1.2-53: Aansluitgegevens van de MAX 244.

De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn vier pomp-condensatoren met een waarde van 1 µF noodzakelijk. De data-snelheid bedraagt gegarandeerd 64 kbit/s.

1.2 Type-beschrijving



Figuur 20/1.2-54: Intern blokschema van de MAX 244.

Technische gegevens

- fabrikant: Maxim
- behuizing: 44-pens PLCC
- aansluitgegevens: figuur 20/1.2-53
- intern blokschema: figuur 20/1.2-54
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1,5 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - data-snelheid: 64 kbit/s min.

MAX 245

8 x TTL → RS-232, 10 x RS-232 → TTL

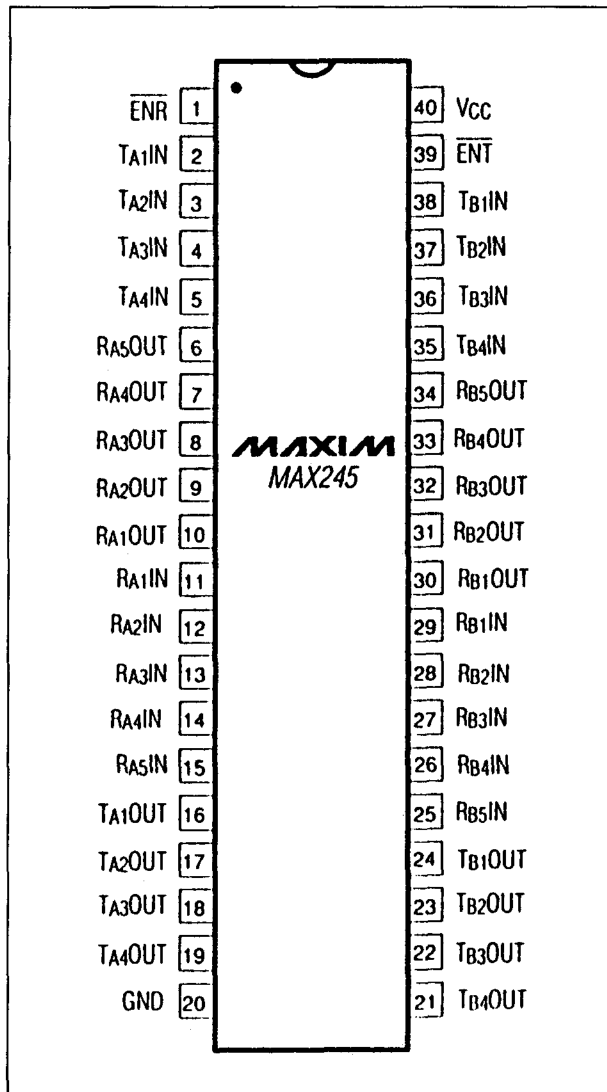
De MAX 245 is een schakeling waarmee men, zonder externe componenten, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen.

Het IC bevat acht zenders en tien ontvangers, met twee controle-signalen:

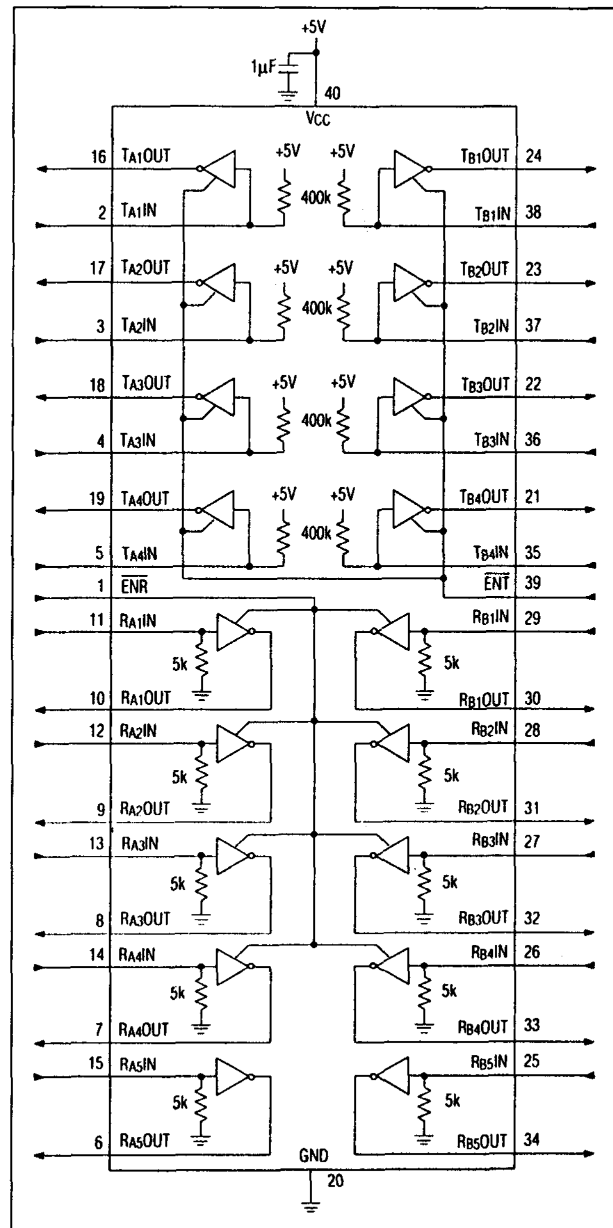
- $\overline{ENT}$, de Transmitter Enable, schakelt de uitgangen van de acht zenders naar tri-state;
- $\overline{ENR}$, de Receiver Enable, schakelt de uitgangen van acht ontvangers naar tri-state. Twee ontvangers, RA5 en RB5, zijn niet aangesloten op deze enable-lijn en zijn dus steeds actief.

De MAX 245 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe.

1.2 Type-beschrijving



Figuur 20/1.2-55: Aansluitgegevens van de MAX 245.



Figuur 20/1.2-56: Intern blokschema van de MAX 245.

De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn geen externe pomp-condensatoren noodzakelijk! De data-snelheid bedraagt gegarandeerd 64 kbit/s.

Technische gegevens

- fabrikant: Maxim
- behuizing: DIL-40
- aansluitgegevens: figuur 20/1.2-55
- intern blokschema: figuur 20/1.2-56
- waarheidstabel: figuur 20/1.2-57
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - enable-stroom: 50 µA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning “L”: 0,8 V max.

1.2 Type-beschrijving

$\overline{ENT}$	$\overline{ENR}$	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1-TA4	TB1-TB4	RA1-RA5	RB1-RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All Active	RA1-RA4 3-State, RA5 Active	RB1-RB4 3-State, RB5 Active
1	0	Shutdown	All 3-State	All 3-State	All Low-Power Receive Mode	All Low-Power Receive Mode
1	1	Shutdown	All 3-State	All 3-State	RA1-RA4 3-State, RA5 Low-Power Receive Mode	RB1-RB4 3-State, RB5 Low-Power Receive Mode

Figuur 20/1.2-57: De waarheidstabel van de MAX 245.

  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1,5 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - data-snelheid: 64 kbit/s min.

MAX 246

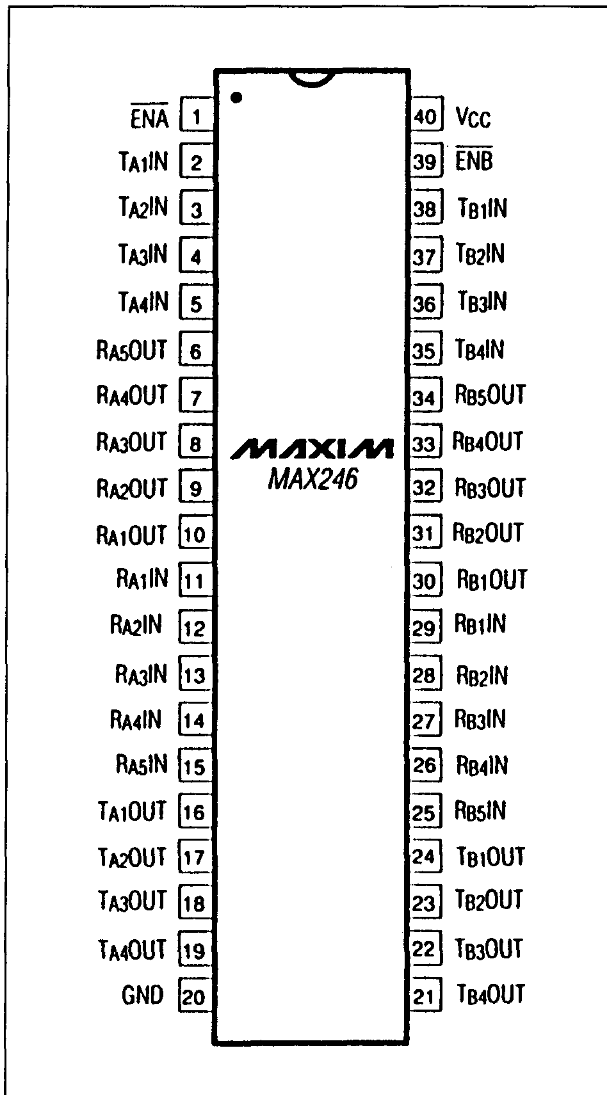
8 x TTL → RS-232, 10 x RS-232 → TTL

De MAX 246 is een schakeling waarmee men, zonder externe componenten, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen. Het IC bevat acht zenders en tien ontvangers, met twee controle-signalen:
- $\overline{ENTA}$, de Transmitter Enable A, schakelt de uitgangen van vier zenders en vier ontvangers naar tri-state;
- $\overline{ENTB}$, de Transmitter Enable B, schakelt de uitgangen van vier andere ontvangers en vier andere zenders naar tri-state.

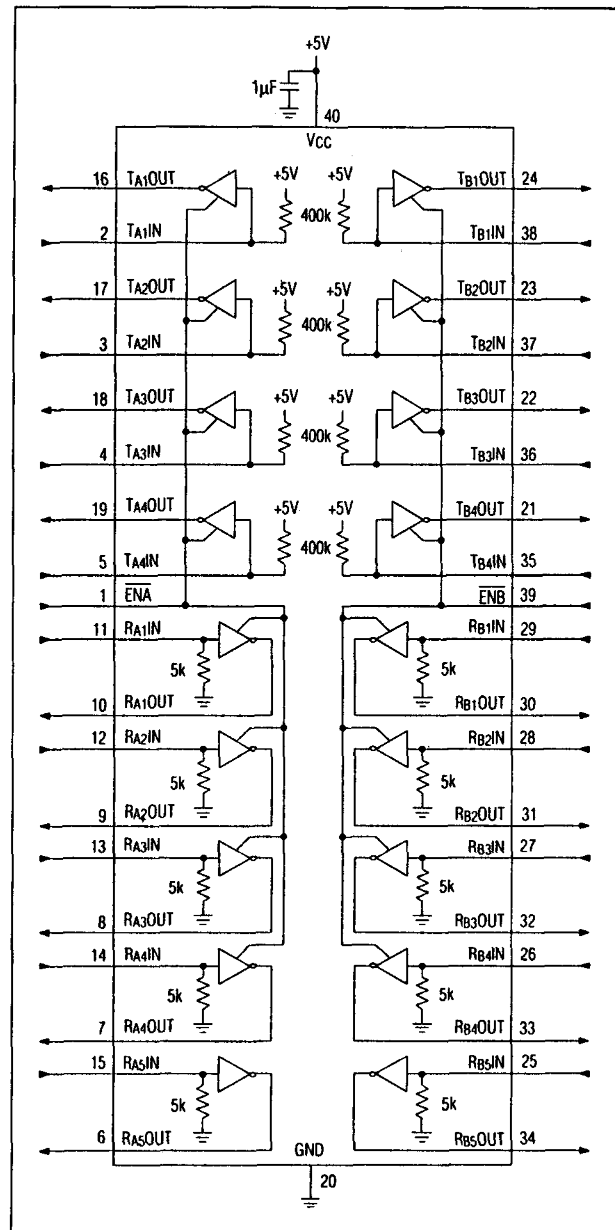
Twee ontvangers zijn niet aangesloten op deze enable-lijnen en zijn dus steeds actief. De MAX 246 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe.
De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn geen externe pompcondensatoren noodzakelijk!
De data-snelheid bedraagt gegarandeerd 64 kbit/s.

Technische gegevens
- fabrikant: Maxim
- behuizing: DIL-40
- aansluitgegevens: figuur 20/1.2-58
- intern blokschema: figuur 20/1.2-59
- waarheidstabel: figuur 20/1.2-60
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - enable-stroom: 50 µA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:

1.2 Type-beschrijving



Figuur 20/1.2-58: Aansluitgegevens van de MAX 246.



Figuur 20/1.2-59: Intern blokschema van de MAX 246.

- ingangsspanning: +/-25 V max.
- ingangsspanning “L”: 0,8 V min.
- ingangsspanning “H”: 2,4 V max.
- hysteresisch: 0,5 V typisch
- ingangsimpedantie: 5 kΩ typisch
- uitgangsspanning “L”: 0,4 V max.
- uitgangsspanning “H”: 3,5 V min.
- uitgangsstroom: 30 mA max.

- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay RS-232 → TTL: 1,5 μs max.
  - delay TTL → RS-232: 3,5 μs max.
  - data-snelheid: 64 kbit/s min.

1.2 Type-beschrijving

$\overline{ENA}$	$\overline{ENB}$	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1-TA4	TB1-TB4	RA1-RA5	RB1-RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All 3-State	All Active	RB1-RB4 3-State RB5 Active
1	0	Shutdown	All 3-State	All Active	RA1-RA4 3-State RA5 Active	All Active
1	1	Shutdown	All 3-State	All 3-State	RA1-RA4 3-State RA5 Low-Power Receive Mode	RB1-RB4 3-State RB5 Low-Power Receive Mode

Figuur 20/1.2-60: De waarheidstabel van de MAX 246.

MAX 247

8 x TTL → RS-232, 9 x RS-232 → TTL

De MAX 247 is een schakeling waarmee men, zonder externe componenten, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen. Het IC bevat acht zenders en negen ontvangers, met vier controlesignalen:

- $\overline{ENTA}$, de Transmitter Enable A, schakelt de uitgangen van vier zenders naar tri-state;
- $\overline{ENTB}$, de Transmitter Enable B, schakelt de uitgangen van vier andere zenders naar tri-state;
- $\overline{ENRA}$, de Receiver Enable A, schakelt de uitgangen van vier ontvangers naar tri-state;
- $\overline{ENRB}$, de Receiver Enable B, schakelt de uitgangen van vier andere ontvangers naar tri-state.

Een ontvanger is niet aangesloten op deze enable-lijnen en is dus steeds actief.

De MAX 247 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe.

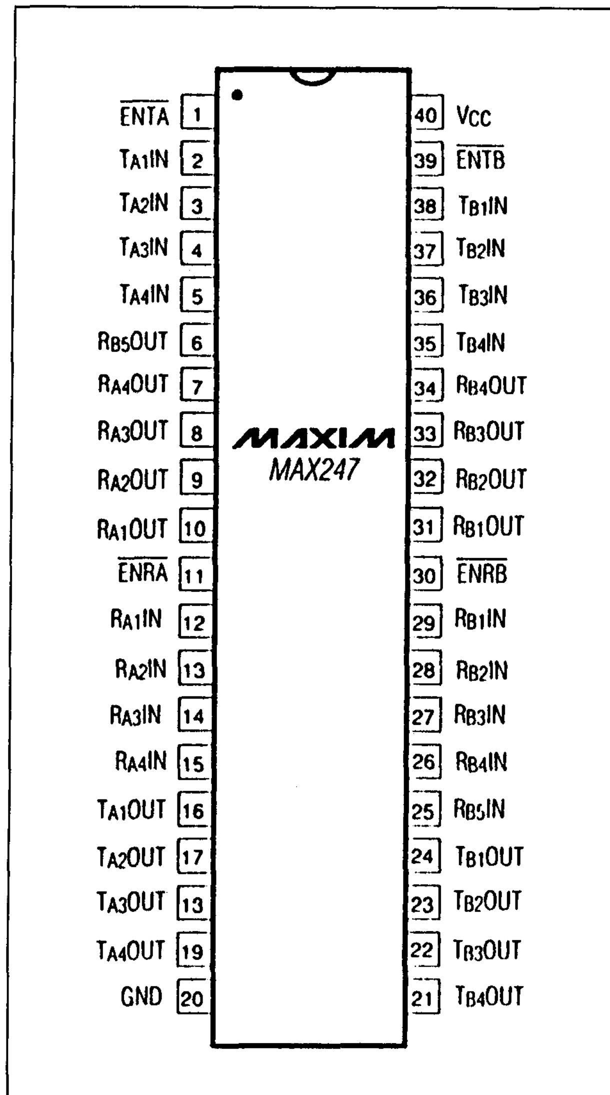
De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn geen externe pompcondensatoren noodzakelijk!

De data-snelheid bedraagt gegarandeerd 64 kbit/s.

Technische gegevens

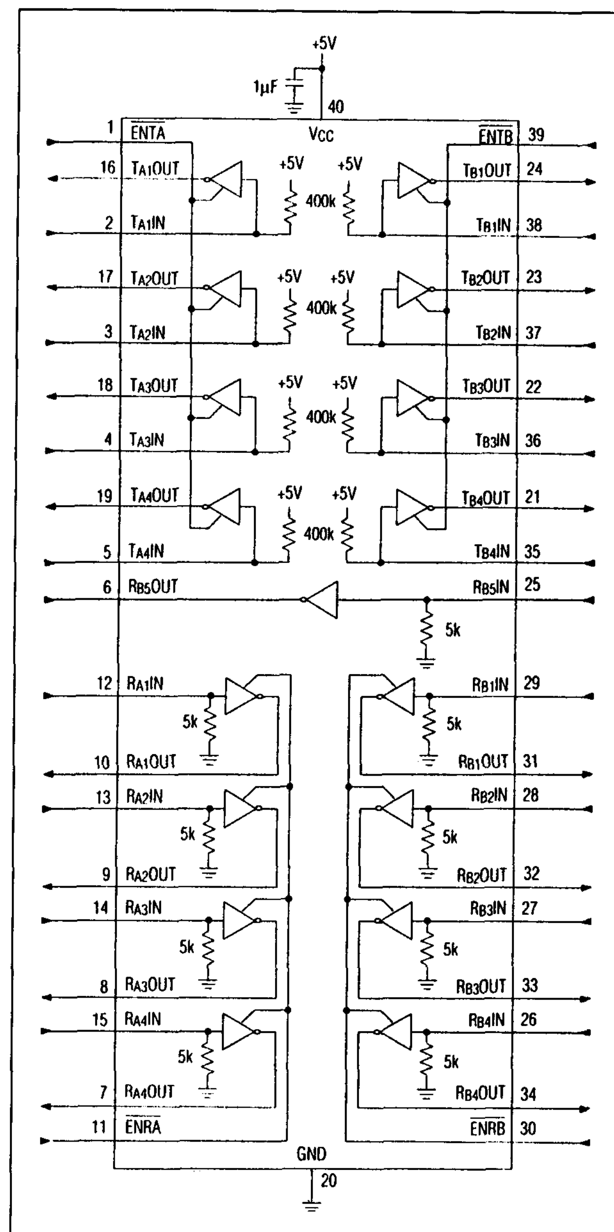
- fabrikant: Maxim
- behuizing: DIL-40
- aansluitgegevens: figuur 20/1.2-61
- intern blokschema: figuur 20/1.2-62
- waarheidstabel: figuur 20/1.2-63
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - enable-stroom: 50 μA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay RS-232 → TTL: 1,5 μs max.

1.2 Type-beschrijving



Figuur 20/1.2-61: Aansluitgegevens van de MAX 247.

- delay TTL → RS-232: 3,5 μs max.
- data-snelheid: 64 kbit/s min.



Figuur 20/1.2-62: Intern blokschema van de MAX 247.

1.2 Type-beschrijving

						TRANSMITTERS		RECEIVERS	
$\overline{ENTA}$	$\overline{ENTB}$	$\overline{ENRA}$	$\overline{ENRB}$	OPERATION STATUS	MAX247	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB5
					MAX248	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB4
					MAX249	TA1-TA3	TB1-TB3	RA1-RA5	RB1-RB5
0	0	0	0	Normal Operation		All Active	All Active	All Active	All Active
0	0	0	1	Normal Operation		All Active	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
0	0	1	0	Normal Operation		All Active	All Active	All 3-State	All Active
0	0	1	1	Normal Operation		All Active	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
0	1	0	0	Normal Operation		All Active	All 3-State	All Active	All Active
0	1	0	1	Normal Operation		All Active	All 3-State	All Active	All 3-State, except RB5 stays Active on MAX247
0	1	1	0	Normal Operation		All Active	All 3-State	All 3-State	All Active
0	1	1	1	Normal Operation		All Active	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	0	0	0	Normal Operation		All 3-State	All Active	All Active	All Active
1	0	0	1	Normal Operation		All 3-State	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
1	0	1	0	Normal Operation		All 3-State	All Active	All 3-State	All Active
1	0	1	1	Normal Operation		All 3-State	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	1	0	0	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	Low-Power Receive Mode
1	1	0	1	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	All 3-State, except RB5 Low-Power Receive Mode on MAX247
1	1	1	0	Shutdown		All 3-State	All 3-State	All 3-State	Low-Power Receive Mode
1	1	1	1	Shutdown		All 3-State	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247

Figuur 20/1.2-63: De waarheidstabel van de MAX 247.

1.2 Type-beschrijving

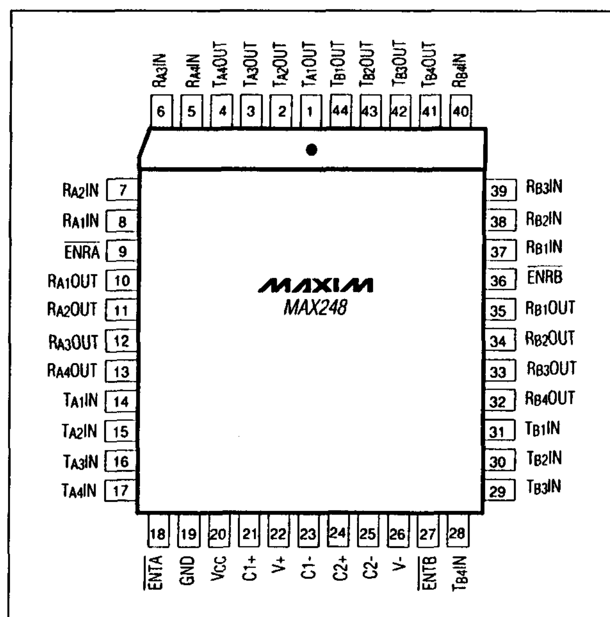
MAX 248

8 x TTL → RS-232, 8 x RS-232 → TTL

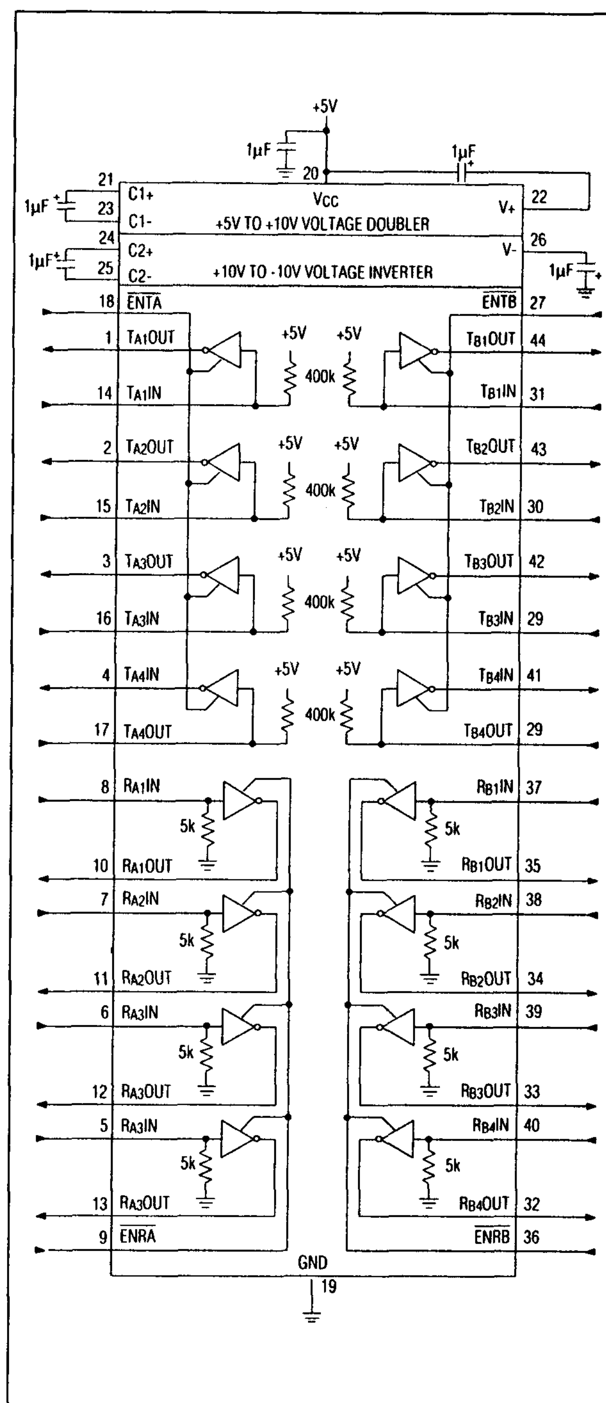
De MAX 248 is een schakeling waarmee men, zonder externe componenten, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen. Het IC bevat acht zenders en acht ontvangers, met vier controle-signalen:

- $\overline{\text{ENTA}}$, de Transmitter Enable A, schakelt de uitgangen van vier zenders naar tri-state;
- $\overline{\text{ENTB}}$, de Transmitter Enable B, schakelt de uitgangen van de vier overige zenders naar tri-state;
- $\overline{\text{ENRA}}$, de Receiver Enable A, schakelt de uitgangen van vier ontvangers naar tri-state;
- $\overline{\text{ENRB}}$, de Receiver Enable B, schakelt de uitgangen van de vier overige ontvangers naar tri-state.

De MAX 248 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe. De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn vier externe pompcondensatoren van 1 µF noodzakelijk. De data-snelheid bedraagt gegarandeerd 64 kbit/s.



Figuur 20/1.2-64: Aansluitgegevens van de MAX 248.



Figuur 20/1.2-65: Intern blokschema van de MAX 248.

Technische gegevens

- fabrikant: Maxim
- behuizing: 44-pens PLCC
- aansluitgegevens: figuur 20/1.2-64

1.2 Type-beschrijving

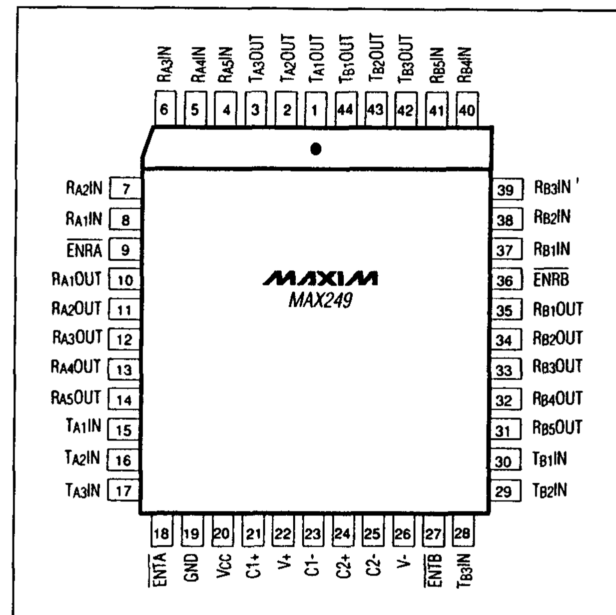
$\overline{\text{ENTA}}$	$\overline{\text{ENTB}}$	$\overline{\text{ENRA}}$	$\overline{\text{ENRB}}$	OPERATION STATUS		TRANSMITTERS		RECEIVERS	
					MAX247	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB5
					MAX248	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB4
					MAX249	TA1-TA3	TB1-TB3	RA1-RA5	RB1-RB5
0	0	0	0	Normal Operation		All Active	All Active	All Active	All Active
0	0	0	1	Normal Operation		All Active	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
0	0	1	0	Normal Operation		All Active	All Active	All 3-State	All Active
0	0	1	1	Normal Operation		All Active	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
0	1	0	0	Normal Operation		All Active	All 3-State	All Active	All Active
0	1	0	1	Normal Operation		All Active	All 3-State	All Active	All 3-State, except RB5 stays Active on MAX247
0	1	1	0	Normal Operation		All Active	All 3-State	All 3-State	All Active
0	1	1	1	Normal Operation		All Active	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	0	0	0	Normal Operation		All 3-State	All Active	All Active	All Active
1	0	0	1	Normal Operation		All 3-State	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
1	0	1	0	Normal Operation		All 3-State	All Active	All 3-State	All Active
1	0	1	1	Normal Operation		All 3-State	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	1	0	0	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	Low-Power Receive Mode
1	1	0	1	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	All 3-State, except RB5 Low-Power Receive Mode on MAX247
1	1	1	0	Shutdown		All 3-State	All 3-State	All 3-State	Low-Power Receive Mode
1	1	1	1	Shutdown		All 3-State	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247

Figuur 20/1.2-66: De waarheidstabel van de MAX 248.

- intern blokschema: figuur 20/1.2-65
- waarheidstabel: figuur 20/1.2-66
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - enable-stroom: 50 µA max.
  - voedingsspanningen uit: +/-10 V typisch +/-12 V max.
- gegevens RS-232 zenders:

1.2 Type-beschrijving

  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/μs max.
  - delay RS-232 → TTL: 1,5 μs max.
  - delay TTL → RS-232: 3,5 μs max.
  - data-snelheid: 64 kbit/s min.



Figuur 20/1.2-67: Aansluitgegevens van de MAX 249.

MAX 249

6 x TTL → RS-232, 10 x RS-232 → TTL

De MAX 249 is een schakeling waarmee men, zonder externe componenten, een volledige EIA-232D of V.28/V.24 verbinding kan opbouwen. Het IC bevat zes zenders en tien ontvangers, met vier controle-signalen:

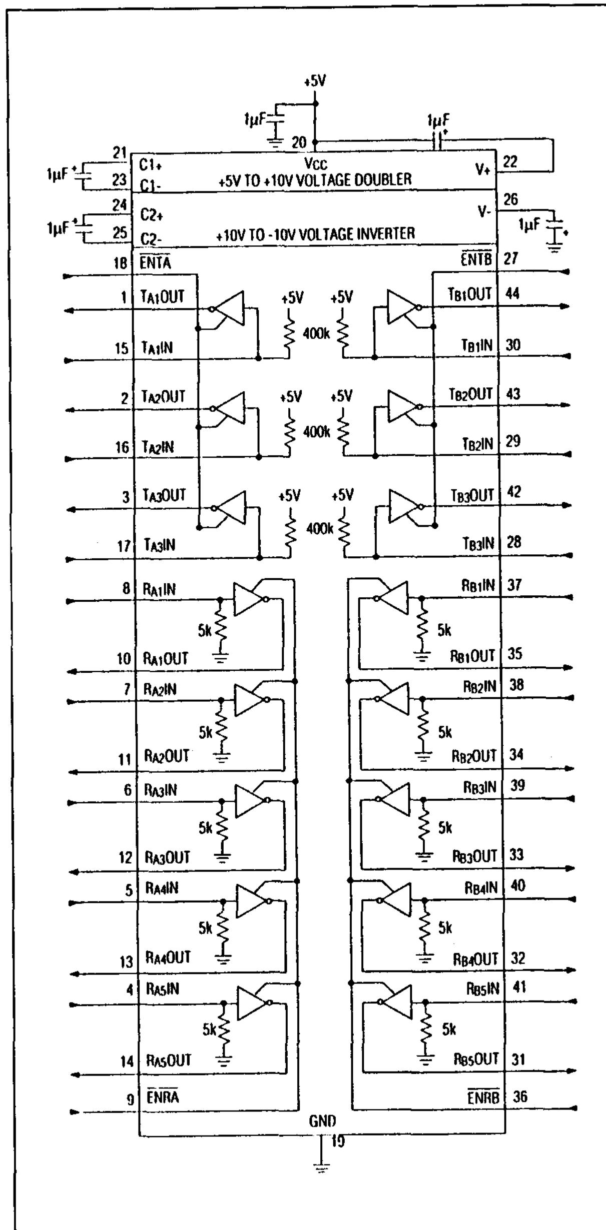
- $\overline{ENTA}$, de Transmitter Enable A, schakelt de uitgangen van drie zenders naar tri-state;
- $\overline{ENTB}$, de Transmitter Enable B, schakelt de uitgangen van de drie overige zenders naar tri-state;
- $\overline{ENRA}$, de Receiver Enable A, schakelt de uitgangen van vijf ontvangers naar tri-state;
- $\overline{ENRB}$, de Receiver Enable B, schakelt de uitgangen van de vijf overige ontvangers naar tri-state.

De MAX 249 bevat twee spanningsgeneratoren die werken volgens het dubbele-pomp principe. De eerste haalt +10 V uit de systeemvoeding van +5 V, de tweede zet de +10 V om in -10 V. Hiervoor zijn vier externe pomp-condensatoren noodzakelijk. De data-snelheid bedraagt gegarandeerd 64 kbit/s.

Technische gegevens

- fabrikant: Maxim
- behuizing: 44-pens PLCC
- aansluitgegevens: figuur 20/1.2-67
- intern blokschema: figuur 20/1.2-68
- waarheidstabel: figuur 20/1.2-69
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 57 mA max.
  - enable-stroom: 50 μA max.
  - voedingsspanningen uit:
    +/-10 V typisch
    +/-12 V max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 300 Ω max.
  - kortsluitstroom: +/-30 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - ingangsspanning "L": 0,8 V min.
  - ingangsspanning "H": 2,4 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch

1.2 Type-beschrijving



Figuur 20/1.2-68: Intern blokschema van de MAX 249.

  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
  - uitgangsstroom: 30 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1,5 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - data-snelheid: 64 kbit/s min.

1.2 Type-beschrijving

						TRANSMITTERS		RECEIVERS	
$\overline{\text{ENTA}}$	$\overline{\text{ENTB}}$	$\overline{\text{ENRA}}$	$\overline{\text{ENRB}}$	OPERATION STATUS	MAX247	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB5
					MAX248	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB4
					MAX249	TA1-TA3	TB1-TB3	RA1-RA5	RB1-RB5
0	0	0	0	Normal Operation		All Active	All Active	All Active	All Active
0	0	0	1	Normal Operation		All Active	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
0	0	1	0	Normal Operation		All Active	All Active	All 3-State	All Active
0	0	1	1	Normal Operation		All Active	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
0	1	0	0	Normal Operation		All Active	All 3-State	All Active	All Active
0	1	0	1	Normal Operation		All Active	All 3-State	All Active	All 3-State, except RB5 stays Active on MAX247
0	1	1	0	Normal Operation		All Active	All 3-State	All 3-State	All Active
0	1	1	1	Normal Operation		All Active	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	0	0	0	Normal Operation		All 3-State	All Active	All Active	All Active
1	0	0	1	Normal Operation		All 3-State	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
1	0	1	0	Normal Operation		All 3-State	All Active	All 3-State	All Active
1	0	1	1	Normal Operation		All 3-State	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	1	0	0	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	Low-Power Receive Mode
1	1	0	1	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	All 3-State, except RB5 Low-Power Receive Mode on MAX247
1	1	1	0	Shutdown		All 3-State	All 3-State	All 3-State	Low-Power Receive Mode
1	1	1	1	Shutdown		All 3-State	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247

Figuur 20/1.2-69: De waarheidstabel van de MAX 249.

(wordt vervolgd)

1.2 Type-beschrijving

MAX 250/251

2 x TTL → RS-232, 2 x RS-232 → TTL, optisch

De MAX 250 en MAX 251 zijn twee verschillende IC's, die echter onlosmakelijk bij elkaar horen. Zij vormen het hart van een volledig optisch gescheiden RS-232 communicatiesysteem. Beide IC's bevatten een dubbel RS232 ↔ TTL systeem, waarvan de uit- en ingangen echter aangesloten kunnen worden op optische koppelaars. Daarnaast kan men, door middel van een speciale 1/1-trafo, ook de symmetrische voedingsspanningen voor de RS-232 lijnen optisch doorkoppelen van het ene systeem naar het andere.

Beide IC's worden galvanisch verbonden met de "logische kant" van het systeem en zetten deze signalen om in stuurstromen voor de optische koppelaars. Daarnaast zijn beide IC's in staat de van de foto-transistoren afgetakte spanningen weer om te zetten in logische signalen.

De MAX 250 bevat vier identieke niet-inverterende drivers, waarvan de uitgangen zowel gebruikt kunnen worden voor het sturen van de LED's uit de optische koppelaars als voor het sturen van TTL-belastingen. De drivers zijn stroomgestuurd en leveren ongeveer 8 mA aan de belastingen.

De MAX 250 bevat een oscillator die werkt op een frequentie van 150 kHz. Deze oscillator stuurt twee push-pull drivers die de twee primaire wikkelingen van een scheidingstrafo kunnen sturen. Op de secundaire wikkeling ontstaat een blokspanning met een top-tot-top waarde van 10 V, die in de MAX 251 gebruikt kan worden voor het genereren van de symmetrische voedingsspanningen van +/-10 V. De drivers zijn beschermd tegen de EMK's van de wikkelingen en behoeven niet extern met dioden beveiligd te worden.

De MAX 250 heeft twee besturingssignalen, die als volgt werken:

- $\overline{EN}$, de enable, zet bij "H" alle uitgangen in een hoogimpedante status;
- SHDN, de shutdown, heeft bij "H" de volgende functies:
  - schakelt de drivers voor de trafo uit;
  - schakelt de oscillator uit;
  - *reset alle driver-uitgangen naar "L";*
  - vermindert het opgenomen vermogen tot 5 µW.

De MAX 251 bevat twee drivers en twee receivers. De receiver-uitgangen leveren 7 mA en kunnen dus ook gebruikt worden voor het sturen van optische koppelaars.

Technische gegevens

- fabrikant: Maxim
- behuizingen: figuur 20/1.2-70
- aansluitgegevens: figuur 20/1.2-70
- interne blokschema's: figuur 20/1.2-71
- functie pennen: figuur 20/1.2-72
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstromen:
    MAX 250: 240 mA
    enable-stroom MAX 250: 100 µA max.
    MAX 251: +2,5/-1,0 mA
- gegevens RS-232 zenders:
  - spanningszwaai: +/-7,2 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsweerstand: 50 Ω max.
  - kortsluitstroom: +/-15 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
- timing-karakteristieken:
  - slew rate: 3 V/µs max.
  - delay RS-232 → TTL: 1,5 µs max.
  - delay TTL → RS-232: 3,5 µs max.
  - data-snelheid: 90 kb/s min.

Voorbeeld-schakeling

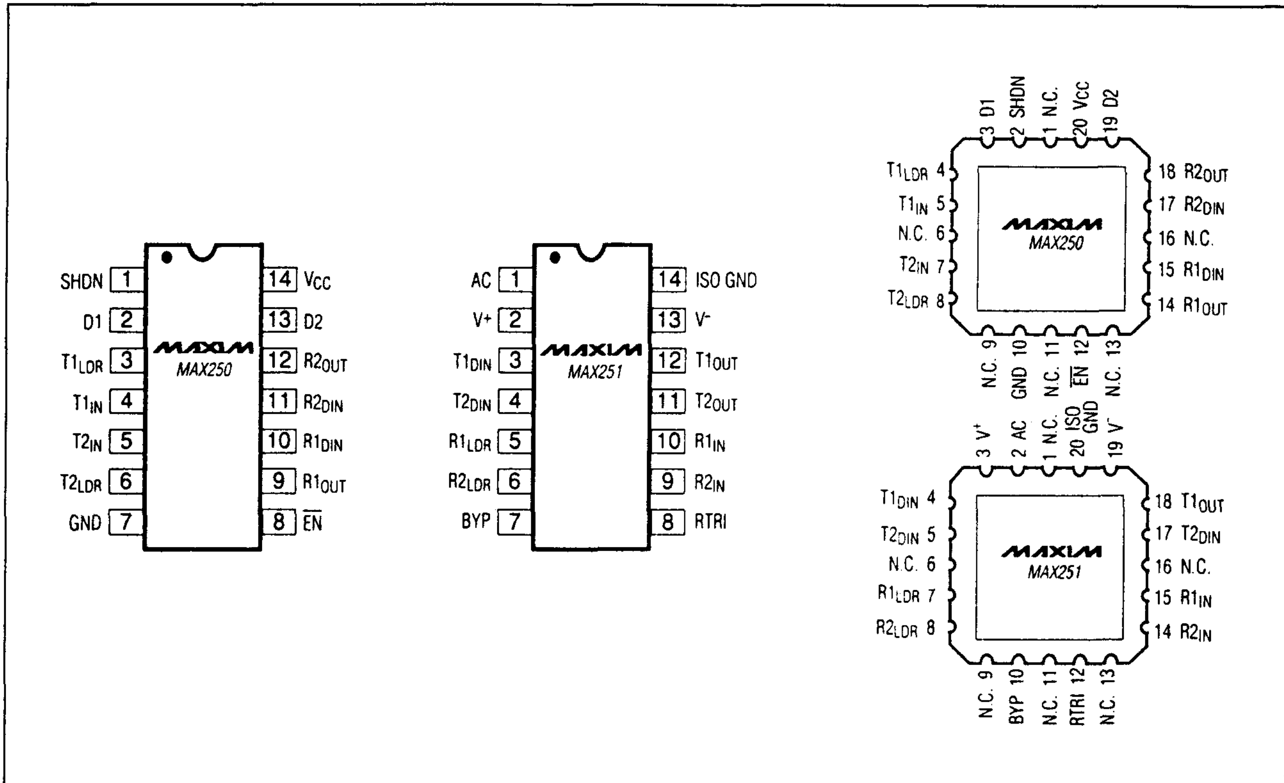
- figuur 20/1.2-73:

Een praktisch schema van een 2x2-verbinding met optische isolatie. Voor de optische koppelaars zijn in het schema 4N26-typen aangegeven, maar men kan veel beter snellere en gevoeliger isolatoren zoals 6N136 toepassen. De diode 1N4148 vormt, samen met een van de condensatoren, de

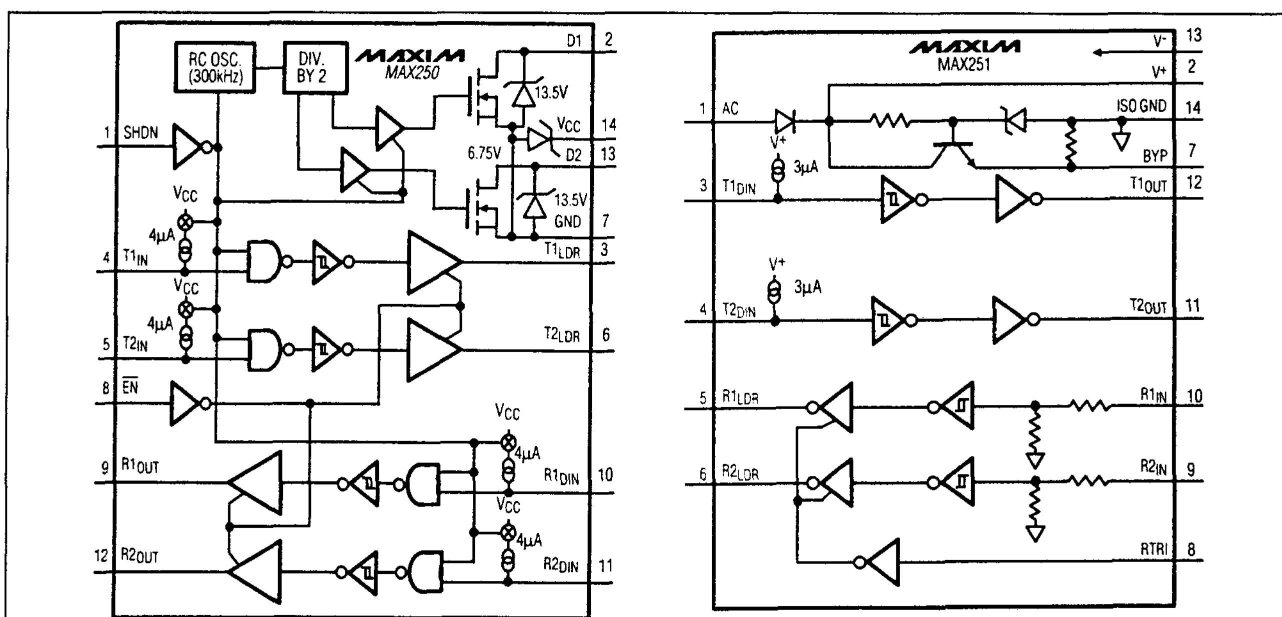
1.2 Type-beschrijving

pomp-schakeling voor het genereren van de negatieve voedingsspanning.

De gegevens voor de trafo zijn samengevat in de tabel van figuur 20/1.2-74.



Figuur 20/1.2-70: Behuizingen en aansluitgegevens van de MAX 250/251.



Figuur 20/1.2-71: Interne blokschema's van de MAX 250/251.

1.2 Type-beschrijving

MAX250 LCC PIN#	MAX250 DIP & SO PIN#	SYMBOL	DESCRIPTION
1	-	N.C.	
2	1	SHDN	Shutdown: When+5V, turns off the oscillator, disconnects driver input pull-up resistors and opens D1, D2. For normal operation, ground shutdown.
3	2	D1	Open Drain of Transformer Driver MOSFET
4	3	$T1_{LDR}$	Transmitter #1 LED Driver
5	4	$T1_{IN}$	TTL/CMOS Transmitter #1 Input
6	-	N.C.	
7	5	$T2_{IN}$	TTL/CMOS Transmitter #2 Input
8	6	$T2_{LDR}$	Transmitter #2 LED Driver
9	-	N.C.	
10	7	GND	Ground
11	-	N.C.	
12	8	$\overline{EN}$	Output Enable: When +5V, Pins $T1_{LDR}$, $T2_{LDR}$, $R1_{OUT}$ and $R2_{OUT}$ go Hi impedance
13	-	N.C.	
14	9	$R1_{OUT}$	TTL/CMOS Receiver #1 Output
15	10	$R1_{DIN}$	Receiver #1 Detector Input
16	-	N.C.	
17	11	$R2_{DIN}$	Receiver #2 Detector Input
18	12	$R2_{OUT}$	TTL/CMOS Receiver #2 Output
19	13	D2	Open Drain of Transformer Driver MOSFET
20	14	V_{CC}	+5V Positive Supply Voltage

MAX251 LCC PIN#	MAX251 DIP & SO PIN#	SYMBOL	DESCRIPTION
1	-	N.C.	
2	1	AC	Anode of Input Power Supply Diode
3	2	V^+	Positive Supply Output Terminal
4	3	$T1_{DIN}$	Transmitter #1 Detector Input
5	4	$T2_{DIN}$	Transmitter #2 Detector Input
6	-	N.C.	
7	5	$R1_{LDR}$	Receiver #1 LED Driver
8	6	$R2_{LDR}$	Receiver #2 LED Driver
9	-	N.C.	
10	7	BYP	Internal V_{CC} Bypass Point
11	-	N.C.	
12	8	RTRI	Receiver Output 3-State: When +5V, Receiver Outputs go Hi impedance
13	-	N.C.	
14	9	$R2_{IN}$	RS-232 Receiver #2 Input
15	10	$R1_{IN}$	RS-232 Receiver #1 Input
16	-	N.C.	
17	11	$T2_{OUT}$	RS-232 Transmitter #2 Output
18	12	$T1_{OUT}$	RS-232 Transmitter #1 Output
19	13	V^-	Negative Supply Output Voltage
20	14	ISO GND	Isolated Ground

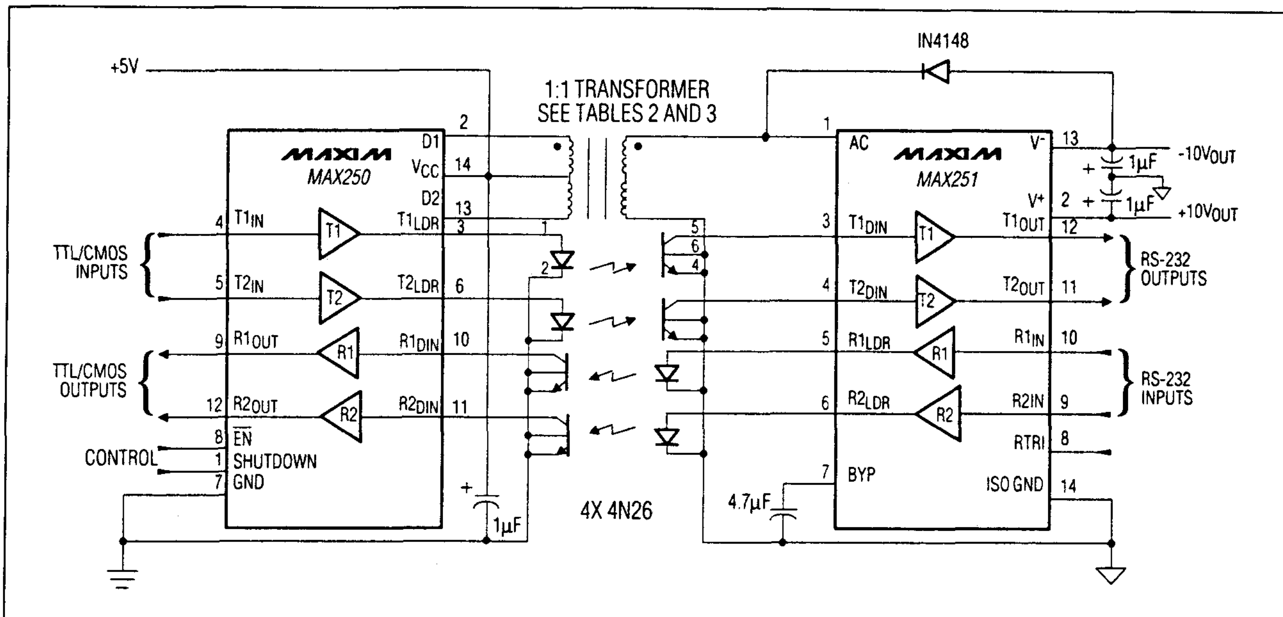
Figuur 20/1.2-72: Functie van de pennen van de MAX 250/251-combinatie.

MAX 252

2 x TTL → RS-232, 2 x RS-232 → TTL, optisch

De MAX 252 bevat in één behuizing een volledig optisch gescheiden RS-232 systeem met twee ingangen en twee uitgangen. Naast de noodzakelijke drivers en receivers bevat het IC vier optische koppelaars en een miniatuur scheidingstrafo, waaruit via een chopper de noodzakelijke voedingsspanningen voor het RS-232 systeem worden afgeleid.
Alle aansluitingen van de LED's en fotodioden van de koppelaars zijn afzonderlijk beschikbaar op de 40-pens behuizing.
Het volledige systeem kan gevoed worden uit een enkelvoudige voedingsspanning van +5 V.

1.2 Type-beschrijving



Figuur 20/1.2-73: Een geïsoleerde RS-232 verbinding met het duo MAX 250 en MAX 251.

Pri. Inductance	1mH to 2.5mH
Pri. Leakage Inductance	30µH
Turns Ratio	1:1 Pri. center tapped
ET	50V-µs
Switching Frequency	150kHz
Interwinding Capacitance	< 100pF
DC Resistance	< 2Ω
Ipk	300mA
Dielectric Strength	> 1500 VAC/1sec.

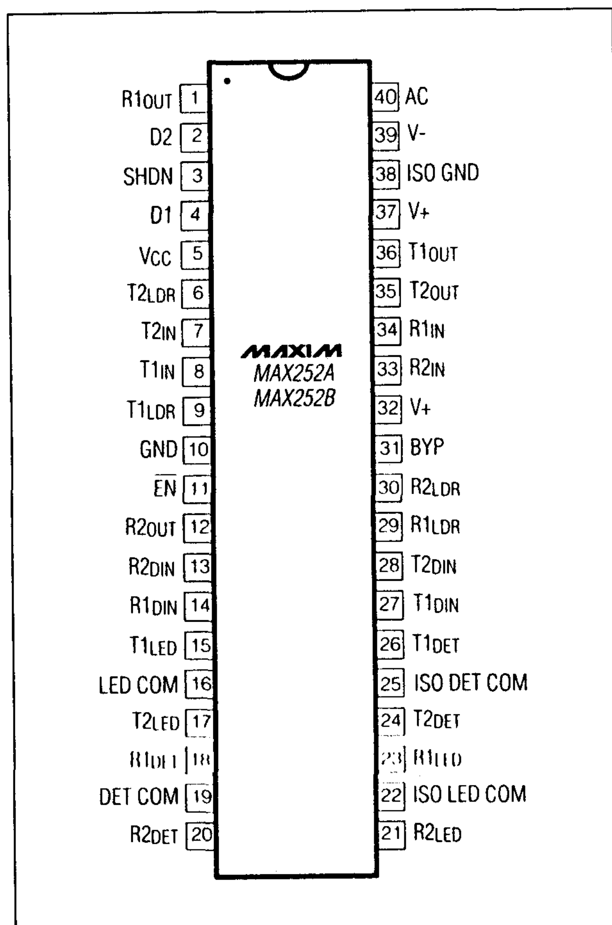
Figuur 20/1.2-74: De gegevens voor de noodzakelijke scheidingstrafo in de voeding.

De MAX 252 bevat vier identieke niet-inverterende drivers, waarvan de uitgangen zowel gebruikt kunnen worden voor het sturen van de LED's uit de optische koppelaars als voor het sturen van TTL-belastingen. De drivers zijn stroomgestuurd en leveren ongeveer 8 mA aan de belastingen.
De MAX 252 bevat verder een oscillator die werkt op een frequentie van 130 kHz. Deze oscillator stuurt twee push-pull drivers die de twee primaire wikkelingen van de ingebouwde scheidingstrafo kunnen sturen.
De MAX 252 bevat twee besturingssignalen, die als volgt werken:

- $\overline{EN}$, de enable, zet bij “H” alle uitgangen in een hoogimpedante status;
- SHDN, de shutdown, heeft bij “H” de volgende functies:

1.2 Type-beschrijving

- schakelt de oscillator uit en haalt de voedingsspanning van de RS-232 kant van de interface;
- zet de uitgangen van T1 en T2 in een hoog-impedante status;
- reset alle uitgangen van de logische driver naar "L";
- vermindert het opgenomen vermogen tot 50 µW.



Figuur 20/1.2-75: Aansluitgegevens van de MAX 252.

De RS-232 kant van de schakeling bevat twee drivers en twee receivers. De receiver-uitgangen leveren 7 mA en kunnen dus ook gebruikt worden voor het sturen van optische koppelaars.
De snelheid van het systeem ligt maximaal op 9.600 bit/s.

Er worden twee uitvoeringen van de MAX 252 aangeboden. De MAX 252A is speciaal ontwikkeld voor gebruik in "ruwe" omstandigheden. De ingangen kunnen wisselspanningen met een effectieve waarde van 130 V weerstaan en zijn bestand tegen piekspanningen van 1,5 kV. De MAX 252B is ontwikkeld voor "normaal" gebruik, maar kan toch nog piekspanningen van 600 V verwerken.

Technische gegevens

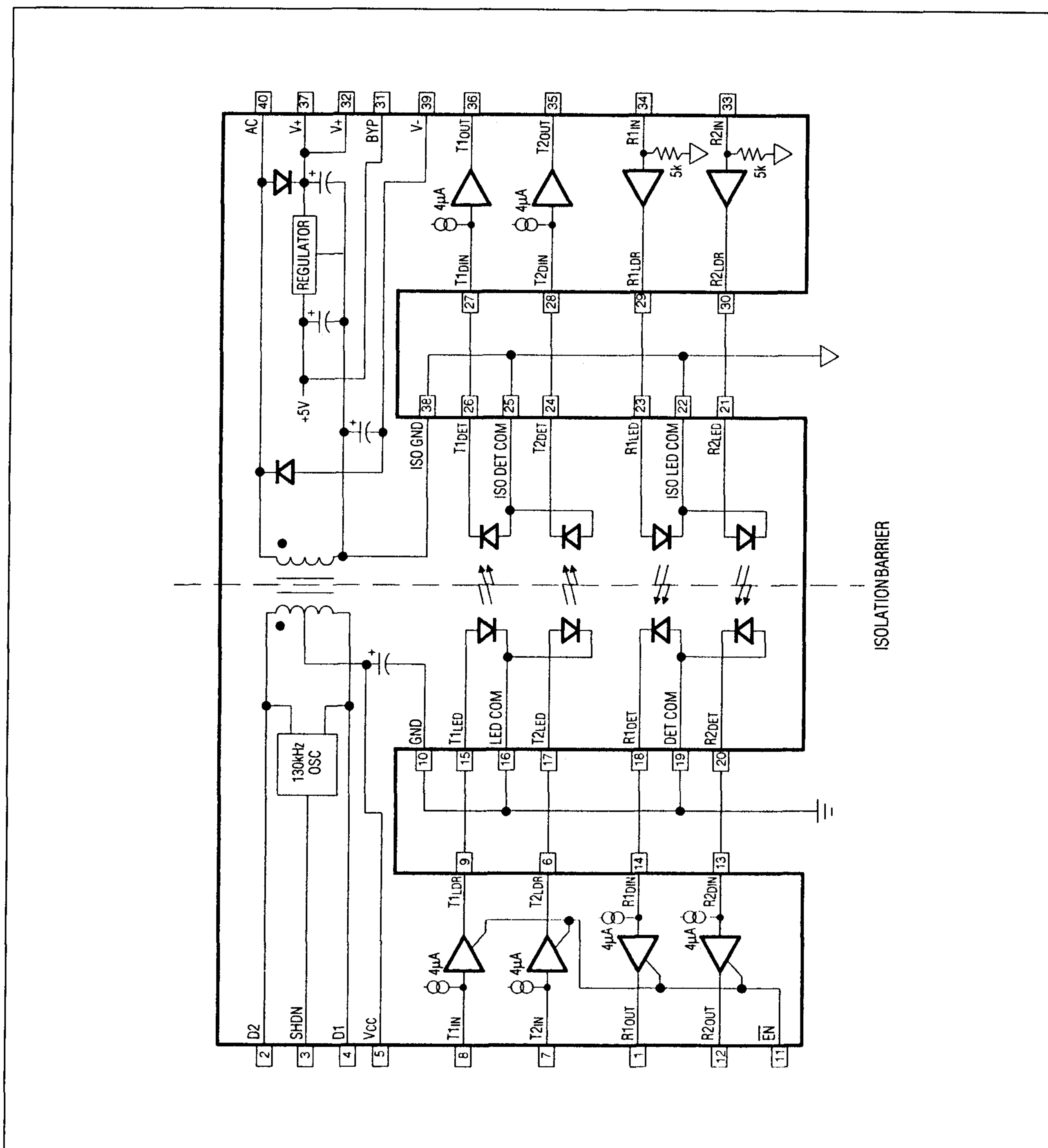
- fabrikant: Maxim
- behuizing: DIL-40
- aansluitgegevens: figuur 20/1.2-75
- intern blokschema: figuur 20/1.2-76
- functie pennen: figuur 20/1.2-77
- gegevens voeding:
  - voedingsspanning: +5 V typisch
  - voedingsstroom: 90 mA
  - shutdown stroom: 10 µA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-7,2 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - hysteresisch: 0,5 V typisch
  - ingangsimpedantie: 5 kΩ typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 3,5 V min.
- timing-karakteristieken:
  - slew rate: 3 V/µs typisch
  - delay RS-232 → TTL: 24 µs max.
  - delay TTL → RS-232: 20 µs max.
  - data-snelheid:
    9.600 b/s min.
    19.200 b/s typisch

Voorbeeld-schakelingen

- figuur 20/1.2-78:
Blokschema van een verbinding tussen een computer en een externe RS-232 schakeling. De UART verzorgt de handshaking van het systeem, de twee symmetrische voedingsspanningen worden via de RS-232 connector naar buiten gevoerd.
- figuur 20/1.2-79:

1.2 Type-beschrijving

Voorbeeld van een geïsoleerde RS-232 naar RS-232 interface, die volledig gevoed kan worden uit een spanning van +5 V. De MAX 233 wordt gebruikt om de RS-232 signalen om te zetten naar logische signalen die de ingangen van de MAX 252 sturen.



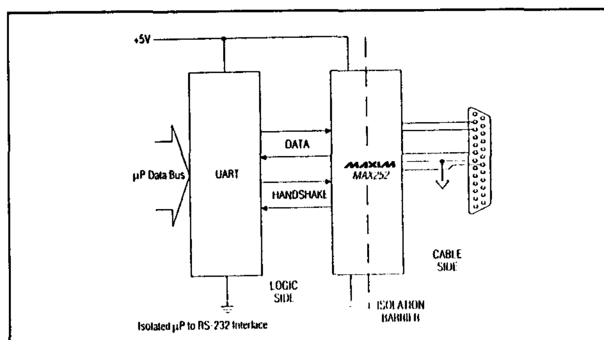
Figuur 20/1.2-76: Intern blokschema van de MAX 252.

1.2 Type-beschrijving

PIN #	NAME	FUNCTION
1	$R1_{OUT}$	Receiver #1 Output; TTL/CMOS logic levels
2	D2	Internal Connection. Leave this pin unconnected. Do not ground.
3	SHDN	Shutdown. When high, turns off the oscillator and disconnects driver inputs. Ground for normal operation.
4	D1	Internal Connection. Leave this pin unconnected. Do not ground.
5	V_{CC}	+5V Supply Voltage
6	$T2_{LDR}$	Transmitter #2 LED Driver
7	$T2_{IN}$	Transmitter #2 Input; TTL/CMOS logic levels
8	$T1_{IN}$	Transmitter #1 Input; TTL/CMOS logic levels
9	$T1_{LDR}$	Transmitter #1 LED Driver
10	GND	Ground
11	$\overline{EN}$	Output Enable. If High, $T1_{LDR}$, $T2_{LDR}$, $R1_{OUT}$, and $R2_{OUT}$ go to high-impedance state. Ground for normal operation.
12	$R2_{OUT}$	Receiver #2 Output; TTL/CMOS logic levels
13	$R2_{DIN}$	Receiver #2 Detector Input
14	$R1_{DIN}$	Receiver #1 Detector Input
15	$T1_{LED}$	T1 LED Anode Input
16	LED COM	Common $T1_{LED}$, $T2_{LED}$ Cathode. Tie to Ground.
17	$T2_{LED}$	T2 LED Anode Input
18	$R1_{DET}$	R1 Photodiode Cathode Output
19	DET COM	Common $R1_{DET}$, $R2_{DET}$ Anode. Tie to Ground.
20	$R2_{DET}$	R2 Photodiode Cathode Output

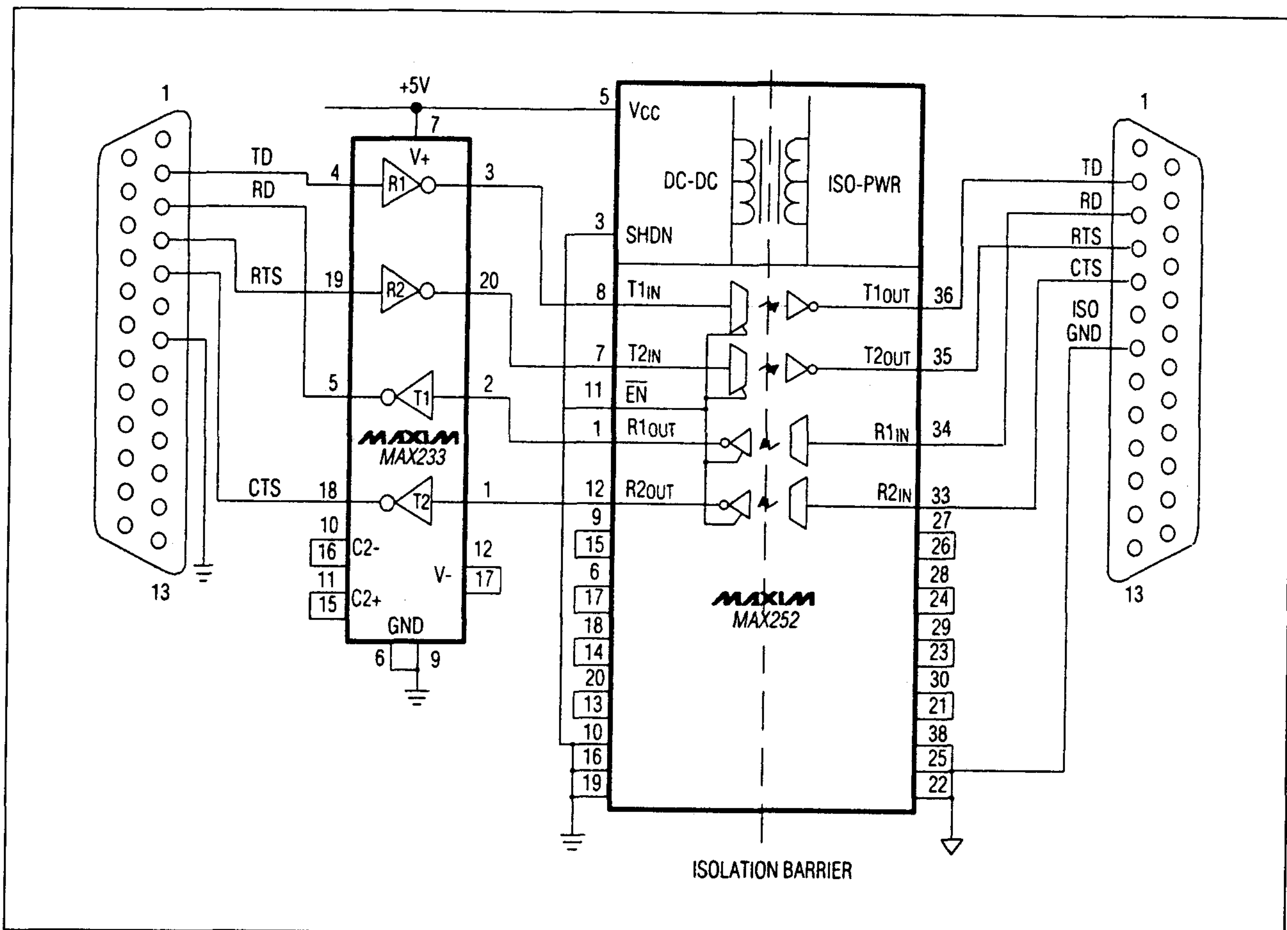
PIN #	NAME	FUNCTION
21	$R2_{LED}$	R2 LED Cathode Input
22	ISO LED COM	Common $R1_{LED}$, $R2_{LED}$ Cathode. Tie to Isolated Ground.
23	$R1_{LED}$	R1 LED Cathode Input
24	$T2_{DET}$	T2 Photodiode Anode Output
25	ISO DET COM	Common $T1_{DET}$, $T2_{DET}$ LED Anode. Tie to Isolated Ground.
26	$T1_{DET}$	T1 Photodiode Anode Output
27	$T1_{DIN}$	Transmitter #1 Detector Input
28	$T2_{DIN}$	Transmitter #2 Detector Input
29	$R1_{LDR}$	Receiver #1 LED Driver
30	$R2_{LDR}$	Receiver #2 LED Driver
31	BYP	Internal Connection. Leave this pin unconnected. Do not ground.
32	V+	Isolated Positive Supply
33	$R2_{IN}$	RS-232 Receiver #2 Input
34	$R1_{IN}$	RS-232 Receiver #1 Input
35	$T2_{OUT}$	RS-232 Transmitter #2 Output
36	$T1_{OUT}$	RS-232 Transmitter #1 Output
37	V+	Isolated Positive Supply
38	ISO GND	Isolated Ground
39	V−	Isolated Negative Supply Voltage
40	AC	Internal Connection. Leave this pin unconnected. Do not ground.

Figuur 20/1.2-77: Functie van de pennen van de MAX 252.



Figuur 20/1.2-78: Een geïsoleerde verbinding tussen een computer en een RS-232 apparaat met één MAX 252.

1.2 Type-beschrijving



Figuur 20/1.2-79: Een geïsoleerde RS-232 naar RS-232 verbinding met één MAX 252, gevoed op +5 V.

LT 1030

4 x TTL → RS-232

De LT 1030 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden. De RS-232 uitgangen kunnen echter tot tegen 0,2 V van de positieve voeding en -1 V van de negatieve voeding gestuurd worden.

De LT 1030 beschikt over twee besturingsingangen:

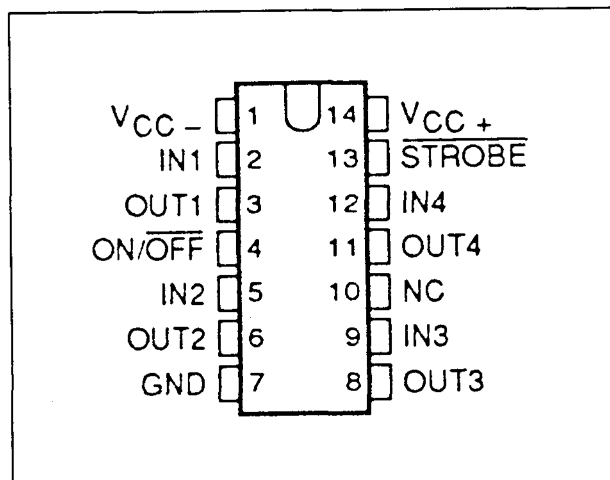
- ON/$\overline{OFF}$ schakelt, wanneer de spanning op deze pen lager is dan 0,8 V, de volledige schakeling uit.
  Alle uitgangen gaan naar tri-state. Deze ingang kan echter niet open blijven en moet voor normale werking verbonden worden met een spanning die groter is dan +5 V.
- $\overline{STROBE}$ dwingt alle uitgangen naar "L" en moet gestuurd worden met een spanning van +3 V. Deze ingang kan open blijven als hij niet gebruikt wordt.

Technische gegevens

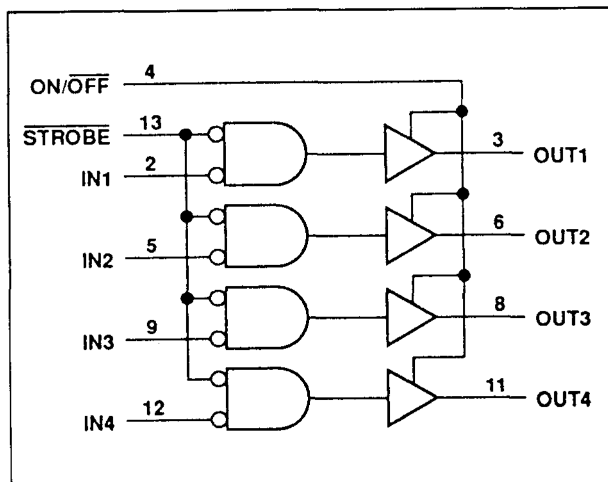
- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-80
- intern blokschema: figuur 20/1.2-81
- voedingsspanning:
  +/-5 V min.
  +/-15 V max.
- voedingsstroom: +/-1 mA typisch
- enable-stroom: +/-10 µA

1.2 Type-beschrijving

- gegevens RS-232 zenders:
  - uitgangsspanning:
    V_{CC+}-0,3 V max.
    V_{CC-}+1,4 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - kortsluitstroom: +/-12 mA max.
- timing-karakteristieken:
  - slew rate: 30 V/µs max.



Figuur 20/1.2-80: Aansluitgegevens van de LT 1030.



Figuur 20/1.2-81: Intern blokschema van de LT 1030.

LT 1039

3 x TTL ↔ RS-232

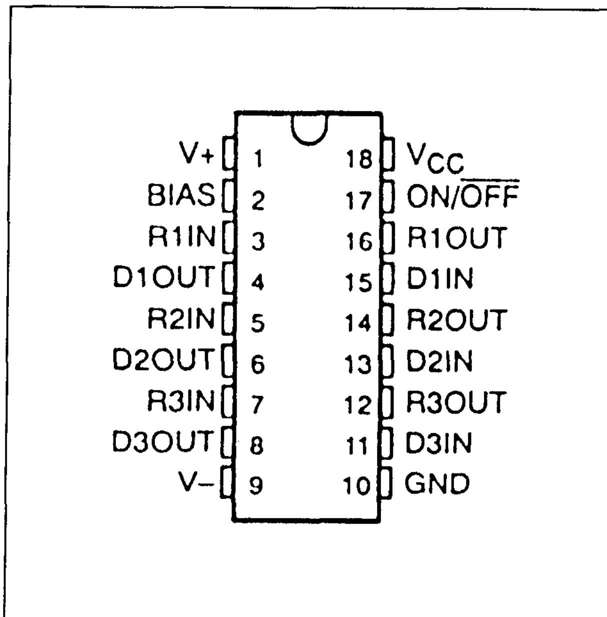
De LT 1039 is een drievoudige line-driver en -receiver voor RS-232 applicaties met een voedingsbereik van +/-5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden. De RS-232 uitgangen kunnen echter tot tegen 0,4 V van de positieve voeding en -1,5 V van de negatieve voeding gestuurd worden.
De LT 1039 beschikt over twee besturingsingangen:

- ON/OFF schakelt, wanneer de spanning op deze pen lager is dan 0,8 V, de volledige schakeling uit. Alle uitgangen gaan naar tri-state. Deze ingang kan echter niet open blijven en moet voor normale werking verbonden worden met een spanning die groter is dan +5 V.
- BIAS, gestuurd met "L", zorgt ervoor dat de eerste receiver R1 in functie blijft als ON/OFF geactiveerd is. Gebruikt men deze optie niet, dan kan deze pen open blijven.

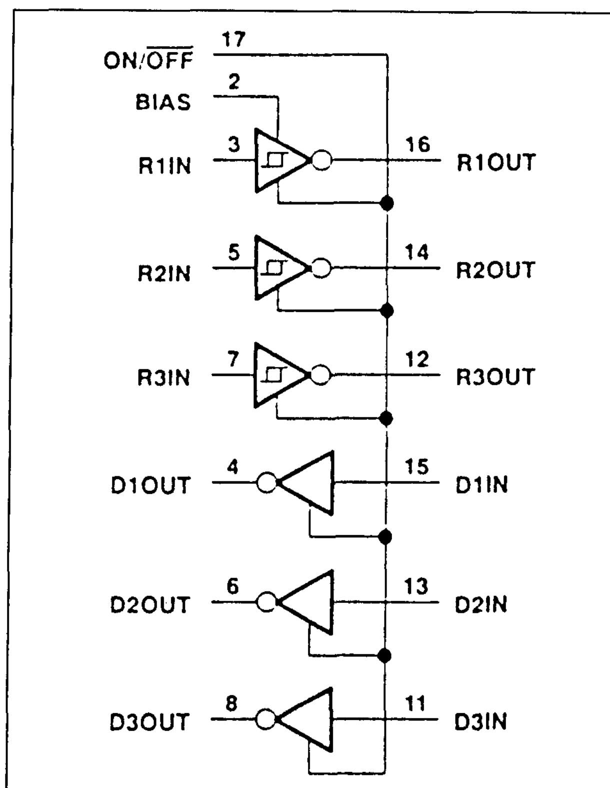
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-18
- aansluitgegevens: figuur 20/1.2-82
- intern blokschema: figuur 20/1.2-83
- voedingsspanning:
  +/-5 V min.
  +/-15 V max.
- voedingsstroom: +/-7 mA typisch
- enable-stroom: +/-100 µA
- gegevens RS-232 zenders:
  - uitgangsspanning:
    V_{CC+}-0,4 V max.
    V_{CC-}+1,5 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - kortsluitstroom: +/-15 mA max.
- gegevens RS-232 ontvangers:
  - hysteresisch: 0,4 V typisch
  - uitgangsspanning "L": 0,4 V typisch
  - uitgangsspanning "H": 4,8 V typisch
  - kortsluitstroom: +1/-10 mA typisch
- timing-karakteristieken:
  - slew rate: 15 V/µs max.

1.2 Type-beschrijving



Figuur 20/1.2-82: Aansluitgegevens van de LT 1039.



Figuur 20/1.2-83: Intern blokschema van de LT 1039.

LT 1039-16

3 x TTL ↔ RS-232

De LT 1039-16 is een drievoudige line-driver en -receiver voor RS-232 applicaties met een voedingsbereik van +/-5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden. De RS-232 uitgangen kunnen echter tot tegen 0,4 V van de positieve voeding en -1,5 V van de negatieve voeding gestuurd worden.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-84
- intern blokschema: figuur 20/1.2-85
- voedingsspanning:
  +/-5 V min.
  +/-15 V max.
- voedingsstroom: +/-7 mA typisch
- enable-stroom: +/-100 μA
- gegevens RS-232 zenders:
  - uitgangsspanning:
    V_{CC+}-0,4 V max.
    V_{CC-}+1,5 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - kortsluitstroom: +/-15 mA max.
- gegevens RS-232 ontvangers:
  - hysteresisch: 0,4 V typisch
  - uitgangsspanning "L": 0,4 V typisch
  - uitgangsspanning "H": 4,8 V typisch
  - kortsluitstroom: +1/-10 mA typisch
- timing-karakteristieken:
  - slew rate: 15 V/μs max.

LT 1080

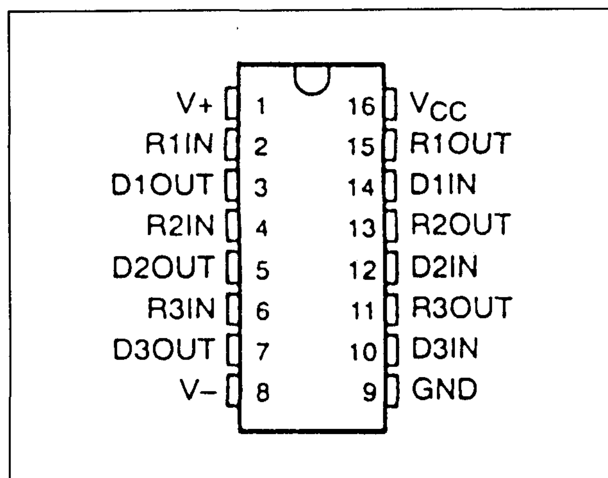
2 x TTL ↔ RS-232

De LT 1080 is een tweevoudige line-driver en -receiver voor RS-232 applicaties met een voedingsspanning van +5 V. De overige voedingen worden door middel van het pomp-principe hieruit afgeleid. Hiervoor zijn slechts twee externe condensatoren van 1 μF noodzakelijk. De LT 1039 beschikt over één besturingsingang:

ON/OFF schakelt, wanneer de spanning op deze pen lager is dan 0,4 V, de volledige

1.2 Type-beschrijving

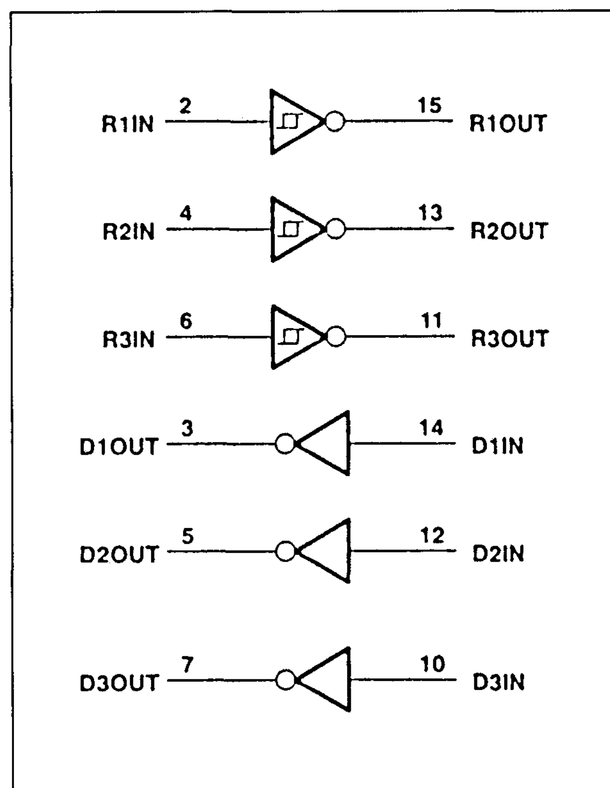
schakeling uit. Alle uitgangen gaan naar tri-state.
Deze ingang kan open blijven als hij niet gebruikt wordt, want hij is TTL-compatibel.



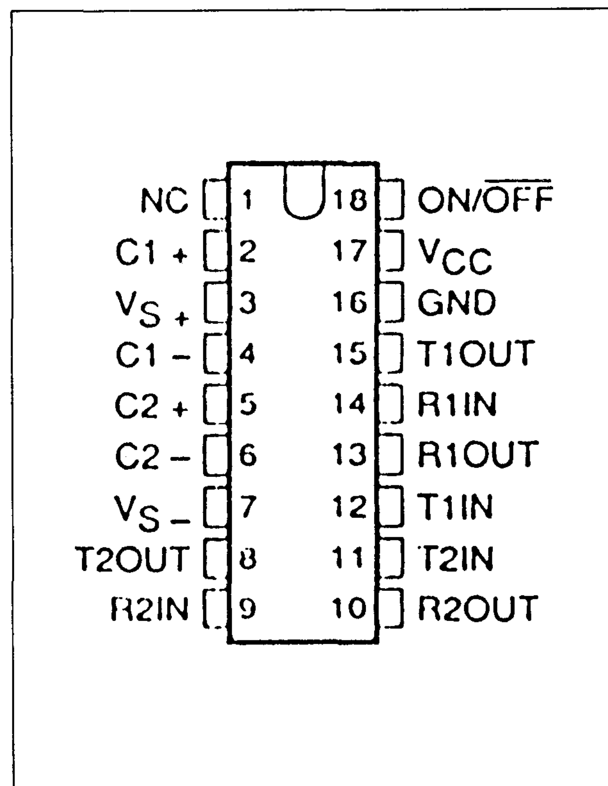
Figuur 20/1.2-84: Aansluitgegevens van de LT 1039-16.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-18
- aansluitgegevens: figuur 20/1.2-86
- intern blokschema: figuur 20/1.2-87
- voedingsspanning: +5 V typisch
- voedingsstroom: 22 mA typisch
- shutdown-stroom: 10 µA
- uitgangsspanningen pomp: +7,5/-6,5 V typisch
- gegevens RS-232 zenders:
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - kortsluitstroom: +/-12 mA max.
- gegevens RS-232 ontvangers:
  - hysteresisch: 0,4 V typisch
  - uitgangsspanning "L": 0,4 V typisch
  - uitgangsspanning "H": 4,8 V typisch
  - kortsluitstroom: 20 mA typisch
- timing-karakteristieken:
  - slew rate: 15 V/µs max.

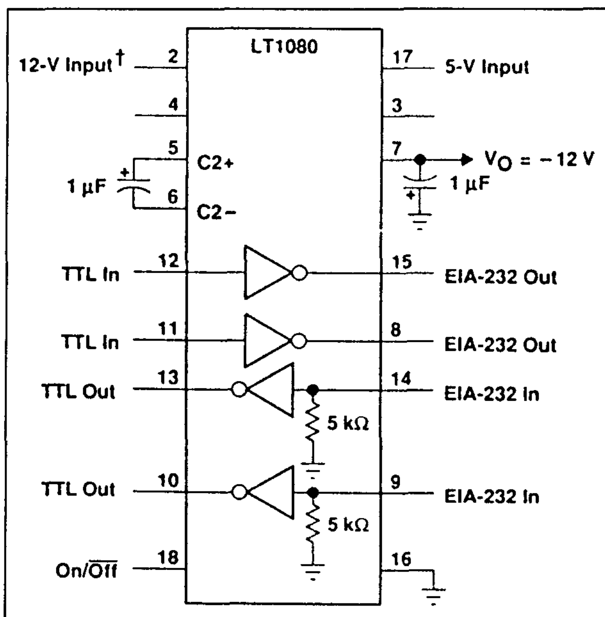


Figuur 20/1.2-85: Intern blokschema van de LT 1039-16.



Figuur 20/1.2-86: Aansluitgegevens van de LT 1080.

1.2 Type-beschrijving

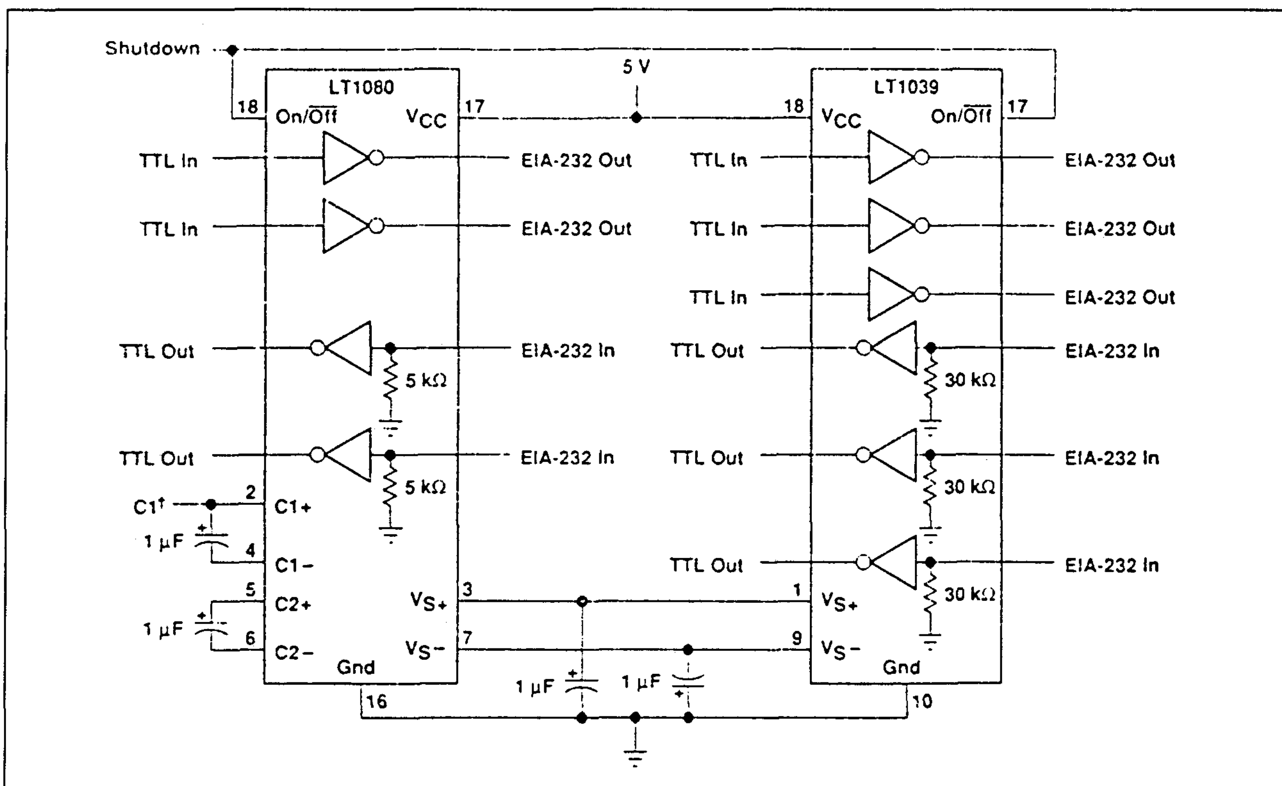


Figuur 20/1.2-87: Intern blokschema van de LT 1080.

Voorbeeld-schakeling

– figuur 20/1.2-88:

In dit schema wordt een LT 1080 gebruikt in combinatie met een LT 1039 voor het samenstellen van een tweevoudige RS-232 verbinding. Als een tweede positieve voeding aanwezig is, gelegen tussen +5 V en +12 V, kan men deze aansluiten op pen 2 van de LT 1080, waarbij de condensator C1 kan vervallen. De interne pomp zet deze spanning dan om in een negatieve, die op pen 7 verschijnt. De normale +5 V voeding is dan echter nog wel noodzakelijk voor het voeden van de receivers.



Figuur 20/1.2-88: Voorbeeld-schakeling rond de LT 1080.

1.2 Type-beschrijving

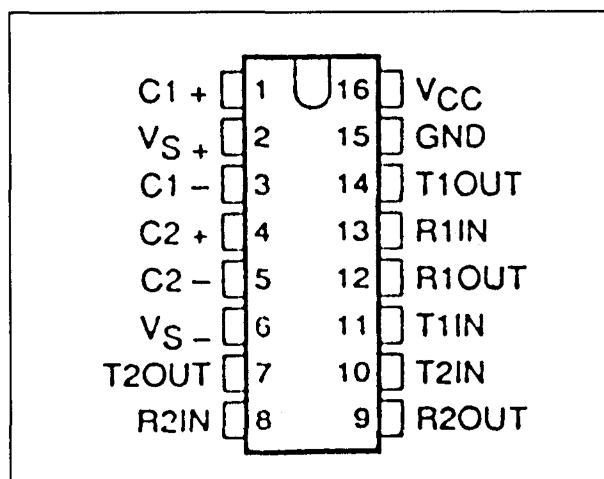
LT 1081

2 x TTL ↔ RS-232

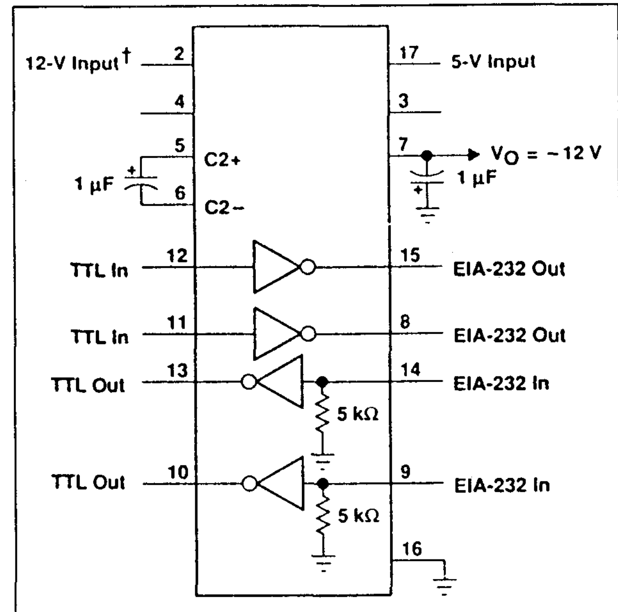
De LT 1081 is een tweevoudige line-driver en -receiver voor RS-232 applicaties met een voedingsspanning van +5 V. De overige voedingen worden door middel van het pomp-principe hieruit afgeleid. Hiervoor zijn slechts twee externe condensatoren van 1 µF noodzakelijk.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-89
- intern blokschema: figuur 20/1.2-90
- voedingsspanning: +5 V typisch
- voedingsstroom: 22 mA typisch
- uitgangsspanningen pomp: +7,5/-6,5 V typisch
- gegevens RS-232 zenders:
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - kortsluitstroom: +/-12 mA max.
- gegevens RS-232 ontvangers:
  - hysteresisch: 0,4 V typisch
  - uitgangsspanning "L": 0,4 V typisch
  - uitgangsspanning "H": 4,8 V typisch
  - kortsluitstroom: 20 mA typisch
- timing-karakteristieken:
  - slew rate: 15 V/µs max.



Figuur 20/1.2-89: Aansluitgegevens van de LT 1081.



Figuur 20/1.2-90: Intern blokschema van de LT 1081.

UC 5170 C

8 x TTL → RS-232

De UC 5170 C is een achtvoudige line-driver voor RS-232 applicaties met voedingsspanningen van maximaal +/-15 V. De schakeling werkt dus niet volgens het pomp-principe en moet symmetrisch gevoed worden.

De UC 5170 C beschikt over drie besturingsingangen:

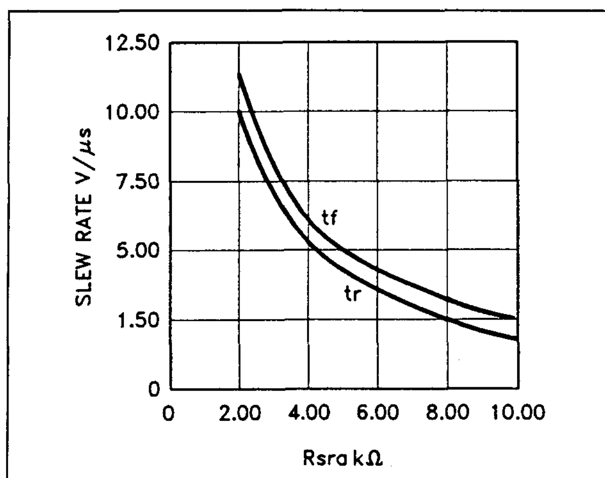
- $\overline{\text{ENABLE}}$ schakelt, wanneer de spanning op deze pen hoger is dan 0,4 V, de volledige schakeling uit. Alle uitgangen gaan naar tri-state.
- SRA is een pen die de slew-rate van de schakeling bepaalt. Deze pen wordt via een weerstand met de massa verbonden. Het verband tussen de waarde van de weerstand en de slew-rate volgt uit de grafiek van figuur 20/1.2-91.
- M_{S+} en M_{S-} zijn twee pennen die bepalen of de uitgangen compatibel zijn met RS-232 of met RS-423. Als beide pennen met de massa verbonden worden werkt de schakeling in RS-432 modus. Als men deze twee pennen naar de respectievelij-

1.2 Type-beschrijving

ke voedingsspanningen trekt, werkt het IC in RS-232 modus. De spanningsniveaus in beide modes zijn samengevat in de waarheidstabel van figuur 20/1.2-92.

Technische gegevens

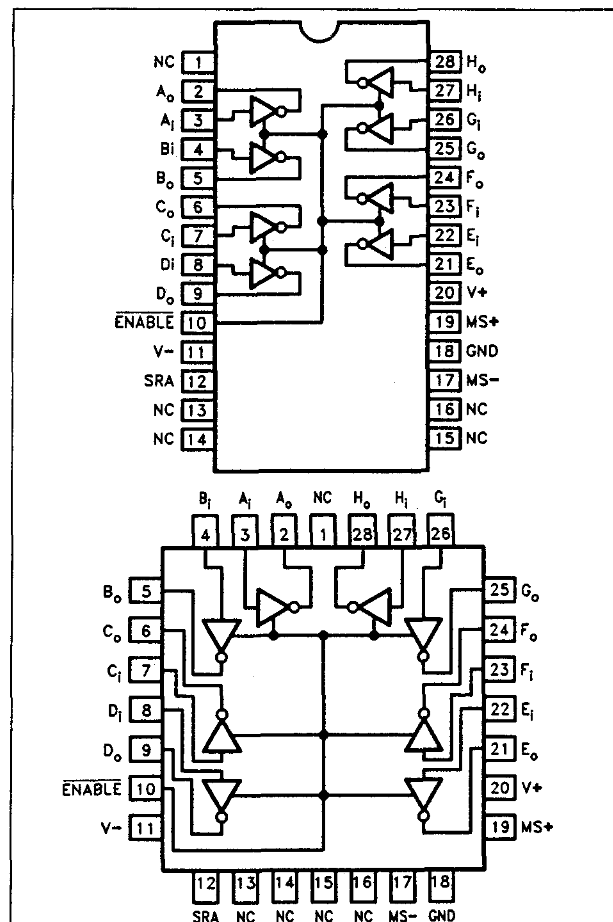
- fabrikant: Unitrode
- behuizing: DIL-28, FP-28
- aansluitgegevens: figuur 20/1.2-93
- intern blokschema: figuur 20/1.2-93
- voedingsspanningen:
  +/-9 V min.
  +/-15 V max.
- voedingsstromen: +/-42 mA max.
- gegevens RS-232 zenders:
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsspanning "H" RS-423:
    +6,0 V max.
  - uitgangsspanning "L" RS-423:
    -6,0 V max.
  - uitgangsspanning "L" RS-232:
    -10 V max.
  - uitgangsspanning "H" RS-232:
    +10 V max.
  - kortsluitstroom: +/-40 mA max.
  - off-state stroom: +/-100 µA max.
- timing-karakteristieken:
  - slew rate: 12,3 V/µs max.
  - delay "H" naar tri-state: 1,0 µs max.
  - delay tri-state naar "H": 15 µs max.



Figuur 6/6.7-91: Het verband tussen RSRA en de slew-rate van de UC 5170 C.

INPUTS		OUTPUTS	
$\overline{EN}$	DATA	RS-232C(2)	RS423A
0	0	(V+)−3V	5V to 6V
0	1	(V−)−3V	-5V to -6V
1	X	High Z	High Z

Figuur 6/6.7-92: De uitgangsspanningen van de UC 5170 C in RS-232 of RS-423 modus.



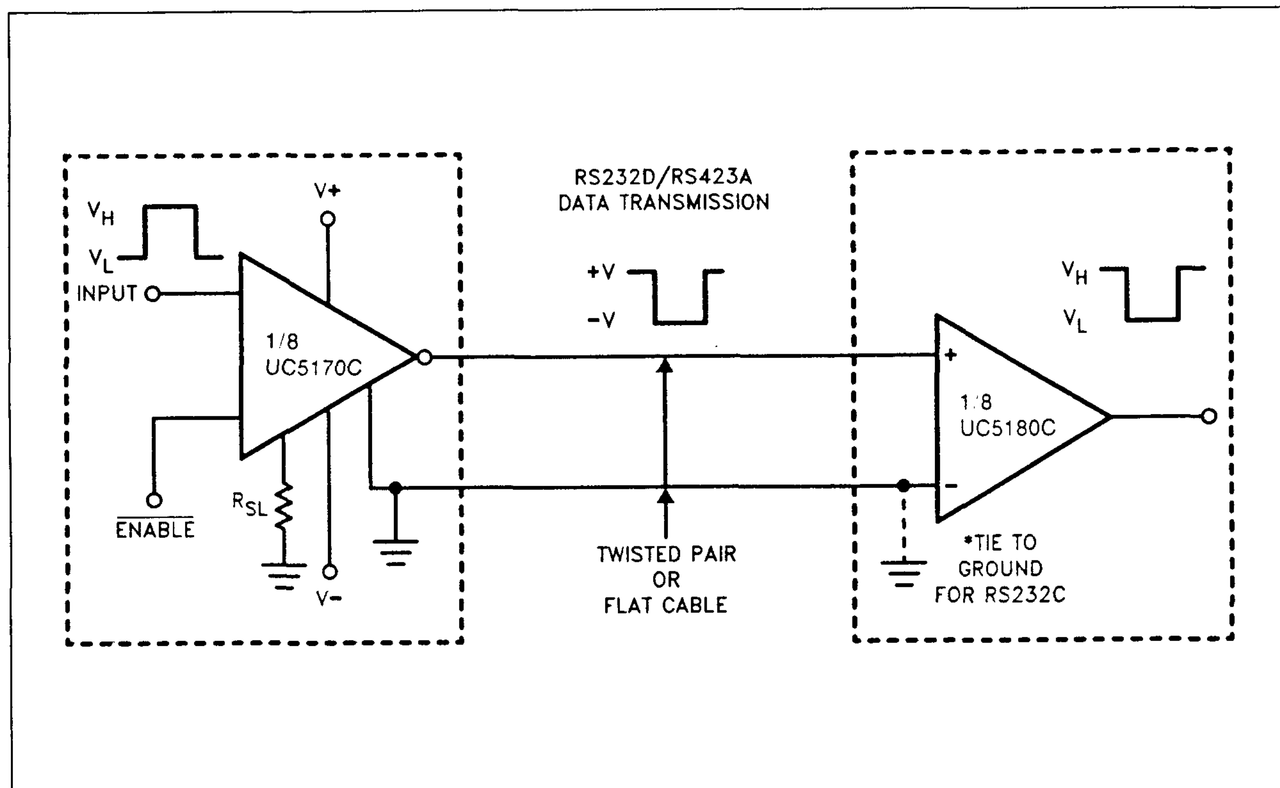
Figuur 20/1.2-93: Aansluitgegevens en intern blokschema van de UC 5170 C.

Voorbeeld-schakeling

- figuur 20/1.2-94:

In dit schema wordt een UC 5170 C gebruikt in combinatie met een UC 5180 C voor het samenstellen van een meervoudige RS-232 of RS-423 verbinding.

1.2 Type-beschrijving



Figuur 20/1.2-94: Voorbeeld-schakeling rond de UC 5170 C.

UC 5180 C

8 x RS-232 → TTL

De UC 5180 C is een achtvoudige line-receiver voor RS-232 applicaties met een voedingsspanning van +5 V.

De UC 5180 C beschikt over twee identieke besturingsingangen FS1 en FS2. Deze "fail-save"-ingangen schakelen de uitgang van een receiver ofwel naar "L" ofwel naar "H" (afhankelijk van de identieke levels op de FS-pennen) als er aan de ingang van de receiver een van de volgende condities ont-staat:

- driver in power-off conditie;
- receiver en driver niet verbonden;
- kortsluiting in de ingangskabel;
- onderbreking in de ingangskabel.

De schakeling bevat ingangsfilters, die zorgen voor een verbeterde ruisonderdrukking van de lijnen. Hierdoor worden ruispulsen met een maximale breedte van 1 µs nog volledig onderdrukt.

Technische gegevens

- fabrikant: Unitrode
- behuizing: DIL-28, FP-28
- aansluitgegevens: figuur 20/1.2-95
- intern blokschema: figuur 20/1.2-95
- voedingsspanning: +5 V typisch
- voedingsstroom: 50 mA typisch
- gegevens RS-232 ontvangers:
  - hysteresisch: 50 mV typisch
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,7 V min.
  - kortsluitstroom: 20 mA typisch
  - ingangscapaciteit: 2,7 pF min.
- timing-karakteristieken:
  - delay "L" naar "H": 550 ns max.
  - delay "H" naar "L": 550 ns max.
  - ingangsfrequentie: 100 kHz max.

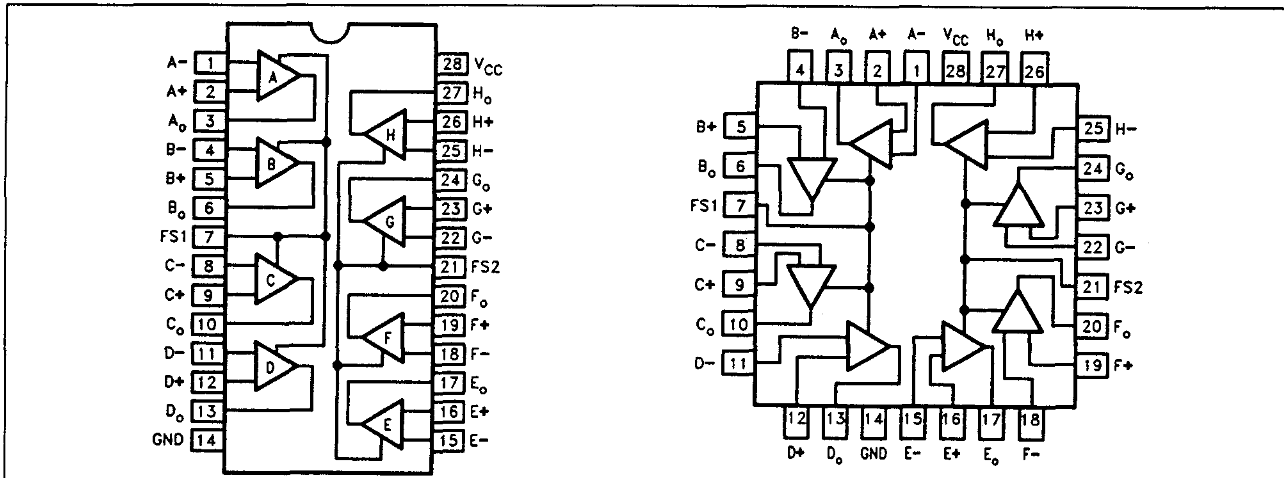
Voorbeeld-schakeling

- figuur 20/1.2-96:

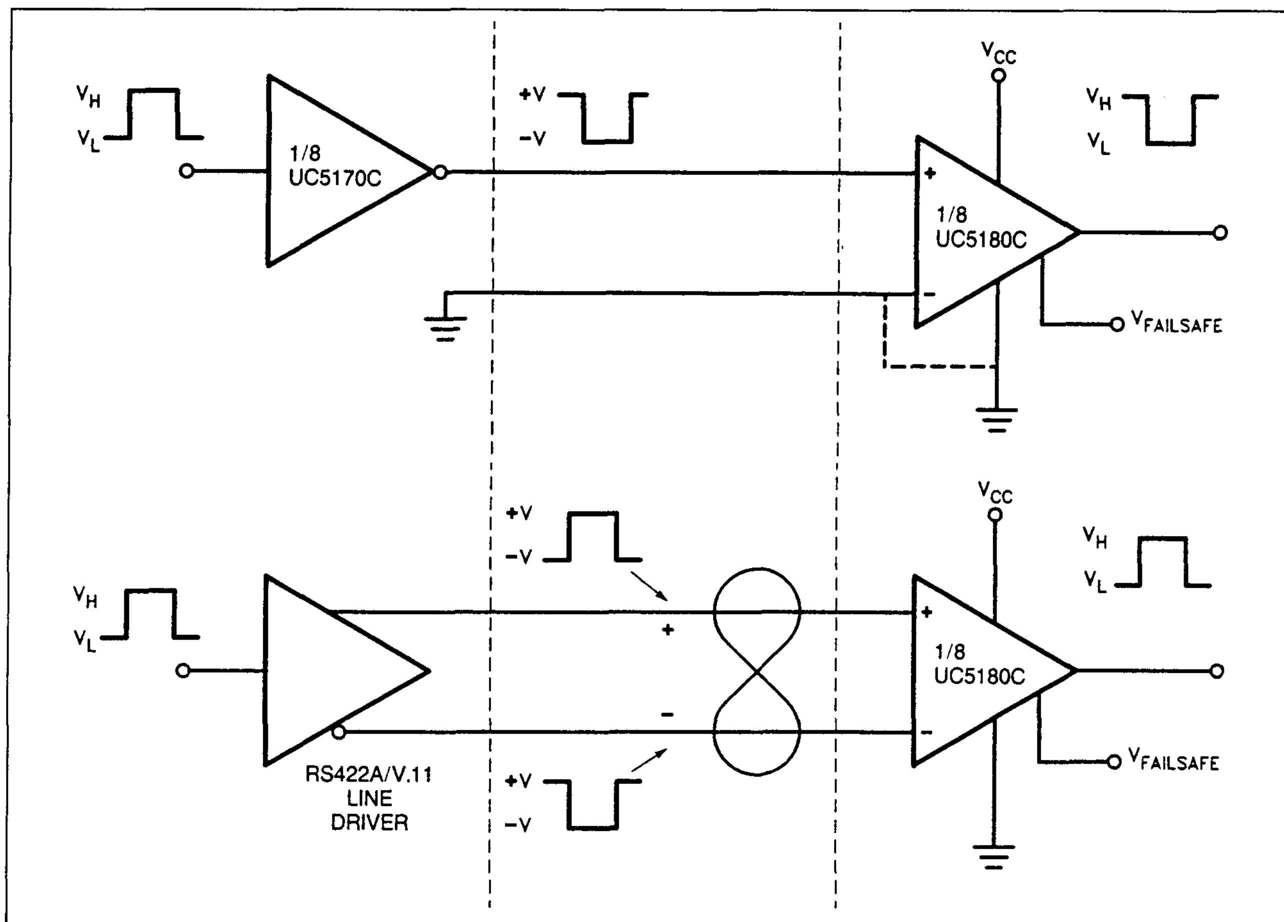
Het bovenste schema geeft een voorbeeld van de UC 5180 C in een typische RS-223

1.2 Type-beschrijving

verbinding. In het onderste schema wordt hetzelfde IC toegepast als ontvanger in een RS-422 verbinding.

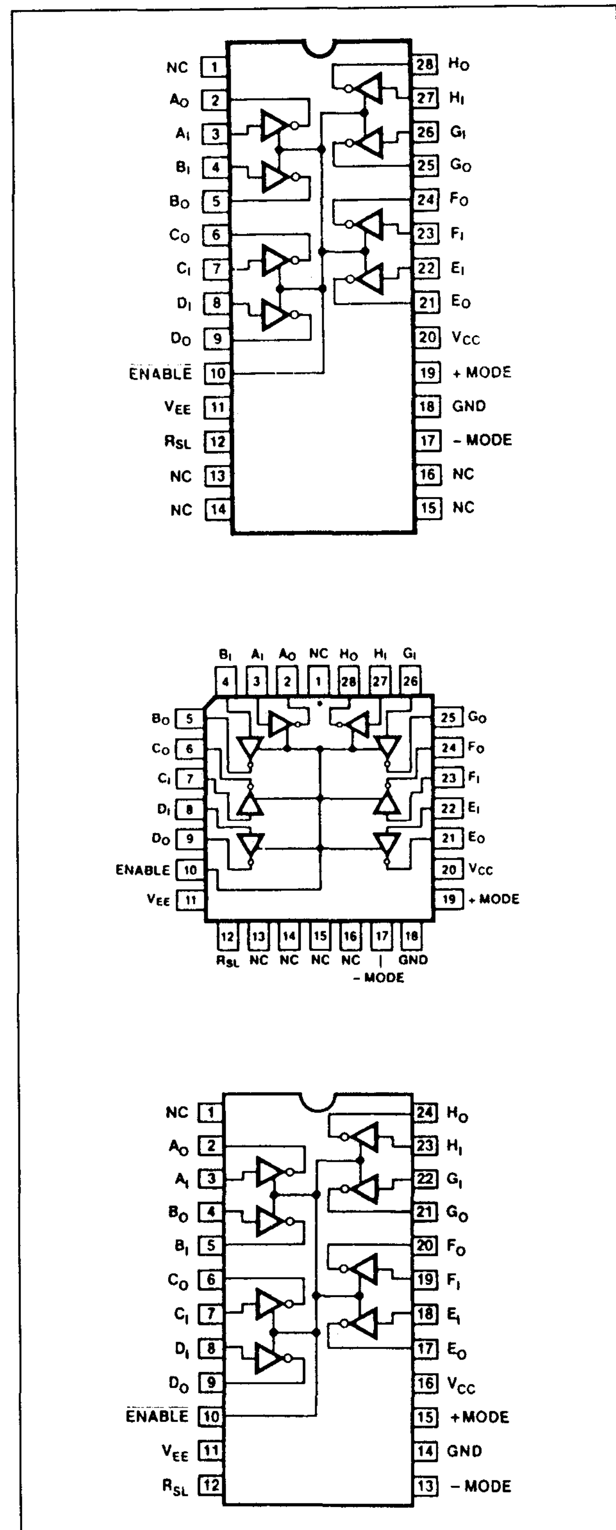


Figuur 20/1.2-95: Aansluitgegevens en intern blokschema van de UC 5180 C.



Figuur 20/1.2-96: Voorbeeld-schakelingen rond de UC 5180 C.

1.2 Type-beschrijving



Figuur 20/1.2-97: Aansluitgegevens en intern blokschema van de NE 5170.

NE 5170

8 x TTL → RS-232

De NE 5170 is een achtvoudige line-driver voor RS-232 applicaties met voedingsspanningen van maximaal +/-15 V. De schakeling werkt dus niet volgens het pomp-principe en moet symmetrisch gevoed worden.

De NE 5170 C beschikt over drie besturingsingangen:

- ENABLE schakelt, wanneer de spanning op deze pen hoger is dan 0,4 V, de volledige schakeling uit. Alle uitgangen gaan naar tri-state.
- R_{SL} is een pen die de slew-rate van de schakeling bepaalt. Deze pen wordt via een weerstand met de massa verbonden.
- +MODE en -MODE zijn twee pennen die bepalen of de uitgangen compatibel zijn met RS-232 of met RS-423. Als beide pennen met de massa verbonden worden werkt de schakeling in RS-432 modus. Als men deze twee pennen naar de respectievelijke voedingsspanningen trekt, werkt het IC in RS-232 modus. De spanningsniveaus in beide modes zijn samengevat in de waarheidstabel van figuur 20/1.2-92.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-28, SO-28, PLCC-28
- aansluitgegevens: figuur 20/1.2-97
- intern blokschema: figuur 20/1.2-97
- voedingsspanningen:
  +/-9 V min.
  +/-15 V max.
- voedingsstromen: -45/+25 mA max.
- gegevens RS-232 zenders:
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsspanning "H" RS-423: +6,0 V max.
  - uitgangsspanning "L" RS-423: -6,0 V max.
  - uitgangsspanning "L" RS-232: -9 V min.
  - uitgangsspanning "H" RS-232: +9 V min.
  - kortsluitstroom: +/-150 mA max.

1.2 Type-beschrijving

- off-state stroom: +/-100 μA max.
- timing-karakteristieken:
  - slew rate:
    R_{SL} = 2 kΩ: 12 V/μs
    R_{SL} = 20 kΩ: 1,2 V/μs
    R_{SL} = 200 kΩ: 0,14 V/μs
  - delay "H" naar tri-state: 50 μs max.
  - delay tri-state naar "H": 150 μs max.
  - delay tri-state naar "L": 150 μs max.
  - delay "L" naar tri-state: 5 μs max.

NE 5180

8 x RS-232 → TTL

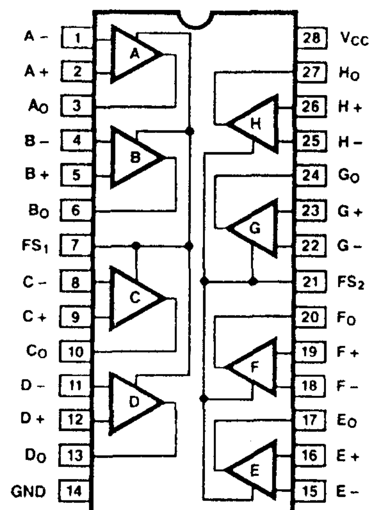
De NE 5180 is een achtvoudige line-receiver voor RS-232 applicaties met een voedingsspanning van +5 V.
Het IC beschikt over twee identieke besturingsingangen FS1 en FS2.
Deze "fail-save"-ingangen schakelen de uitgang van een receiver ofwel naar "L" ofwel naar "H" (afhankelijk van de identieke levels op de FS-pennen) volgens de waarheidstabel van figuur 20/1.2-98.
De schakeling bevat ingangsfilters, die zorgen voor een verbeterde ruisonderdrukking van de lijnen. Deze filters beperken de snelheid van de NE 5180 tot 100 kHz.

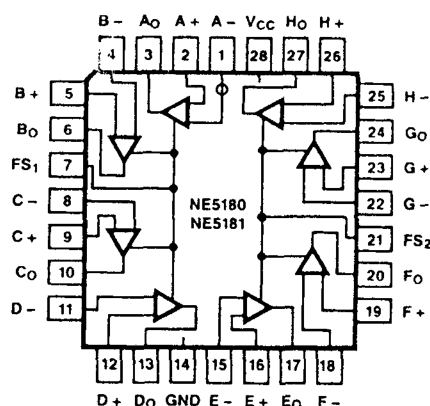
INPUT	FAILSAFE INPUT	LOGIC OUTPUT
V_{ID} > 200mV[1]	X	H
V_{ID} < -200mV[1]	X	L
Both inputs open or grounded	0V	L
	V_{CC}	H

Figuur 6/6.7-98: De waarheidstabel van de besturing van de FS-pennen bij de NE 5180.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-28, PLCC-28
- aansluitgegevens: figuur 20/1.2-99
- intern blokschema: figuur 20/1.2-99
- voedingsspanning: +5 V typisch
- voedingsstroom: 100 mA typisch
- gegevens RS-232 ontvangers:
  - hysteresisch: 140 mV typisch
  - uitgangsspanning "L": 0,45 V max.
  - uitgangsspanning "H": 2,7 V min.
  - kortsluitstroom: 100 mA typisch
  - ingangscapaciteit: 30 pF min.
  - ingangsimpedantie: 7 kΩ max.
- timing-karakteristieken:
  - delay "L" naar "H": 500 ns max.
  - delay "H" naar "L": 500 ns max.
  - ingangsfrequentie: 100 kHz max.





Figuur 20/1.2-99: Aansluitgegevens en intern blokschema van de NE 5180.

1.2 Type-beschrijving

NE 5181

8 x RS-232 → TTL

De NE 5181 is een achtvoudige line-receiver voor RS-232 applicaties met een voedingsspanning van +5 V. Het IC beschikt over twee identieke besturingsingangen FS1 en FS2. Deze "fail-save"-ingangen schakelen de uitgang van een receiver ofwel naar "L" ofwel naar "H" (afhankelijk van de identieke levels op de FS-pennen) volgens de waarheidstabel van figuur 20/1.2-98. De schakeling bevat geen ingangsfilters, waardoor weliswaar de ruisgevoeligheid klein is, maar de bandbreedte toeneemt tot 10 Mb/s.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-28, PLCC-28
- aansluitgegevens: figuur 20/1.2-99
- intern blokschema: figuur 20/1.2-99
- voedingsspanning: +5 V typisch
- voedingsstroom: 100 mA typisch
- gegevens RS-232 ontvangers:
  - hysteresisch: 140 mV typisch
  - uitgangsspanning "L": 0,45 V max.
  - uitgangsspanning "H": 2,7 V min.
  - kortsluitstroom: 100 mA typisch
  - ingangscapaciteit: 30 pF min.
  - ingangsimpedantie: 7 kΩ max.
- timing-karakteristieken:
  - delay "L" naar "H": 100 ns max.
  - delay "H" naar "L": 100 ns max.
  - ingangsfrequentie: 5,0 MHz max.

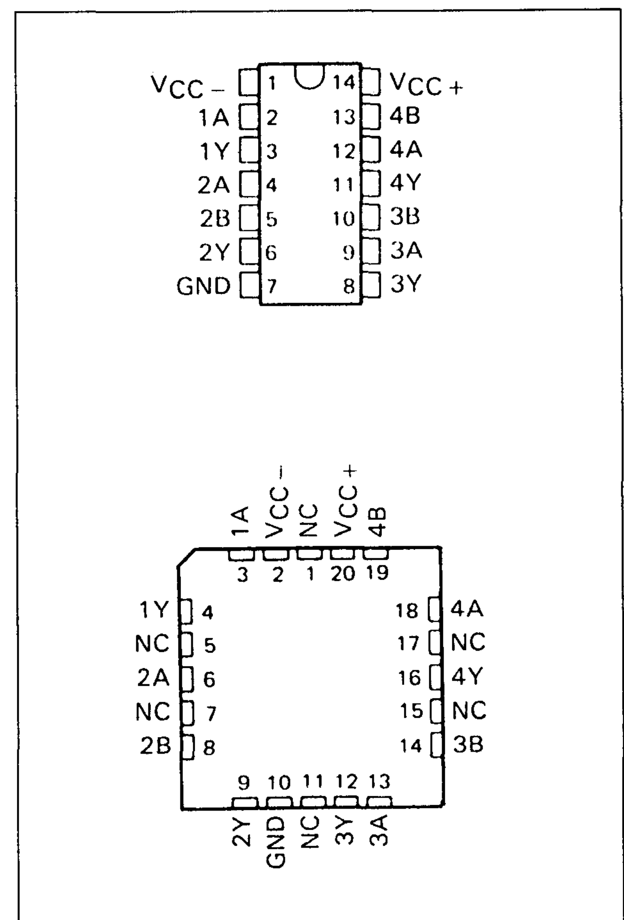
SN 55188

4 x TTL → RS-232

De SN 55188 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-7,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden.
Drie van de drivers zijn uitgevoerd als logische NAND-poort en beschikken dus over twee digitale ingangen. De vierde driver is een inverter.

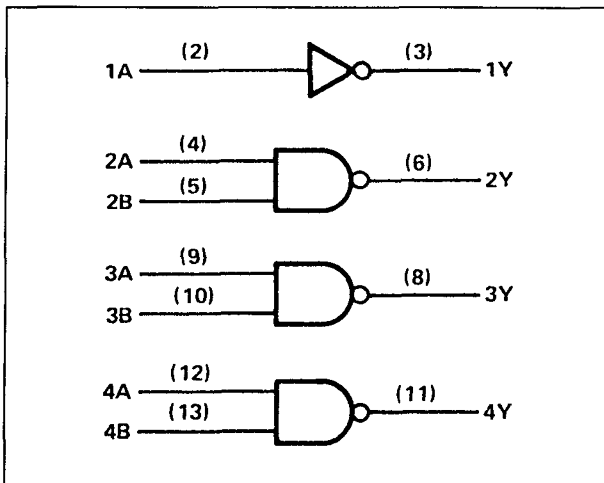
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14, CCP-20
- aansluitgegevens: figuur 20/1.2-100
- intern blokschema: figuur 20/1.2-101
- voedingsspanningen:
  +/-7,5 V min.
  +/-15 V max.
- voedingsstroom: -23/+34 mA max.
- gegevens RS-232 zenders:
  - uitgangsspanning "H": +6 V min.
  - uitgangsspanning "L": -6 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,9 V min.
  - kortsluitstroom: +/-12 mA max.
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 350 ns max.
  - delay "H" naar "L": 175 ns max.

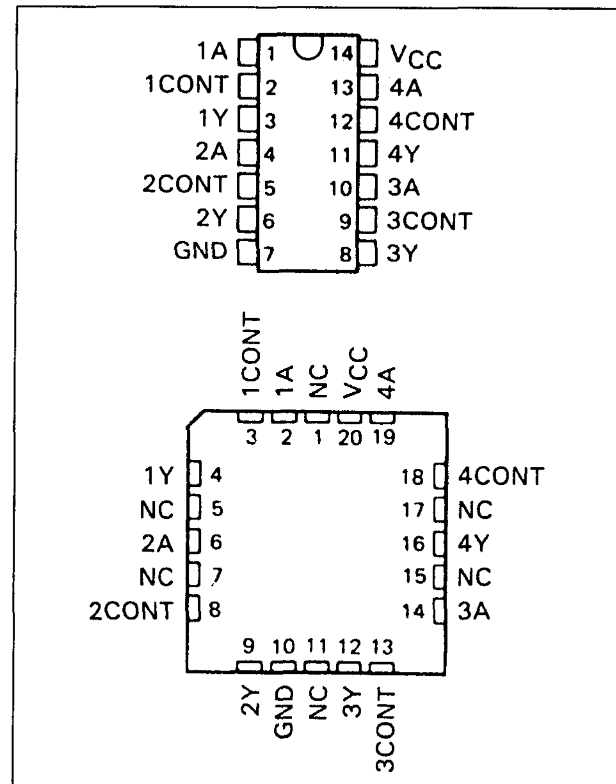


Figuur 20/1.2-100: Aansluitgegevens van de SN 55188.

1.2 Type-beschrijving



Figuur 20/1.2-101: Intern blokschema van de SN 55188.



Figuur 20/1.2-102: Aansluitgegevens van de SN 55189(A).

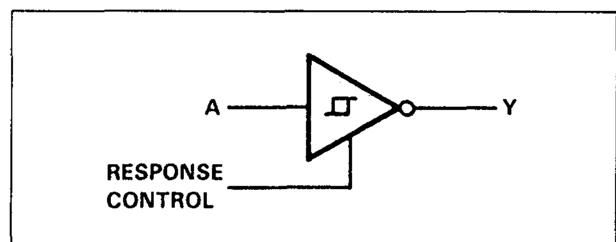
SN 55189(A)

4 x RS-232 → TTL

De SN 55189(A) is een viervoudige line-receiver voor RS-232 applicaties voor een voedingsspanning van 5 V.
De receivers zijn uitgevoerd als inverters en hebben ieder een zogenoemde RESPONSE CONTROL ingang. Met deze ingang kan men de ingangsdrempels verschuiven naar het gewenste bereik.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14, CCP-20
- aansluitgegevens: figuur 20/1.2-102
- intern blokschema: figuur 20/1.2-103
- voedingsspanning: 10 V max.
- voedingsstroom: 26 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning “L”: 0,45 V max.
  - uitgangsspanning “H”: 2,6 V min.
  - kortsluitstroom: 3 mA max.
  - positieve threshold: 1 V tot 2,25 V
  - negatieve threshold: -0,75 V tot -2,25 V
- timing-karakteristieken:
  - delay “L” naar “H”: 85 ns max.
  - delay “H” naar “L”: 50 ns max.

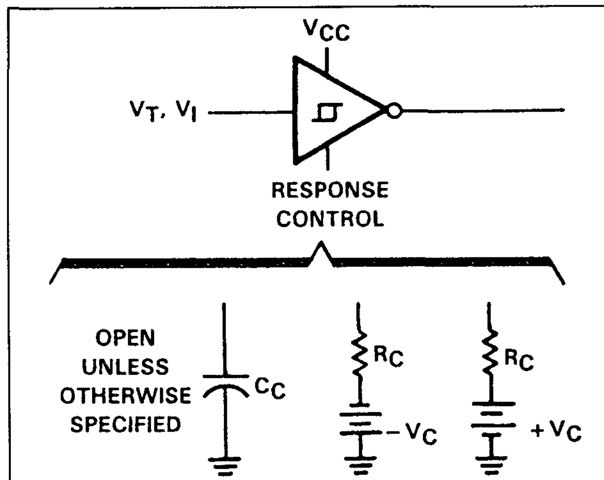


Figuur 20/1.2-103: Intern blokschema van een van de ontvangers van de SN 55189(A).

Toelichting

De positieve en negatieve threshold drempels kunnen, volgens figuur 20/1.2-104, worden ingesteld door de RESPONSE CONTROL ingangen via een condensator, een weerstand of een weerstand plus spanning met de massa te verbinden. De invloed van deze maatregelen op de ligging van de twee threshold's is getekend in de grafiek van figuur 20/1.2-105.

1.2 Type-beschrijving



Figuur 6/6.7-104: De manieren waarop men de RESPONSE CONTROL ingangen kan aansluiten op de massa.

SN 65C185

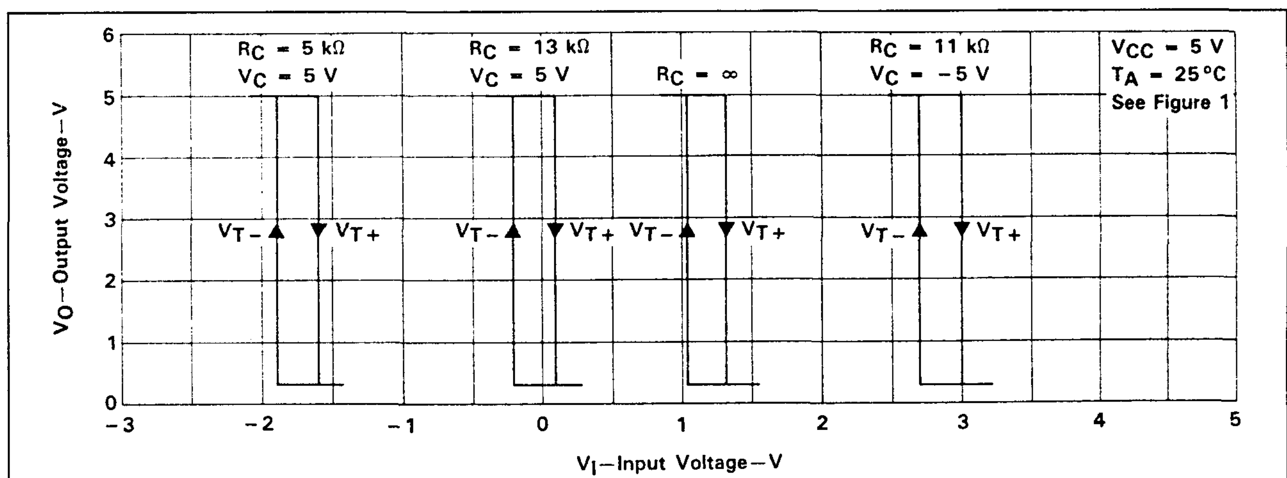
3 x TTL → RS-232, 5 x RS-232 → TTL

De SN 65C185 bevat in één behuizing drie als inverter geschakelde drivers en vijf als inverter geschakelde ontvangers. Deze schakelingen zijn identiek aan deze die men aantreft in de SN 75C188 en SN75C189A. De drivers hebben een slew-rate begrenzing van 30 V/µs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn.

Deze filters zijn in staat ruispieken met een breedte van 1 µs volledig te onderdrukken. De SN 65C185 is ontwikkeld met minimaal vermogensverbruik als doelstelling. De totale consumptie bedraagt slechts 8 mW. De schakeling moet gevoed worden uit drie voedingsspanningen van typisch +12 V, -12 V en +5 V.

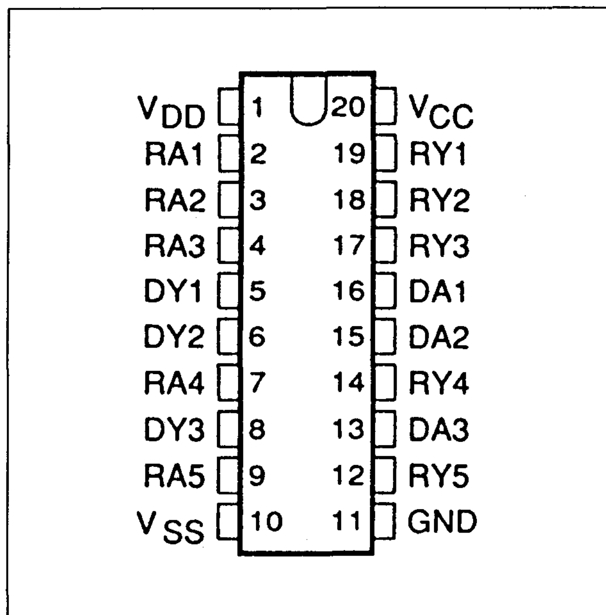
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-106
- intern blokschema: figuur 20/1.2-107
- gegevens voeding:
  - voedingsspanningen: +/-13,5 V en +7 V max.
  - voedingsstromen: -200/+200 µA en 750 µA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 400 Ω typisch
  - kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,4 V max.
  - positieve threshold: 2,1 V typisch

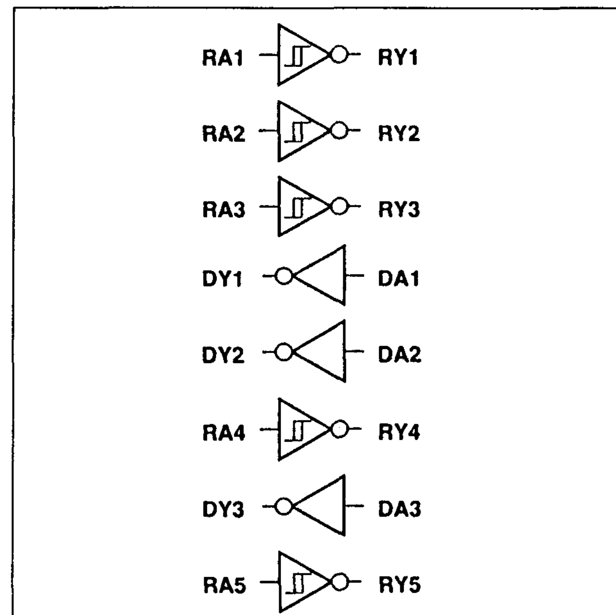


Figuur 20/1.2-105: Enige threshold karakteristieken voor verschillende waarden van de weerstand R_c en de spanning U_c uit figuur 20/1.2-104.

1.2 Type-beschrijving



Figuur 20/1.2-106: Aansluitgegevens van de SN 65C185.



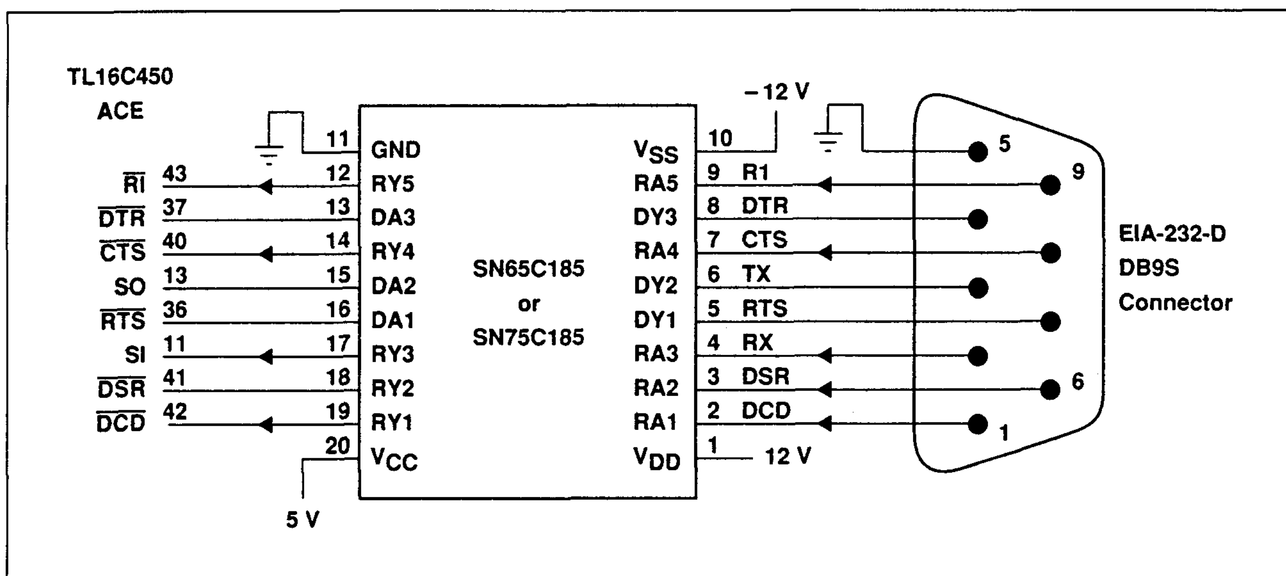
Figuur 20/1.2-107: Intern blokschema van de SN 65C185.

  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/µs typisch
  - delay RS-232 → TTL: 3 µs max.
  - delay TTL → RS-232: 3,5 µs max.

Voorbeeld-schakeling

- figuur 20/1.2-108:

In dit schema wordt een SN 65C185 gebruikt als interface tussen een computer en een RS-232 poort.



Figuur 20/1.2-108: De SN 65C185 als interface tussen een computer en een RS-232 poort.

1.2 Type-beschrijving

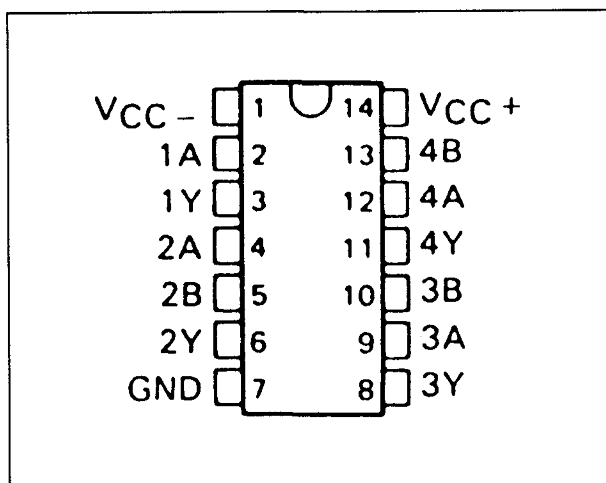
SN 65C188

4 x TTL → RS-232

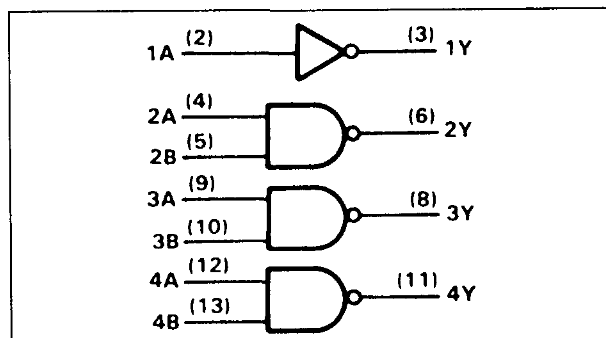
De SN 65C188 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-4,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden.
Drie van de drivers zijn uitgevoerd als logische NAND-poort en beschikken over twee digitale ingangen. De vierde drivers is een inverter.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-109
- intern blokschema: figuur 20/1.2-110
- voedingsspanningen:
  +/-4,5 V min.
  +/-15 V max.
- voedingsstroom: +/-160 μA max.
- gegevens RS-232 zenders:
  - uitgangsspanning "H": +4 V min.
  - uitgangsspanning "L": -4 V min.
  - ingangsspanning "L": 0,6 V max.
  - ingangsspanning "H": 2,2 V min.
  - kortsluitstroom: +/-10 mA typisch
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 3 μs max.
  - delay "H" naar "L": 3,5 μs max.



Figuur 20/1.2-109: Aansluitgegevens van de SN 65C188.



Figuur 20/1.2-110: Intern blokschema van de SN 65C188.

SN 65C198

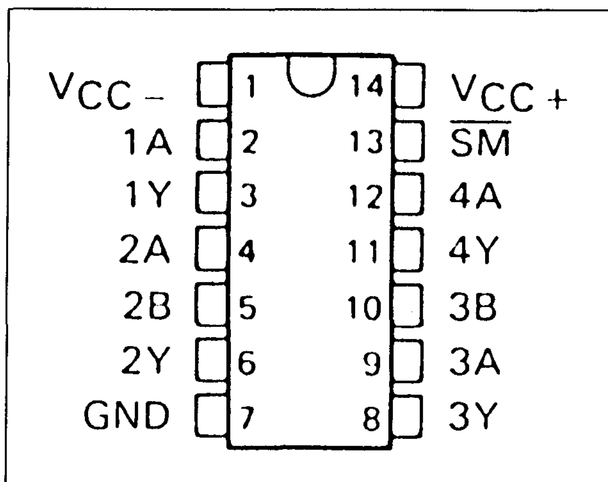
4 x TTL → RS-232

De SN 65C198 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-4,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden. Twee drivers zijn uitgevoerd als logische NAND-poort en beschikken over twee digitale ingangen. De twee overige drivers zijn inverters. Het IC heeft een SLEEP MODE ingang $\overline{SM}$. Als deze ingang "L" wordt gaan alle uitgangen naar een tri-state status en neemt het opgenomen vermogen dramatisch af.

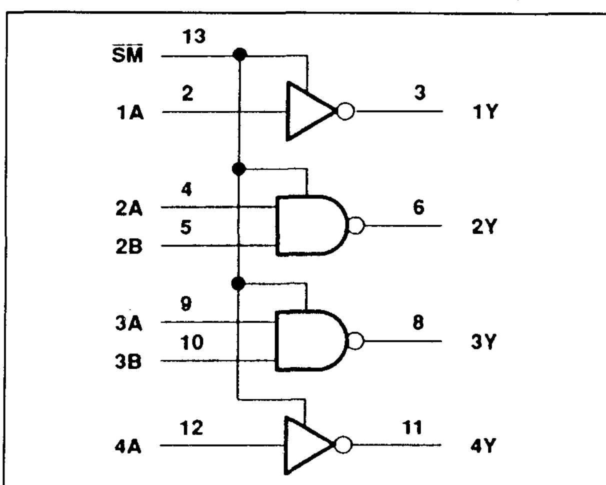
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-111
- intern blokschema: figuur 20/1.2-112
- voedingsspanningen:
  +/-4,5 V min.
  +/-15 V max.
- voedingsstroom: +/-160 μA max.
  - sleepmode: +/-17 μA max.
- gegevens RS-232 zenders:
  - uitgangsspanning "H": +4 V min.
  - uitgangsspanning "L": -4 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,9 V min.
  - kortsluitstroom: +/-19,5 mA max.
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 3 μs max.
  - delay "H" naar "L": 3,5 μs max.

1.2 Type-beschrijving



Figuur 20/1.2-111: Aansluitgegevens van de SN 65C198.



Figuur 20/1.2-112: Intern blokschema van de SN 65C198.

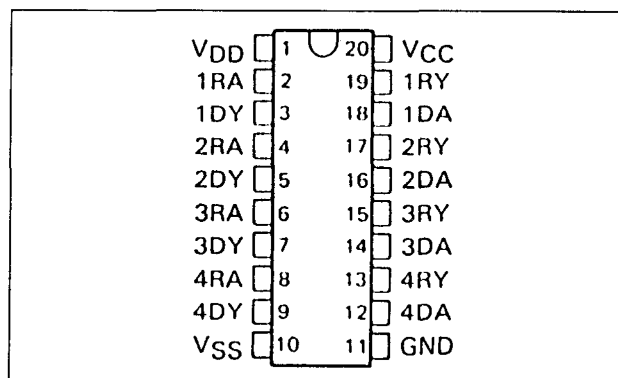
SN 65C1154

4 x TTL ↔ RS-232

De SN 65C1154 bevat in één behuizing vier als inverter geschakelde drivers en vier als inverter geschakelde ontvangers. Deze schakelingen zijn identiek aan deze die men aantreft in de SN 75C188 en SN 75C189A. De drivers hebben een slew-rate begrenzing van 30 V/μs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn. Ruispieken met een breedte van 1 μs worden volledig onderdrukt. De SN 65C1154 is ontwikkeld met minimaal vermogensverbruik als doelstelling. De totale vermogensopname bedraagt slechts 5 mW. De schakeling moet gevoed worden uit drie voedingsspanningen van typisch +12 V, -12 V en +5 V.

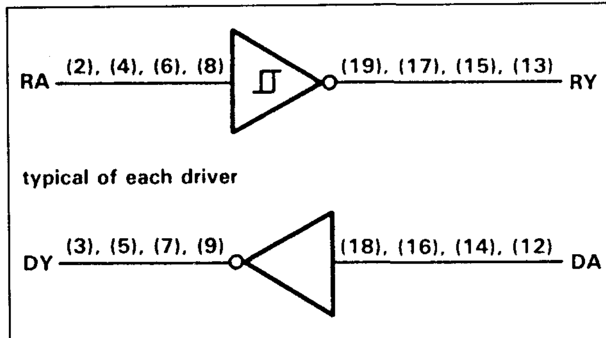
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-113
- intern blokschema: figuur 20/1.2-114
- gegevens voeding:
  - voedingsspanningen: +/-15 V en +6 V max.
  - voedingsstromen: -250/+250 μA en 600 μA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,7 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 400 Ω typisch
  - kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,8 V min.
  - positieve threshold: 2,1 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/μs typisch
  - delay RS-232 → TTL: 3 μs max.
  - delay TTL → RS-232: 3,5 μs max.



Figuur 20/1.2-113: Aansluitgegevens van de SN 65C1154.

1.2 Type-beschrijving



Figuur 20/1.2-114: Intern blokschema van een van de zenders en een van de ontvangers van de SN 65C1154.

  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 400 Ω typisch
  - kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,8 V min.
  - positieve threshold: 2,1 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/µs typisch
  - delay RS-232 → TTL: 3 µs max.
  - delay TTL → RS-232: 4 µs max.

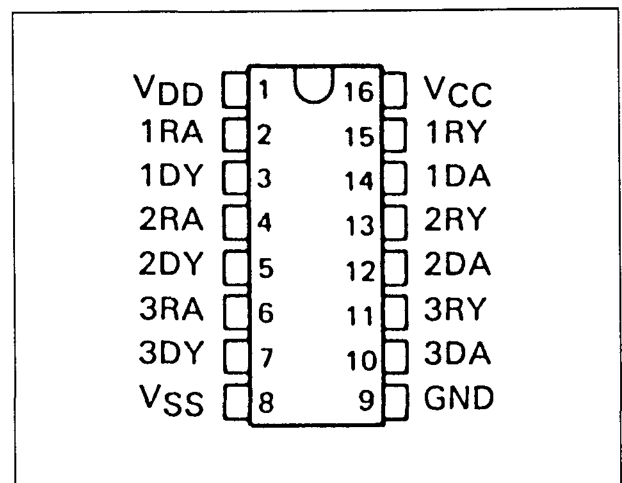
SN 65C1406

3 x TTL ↔ RS-232

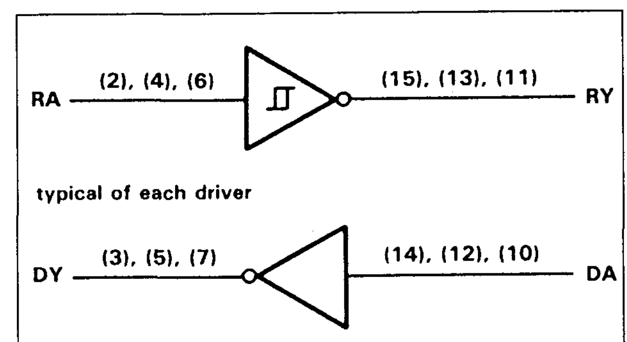
De SN 65C1406 bevat in één behuizing drie als inverter geschakelde drivers en drie als inverter geschakelde ontvangers. Deze schakelingen zijn identiek aan deze die men aantreft in de SN 75C188 en SN 75C189A. De drivers hebben een slew-rate begrenzing van 30 V/µs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn.
De SN 65C1406 is ontwikkeld met minimaal vermogensverbruik in het achterhoofd. Het maximaal verbruikte vermogen bedraagt slechts 5 mW. De schakeling moet gevoed worden uit drie voedingsspanningen van typisch +12 V, -12 V en +5 V.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-115
- intern blokschema: figuur 20/1.2-116
- gegevens voeding:
  - voedingsspanningen: +/-15 V en +6 V max.
  - voedingsstromen: -250/+250 µA en 450 µA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,8 V typisch
  - ingangsspanning "L": 0,8 V max.

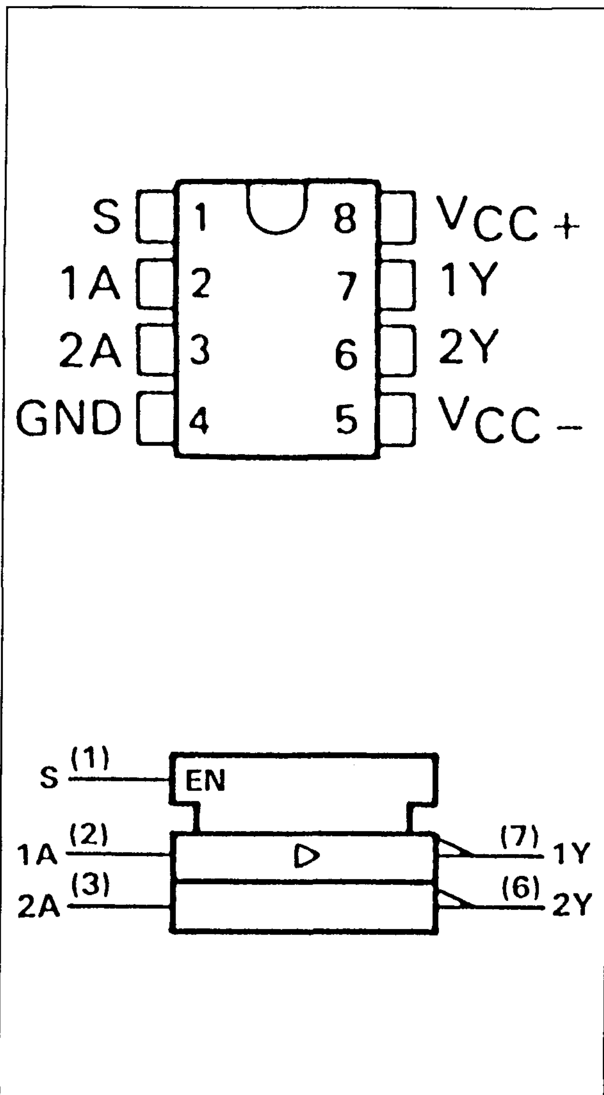


Figuur 20/1.2-115: Aansluitgegevens van de SN 65C1406.

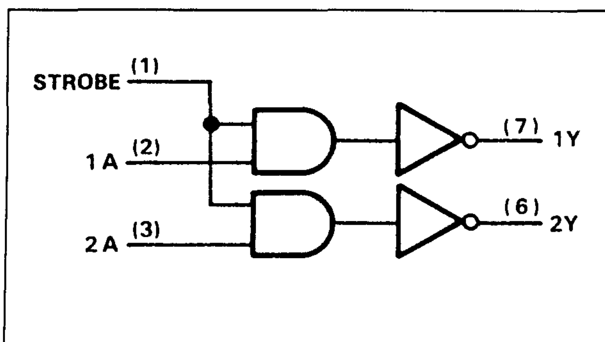


Figuur 20/1.2-116: Intern blokschema van een van de zenders en een van de ontvangers van de SN 65C1406.

1.2 Type-beschrijving



Figuur 20/1.2-117: Aansluitgegevens van de SN 75150.



Figuur 20/1.2-118: Intern blokschema van de SN 75150.

SN 75150

2 x TTL → RS-232

De SN 75150 is een tweevoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-10,8 V tot +/-13,2 V. Er moet dus symmetrisch gevoed worden.

De drivers zijn uitgevoerd als logische NAND-poort met twee ingangen, maar hebben één ingang gemeenschappelijk die als gemeenschappelijke STROBE gebruikt wordt.

De data-snelheid bedraagt 20.000 bit/s bij een capacitieve belasting van maximaal 2.500 pF.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-8
- aansluitgegevens: figuur 20/1.2-117
- intern blokschema: figuur 20/1.2-118
- voedingsspanningen:
  +/-10,8 V min.
  +/-13,2 V max.
- voedingsstroom: -20/+22 mA max.
- gegevens RS-232 zenders:
  - uitgangsspanning "H": +5 V min.
  - uitgangsspanning "L": -5 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,9 V min.
  - kortsluitstroom: +/-30 mA max.
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 2 μs max.
  - delay "H" naar "L": 2 μs max.

SN 75154

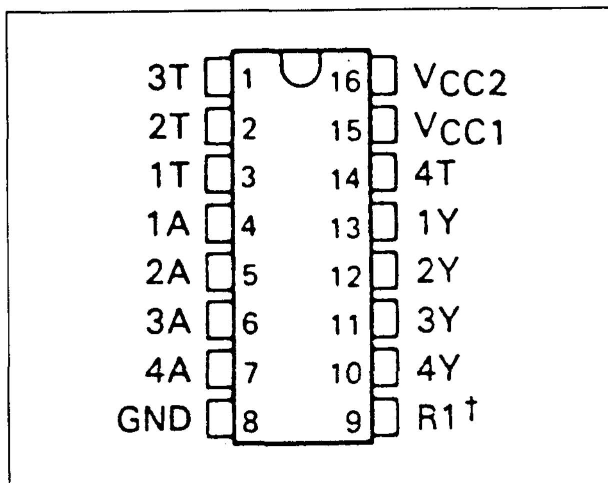
4 x RS-232 → TTL

De SN 75154 is een viervoudige line-receiver voor RS-232 applicaties voor een voedingsspanning van 5 V of 12 V. In het IC is namelijk een spanningsstabilisator aanwezig, die door middel van een zenerdiode de "alternate supply" V_{CC2} reduceert tot een spanning van 5 V.

De receivers zijn uitgevoerd als inverters en hebben ieder een zogenoemde THRESHOLD ADJUST ingang (T). Met deze ingang

1.2 Type-beschrijving

kan men de ingangdrempels verschuiven naar het gewenste bereik. Onder normale omstandigheden worden deze ingangen verbonden met de V_{CC1}, zelfs als via V_{CC2} gevoed wordt. De hysteresisch van de schakeling is dan maximaal. Als men de T-ingangen open laat (failsafe) wordt de hysteresisch van de ingang met ongeveer 1 V gereduceerd, zodat hij ongeveer symmetrisch ten opzichte van de nul komt te liggen. In deze omstandigheden heeft een open ingang tot gevolg dat de uitgang naar "H" gaat.



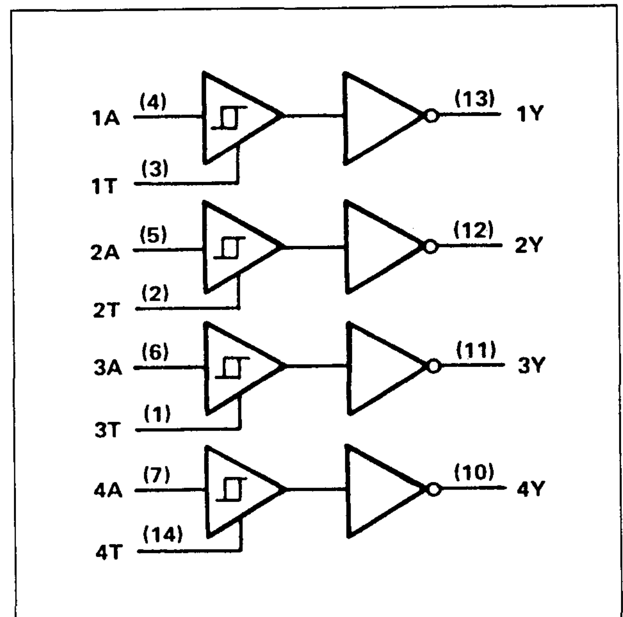
Figuur 20/1.2-119: Aansluitgegevens van de SN 75154.

Technische gegevens

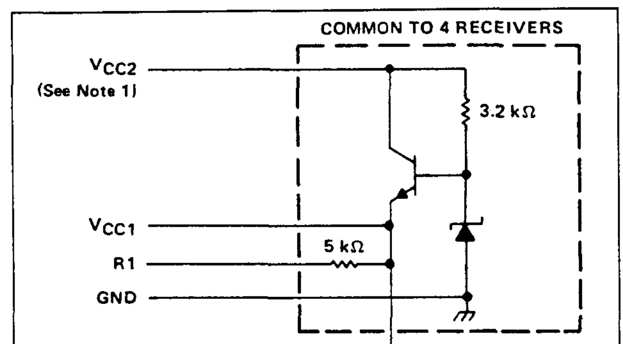
- fabrikant: Texas Instruments
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-119
- intern blokschema: figuur 20/1.2-120
- voedingsspanningen:
  V_{CC1}: 5,5 V max.
  V_{CC2}: 13,2 V max.
- voedingsstroom: 35 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,45 V max.
  - uitgangsspanning "H": 2,6 V min.
  - kortsluitstroom: 20 mA max.
  - positieve threshold: 2,2 V
  - negatieve threshold:
    -1,1 V normaal
    1,4 V failsafe
- timing-karakteristieken:
  - delay "L" naar "H": 11 ns max.
  - delay "H" naar "L": 8 ns max.

Toelichting

De R1-pen is intern via een weerstand van 5 kΩ verbonden met de V_{CC1}-aansluiting, zie figuur 20/1.2-121. De functie van deze pen wordt uit de data-sheet's niet duidelijk, omdat deze bij alle applicaties open blijft.



Figuur 20/1.2-120: Intern blokschema van de SN 75154.



Figuur 6/6.7-121: De interne schakeling van de V_{CC2}-voedingsingang en de inganspen R1.

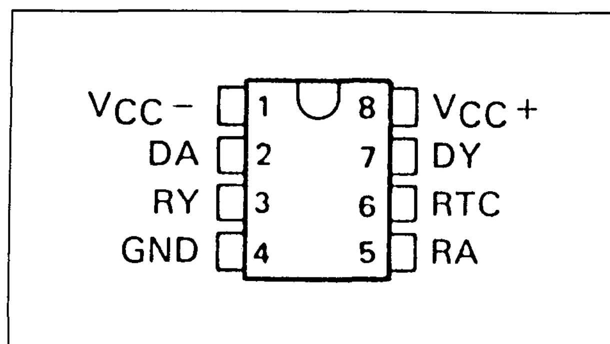
1.2 Type-beschrijving

SN 75155

1 x TTL ↔ RS-232

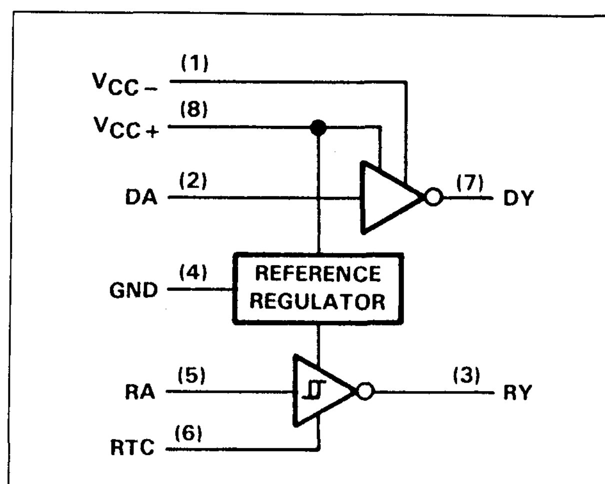
De SN 75155 bevat één als inverter geschakelde driver en één als inverter geschakelde ontvanger. Deze schakelingen zijn identiek aan deze die men aantreft in de SN 75C188 en SN 75C189A. De SN 75155 wordt gevoed uit symmetrische spanningen van typisch +/-12 V. Een ingebouwde 5 V stabilisator verzorgt de +5 V spanning voor de TTL-uitgangen.

De ontvanger bezit een RESPONSE CONTROL ingang, waarmee men de threshold's kan instellen.



Figuur 20/1.2-122: Aansluitgegevens van de SN 75155.

Technische gegevens
- fabrikant: Texas Instruments
- behuizing: DIL-8
- aansluitgegevens: figuur 20/1.2-122
- intern blokschema: figuur 20/1.2-123
- gegevens voeding:
  - voedingsspanningen:
    +/-4,5 V min.
    +/-15 V max.
  - voedingsstromen:
    -6,1/+6,4 mA
- gegevens RS-232 zenders:
  - spanningszwaai: +/-7,2 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 300 Ω typisch
  - kortsluitstroom: +/-12 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,2 V max.
  - uitgangsspanning "H": 3,1 V min.
  - positieve threshold: 1,9 V typisch
  - negatieve threshold: 0,95 V typisch
  - hysteresisch: 0,6 V typisch
  - kortsluitstroom: 3,7 mA max.
- timing-karakteristieken:
  - delay RS-232 → TTL: 245 ns typisch
  - delay TTL → RS-232: 250 ns typisch



Figuur 20/1.2-123: Intern blokschema de SN 75155.

SN 75186

4 x TTL ↔ RS-232

De SN 75186 bevat in één behuizing vier als inverter geschakelde drivers en vier als inverter geschakelde ontvangers.

De drivers hebben een slew-rate begrenzing van 30 V/µs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn. Ingangspieken die smaller zijn dan 1 µs dringen niet door. Iedere set driver/receiver is voorzien van een zogenoemde LOOPBACK ingang $\overline{LB}$. Dank zij deze ingang kan ieder segment van een RS-232 verbinding getest worden zonder dat een loopback-connector moet worden geïnstalleerd of kabels verwijderd moeten worden. De waarheidstabel van deze LOOPBACK-faciliteit bij driver en receiver is getekend in figuur 20/1.2-124.

1.2 Type-beschrijving

FUNCTION TABLE (EACH RECEIVER)

LOOPBACK	INPUTS		OUTPUT
$\overline{LB}$	A	B†	Z
H	X	H	L
H	X	L	H
L	L	X	L
L	H	X	H

FUNCTION TABLE (EACH DRIVER)

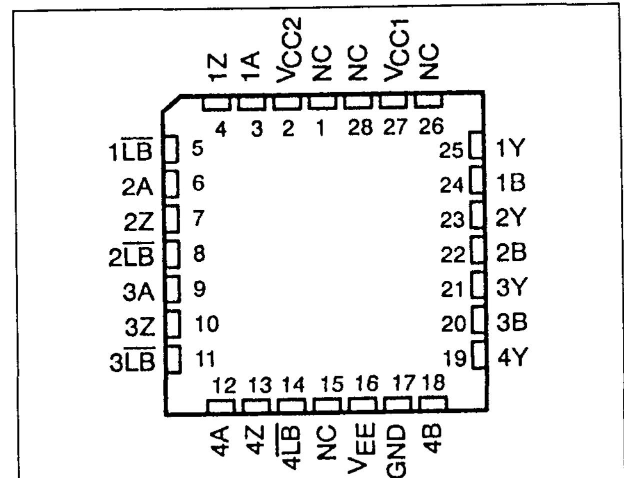
LOOPBACK	INPUT	OUTPUT
$\overline{LB}$	A	Y†
H	H	L
H	L	H
L	X	L

† Voltages are RS-232-C, EIA-232-D, and V.28 levels
H = high level, L = low level, X = irrelevant

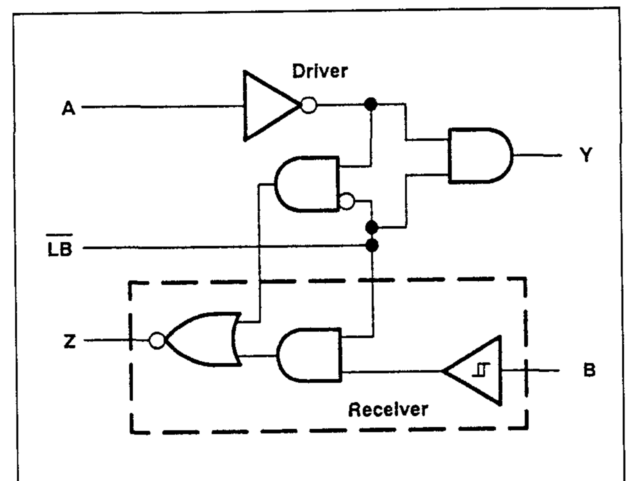
Figuur 6/6.7-124: De waarheidstabel van de LOOPBACK-faciliteit bij receivers en drivers van de SN 75186.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: FP-28
- aansluitgegevens: figuur 20/1.2-125
- intern blokschema: figuur 20/1.2-126
- gegevens voeding:
  - voedingsspanningen:
    +/-10,8 V en +4,5 V min.
    +/-13,2 V en +5,5 V max.
  - voedingsstromen:
    +/-10 mA en 100 µA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-7 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 300 Ω min.
  - kortsluitstroom: +/-35 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,4 V min.
  - positieve threshold: 2 V typisch
  - negatieve threshold: 1 V typisch
  - ingangsimpedantie: 7 kΩ max.
- timing-karakteristieken:
  - delay RS-232 → TTL: 5 µs max.
  - delay TTL → RS-232: 6 µs max.



Figuur 20/1.2-125: Aansluitgegevens van de SN 75186.



Figuur 20/1.2-126: Intern blokschema van een van de zenders en een van de ontvangers van de SN 75186.

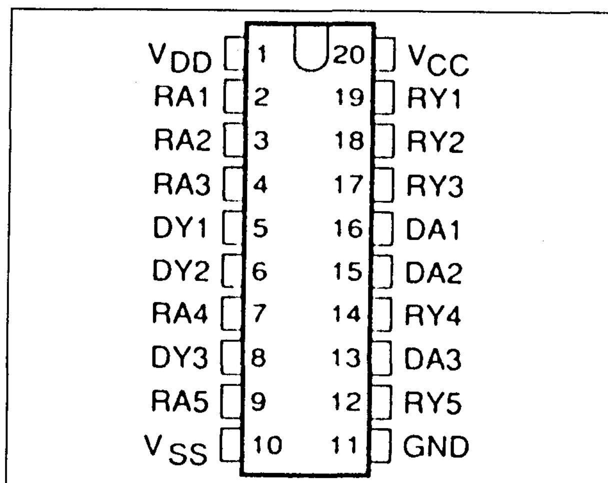
SN 75C185

3 x TTL → RS-232, 5 x RS-232 → TTL

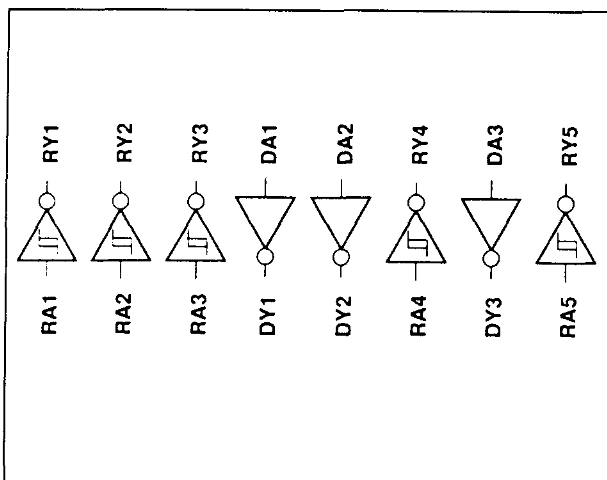
De SN 75C185 bevat in één behuizing drie als inverter geschakelde drivers en vijf als inverter geschakelde ontvangers. Deze schakelingen zijn identiek aan deze die men

1.2 Type-beschrijving

aantreft in de SN 75C188 en SN 75C189A. De drivers hebben een slew-rate begrenzing van 30 V/µs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn. Ruispulsen die smaller zijn dan 1 µs worden volledig onderdrukt. De SN 75C185 is ontwikkeld met minimaal vermogensverbruik als doelstelling. De totale consumptie bedraagt slechts 8 mW. De schakeling moet dan wel gevoed worden uit drie voedingsspanningen van typisch +12 V, -12 V en +5 V.



Figuur 20/1.2-127: Aansluitgegevens van de SN 75C185.



Figuur 20/1.2-128: Intern blokschema van de SN 75C185.

Technische gegevens
- fabrikant: Texas Instruments
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-127
- intern blokschema: figuur 20/1.2-128
- gegevens voeding:
  - voedingsspanningen: +/-13,5 V en +7 V max.
  - voedingsstromen: -200/+200 µA en 750 µA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,8 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 400 Ω typisch
  - kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,4 V max.
  - positieve threshold: 2,1 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/µs typisch
  - delay RS-232 → TTL: 3 µs max.
  - delay TTL → RS-232: 3,5 µs max.

SN 75188

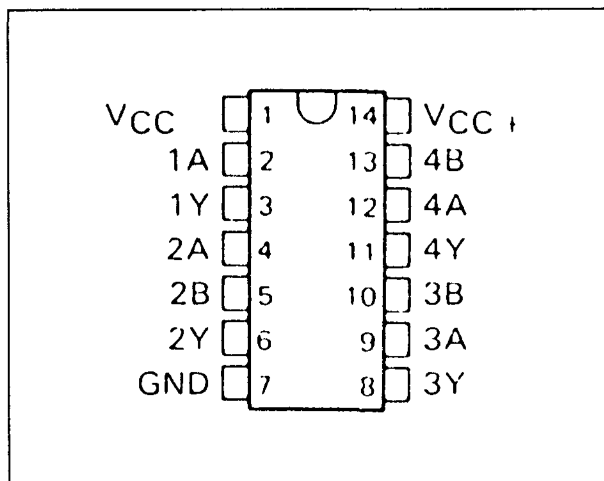
4 x TTL → RS-232

De SN 75188 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-7,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden.
Drie van de drivers zijn uitgevoerd als logische NAND-poort en beschikken over twee digitale ingangen. De vierde driver is een inverter.

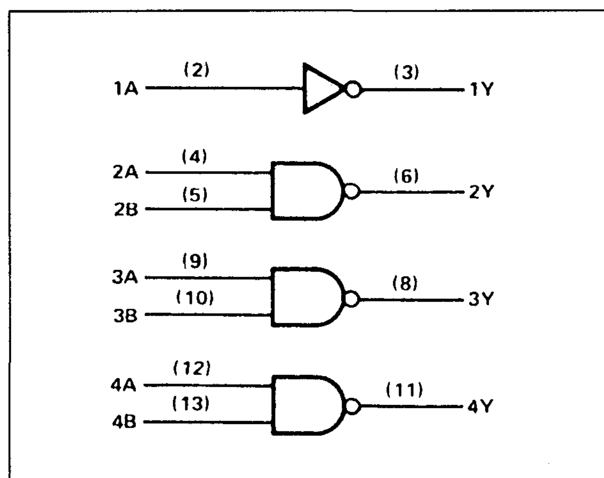
Technische gegevens
- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-129
- intern blokschema: figuur 20/1.2-130
- voedingsspanningen: +/-7,5 V min. +/-15 V max.
- voedingsstroom: -23/+34 mA max.

1.2 Type-beschrijving

- gegevens RS-232 zenders:
  - uitgangsspanning "H": +6 V min.
  - uitgangsspanning "L": -6 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,9 V min.
  - kortsluitstroom: +/-12 mA max.
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 350 ns max.
  - delay "H" naar "L": 175 ns max.



Figuur 20/1.2-129: Aansluitgegevens van de SN 75188.

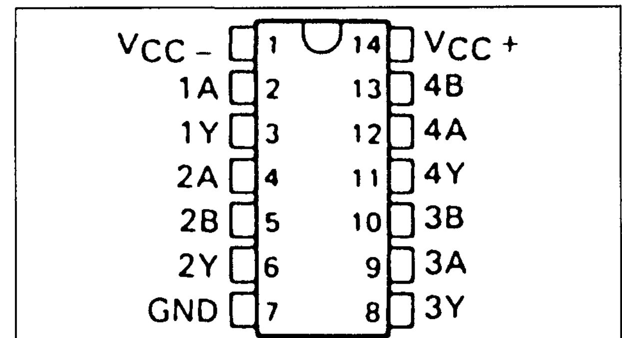


Figuur 20/1.2-130: Intern blokschema van de SN 75188.

SN 75C188

4 x TTL → RS-232

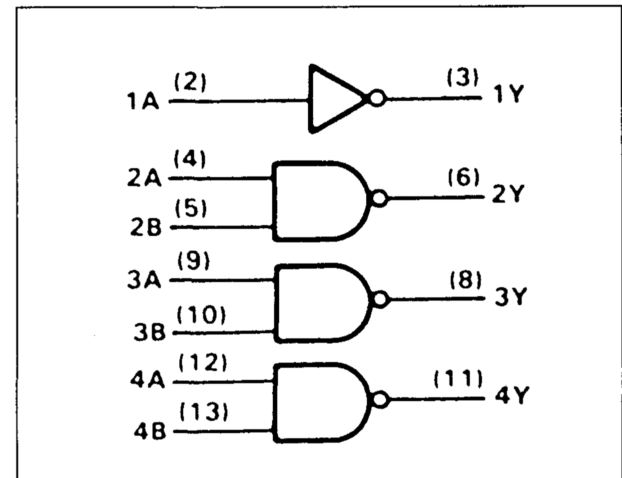
De SN 75C188 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-4,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden.
Drie van de drivers zijn uitgevoerd als logische NAND-poort met twee digitale ingangen. De vierde driver is een inverter.



Figuur 20/1.2-131: Aansluitgegevens van de SN 75C188.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-131
- intern blokschema: figuur 20/1.2-132
- voedingsspanningen:



Figuur 20/1.2-132: Intern blokschema van de SN 75C188.

+/-4,5 V min.
+/-15 V max.
- voedingsstroom: +/-160 µA max.
- gegevens RS-232 zenders:
  - uitgangsspanning “H”: +4 V min.
  - uitgangsspanning “L”: -4 V min.
  - ingangsspanning “L”: 0,6 V max.
  - ingangsspanning “H”: 2,2 V min.
  - kortsluitstroom: +/-10 mA typisch
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay “L” naar “H”: 3 µs max.
  - delay “H” naar “L”: 3,5 µs max.

SN 75189(A)

4 x RS-232 → TTL

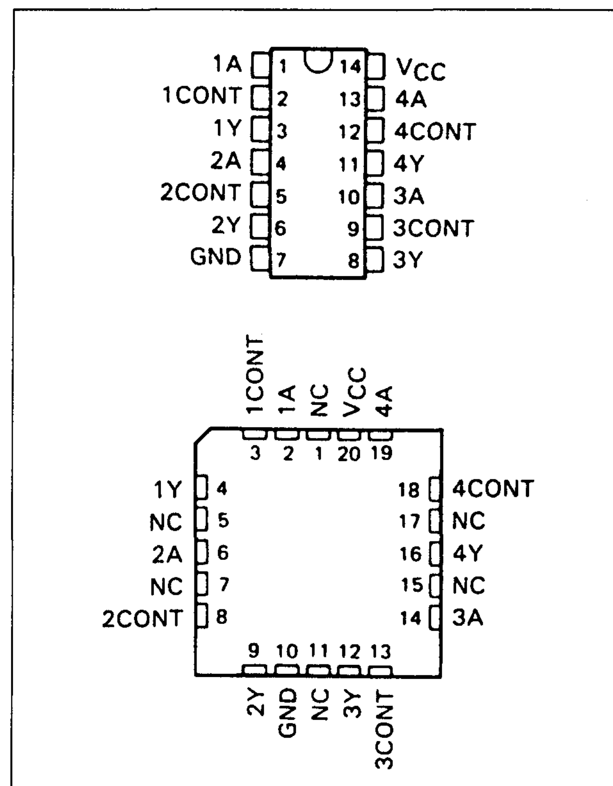
De SN 75189(A) is een viervoudige line-receiver voor RS-232 applicaties voor een voedingsspanning van 5 V. De receivers zijn uitgevoerd als invertoren en hebben ieder een zogenoemde RESPONSE CONTROL ingang. Met deze ingang kan men de twee threshold-spanningen verschuiven, waardoor de hysteresisch in een breed bereik kan worden ingesteld.

Technische gegevens

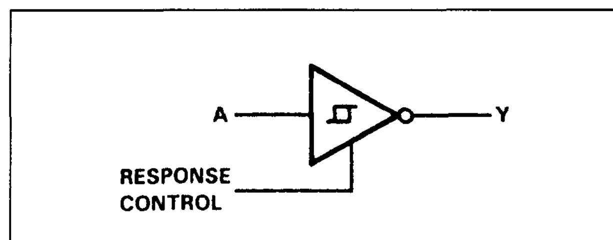
- fabrikant: Texas Instruments
- behuizing: DIL-14, CCP-20
- aansluitgegevens: figuur 20/1.2-133
- intern blokschema: figuur 20/1.2-134
- voedingsspanning: 10 V max.
- voedingsstroom: 26 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning “L”: 0,45 V max.
  - uitgangsspanning “H”: 2,6 V min.
  - kortsluitstroom: 3 mA max.
  - positieve threshold: 1 V tot 2,25 V
  - negatieve threshold: -0,75 V tot -2,25 V
- timing-karakteristieken:
  - delay “L” naar “H”: 85 ns max.
  - delay “H” naar “L”: 50 ns max.

Toelichting

De positieve en negatieve threshold drempels kunnen worden ingesteld door de RESPONSE CONTROL ingangen via een condensator, een weerstand of een weerstand plus spanning met de massa te verbinden. Voor de waarden van deze onderdelen en de gevolgen op de hysteresisch wordt verwezen naar de bespreking van de SN 55189(A).



Figuur 20/1.2-133: Aansluitgegevens van de SN 75189(A).



Figuur 20/1.2-134: Intern blokschema van een van de ontvangers van de SN 75189(A).

1.2 Type-beschrijving

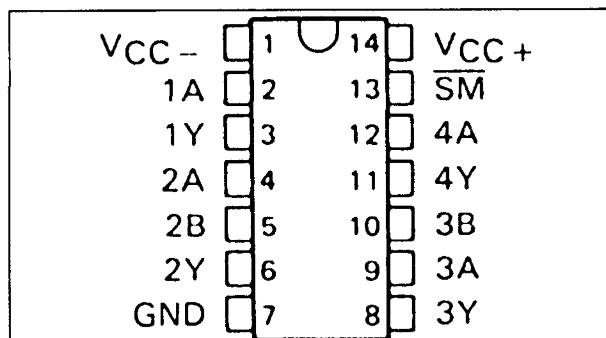
SN 75C198

4 x TTL → RS-232

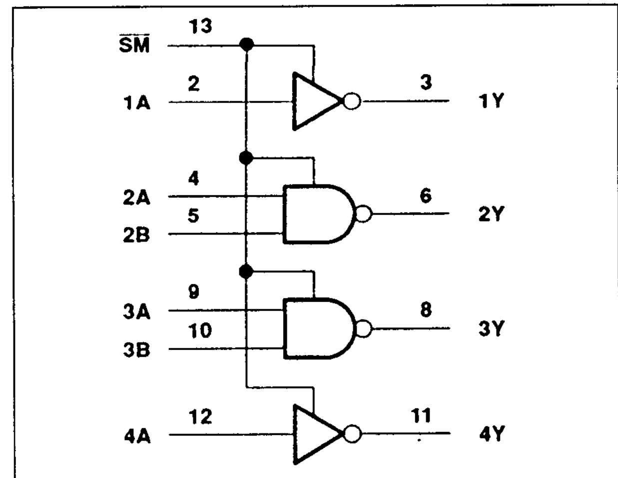
De SN 75C198 is een viervoudige line-driver voor RS-232 applicaties met een voedingsbereik van +/-4,5 V tot +/-15 V. Er moet dus symmetrisch gevoed worden.
Twee drivers zijn uitgevoerd als logische NAND-poort met ieder twee digitale ingangen. De twee overige drivers zijn inverters. Het IC heeft een SLEEP MODE ingang $\overline{SM}$. Als deze ingang "L" wordt gaan alle uitgangen naar een tri-state status en daalt het gedissipeerde vermogen.

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-14
- aansluitgegevens: figuur 20/1.2-135
- intern blokschema: figuur 20/1.2-136
- voedingsspanningen:
  +/-4,5 V min.
  +/-15 V max.
- voedingsstroom: +/-160 µA max.
- sleepmode: +/-17 µA max.
- gegevens RS-232 zenders:
  - uitgangsspanning "H": +4 V min.
  - uitgangsspanning "L": -4 V min.
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,9 V min.
  - kortsluitstroom: +/-19,5 mA max.
  - uitgangsimpedantie: 300 Ω min.
- timing-karakteristieken:
  - delay "L" naar "H": 3 µs max.
  - delay "H" naar "L": 3,5 µs max.



Figuur 20/1.2-135: Aansluitgegevens van de SN 75C198.



Figuur 20/1.2-136: Intern blokschema van de SN 75C198.

SN 75C1154

4 x TTL ↔ RS-232

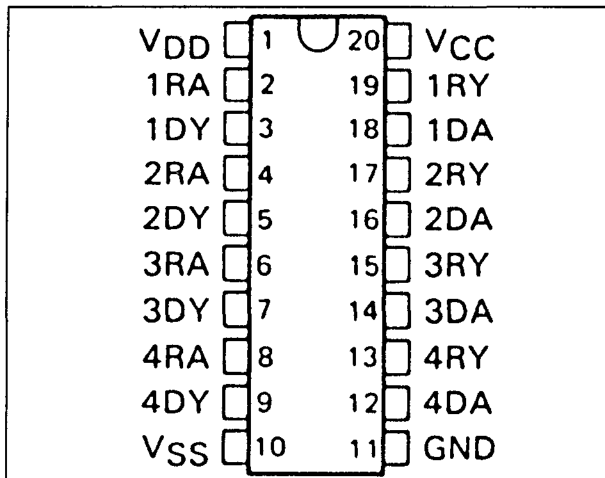
De SN 75C1154 bevat in één behuizing vier als inverter geschakelde drivers en vier als inverters geschakelde ontvangers. De drivers hebben een slew-rate begrenzing van 30 V/µs en de ontvangers hebben ingangsfilters die de schakelingen minder gevoelig maken voor ruis op de lijn. Ruispieken met een maximale breedte van 1 µs worden hierdoor volledig onderdrukt. Maar uiteraard hebben deze filters ongunstige gevolgen voor de maximale snelheid van de schakeling! De totale vermogensopname van de SN 75C1154 bedraagt slechts 5 mW, waarbij de schakeling gevoed wordt uit drie voedingsspanningen van +12 V, -12 V en +5 V.

Technische gegevens

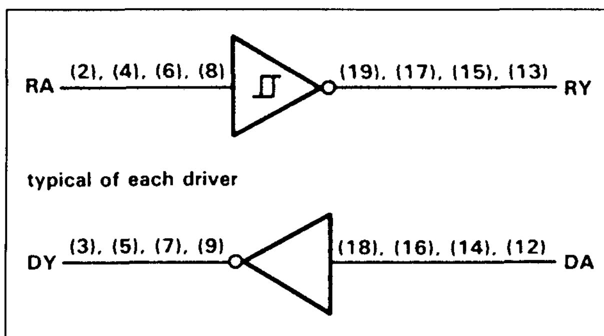
- fabrikant: Texas Instruments
- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-137
- intern blokschema: figuur 20/1.2-138
- gegevens voeding:
  - voedingsspanningen:
    +/-15 V en +6 V max.
    +/-4,5 V en +4,5 V min.
  - voedingsstromen:
    -250/+250 µA en 600 µA max.

1.2 Type-beschrijving

- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,7 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 1,8 V min.
  - uitgangsimpedantie: 400 Ω typisch
  - kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,8 V min.
  - positieve threshold: 2,1 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/μs typisch
  - delay RS-232 → TTL: 3 μs max.
  - delay TTL → RS-232: 3,5 μs max.



Figuur 20/1.2-137: Aansluitgegevens van de SN 75C1154.



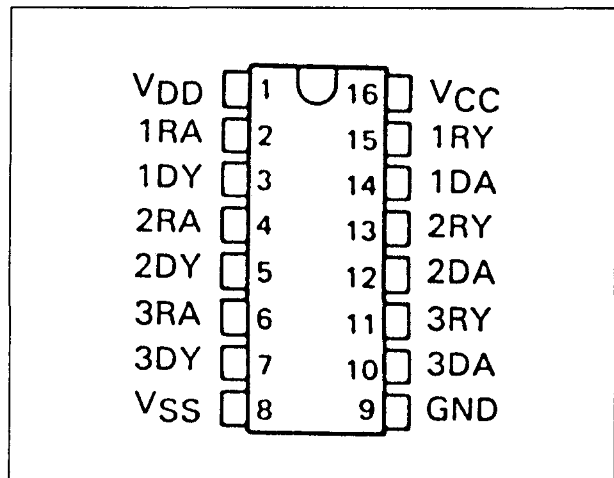
Figuur 20/1.2-138: Intern blokschema van een zender/ontvanger-paar van de SN 75C1154.

SN 75C1406

3 x TTL ↔ RS-232

De SN 75C1406 bevat drie als inverter geschakelde drivers en drie als inverter geschakelde ontvangers. Deze schakelingen zijn identiek aan deze die men aantreft in de SN 75C188 en SN 75C189A.

De drivers hebben een slew-rate begrenzing van 30 V/μs en de ontvangers hebben ingangsfilters die de schakelingen ongevoelig maken voor ruispieken met een maximale breedte van 1 μs. Het maximaal opgenomen vermogen van de SN 75C1406 bedraagt slechts 5 mW, bij voedingsspanningen van typisch +12 V, -12 V en +5 V.

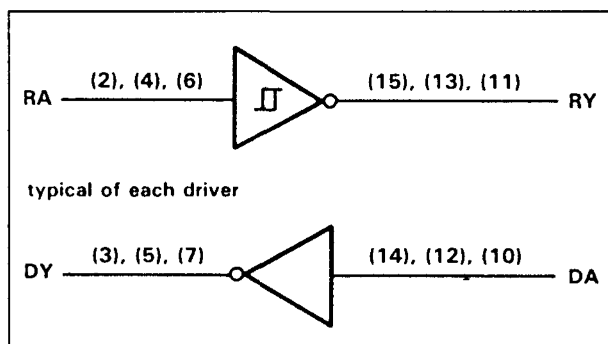


Figuur 20/1.2-139: Aansluitgegevens van de SN 75C1406.

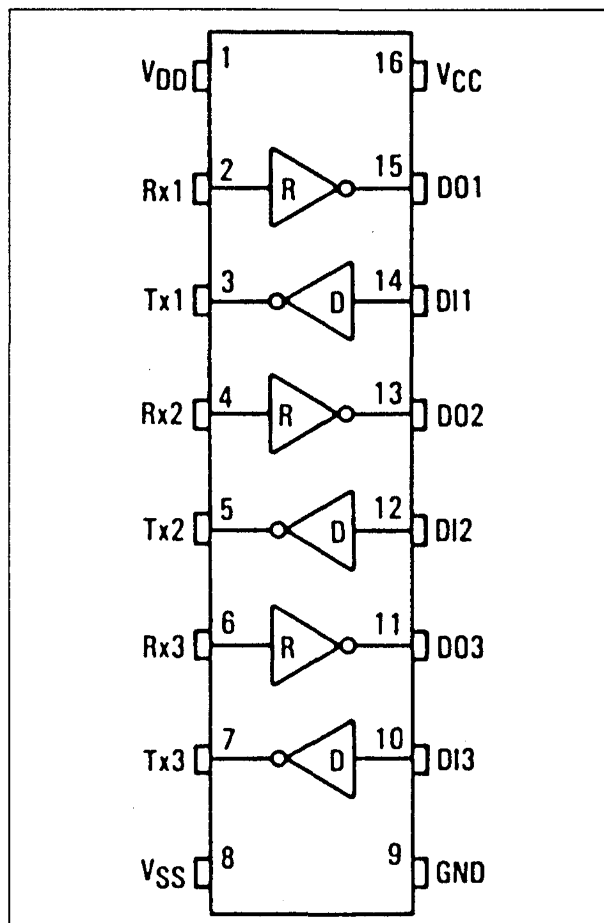
Technische gegevens

- fabrikant: Texas Instruments
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-139
- intern blokschema: figuur 20/1.2-140
- gegevens voeding:
  - voedingsspanningen:
    +/-15 V en +6 V max.
    +/-4,5 V en +4,5 V min.
  - voedingsstromen:
    -250/+250 μA en 450 μA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-10,8 V typisch

- ingangsspanning "L": 0,8 V max.
- ingangsspanning "H": 1,8 V min.
- uitgangsimpedantie: 400 Ω typisch
- kortsluitstroom: +/-19,5 mA max.
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-30 V max.
  - uitgangsspanning "L": 0,4 V max.
  - uitgangsspanning "H": 2,8 V min.
  - positieve threshold: 2,1 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 10 V/μs typisch
  - delay RS-232 → TTL: 3 μs max.
  - delay TTL → RS-232: 4 μs max.



Figuur 20/1.2-140: Intern blokschema van een zender en een ontvanger van de SN 75C1406.



Figuur 20/1.2-141: Aansluitgegevens en intern blokschema van de MC 145406.

MC 145406

3 x TTL ↔ RS-232

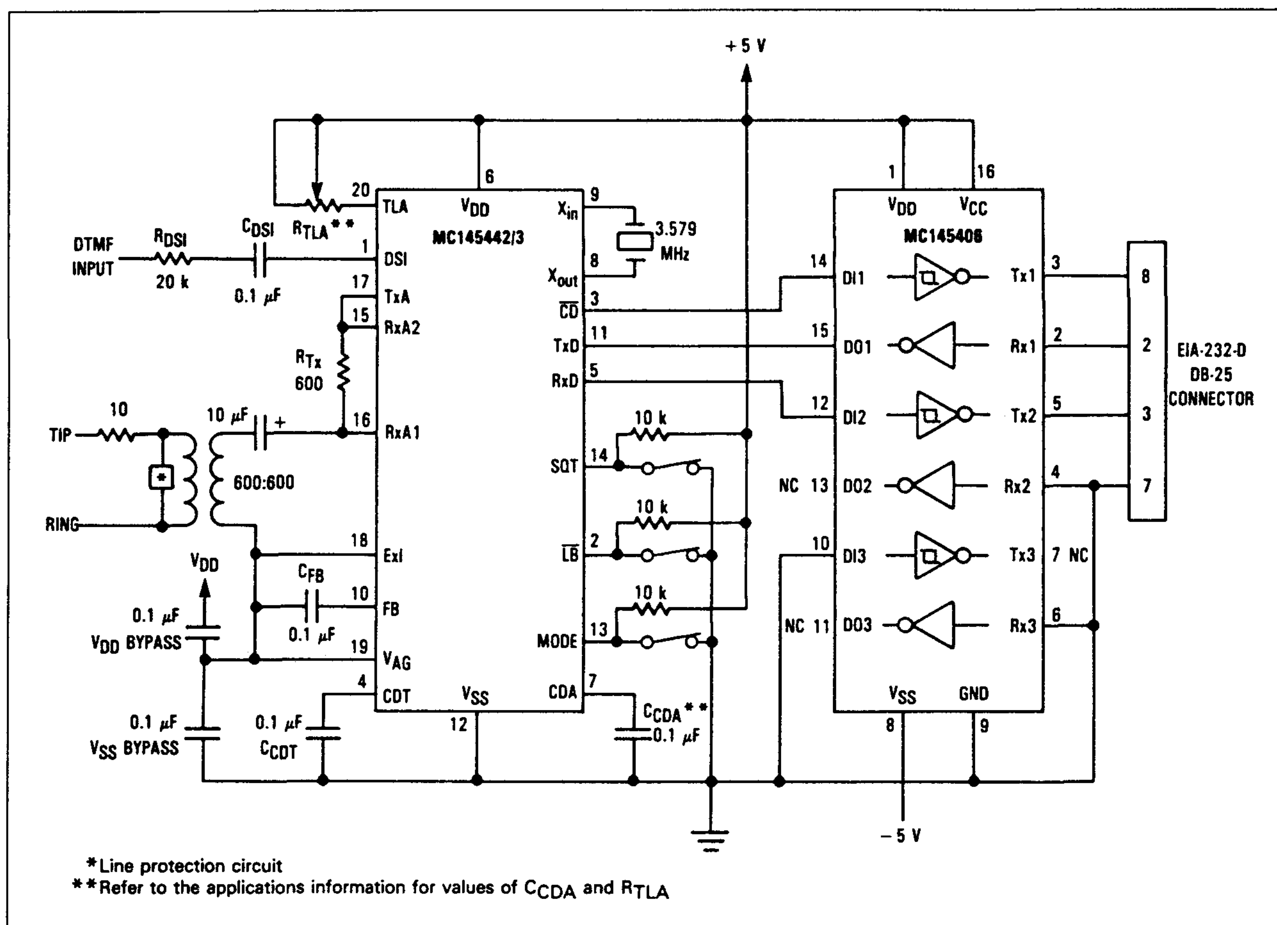
De MC 145406 bevat in één DIL-16 behuizing drie als inverter geschakelde drivers en drie als inverter geschakelde ontvangers. De drivers hebben een slew-rate begrenzing van 30 V/μs.

De MC 145406 heeft twee symmetrische voedingsspanningen en één extra positieve voedingsspanning nodig, die kunnen liggen tussen +/-4,5 V en +/-13,2 V minimaal en tussen +4,5 V en +5,5 V maximaal.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-141
- intern blokschema: figuur 20/1.2-141
- gegevens voeding:
  - voedingsspanningen:
    +/-4,5 V en +4,5 V min.
    +/-13,2 V en +5,5 V max.
  - voedingsstromen:
    -600/+400 μA en +450 μA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-9,5 V typisch
  - ingangsspanning "L": 0,8 V max.
  - ingangsspanning "H": 2,0 V min.
  - uitgangsimpedantie: 300 Ω typisch
  - kortsluitstroom: +/-22 mA typisch
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.

1.2 Type-beschrijving



Figuur 20/1.2-142: De MC 145406 wordt gebruikt als sluitstuk van een eenvoudig modem.

- uitgangsspanning "L": 0,7 V max.
- uitgangsspanning "H": 3,9 V min.
- positieve threshold: 1,8 V typisch
- negatieve threshold: 1 V typisch

- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 425 ns max.
  - delay TTL → RS-232: 500 ns max.

Voorbeeld-schakeling

- figuur 20/1.2-142:

In dit schema wordt de MC 145406 gebruikt als sluitstuk van een modem-schakeling die werkt op een snelheid van 300 Bd. De telefoonlijn wordt verbonden met de "tip" en "ring" ingangen, uiteraard via een scheidingstrafo. Als modem-IC wordt de MC 145442/3 gebruikt, eveneens van Motorola.

MC 145407

3 x TTL ↔ RS-232

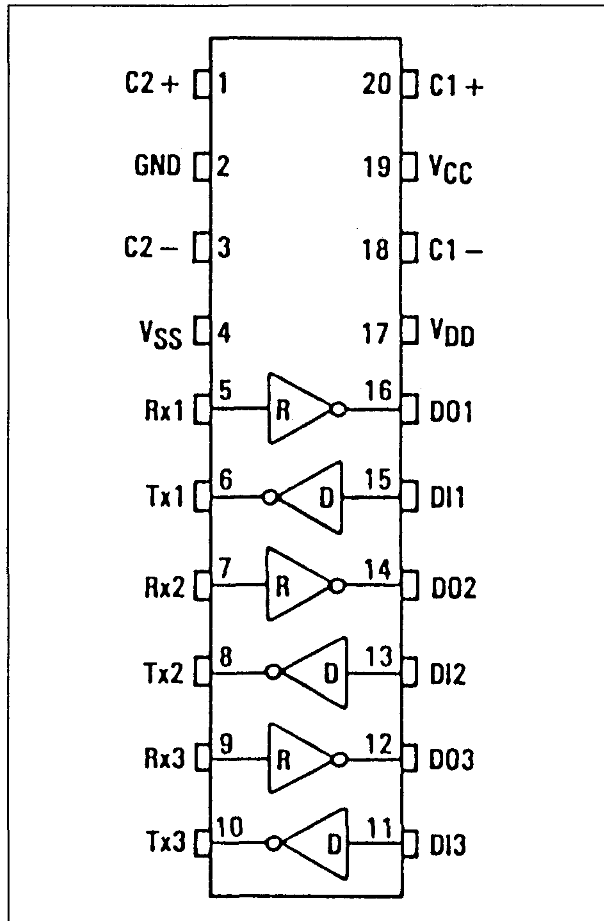
De MC 145407 bevat in één DIL-20 behuizing drie als inverter geschakelde drivers en drie als inverter geschakelde ontvangers. De drivers hebben een slew-rate begrenzing van 4 tot 30 V/µs.

De MC 145407 kan gevoed worden uit één voedingsspanning van 5 V. De symmetrische voedingsspanningen voor het sturen van de RS-232 lijnen worden intern opgewekt door een dubbele pomp-schakeling. Deze werkt op een frequentie van ongeveer 20 kHz en heeft slechts twee externe condensatoren van 10 µF nodig.

Technische gegevens

- fabrikant: Motorola

1.2 Type-beschrijving



Figuur 20/1.2-143: Aansluitgegevens en intern blokschema van de MC 145407.

- behuizing: DIL-20
- aansluitgegevens: figuur 20/1.2-143
- intern blokschema: figuur 20/1.2-143
- gegevens voeding:
  - voedingsspanning: 4,5 tot 5,5 V
  - voedingsstroom: 2,5 mA max.
- gegevens RS-232 zenders:
  - spanningszwaai: +/-6,5 V typisch
  - ingangsspanning “L”: 0,8 V max.
  - ingangsspanning “H”: 2,0 V min.
  - uitgangsimpedantie: 300 Ω typisch
  - kortsluitstroom: +/-60 mA typisch
- gegevens RS-232 ontvangers:
  - ingangsspanning: +/-25 V max.
  - uitgangsspanning “L”: 0,7 V max.
  - uitgangsspanning “H”: 4,3 V min.
  - positieve threshold: 1,8 V typisch
  - negatieve threshold: 1 V typisch
- timing-karakteristieken:
  - slew rate: 30 V/µs max.
  - delay RS-232 → TTL: 1 µs max.
  - delay TTL → RS-232: 1 µs max.

TSC 232

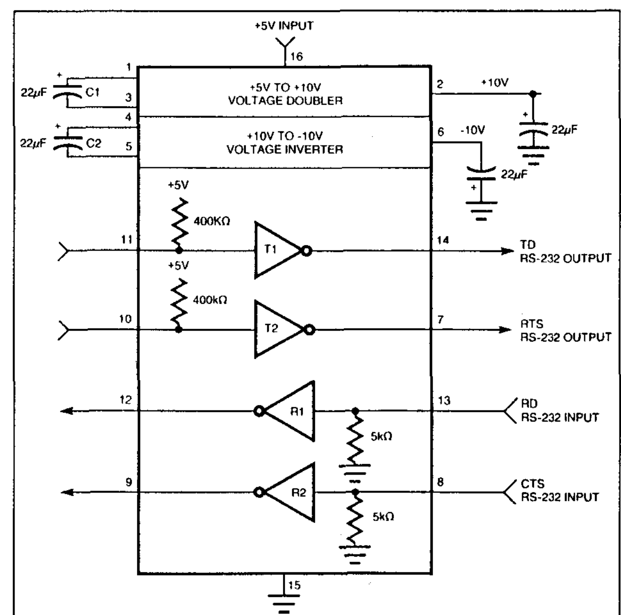
2 x TTL ↔ RS-232

De TSC 232 is de Teledyne-versie van de bekende MAX 232 van Maxim. Het IC is hiermee volledig vergelijkbaar.

Technische gegevens

- fabrikant: Teledyne Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 20/1.2-144
- intern blokschema: figuur 20/1.2-144

Voor de overige gegevens wordt verwezen naar de beschrijving van de MAX 232 op pagina 20/1.2-6.



Figuur 20/1.2-144: Aansluitgegevens en intern blokschema van de TSC 232.

1.2 Type-beschrijving

20/2

RS-422A/423A/485 lijn-drivers en -receivers

Inhoud

SN75ALS194	4 x TTL → RS-422A, 3-state
SN75ALS195	4 x RS-422A/RS-423A → TTL, 3-state
SN75ALS197	4 x RS-422A → TTL, 3-state
SN75ALS199	4 x RS-422A → TTL, 3-state
SN75C1167	2 x RS-422 → TTL / TTL → RS-422, 3-state
SN75C1168	2 x RS-422 → TTL / TTL → RS-422, 3-state
SN75LBC784	4 x RS-423B → TTL / TTL → RS-423B
SN75LBC786	4 x RS-423B → TTL / TTL → RS-423B, met loop-back
μA9636AC	2 x TTL/CMOS → RS-423A/RS-232C
μA9637AC	2 x RS-422A/RS-423A → TTL
μA9638C	2 x TTL/CMOS → RS-422A
μA9639C	2 x RS-422A/RS-423A → TTL

20/2.3 RS-422/485 lijn-drivers en -receivers

(aanvulling 70 + 71 + 72)

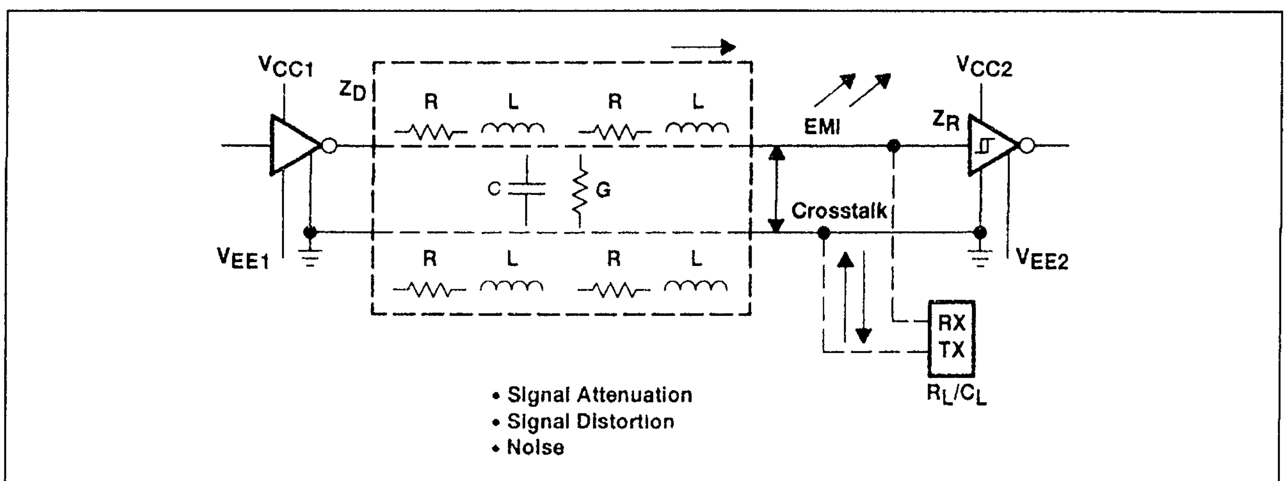
ADM485	RS-485/RS-422 → CMOS-transceiver
ADM1485	RS-485/RS-422 → CMOS-transceiver
MAX481	RS-485/RS-422 → CMOS-transceiver
MAX483	RS-485/RS-422 → CMOS-transceiver
MAX485	RS-485/RS-422 → CMOS-transceiver
MAX487	RS-485/RS-422 → CMOS-transceiver
MAX488	RS-485/RS-422 → CMOS-transceiver
MAX489	RS-485/RS-422 → CMOS-transceiver
MAX490	RS-485/RS-422 → CMOS-transceiver
MAX491	RS-485/RS-422 → CMOS-transceiver
MAX1482	RS-485/RS-422 → CMOS-transceiver
MAX1483	RS-485/RS-422 → CMOS-transceiver
MAX1487	RS-485/RS-422 → CMOS-transceiver
MAX3080	RS-485/RS-422 → CMOS-transceiver
MAX3081	RS-485/RS-422 → CMOS-transceiver
MAX3082	RS-485/RS-422 → CMOS-transceiver
MAX3083	RS-485/RS-422 → CMOS-transceiver
MAX3084	RS-485/RS-422 → CMOS-transceiver
MAX3085	RS-485/RS-422 → CMOS-transceiver
MAX3086	RS-485/RS-422 → CMOS-transceiver
MAX3087	RS-485/RS-422 → CMOS-transceiver
MAX3088	RS-485/RS-422 → CMOS-transceiver
MAX3089	RS-485/RS-422 → CMOS-transceiver
SN75172	4 x TTL → RS-485/RS-442B lijn-driver
SN75173	4 x RS-485/RS-442B → TTL lijn-receiver
SN75174	4 x TTL → RS-485/RS-442B lijn-driver
SN75175	4 x RS-485/RS-442B → TTL lijn-receiver
SN75176A/B	RS-485/RS-422B → TTL-transceiver
SN75179B	RS-485/RS-422B driver/receiver-paar
SN751177	2 x RS-485/RS-422B driver/receiver
SN751178	2 x RS-485/RS-422B driver/receiver
SN75ALS170(A)	3 x RS-485/RS-422B → TTL-transceiver
SN75ALS171(A)	3 x RS-485/RS-422B → TTL-transceiver

SN75ALS172A	4 x TTL → RS-485/RS-422B lijn-driver
SN75ALS173	4 x RS-485/RS-442B → TTL lijn-receiver
SN75ALS174A	4 x TTL → RS-485/RS-442B lijn-driver
SN75ALS175	4 x RS-485/RS-442B → TTL lijn-receiver
SN75ALS176A/B	RS-485/RS-422B → TTL-transceiver
SN75ALS180	RS-485/RS-422B driver/receiver-paar
SN75ALS1177	2 x RS-485/RS-422B driver/receiver
SN75ALS1178	2 x RS-485/RS-422B driver/receiver
SN75ALS1711	3 x RS-485/SCSI → TTL-transceiver
SN75LBC172	4 x TTL → RS-485 lijn-driver
SN75LBC173	4 x RS-485/RS-442B/RS-423B → TTL lijn-receiver
SN75LBC174	4 x TTL → RS-485 lijn-driver
SN75LBC175	4 x RS-485/RS-442A/RS-423A → TTL lijn-receiver
SN75LBC176	RS-485 → TTL-transceiver
SN75LBC179	RS-485 driver/receiver-paar
SN75LBC180	RS-485 driver/receiver-paar
SN75LBC184	RS-485 → TTL-transceiver met transiënt spanningsbegrenzing
SN95176B	RS-485/RS-422A → TTL-transceiver
TL3695	RS-485/RS-422B → TTL-transceiver

20/2.1

Achtergrond-informatie

Inleiding
Zoals in deel 20/4.1 ook te zien is, stelt het transport van digitale signalen over allerlei afstanden met steeds hogere snelheden de ontwerpers voor steeds grotere problemen. Bij het ontwerpen van printkaarten moet er al op worden gelet dat de verbindingen zo kort mogelijk zijn, dat de voedingen ontkoppeld zijn en dat er goede en laag-impedante retourverbindingen zijn. Deze retourverbindingen worden in een later stadium meestal aan het gunstigste aardpunt (bijvoorbeeld de geaarde kast) gelegd. Wordt in een (gesloten) apparaat de te overbruggen afstand groter, dan is de kans tot oppikken van stoorsignalen ook groter. Het kan dan al zijn dat de stoordrempel van standaard TTL onvoldoende is, zodat lijn-drivers en -receivers moeten worden toegepast. Dit gebeurt vaak nadat reeds geprobeerd is de signaallijnen af te schermen of twisten.
Wanneer verschillende apparaten op elkaar moeten worden aangesloten is de data-overdracht nog kritischer, omdat de signalen dan bloot staan aan storingen van buitenaf (waarbij de langere kabels de kans tot oppikken nog groter maken). Bovendien is er altijd sprake van ruis, verzwakking en vervorming van de signalen (figuur 20/2.1-1). Het is dan nodig speciale maatregelen te nemen: RS-232, -422, -423 of -485 protocollen voor seriële data-overdracht en het gebruik van speciale drivers en receivers daarvoor (figuur 20/2.1-2).



Figuur 20/2.1-1: Beïnvloeding van een data-transmissiesysteem.

2.1 Achtergrond-informatie

PARAMETER		RS-232	RS-423	RS-422	RS-485
Mode Operation		Single-Ended	Single-Ended	Differential	Differential
Number of Drivers and Receivers		1 Driver 1 Receiver	1 Driver 10 Receivers	1 Driver 10 Receivers	32 Drivers 32 Receivers
Maximum Cable Length (m)		15	1200	1200	1200
Maximum Data Rate (bps)		20 k	100 k	10 M	10 M
Maximum Common-Mode Voltage (V)		±3	±3	±7	12 to −7
Minimum Driver Output Levels (V)	Loaded	±5	±3.6	±2	±1.5
	Unloaded	±15	±6	±6	±6
Drive Load (Ω)		3 k to 7 k	450 (Min)	100 (Min)	60 (Min)
Driver Slew Rate		30 V/µs (Max)	NA	NA	NA
Driver-Output Short-Circuit Current Limit (mA)		n/a	150 to GND	150 to GND	150 to GND 250 to −7 or 12 V
Minimum Receiver Input Resistance (kΩ)		3 to 7	4	4	12
Receiver Sensitivity		±3 V	±200 mV	±200 mV	±200 mV

Figuur 20/2.1-2: Overzicht van de eigenschappen van de EIA interface-standaards.

Een goed functionerend data-transmissie systeem moet aan een aantal eisen voldoen:

- De snelheid van de data-overdracht moet hoog genoeg zijn (20 kbit/s single-ended en 10 Mbit/s gebalanceerd).
- Bij voorkeur wordt een enkele voedingsspanning van +5 V gebruikt, maar soms zijn dubbele spanningen, zoals +/-12 V nodig.
- De in- en uitgangen van de gebruikte schakelingen moeten compatibel met TTL of low-power/low-level CMOS zijn.
- De drivers moeten geschikt zijn voor het aansturen van laag-impedante transmissielijnen.
  Tevens moeten zij bestand zijn tegen hogere spanningen dan de V_{CC}-niveaus.
- De receivers moeten een ingangsgevoeligheid van minder dan 500 mV hebben, terwijl ze ongevoelig voor storingen moeten zijn (door middel van common-mode rejectie of toepassing van een hysteresis).
- De data-transmissielijnen moeten over de gehele lengte een uniforme impedantie hebben om reflecties te vermijden.

Single-ended of differentieel

Data-overdracht kan op twee manieren plaatsvinden: single-ended of differentieel. Bij single-ended data-transport wordt het signaal ten opzichte van aarde (de nul van de voeding) getransporteerd. Bij differentieel data-transport vindt de signaal-overdracht gebalanceerd plaats: dan worden een signaaldraad en een signaal-retourdraad gebruikt die beide “los van aarde” zijn.

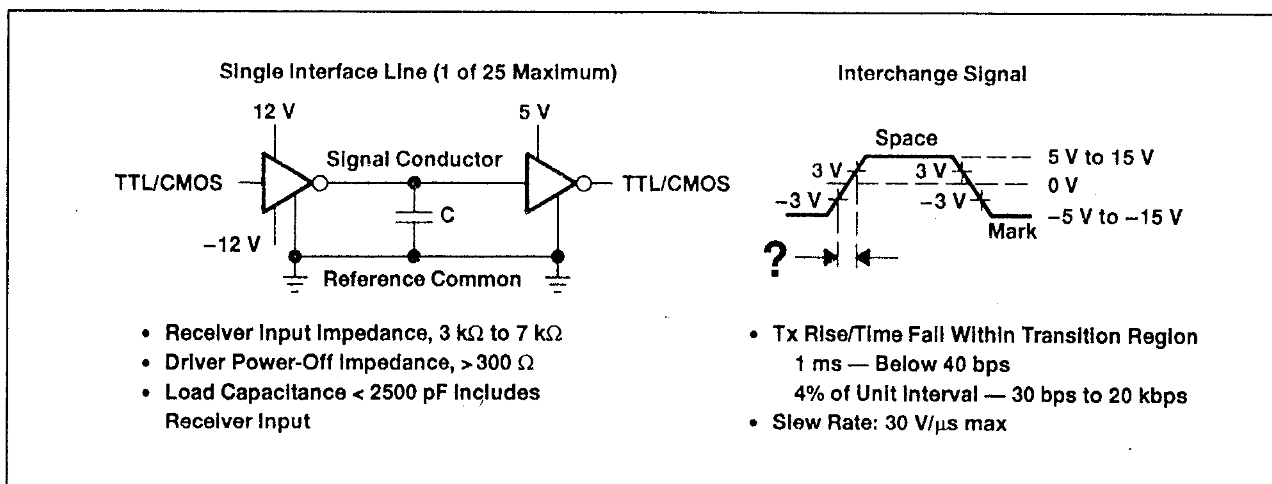
De EIA interface standaards

In deel 20/1 wordt de eenvoudigste vorm van de seriële, single-ended data-transmissie, de RS-232C standaard, behandeld (zie figuur 20/2.1-3).
Zoals in figuur 20/2.1-4 wordt duidelijk gemaakt, is deze verbinding voornamelijk bedoeld voor korte afstanden.

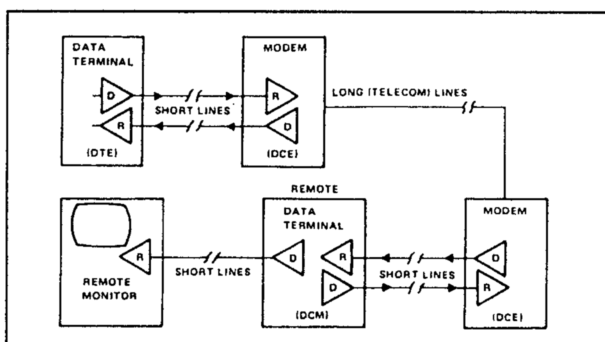
De RS-423A standaard

De RS-423 standaard is een soort tussenvorm die betrekking heeft op niet-gebalanceerde driver naar gebalanceerde receiver interfaces (figuur 20/2.1-5).

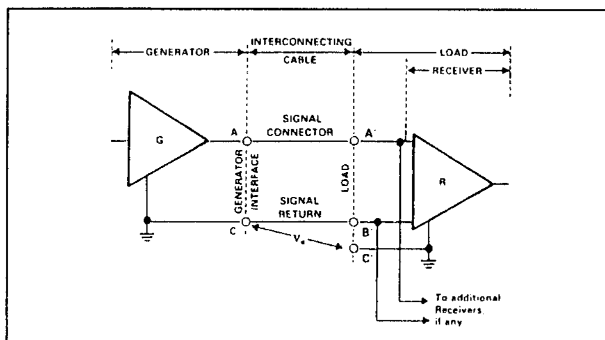
2.1 Achtergrond-informatie



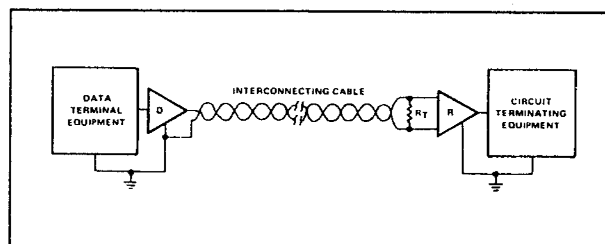
Figuur 20/2.1-3: Schematische voorstelling en elektrische specificaties van de RS-232C verbinding.



Figuur 20/2.1-4: Het RS-232C communicatiesysteem is vooral voor korte afstanden rond de computer bedoeld.



Figuur 20/2.1-5: Principe van de RS-423A interface (single-ended driver gekoppeld aan receiver met differentiële ingangen).



Figuur 20/2.1-6: Een RS-423A interface waarbij gebruik wordt gemaakt van een getwist aderpaar.

Deze standaard, die toch al een verbetering ten opzichte van RS-232 is, wordt in de praktijk weinig gebruikt (voornamelijk voor het uitwisselen van seriële binaire signalen tussen DTE- en DCE-apparatuur). Hierbij kunnen één driver en maximaal tien receivers op het systeem worden aangesloten.

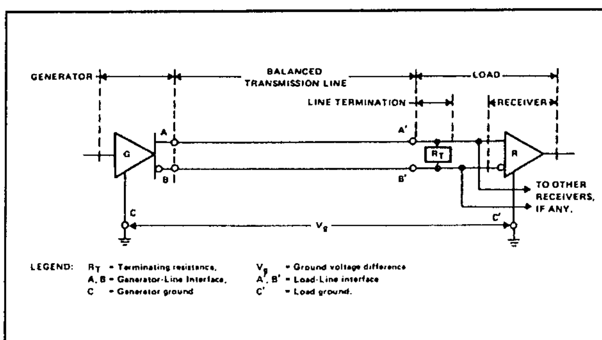
De RS-423A niet-gebalanceerde drivers met een "wave-shaped" uitgangssignaal en differentiële receivers worden toegepast om de problemen van overspraak en verschillende aardpotentialen ongedaan te maken. De standaard gaat uit van minimaal één onafhankelijke signaal-retourleiding voor elke richting met één geleider per data- of regelschakeling (figuur 20/2.1-5). Tevens wordt een verbeterd schema met één signaal-retourleiding per schakeling gespecificeerd (figuur 20/2.1-6).

2.1 Achtergrond-informatie

Met de RS-423A componenten kunnen datasnelheden van 100 kbit/s over een afstand van 30 m tot 3 kbit/s bij 1.200 m worden bereikt. Per verbinding kunnen één driver en maximaal tien receivers worden toegepast. Onder bepaalde omstandigheden kan RS-423A met andere standaards, zoals RS-232C, MIL-STD-188C, RS-422A en RS-485 samen werken.

De RS-422A standaard

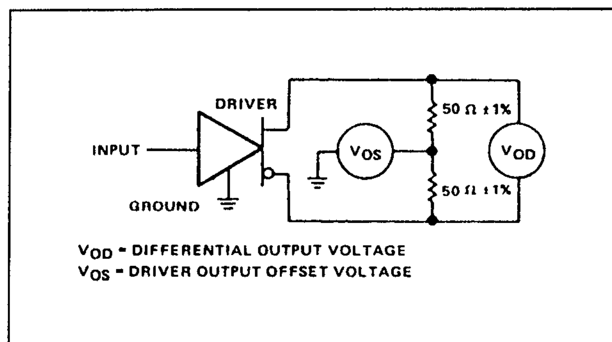
Voor data-, timing- of besturingssignalen met snelheden van 100 kbit/s tot 10 Mbit/s worden gebalanceerde digitale interface-schakelingen gebruikt. Een gebalanceerde digitale interface-schakeling bestaat in principe uit drie delen: de generator of data lijndriver (G), een gebalanceerde transmissielijn en de belastingen, waarbij een belasting uit één of meer receivers (R) en de lijnafsluitweerstand (RT) kan bestaan (zie figuur 20/2.1-7). Omdat RS-422A drivers geen 3-state uitgangen hebben, is er bij RS-422A systemen dus altijd sprake van één driver en maximaal tien receivers.



Figuur 20/2.1-7: Opbouw van een gebalanceerde digitale interface.

Een driver van het RS-422A type heeft een gebalanceerde (differentiële) uitgangsspanningsbron met een impedantie van maximaal 100 Ω. De differentiële uitgangsspanning bedraagt minimaal 2,0 V en maximaal 6,0 V, waarbij de uitgangsspanning van elke uitgang ten opzichte van aarde niet hoger mag zijn dan 6,0 V. Bij kortsluiting van één van de driver-uitgangen naar aarde mag de uitgangsstroom niet groter zijn dan 150 mA. Het in balans zijn van de uitgangsspanning wordt als volgt gedefinieerd (zie figuur 20/2.1-8):

- De differentiële uitgangsspanning (V_{OD}) mag niet lager zijn dan 2,0 V met twee 50 Ω (+/-1 %) afsluitweerstanden in serie tussen de uitgangen.
- De differentiële uitgangsspanningen met tegengestelde polariteit mogen maximaal 0,4 V van elkaar verschillen.
- De offset-spanning aan de uitgangen van de driver (V_{OS}), gemeten tussen het knooppunt van de twee 50 Ω weerstanden en aarde, mag maximaal 3,0 V bedragen (zowel positief als negatief). Bij het omkeren van de polariteit van de differentiële uitgangsspanningen, mag V_{OS} niet meer dan 0,4 V veranderen.

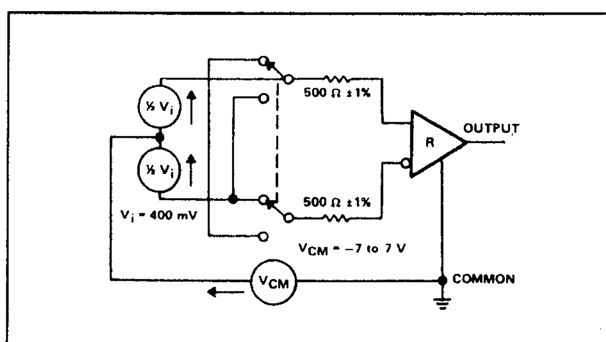


Figuur 20/2.1-8: Schakeling voor het testen van de driver-uitgangen.

De karakteristieken voor gebalanceerde lijntoepassingen van een RS-422A receiver zijn in principe gelijk aan die van de RS-423A voor single-ended toepassingen. De eisen die aan de ingangen van een RS-422A receiver worden gesteld, zijn:

- De differentiële ingangs-gevoeligheid moet minimaal +/-200 mV bedragen, bij een common-mode (V_{CM}) bereik van -7 V tot +7 V. De ingangsimpedantie moet 4 kΩ of groter zijn.
- De stroom/spanning-karakteristieken van de receiver-ingang moeten zodanig geba-

lanceerd zijn dat de uitgang in de bedoelde binaire toestand blijft staan als een differentiële spanning van 400 mV wordt aangelegd (via 500 Ω +/-1 % naar elke ingangspen: zie figuur 20/2.1-9) en V_{CM} wordt gevarieerd tussen -7 V en +7 V.

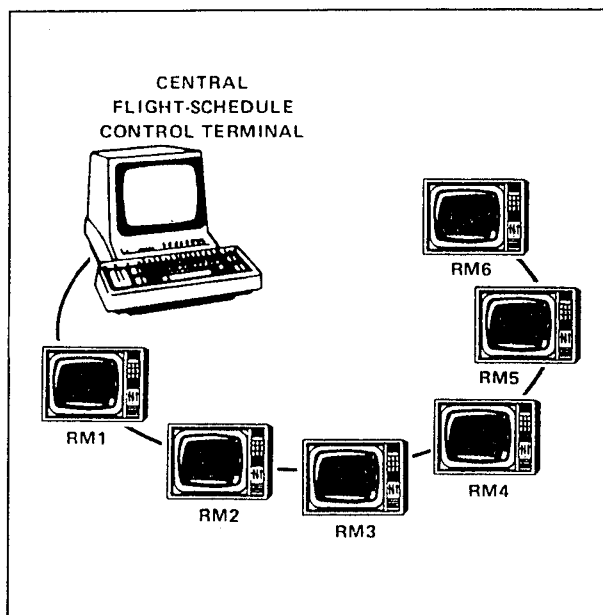


Figuur 20/2.1-9: Schakeling voor het testen van de receiver-ingangen.

Een RS-422A receiver mag niet worden beschadigd bij in- of uitgeschakelde voedingsspanning onder de volgende omstandigheden:
- Bij afgeschakelde uitgang (open circuit).
- Bij kortgesloten data-lijnen.
- Bij kortsluiting van één of beide lijnen naar aarde.

Toepassingen van RS-422A

Een RS-422A verbinding wordt meestal gebruikt om data over te brengen van een centrale computer naar meerdere monitoren of stations. Een bekend voorbeeld hiervan zijn de monitoren voor het aangeven van aankomst en vertrek op luchthavens (figuur 20/2.1-10). Bij deze toepassing wordt een enkel getwist aderpaar gebruikt om de centrale besturingsterminal te verbinden met monitoren die over de gehele luchthaven verspreid staan. De lijn wordt hierbij afgesloten op het verst verwijderde punt (in dit geval monitor 6). Om de ruis op de lijn zoveel mogelijk te beperken is het beter om twee afsluitweerstanden van RT/2 te gebruiken vanaf elke lijn naar aarde.



Figuur 20/2.1-10: Toepassing van een RS-422A verbinding als centrale meld-installatie.

Opmerking

RS-422A drivers en receivers zijn compatibel met de CCITT aanbevelingen V.11 en X.27. Ze zijn niet bedoeld voor samenwerking met RS-232C, MIL-STD-188C, MIL-STD-188-100 of de CCITT aanbevelingen V.28 en V.25.

De RS-485 standaard

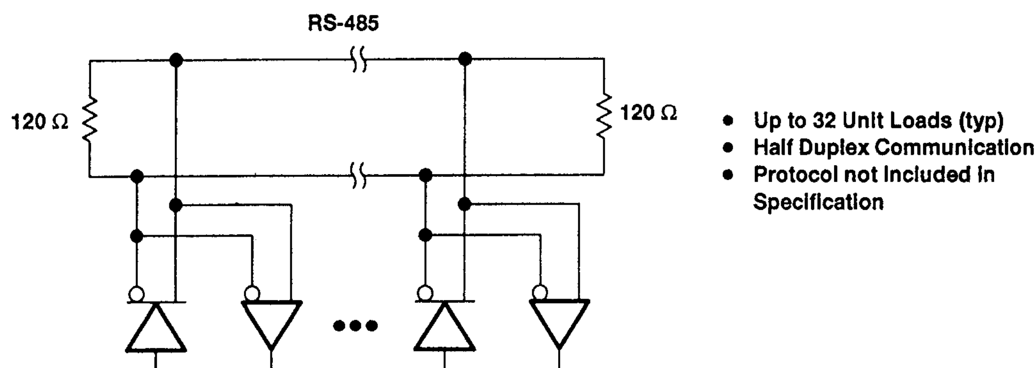
Data-overdracht tussen computersystemen en randapparatuur over grote afstanden onder sterk storende invloeden is uiterst moeilijk (zo niet onmogelijk) met single-ended drivers en receivers. Daarom werd de meest gebruikte industriële standaard voor gebalanceerde transmissie EIA RS-485 ontwikkeld. Deze standaard specificeert alleen de fysieke laag, terwijl protocollen, timing, seriële of parallelle data en de keuze van connectoren aan de ontwerper worden overgelaten.
RS-485 werd oorspronkelijk gedefinieerd als een verbetering op en een flexibeler versie van RS-422. Terwijl met RS-422 alleen simplex communicatie mogelijk is, zijn bij RS-485 meerdere drivers en receivers op

2.1 Achtergrond-informatie

een enkele lijn toegestaan, waardoor half-duplex communicatie mogelijk wordt (figuur 20/2.1-11). Net als bij RS-422 wordt ook hierbij geen maximale lijnlengte gespecificeerd, maar gebaseerd op een 24 AWG-kabel bedraagt deze meestal circa 1,2 km. De maximale data-snelheid wordt niet beperkt en is afhankelijk van de verhouding stijgtijd/bit-tijd, net als bij RS-232. In veel gevallen wordt de data-snelheid beperkt door de kabellengte, in verband met transmissielijn effecten en ruis. De toepasbaarheid van de RS-485 standaard maakt hem ook geschikt als fysieke laag voor een aantal andere standaards, zoals de ANSI Small Computer Systems Interface (SCSI), de Profibus en de DIA Measurement Bus.
Het verschil tussen RS-485 en RS-422 ligt voornamelijk in de eigenschappen van de RS-485 drivers die betrouwbare multipoint communicatie mogelijk maken.
De RS-485 maakt bidirectionele, multipoint partyline communicatie mogelijk en kan goed worden gebruikt voor mini-LAN toepassingen, zoals data-overdracht tussen een centrale computer en intelligente stations op afstand.
Er kunnen bijvoorbeeld RS-485 lijnen worden toegepast tussen "point-of-sales" terminals en een centrale computer voor automatisch magazijnbeheer.

Eigenschappen

Kenmerkend voor RS-485 drivers zijn:
- Eén driver kan maximaal 32 unit-loads plus een totale lijn-afsluiting van 60 Ω of meer aandrijven (1 unit-load = 1 passieve driver + 1 receiver).
- De lekstroom van een driver in uitgeschakelde toestand mag maximaal 100 µA bedragen bij een lijnspanning tussen -7 V en +7 V.
- De driver moet een differentiële uitgangsspanning van 1,5 V tot 5 V kunnen leveren bij common-mode spanningen van -7 V tot +12 V.



KEY PARAMETERS	SPECIFICATION LIMITS
Maximum common-mode voltage	–7 V to 12 V
Receiver input resistance	12 kΩ minimum
Receiver sensitivity	±200 mV
Driver load	60 Ω
Driver output short-circuit limit	150 mA to GND 250 mA to –7 V to 12 V

Figuur 20/2.1-11: Half-duplex communicatie met een RS-485 systeem.

2.1 Achtergrond-informatie

- Drivers moeten uit zichzelf beveiligd zijn tegen contentie (wanneer meerdere drivers tegelijk de transmissielijn aansturen). Dit houdt in dat geen schade zal optreden wanneer de uitgangen van een driver met een spanningsbron van -7 V tot +12 V worden verbonden, of de toestand daarvan nu 1, 0 of passief is.

Voor de receivers geldt:

- De ingangsimpedantie van een receiver moet minstens 12 kΩ zijn.
- Het common-mode bereik van een receiver-ingang moet zeker -7 V tot +12 V bedragen.
- De ingang moet een gevoeligheid hebben van +/-200 mV over het gehele common-mode bereik.

2.1 Achtergrond-informatie

20/2.2

Type-beschrijving RS-422A/423 lijn-drivers en -receivers

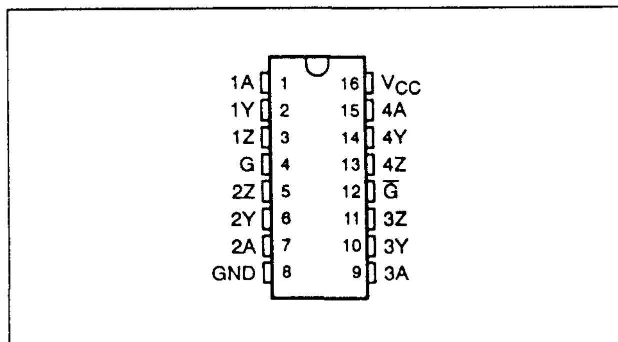
AM26C31

quad RS-422A lijn-driver

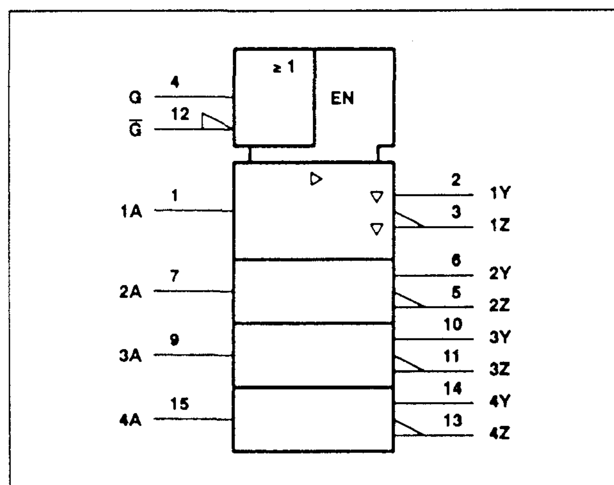
De Am26C31 is een viervoudige lijn-driver met 3-state differentiële uitgangen. Deze BiCMOS drivers voldoen aan de RS-422A en CCITT V.11 standaards. De uitgangen kunnen grote stromen leveren en zijn daardoor zeer geschikt voor het aandrijven van gebalanceerde lijnen, zoals getwiste paren of transmissielijnen met parallelle draden. Alle drivers hebben één gemeenschappelijke enable-ingang, die naar keuze actief-LAAG of actief-HOOG is.

Technische gegevens

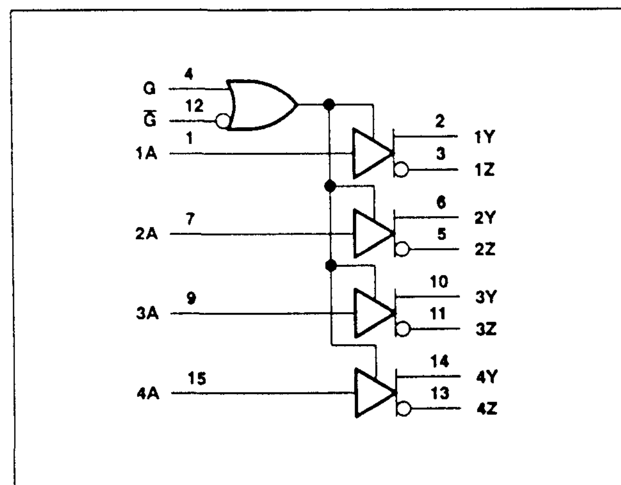
- 4 x RS-422A driver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-10 %
- uitgangen hoog-impedant bij power-off
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 7 ns vertraging
- fabrikanten:
  Texas Instruments
  NatSemi (DS26C31)



Figuur 20/2.2-1: Aansluitingen van de Am26C31.



Figuur 20/2.2-2: Logisch symbool van de Am26C31.



Figuur 20/2.2-3: Logisch schema (positieve logica) van de Am26C31.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage range, V_{CC} (see Note 1)		−0.5 V to 7 V
Input voltage range, V_I		−0.5 V to V_{CC} + 0.5 V
Output voltage range, V_O		−0.5 V to 7 V
Input or output clamp current, I_{IK} or I_{OK}		±20 mA
Output current, I_O		±150 mA
V_{CC} current		200 mA
GND current		−200 mA
Continuous total power dissipation		See Dissipation Rating Table
Operating free-air temperature range, T_A:	AM26C31C	0°C to 70°C
	AM26C31I	−40°C to 85°C
Storage temperature range		−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds		260°C

Tabel 20/2.2-1: Maximaal toegelaten waarden voor de Am26C31.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
High-level output current, I_{OH}				−20	mA
Low-level output current, I_{OL}				20	mA
Operating free-air temperature, T_A	AM26C31C	0		70	°C
	AM26C31I	−40		85	°C

Tabel 20/2.2-2: Aanbevolen bedrijfscondities van de Am26C31.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{OH}	High-level output voltage	I_O = −20 mA		2.4	3.4		V
V_{OL}	Low-level output voltage	I_O = 20 mA			0.2	0.4	V
$\|V_{OD}\|$	Differential output voltage	R_L = 100 Ω		2	3.1		V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage‡	R_L = 100 Ω				±0.4	V
V_{OC}	Common-mode output voltage	R_L = 100 Ω				3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common mode output voltage‡	R_L = 100 Ω				±0.4	V
I_I	Input current	V_I at V_{CC}, V_{IH}, V_{IL}, or GND				±1	µA
$I_{O(off)}$	Driver output curent with power off	V_{CC} = 0,	V_O = 6 V			100	µA
		V_{CC} = 0,	V_O = −0.25 V			−100	µA
I_{OS}	Driver output short-circuit current	V_O = 0		−30		−150	mA
I_{OZ}	Off-state (high-impedance state) output current	V_O = 2.5 V				20	µA
		V_O = 0.5 V				−20	µA
I_{CC}	Quiescent supply current	I_O = 0,	V_I = 0 V or 5 V			100	µA
		I_O = 0, See Note 2	V_I = 2.4 V or 0.5 V,		1.5	3	mA
C_i	Input capacitance				6		pF
t_{PLH}	Propagation delay time, low-to-high-level output	See Figures 1 and 2,	S1 is open		7	12	ns
t_{PHL}	Propagation delay time, high-to-low-level output	See Figures 1 and 2,	S1 is open		7	12	ns
$t_{sk(p)}$	Pulse skew ($\|t_{PLH} - t_{PHL}\|$)	See Figures 1 and 2,	S1 is open		0.5	4	ns
t_{rD}, t_{fD}	Differential output rise and fall times	See Figures 1 and 4,	S1 is open		5	10	ns
t_{PZH}	Output enable time to high level	See Figures 1 and 3,	S1 is closed		10	19	ns
t_{PZL}	Output enable time to low level	See Figures 1 and 3,	S1 is closed		10	19	ns
t_{PHZ}	Output disable time from high level	See Figures 1 and 3,	S1 is closed		7	16	ns
t_{PLZ}	Output disable time from low level	See Figures 1 and 3,	S1 is closed		7	16	ns
C_{pd}	Power dissipation capacitance (see Note 3)	No load			100		pF

Tabel 20/2.2-3: Elektrische kenmerken en schakeltijden van de Am26C31.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

INPUT	ENABLES		OUTPUTS	
A	G	$\bar{G}$	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

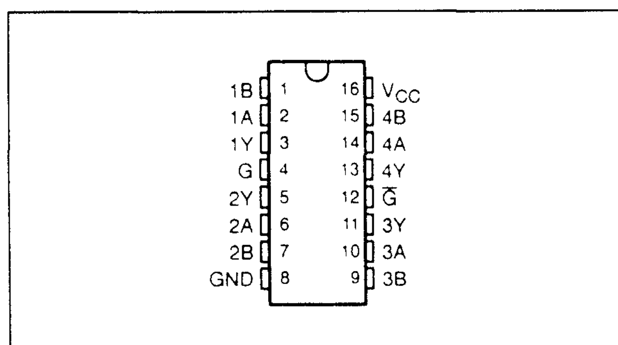
H = high level X = irrelevant
L = low level Z = high impedance (off)

Figuur 20/2.2-4: Waarheidstabel van de Am26C31.

AM26C32

quad RS-422A/RS-423A lijn-receiver

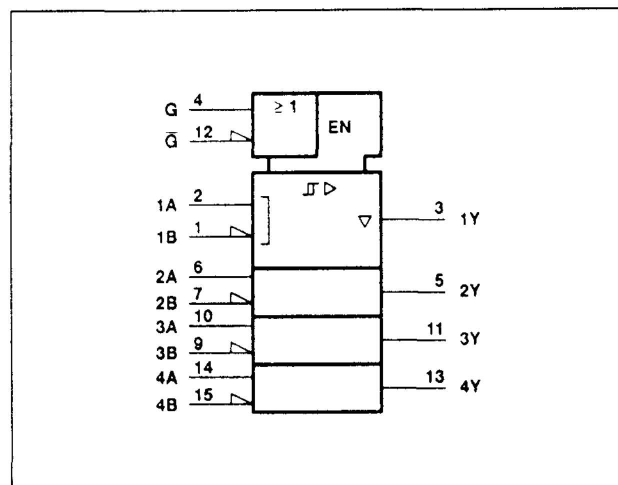
De Am26C32 is een viervoudige differentiële lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) data-transport. De vier ontvangers hebben de enable-functie gemeenschappelijk (naar keuze actief-LAAG of actief-HOOG). De 3-state uitgangen kunnen direct op een bus-georganiseerd systeem worden aangesloten. De BiCMOS Am26C32 is een verbeterde Am26LS32.



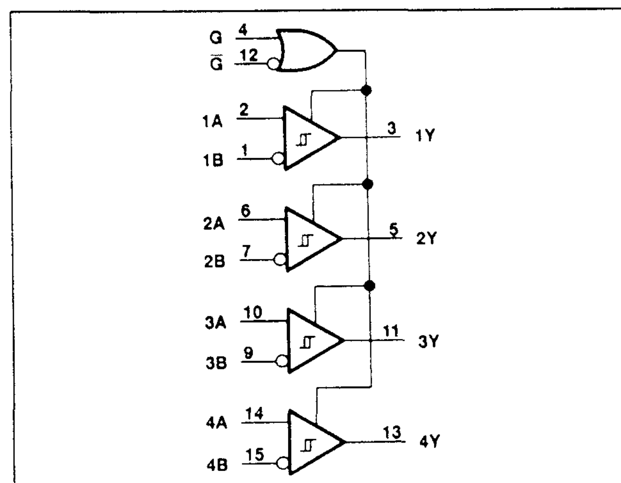
Figuur 20/2.2-5: Aansluitingen van de Am26C32.

Technische gegevens

- 4 x RS-422A/RS-423A receiver
- behuizing: DIL-16
- ingangs-hysteresisch: 60 mV typ.
- common-mode bereik: +/-7 V bij +/-200 mV gevoeligheid
- enkele voedingsspanning: 5 V +/-10 %
- 3-state uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 19 ns vertraging
- fabrikanten: Texas Instruments NatSemi (DS26C32A)



Figuur 20/2.2-6: Logisch symbool van de Am26C32.



Figuur 20/2.2-7: Logisch schema (positieve logica) van de Am26C32.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DIFFERENTIAL INPUT	ENABLES G	ENABLES $\overline{G}$	OUTPUT
$V_{ID} \geq V_{IT+}$	H X	X L	H H
$V_{IT-} < V_{ID} < V_{IT+}$	H X	X L	? ?
$V_{ID} \leq V_{IT-}$	H X	X L	L L
X	L	H	Z

H = high level, L = low level, X = irrelevant
Z = high impedance (off), ? = indeterminate

Figuur 20/2.2-8: Waarheidstabel van de Am26C32.

Supply voltage, V_{CC} (see Note 1)		7 V
Input voltage range, V_I:	A or B inputs	−11 V to 14 V
	G or $\overline{G}$ inputs	7 V
Output voltage, V_O		7 V
Output current, I_O		±25 mA
Continuous total power dissipation		See Dissipation Rating Table
Operating free-air temperature range, T_A:	AM26C32C	0°C to 70°C
	AM26C32I	−40°C to 85°C
Storage temperature range		−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds		260°C

Tabel 20/2.2-4: Maximaal toegelaten waarden voor de Am26C32.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
Common-mode input voltage, V_{IC}				±7	V
High-level output current, I_{OH}				−6	mA
Low-level output current, I_{OL}				6	mA
Operating free-air temperature, T_A	AM26C32C	0		70	°C
	AM26C32I	−40		85	°C

Tabel 20/2.2-5: Aanbevolen bedrijfscondities van de Am26C32.

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Differential input high-threshold voltage	$V_O = V_{OH}$ min,	$I_{OH} = -440\ \mu A$			0.2	V
V_{T-}	Differential input low-threshold voltage	$V_O = 0.45$ V,	$I_{OL} = 8$ mA	−0.2‡			V
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)				60		mV
V_{IK}	Enable input clamp voltage	$V_{CC} = 4.5$ V,	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV,	$I_{OH} = -6$ mA	2.7			V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV,	$I_{OL} = 6$ mA		0.2	0.3	V
I_{OZ}	Off-state (high-impedance-state) output current	$V_O = V_{CC}$ or GND			±0.5	±5	µA
I_I	Line input current	$V_I = 10$ V	Other input at 0 V			1.5	mA
		$V_I = -10$ V	Other input at 0 V			−2.5	mA
I_{IH}	High-level enable current	$V_I = 2.7$ V				20	µA
I_{IL}	Low-level enable current	$V_I = 0.4$ V				−100	µA
r_i	Input resistance	One input to ac ground			17		kΩ
I_{CC}	Supply current	$V_{CC} = 5.5$ V	All outputs disabled		9	14	mA
			All outputs enabled		12		mA
t_{PLH}	Propagation delay time, low-to-high-level output	See Figure 1		10	19	30	ns
t_{PHL}	Propagation delay time, high-to-low-level output			10	19	30	ns
t_f	Output fall time				4	9	ns
t_r	Output rise time				4	9	ns
t_{PZH}	Output enable time to high level				13	22	ns
t_{PZL}	Output enable time to low level				13	22	ns
t_{PHZ}	Output disable time from high level				13	22	ns
t_{PLZ}	Output disable time from low level				13	22	ns

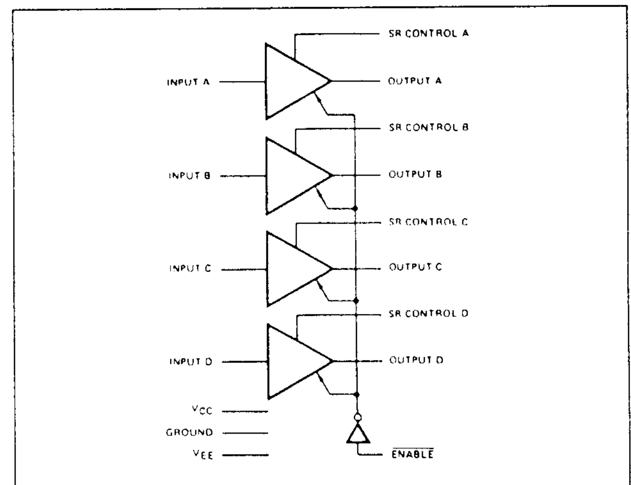
Tabel 20/2.2-6: Elektrische kenmerken en schakeltijden van de Am26C32.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

AM26LS29

quad RS-423A lijn-driver

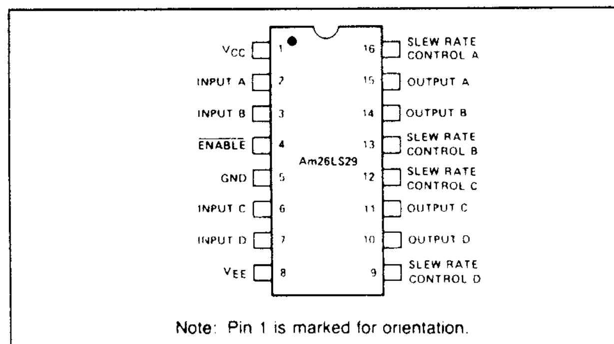
De Am26LS29 is een viervoudige lijn-driver met 3-state single-ended uitgangen. Deze drivers voldoen aan de eisen van de RS-423 standaard. De gebufferde en kortsluitvaste uitgangen zijn geschikt voor het aandrijven van 50 Ω transmissielijnen. Met behulp van externe condensatoren kan van elk kanaal apart de slew-rate worden ingesteld.



Figuur 20/2.2-10: Logisch schema (positieve logica) van de Am26LS29.

Technische gegevens

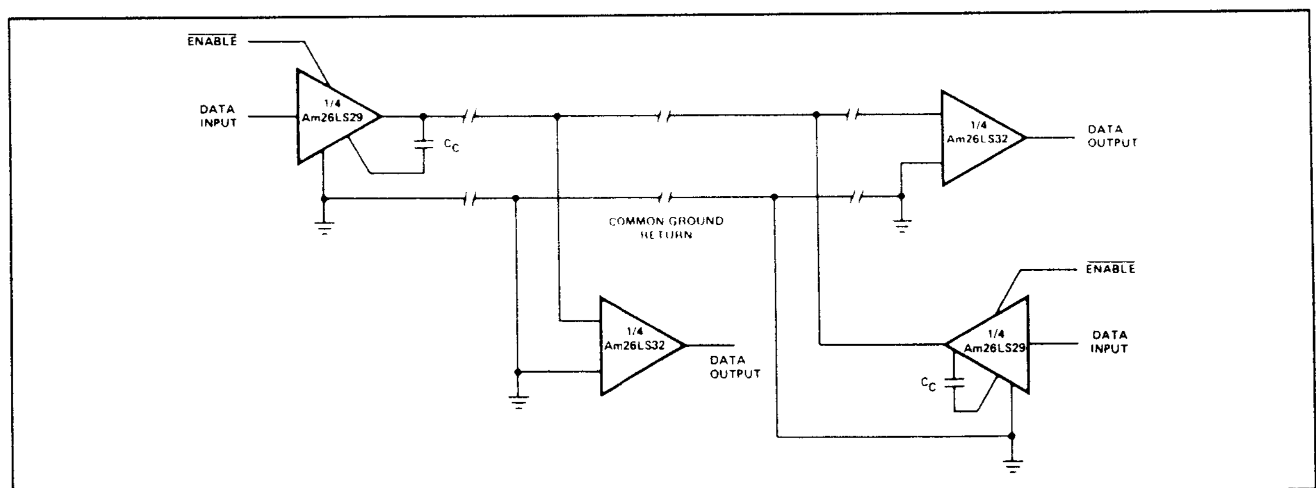
- 4 x RS-423A driver (single-ended)
- behuizing: DIL-16
- dubbele voedingsspanning: +/-5 V +/-5 %
- ingangen TTL- en (C)MOS-compatibel
- 3-state uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- vertraging: 0,12 tot 3 μs (instelbaar)
- fabrikant: AMD



Figuur 20/2.2-9: Aansluitingen van de Am26-LS29.

Storage Temperature	−65°C to +150°C
Supply Voltage	
V+	7.0V
V−	−7.0V
Power Dissipation	600mW
Input Voltage	−0.5 to +15.0V
Output Voltage (Power Off)	±15V
Lead Soldering Temperature (10 seconds)	300°C

Tabel 20/2.2-7: Maximaal toegelaten waarden voor de Am26LS29.



Figuur 20/2.2-11: Toepassingsvoorbeeld van de Am26LS29 (en Am26LS32).

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Parameters	Description	Test Conditions		Min.	Typ. (Note 1)	Max.	Units
V_O	Output Voltage	$R_L = \infty$	$V_{IN} = 2.4V$	4.0	4.4	6.0	Volts
$\overline{V_O}$			$V_{IN} = 0.4V$	−4.0	−4.4	−6.0	Volts
V_T	Output Voltage	$R_L = 450\Omega$	$V_{IN} = 2.4V$	3.6	4.1		Volts
$\overline{V_T}$			$V_{IN} = 0.4V$	−3.6	−4.1		Volts
$\lvert V_T \rvert - \lvert \overline{V_T} \rvert$	Output Unbalance	$\lvert V_{CC} \rvert = \lvert V_{EE} \rvert, R_L = 450\Omega$			0.02	0.4	Volts
I_{X+}	Output Leakage Power Off	$V_{CC} = V_{EE} = 0V$	$V_O = 10V$		2.0	100	μA
I_{X-}			$V_O = -10V$		−2.0	−100	μA
I_{S+}	Output Short Circuit Current	$V_O = 0V$	$V_{IN} = 2.4V$		−70	−150	mA
I_{S-}			$V_{IN} = 0.4V$		60	150	mA
I_{Slew}	Slew Control Current	$V_{SLEW} = V_{EE} + 0.9V$			+110		μA
I_{CC}	Positive Supply Current	$V_{IN} = 0.4V, R_L = \infty$			18	30	mA
I_{EE}	Negative Supply Current	$V_{IN} = 0.4V, R_L = \infty$			−10	−22	mA
I_O	Off State (High Impedance) Output Current	$V_{CC} = MAX.$	$V_O = 10V$		2.0	100	μA
			$V_O = -10V$		−2.0	−100	μA
V_{IH}	High Level Input Voltage			2.0			Volts
V_{IL}	Low Level Input Voltage					0.8	Volts
I_{IH}	High Level Input Current	$V_{IN} = 2.4V$			1.0	40	μA
		$V_{IN} \leq 15V$			10	100	μA
I_{IL}	Low Level Input Current	$V_{IN} = 0.4V$			−30	−200	μA
V_I	Input Clamp Voltage	$I_{IN} = -12mA$				−1.5	Volts

Parameters	Description	Test Conditions		Min.	Typ. (Note 1)	Max.	Units
t_r	Rise Time	$R_L = 450\Omega, C_L = 500pF$, Fig. 1	$C_C = 50pF$		3.0		μs
			$C_C = 0pF$		120	300	ns
t_f	Fall Time	$R_L = 450\Omega, C_L = 500pF$, Fig. 1	$C_C = 50pF$		3.0		μs
			$C_C = 0pF$		120	300	ns
Src	Slew Rate Coefficient	$R_L = 450\Omega, C_L = 500pF$, Fig. 1			.06		μs/pF
t_{LZ}	Output Enable to Output	$R_L = 450\Omega, C_L = 500pF, C_C = 0pF$, Fig. 2			180	300	ns
t_{HZ}					250	350	ns
t_{ZL}		$R_L = 450\Omega, C_L = 500pF, C_C = 0pF$, Fig. 2			250	350	ns
t_{ZH}					180	300	ns

Tabel 20/2.2-8: Elektrische kenmerken en schakeltijden van de Am26LS29.

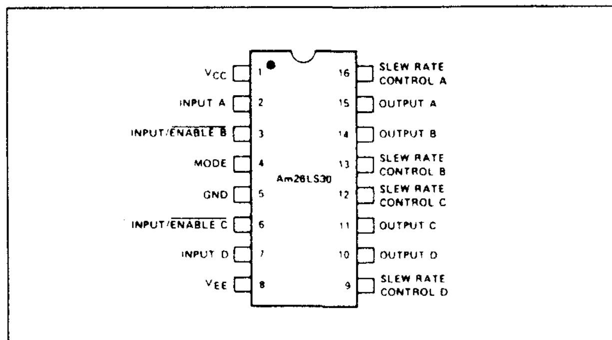
AM26LS30
dual RS-422A/quad RS-423 lijn-driver

De Am26LS30 is een lijn-driver voor digitale data-overdracht. Door middel van een mode-control kan worden gekozen voor bedrijf als twee differentiële lijn-drivers die voldoen aan de eisen van de RS-422 standaard of als vier onafhankelijke single-ended RS-423 lijn-drivers. In de differentiële mode hebben de uitgangen individuele 3-state besturingen. In de hoog-impedante toestand wordt de lijn niet geclampt als de lijnspanning binnen het common-mode bereik van +/-10 V blijft. Met behulp van externe condensatoren kan de slew-rate worden ingesteld.

Technische gegevens

- 2 x RS-422A of 4 x RS-423 driver
- behuizing: DIL-16
- dubbele voedingsspanning: +/-5 V +/-10 %
- in differentiële mode: individuele 3-state besturing
- individuele slew-rate besturing voor elk kanaal
- TTL-, MOS- en CMOS-compatibel

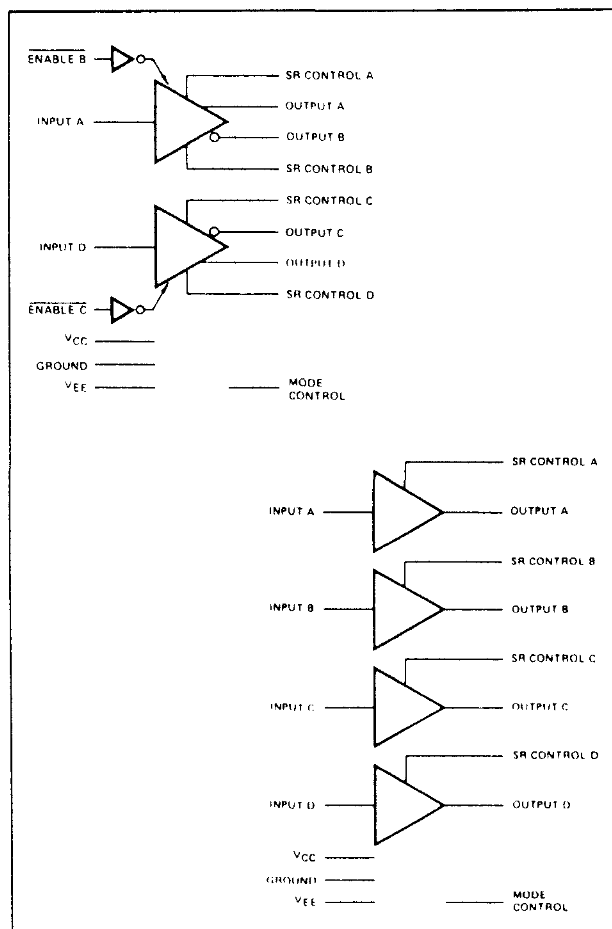
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-12: Aansluitingen van de Am26-LS30.

Operation	Inputs			Outputs	
	Mode	A (D)	B (C)	A (D)	B (C)
RS-422	0	0	0	0	1
	0	0	1	TRI-STATE	TRI-STATE
	0	1	0	1	0
	0	1	1	TRI-STATE	TRI-STATE
RS-423	1	0	0	0	0
	1	0	1	0	1
	1	1	0	1	0
	1	1	1	1	1

Figuur 20/2.2-14: Waarheidstabel van de Am26LS30.



Figuur 20/2.2-13: Logisch schema (positieve logica) van de Am26LS30. Links: mode-control = LAAG : RS-422; rechts: mode-control = HOOG : RS-423.

Storage Temperature	−65°C to +150°C
Supply Voltage	
V+	7.0V
V−	−7.0V
Power Dissipation	600mW
Input Voltage	−0.5 to +15.0V
Output Voltage (Power Off)	±15V
Lead Soldering Temperature (10 seconds)	300°C

Tabel 20/2.2-9: Maximaal toegelaten waarden voor de Am26LS30.

- bedrijfstemperatuur: 0 tot 70 °C
- vertraging: 0,12 tot 3 µs (instelbaar)
- fabrikanten:
  AMD
  NatSemi (DS3691)

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Parameters	Description	Test Conditions (Note 3)		Min.	Typ. (Note 1)	Max.	Units
V_O	Differential Output Voltage, $V_{A,B}$	$R_L = \infty$	$V_{IN} = 2.0V$		3.6	6.0	Volts
$\overline{V_O}$			$V_{IN} = 0.8V$		−3.6	−6.0	Volts
V_T	Differential Output Voltage, $V_{A,B}$	$R_L = 100\Omega$	$V_{IN} = 2.0V$	2.0	2.4		Volts
$\overline{V_T}$			$V_{IN} = 0.8V$	−2.0	−2.4		Volts
$V_{OS}, \overline{V_{OS}}$	Common Mode Offset Voltage	$R_L = 100\Omega$			2.5	3.0	Volts
$\lvert V_T \rvert - \lvert \overline{V_T} \rvert$	Difference in Differential Output Voltage	$R_L = 100\Omega$			0.005	0.4	Volts
$\lvert V_{OS} \rvert - \lvert \overline{V_{OS}} \rvert$	Difference in Common Mode Offset Voltage	$R_L = 100\Omega$			0.005	0.4	Volts
V_{SS}	$\lvert V_T - \overline{V_T} \rvert$	$R_L = 100\Omega$		4.0	4.8		Volts
V_{CMR}	Output Voltage Common Mode Range	$\overline{V_{ENABLE}} = 2.4V$		±10			Volts
I_{XA}	Output Leakage Current	$V_{CC} = 0V$	$V_{CMR} = 10V$			100	µA
I_{XB}			$V_{CMR} = -10V$			−100	µA
I_{OX}	Off State (High Impedance) Output Current	$V_{CC} = MAX.$	$V_{CMR} \leq 10V$			100	µA
			$V_{CMR} \geq -10V$			−100	µA
I_{SA}, I_{SB}	Output Short Circuit Current	$V_{IN} = 2.4V$	$V_{OA} = 6.0V$		80	150	mA
			$V_{OB} = 0V$		−80	−150	mA
		$V_{IN} = 0.4V$	$V_{OA} = 0V$		−80	−150	mA
			$V_{OB} = 6.0V$		80	150	mA
I_{CC}	Supply Current				18	30	mA
V_{IH}	High Level Input Voltage			2.0			Volts
V_{IL}	Low Level Input Voltage					0.8	Volts
I_{IH}	High Level Input Current	$V_{IN} = 2.4V$			1.0	40	µA
		$V_{IN} \leq 15V$			10	100	µA
I_{IL}	Low Level Input Current	$V_{IN} = 0.4V$			−30	−200	µA
V_I	Input Clamp Voltage	$I_{IN} = -12mA$				−1.5	Volts

Parameters	Description	Test Conditions	Min.	Typ. (Note 1)	Max.	Units
t_r	Differential Output Rise Time	Fig. 2, $R_L = 100\Omega$, $C_L = 500pF$		120	200	ns
t_f	Differential Output Fall Time	Fig. 2, $R_L = 100\Omega$, $C_L = 500pF$		120	200	ns
t_{PDH}	Output Propagation Delay	Fig. 2, $R_L = 100\Omega$, $C_L = 500pF$		120	200	ns
t_{PDL}	Output Propagation Delay	Fig. 2, $R_L = 100\Omega$, $C_L = 500pF$		120	200	ns
t_{LZ}	Output Enable to Output	$R_L = 450\Omega$, $C_L = 500pF$, $C_C = 0pF$, Fig. 3		180	300	ns
t_{HZ}				250	350	
t_{ZL}		$R_L = 450\Omega$, $C_L = 500pF$, $C_C = 0pF$, Fig. 3		250	350	
t_{ZH}				180	300	

Notes: 1. Typical limits are at $V_{CC} = 5.0V$, V_{EE} = GND, 25°C ambient and maximum loading.
2. Symbols and definitions correspond to EIA RS-422 where applicable.
3. R_L connected between each output and its complement.

Tabel 20/2.2-10: Elektrische kenmerken en schakeltijden van de Am26LS30 in de differentiële RS-422 mode.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

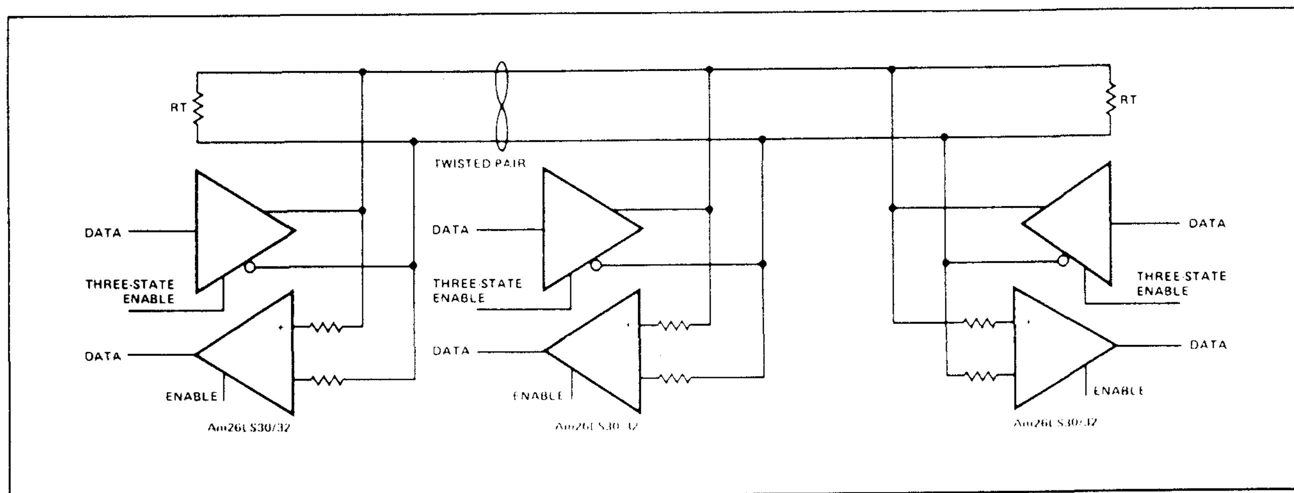
Parameters	Description	Test Conditions		Min.	Typ. (Note 1)	Max.	Units
V_O	Output Voltage	$R_L = \infty$,	$V_{IN} = 2.4V$	4.0	4.4	6.0	Volts
$\overline{V_O}$		$\lvert V_{CC}\rvert = \lvert V_{EE}\rvert = 4.75V$	$V_{IN} = 0.4V$	−4.0	−4.4	−6.0	Volts
V_T	Output Voltage	$R_L = 450\Omega$,	$V_{IN} = 2.4V$	3.6	4.1		Volts
$\overline{V_T}$		$\lvert V_{CC}\rvert = \lvert V_{EE}\rvert = 4.75V$	$V_{IN} = 0.4V$	−3.6	−4.1		Volts
$\lvert V_T\rvert - \lvert\overline{V_T}\rvert$	Output Unbalance	$\lvert V_{CC}\rvert = \lvert V_{EE}\rvert$, $R_L = 450\Omega$			0.02	0.4	Volts
I_{X+}	Output Leakage Power Off	$V_{CC} = V_{EE} = 0V$	$V_O = 6.0V$		2.0	100	µA
I_{X-}			$V_O = -6.0V$		−2.0	−100	µA
I_{S+}	Output Short Circuit Current	$V_O = 0V$	$V_{IN} = 2.4V$		−80	−150	mA
I_{S-}			$V_{IN} = 0.4V$		80	150	mA
I_{Slew}	Slew Control Current	$V_{SLEW} = V_{EE} + 0.9V$			±140		µA
I_{CC}	Positive Supply Current	$V_{IN} = 0.4V$, $R_L = \infty$			18	30	mA
I_{EE}	Negative Supply Current	$V_{IN} = 0.4V$ $R_L = \infty$			−10	−22	mA
V_{IH}	High Level Input Voltage			2.0			Volts
V_{IL}	Low Level Input Voltage					0.8	Volts
I_{IH}	High Level Input Current	$V_{IN} = 2.4V$			1.0	40	µA
		$V_{IN} \leq 15V$			10	100	µA
I_{IL}	Low Level Input Current	$V_{IN} = 0.4V$			−30	−200	µA
V_I	Input Clamp Voltage	$I_{IN} = -12mA$				−1.5	Volts

Parameters	Description	Test Conditions		Min.	Typ. (Note 1)	Max.	Units
t_r	Rise Time	Fig. 1, $R_L = 450\Omega$, $C_L = 500pF$	$C_C = 50pF$		3.0		µs
			$C_C = 0$		120	300	ns
t_f	Fall Time	Fig. 1, $R_L = 450\Omega$, $C_L = 500pF$	$C_C = 50pF$		3.0		µs
			$C_C = 0$		120	300	ns
Src	Slew Rate Coefficient	Fig. 1, $R_L = 450\Omega$, $C_L = 500pF$			.06		µs/pF
t_{PDH}	Output Propagation Delay	Fig. 1, $R_L = 450\Omega$, $C_L = 500pF$, $C_C = 0$			180	300	ns
t_{PDL}	Output Propagation Delay	Fig. 1, $R_L = 450\Omega$, $C_L = 500pF$, $C_C = 0$			180	300	ns

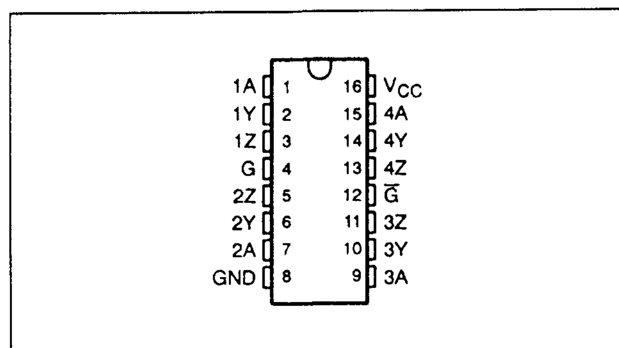
Notes: 1. Typical limits are at $V_{CC} = 5.0V$, $V_{EE} = -5.0V$, 25°C ambient and maximum loading.
2. Symbols and definitions correspond to EIA RS-423 where applicable.

Tabel 20/2.2-11: Elektrische kenmerken en schakeltijden van de Am26LS30 in de single-ended RS-423 mode.

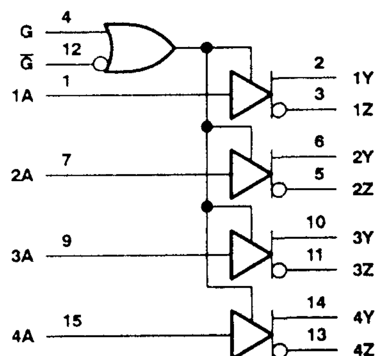
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



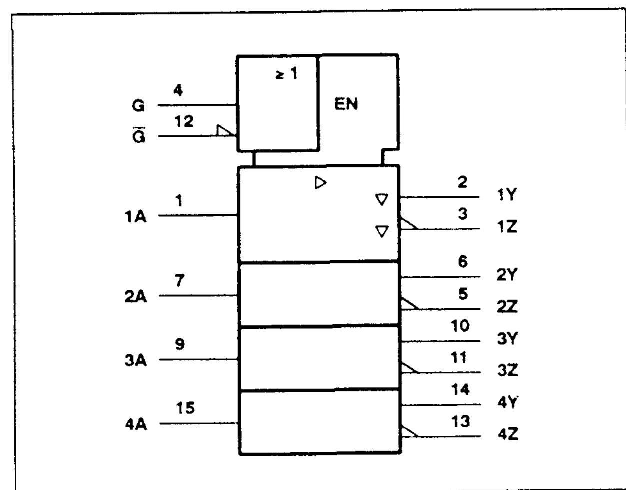
Figuur 20/2.2-15: Toepassingsvoorbeeld van een differentieel transmissie-systeem met enkele Am26LS30's en Am26LS32's.



Figuur 20/2.2-16: Aansluitingen van de Am26-LS31C.



Figuur 20/2.2-18: Logisch schema (positieve logica) van de Am26LS31.



Figuur 20/2.2-17: Logisch symbool van de Am26LS31.

AM26LS31C

quad RS-422A lijn-driver

De Am26LS31C is een vierkanaals low-power Schottky lijn-driver met 3-state complementaire uitgangen. Deze drivers voldoen aan de RS-422A standaard. De drivers hebben één gemeenschappelijke enable-ingang, die naar keuze actief-LAAG of actief-HOOG is.

Technische gegevens

- 4 x RS-422A driver

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- uitgangen hoog-impedant bij power-off
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 14 ns vertraging
- fabrikanten:
  Texas Instruments
  AMD
  Motorola
  NatSemi (DS26LS31)
  Signetics

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, V_I	7 V
Output offstate voltage	5.5 V
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range	−65°C to 150°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds	260°C

Tabel 20/2.2-12: Maximaal toegelaten waarden voor de Am26LS31C.

INPUT	ENABLES		OUTPUTS	
A	G	$\bar{G}$	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H = high level X = irrelevant
L = low level Z = high impedance (off)

Figuur 20/2.2-19: Waarheidstabel van de Am26LS31.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−20	mA
Low-level output current, I_{OL}			20	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-13: Aanbevolen bedrijfscondities van de Am26LS31.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = 4.75 V,	I_I = −18 mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = 4.75 V,	I_{OH} = −20 mA	2.5			V
V_{OL}	Low-level output voltage	V_{CC} = 4.75 V,	I_{OL} = 20 mA			0.5	V
I_{OZ}	Off-state (high-impedance state) output current	V_{CC} = 4.75 V	V_O = 0.5 V			−20	µA
			V_O = 2.5 V			20	
I_I	Input current at maximum input voltage	V_{CC} = 5.25 V,	V_I = 7 V			0.1	mA
I_{IH}	High-level input current	V_{CC} = 5.25 V,	V_I = 2.7 V			20	µA
I_{IL}	Low-level input current	V_{CC} = 5.25 V,	V_I = 0.4 V			−0.36	µA
I_{OS}	Short-circuit output current‡	V_{CC} = 5.25 V		−30		−150	mA
I_{CC}	Supply current	V_{CC} = 5.25 V,	All outputs disabled		32	80	mA
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 30 pF, See Figure 1	S1 and S2 open,		14	20	ns
t_{PHL}	Propagation delay time, high-to-low-level output				14	20	ns
	Output-to-output skew				1	6	ns
t_{PZH}	Output enable time to high level	C_L = 30 pF, See Figure 1	R_L = 75 Ω,		2.5	40	ns
t_{PZL}	Output enable time to low level	C_L = 30 pF, See Figure 1	R_L = 180 Ω,		37	45	ns
t_{PHZ}	Output disable time from high level	C_L = 10 pF, See Figure 1	S1 and S2 closed,		21	30	ns
t_{PLZ}	Output disable time from low level				23	35	ns

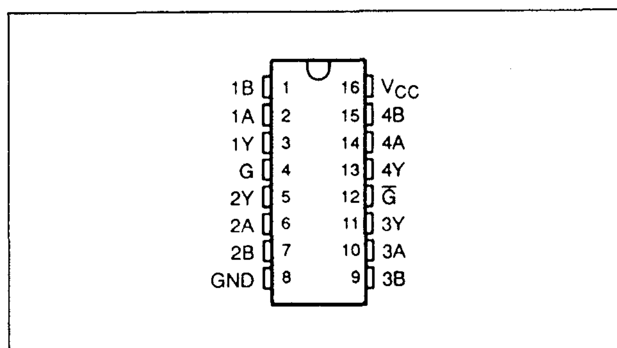
Tabel 20/2.2-14: Elektrische kenmerken en schakeltijden van de Am26LS31C.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

AM26LS32AC, AM26LS33AC

quad RS-422A/RS-423A lijn-receiver

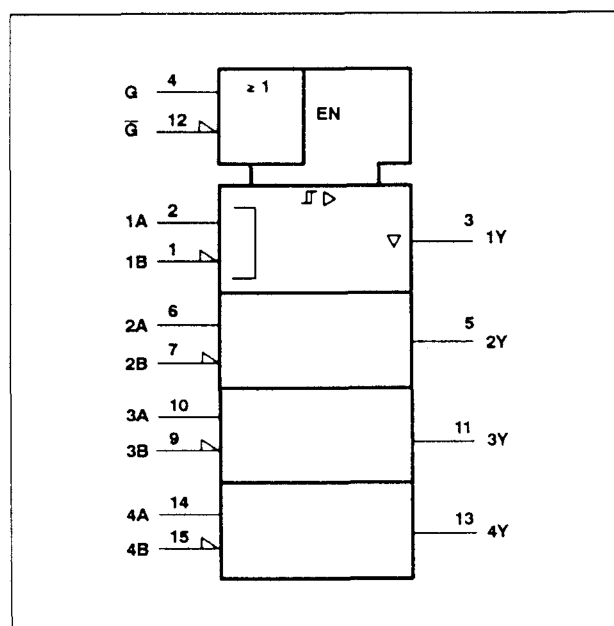
De Am26LS32A en Am26LS33A zijn viervoudige differentiële lijn-receivers die gebruikt kunnen worden voor gebalanceerde (RS-422A) en niet-gebalanceerde (RS-423A) digitale data-overdracht. Alle vier ontvangers hebben een gemeenschappelijke enable-functie (naar keuze actief-LAAG of actief-HOOG). De 3-state uitgangen kunnen direct op een bus-systeem worden aangesloten. De Am26LS32A/33A hebben een versterkingstrap meer dan de oudere Am26LS32/33 voor een betere gevoeligheid, maar ten koste van iets meer vertraging. De Am26LS32A voldoet volledig aan de RS-422A en RS-423A standaards en heeft een common-mode bereik van +/-7 V bij een gevoeligheid van +/-200 mV. De Am26LS33 is vooral bestemd voor algemene doeleinden en voldoet ongeveer aan de RS-422A/RS-423A standaards (common-mode bereik +/-15 V bij een gevoeligheid van +/-500 mV).



Figuur 20/2.2-20: Aansluitingen van de Am26-LS32(A) en Am26LS33(A).

Technische gegevens

- Am26LS32A: 4 x RS-422A/RS-423A receiver
- Am26LS32A:common-mode bereik +/-7 V bij +/-200 mV gevoeligheid
- Am26LS33A: general purpose
- Am26LS33A: common-mode bereik +/-15 V bij +/-500 mV gevoeligheid
- minimale ingangsimpedantie: 12 kΩ
- ingangs hysteresisch: 50 mV typ.
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-10 %
- 3-state uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 20 ns vertraging
- fabrikanten:
  Texas Instruments
  AMD
  Signetics
  NatSemi (DS26LS32, DS26LS33A)

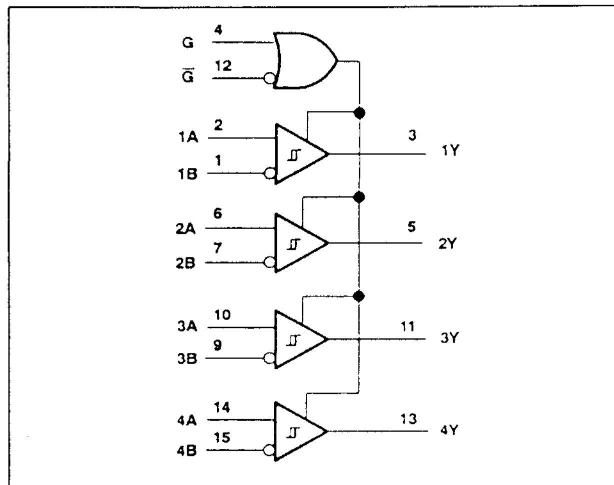


Figuur 20/2.2-21: Logisch symbool van de Am26LS32/33.

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, any differential input	±25 V
Differential input voltage (see Note 2)	±25 V
Enable input voltage	7 V
Low-level output current	50 mA
Continuous total dissipation at (or below) 25°C	1 W
Operating free-air temperature range	0°C to 70°C
Storage temperature range	–65°C to 150°C

Tabel 20/2.2-15: Maximaal toegelaten waarden voor de Am26LS32AC en Am26LS33AC.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-22: Logisch schema (positieve logica) van de Am26LS32 en Am26LS33.

DIFFERENTIAL A − B	ENABLES G	ENABLES $\overline{G}$	OUTPUT Y
$V_{ID} \geq V_{TH}$	H	X	H
	X	L	H
$V_{TL} \leq V_{ID} \leq V_{TH}$	H	X	?
	X	L	?
$V_{ID} \leq V_{TL}$	H	X	L
	X	L	L
X	L	H	Z
Open	H	X	H
	X	L	H

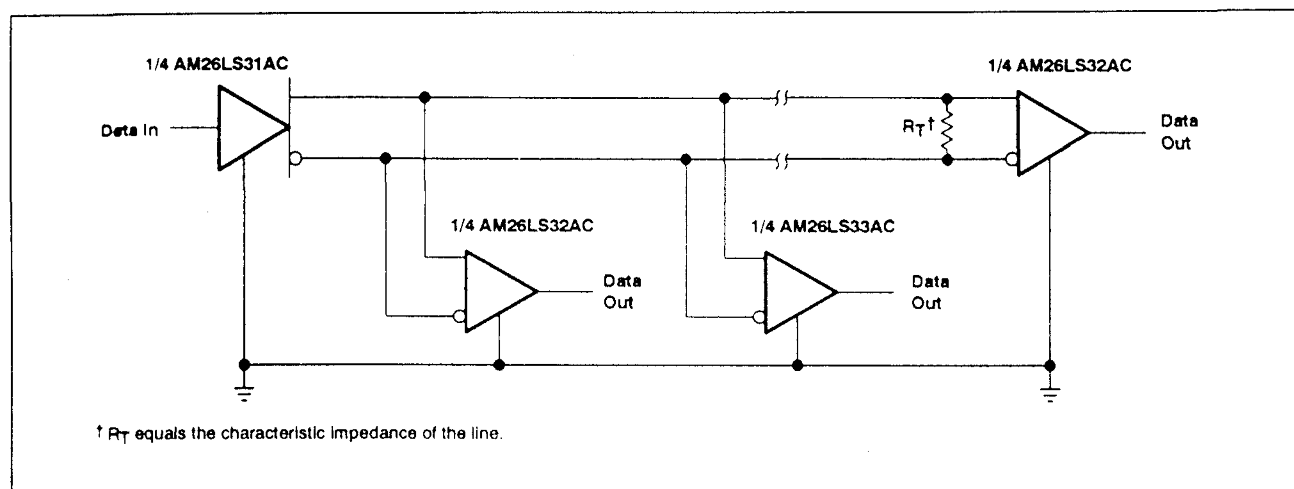
H = high level, L = low level, ? = indeterminate;
X = irrelevant, Z = high impedance (off)

Figuur 20/2.2-23: Waarheidstabel van de Am26LS32(A) en Am26LS33(A).

PARAMETER		TEST CONDITIONS			MIN	TYP†	MAX	UNIT
V_{TH}	Differential input high-threshold voltage	V_{OH} = 2.7 V,	I_{OH} = −440 µA	AM26LS32AC			0.2	V
				AM26LS33AC			0.5	
V_{TL}	Differential input low-threshold voltage	V_{OL} = 0.45 V,	I_{OL} = 8 mA	AM26LS32AC	−0.2‡			V
				AM26LS33AC	−0.5‡			
$V_{T+} - V_{T-}$	Hysteresis§					50		mV
V_{IH}	High-level enable input voltage				2			V
V_{IL}	Low-level enable input voltage						0.8	V
V_{IK}	Enable input clamp voltage	V_{CC} = 4.75 V,	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = 4.75 V, $V_{I(\overline{G})}$ = 0.8 V,	V_{ID} = 1 V, I_{OH} = −440 µA		2.7	3.5		V
V_{OL}	Low-level output voltage	V_{CC} = 4.75 V, $V_{I(\overline{G})}$ = 0.8 V	V_{ID} = −1 V,	I_{OL} = 4 mA			0.4	V
				I_{OL} = 8 mA			0.45	
I_{OZ}	Off-state (high-impedance-state) output current	V_{CC} = 5.25 V,		V_O = 2.4 V			20	µA
				V_O = 0.4 V			−20	
I_I	Line input current	V_I = 15 V,	Other input at −10 V to 15 V				1.2	mA
		V_I = −15 V,	Other input at −15 V to 10 V				−1.7	
$I_{I(EN)}$	Enable input current	V_I = 5.5 V					100	µA
I_{IH}	High-level enable current	V_I = 2.7 V					20	µA
I_{IL}	Low-level enable current	V_I = 0.4 V					−0.36	mA
r_I	Input resistance	V_{IC} = −15 V to 15 V,	One input to AC ground		12	15		kΩ
I_{OS}	Short-circuit output current¶	V_{CC} = 5.25 V,			−15		−85	mA
I_{CC}	Supply current	V_{CC} = 5.25 V, All outputs disabled	Data inputs at 0 V,			52	70	mA
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 15 pF,	See Figure 1			20	35	ns
t_{PHL}	Propagation delay time, high-to-low-level output					22	35	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF,	See Figure 1			17	22	ns
t_{PZL}	Output enable time to low level					20	25	ns
t_{PHZ}	Output disable time from high level	C_L = 5 pF,	See Figure 1			21	30	ns
t_{PLZ}	Output disable time from low level					30	40	ns

Tabel 20/2.2-17: Elektrische kenmerken en schakeltijden van de Am26LS32AC en Am26LS33AC.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-24: Toepassingsvoorbeeld van een RS-422 systeem met meerdere ontvangers.

	AM26LS32AC			AM26LS33AC			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.75	5	5.25	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7			±15	V
High-level output current, I_{OH}			−440			−440	μA
Low-level output current, I_{OL}			8			8	mA
Operating free-air temperature, T_A	0		70	0		70	°C

Tabel 20/2.2-16: Aanbevolen bedrijfscondities voor de Am26LS32AC en Am26LS33AC.

DS34C86T

quad RS-422A/RS-423A lijn-receiver

De DS34C86T is een vierkanaals differentiële lijn-receiver die voldoet aan de standaards voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) datatransport. De ontvangers hebben per paar een enable-ingang. De lijn-ingangen hebben een gevoeligheid van 200 mV over het gehele common-mode bereik van +/-7 V, waarbij een hysteresisch aanwezig is voor een betere storingsonderdrukking en om de ontvanger geschikt te maken voor langzame signalen. De DS34C86T heeft interne optrek- en neertrek-weerstanden waardoor oscilleren van niet-gebruikte ingangen wordt voorkomen.

Technische gegevens

- 4 x RS-422A/RS-423A receiver
- behuizing: DIL-16
- ingangs-hysteresisch: 60 mV typ.
- common-mode bereik: +/-7 V bij +/-200mV gevoeligheid
- enkele voedingsspanning: 5 V +/-10 %
- 3-state uitgangen (2 enable-ingangen)
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 19 ns vertraging
- fabrikant: NatSemi

Supply Voltage (V_{CC})	7V
Input Common Mode Range (V_{CM})	±14V
Differential Input Voltage (V_{DIFF})	±14V
Enable Input Voltage (V_{IN})	7V
Storage Temperature Range (T_{STG})	−65°C to +150°C
Lead Temperature (Soldering 4 sec)	260°C
Maximum Power Dissipation at 25°C (Note 5)	
Ceramic "J" Package	2308 mW
Plastic "N" Package	1645 mW
SOIC Package	1190 mW
Current Per Output	±25 mA

This device does not meet 2000V ESD rating. (Note 4)

Operating Conditions

	Min	Max	Unit
Supply Voltage (V_{CC})	4.50	5.50	V
Operating Temperature Range (T_A)	−40	+85	°C
Enable Input Rise or Fall Times		500	ns

Tabel 20/2.2-18: Maximaal toegelaten waarden en aanbevolen bedrijfscondities voor de DS34C86T.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DC Electrical Characteristics V_{CC} = 5V ± 10% (unless otherwise specified) (Note 3)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{TH}	Minimum Differential Input Voltage	$V_{OUT} = V_{OH}$ or V_{OL} $-7V < V_{CM} < +7V$	−200	35	+200	mV
R_{IN}	Input Resistance	V_{IN} = −7V, +7V (Other Input = GND)	5.0	6.8	10	kΩ
I_{IN}	Input Current (Under Test)	V_{IN} = +10V, Other Input = GND V_{IN} = −10V, Other Input = GND		+1.1 −2.0	+1.5 −2.5	mA mA
V_{OH}	Minimum High Level Output Voltage	V_{CC} = Min., $V_{(DIFF)}$ = +1V I_{OUT} = −6.0 mA	3.8	4.2		V
V_{OL}	Maximum Low Level Output Voltage	V_{CC} = Max., $V_{(DIFF)}$ = −1V I_{OUT} = 6.0 mA		0.2	0.3	V
V_{IH}	Minimum Enable High Input Level Voltage		2.0			V
V_{IL}	Maximum Enable Low Input Level Voltage				0.8	V
I_{OZ}	Maximum TRI-STATE Output Leakage Current	$V_{OUT} = V_{CC}$ or GND, TRI-STATE Control = V_{IL}		±0.5	±5.0	µA
I_I	Maximum Enable Input Current	$V_{IN} = V_{CC}$ or GND			±1.0	µA
I_{CC}	Quiescent Power Supply Current	V_{CC} = Max., $V_{(DIFF)}$ = +1V		16	23	mA
V_{HYST}	Input Hysteresis	V_{CM} = 0V		60		mV

AC Electrical Characteristics V_{CC} = 5V ± 10%

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}, t_{PHL}	Propagation Delay Input to Output	C_L = 50 pF V_{DIFF} = 2.5V V_{CM} = 0V		19	30	ns
t_{RISE}, t_{FALL}	Output Rise and Fall Times	C_L = 50 pF V_{DIFF} = 2.5V V_{CM} = 0V		4	9	ns
t_{PLZ}, t_{PHZ}	Propagation Delay ENABLE to Output	C_L = 50 pF R_L = 1000Ω V_{DIFF} = 2.5V		13	18	ns
t_{PZL}, t_{PZH}	Propagation Delay ENABLE to Output	C_L = 50 pF R_L = 1000Ω V_{DIFF} = 2.5V		13	21	ns

Tabel 20/2.2-19: Elektrische kenmerken en schakeltijden van de DS34C86T.

DS34C87T

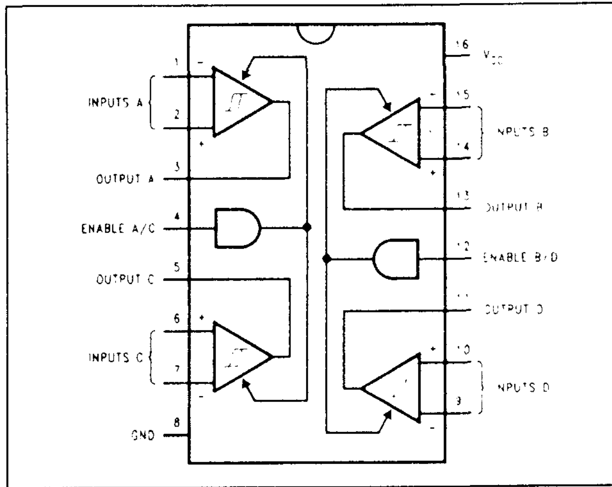
quad RS-422A lijn-driver

De DS34C87T is een viervoudige lijn-driver met 3-state differentiële uitgangen. Deze CMOS-drivers voldoen aan de RS-422 standaard en hebben een speciale voorziening waardoor bij ontbreken van de voedingsspanning de bus onbelast blijft. De drivers hebben per paar één enable-ingang. Alle ingangen zijn beveiligd tegen ESD.

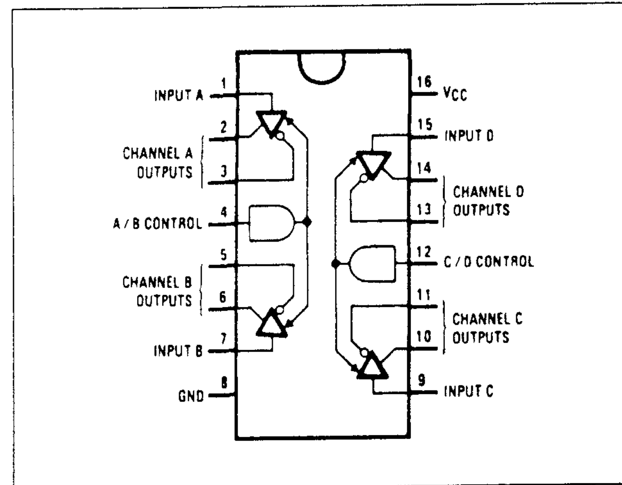
Technische gegevens

- 4 x RS-422 driver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-10 %
- uitgangen hoog-impedant bij power-off
- ingangen: TTL/CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 6 ns vertraging
- fabrikant: NatSemi

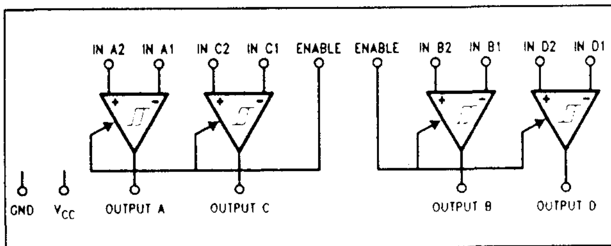
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-25: Aansluitingen van de DS34-C86T.



Figuur 20/2.2-28: Aansluitingen van de DS34-C87T.



Figuur 20/2.2-26: Logisch schema (positieve logica) van de DS34C86T.

Enable	Input	Output
L	X	Z
H	$V_{ID} \geq V_{TH}$ (Max)	H
H	$V_{ID} \leq V_{TH}$ (Min)	L
H	Open*	H

*Open, not terminated
Z = TRI-STATE

Figuur 20/2.2-27: Waarheidstabel van de DS34C86T.

Supply Voltage (V_{CC})	−0.5 to 7.0V
DC Voltage (V_{IN})	−1.5 to V_{CC} + 1.5V
DC Output Voltage (V_{OUT})	−0.5 to 7V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±150 mA
DC V_{CC} or GND Current (I_{CC})	±150 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Maximum Power Dissipation (P_D) @ 25°C (Note 3)	
Ceramic "J" Package	2419 mW
Plastic "N" Package	1736 mW
SOIC Package	1226 mW
Lead Temperature (T_L) (Soldering 4 sec)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.50	5.50	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temperature Range (T_A) DS34C87T	−40	+85	°C
Input Rise or Fall Times (t_r, t_f)		500	ns

Tabel 20/2.2-20: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities voor de DS34C87T.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DC Electrical Characteristics V_{CC} = 5V ± 10% (unless otherwise specified)

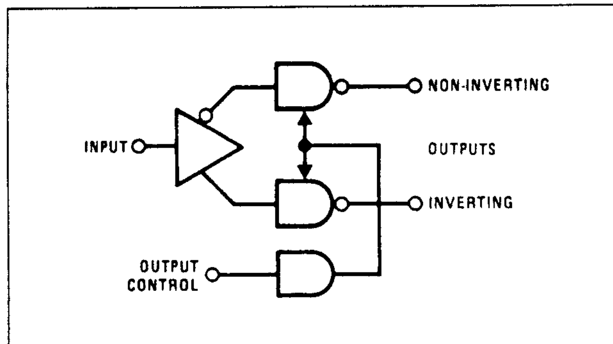
Symbol	Parameter	Conditions		Min	Typ	Max	Units
V_{IH}	High Level Input Voltage			2.0			V
V_{IL}	Low Level Input Voltage					0.8	V
V_{OH}	High Level Output Voltage	V_{IN} = V_{IH} or V_{IL}, I_{OUT} = −20 mA		2.5	3.4		V
V_{OL}	Low Level Output Voltage	V_{IN} = V_{IH} or V_{IL}, I_{OUT} = 48 mA			0.3	0.5	V
V_T	Differential Output Voltage	R_L = 100 Ω (Note 5)		2.0	3.1		V
$\|V_T\|-\|\bar{V}_T\|$	Difference In Differential Output	R_L = 100 Ω (Note 5)				0.4	V
V_{OS}	Common Mode Output Voltage	R_L = 100 Ω (Note 5)			2.0	3.0	V
$\|V_{OS}-\bar{V}_{OS}\|$	Difference In Common Mode Output	R_L = 100 Ω (Note 5)				0.4	V
I_{IN}	Input Current	V_{IN} = V_{CC}, GND, V_{IH}, or V_{IL}				±1.0	μA
I_{CC}	Quiescent Supply Current	I_{OUT} = 0 μA, V_{IN} = V_{CC} or GND V_{IN} = 2.4V or 0.5V (Note 6)			200 0.8	500 2.0	μA mA
I_{OZ}	TRI-STATE Output Leakage Current	V_{OUT} = V_{CC} or GND, Control = V_{IL}			±0.5	±5.0	μA
I_{SC}	Output Short Circuit Current	V_{IN} = V_{CC} or GND (Notes 5, 7)		−30		−150	mA
I_{OFF}	Power Off Output Leakage Current	V_{CC} = 0V (Note 5)	V_{OUT} = 6V V_{OUT} = −0.25V			100 −100	μA μA

Switching Characteristics V_{CC} = 5V ± 10%, t_r, t_f ≤ 6 ns (*Figures 1, 2, 3,* and *4*) (Note 4)

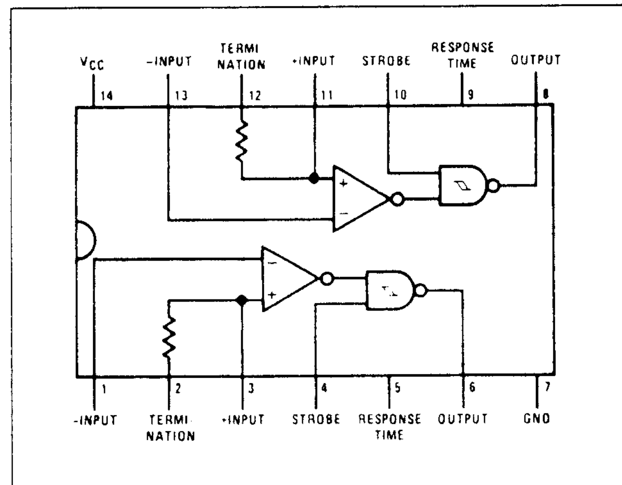
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}, t_{PHL}	Propagation Delay Input to Output	S1 Open		6	11	ns
Skew	(Note 8)	S1 Open		0.5	3	ns
t_{TLH}, t_{THL}	Differential Output Rise And Fall Times	S1 Open		6	10	ns
t_{PZH}	Output Enable Time	S1 Closed		12	25	ns
t_{PZL}	Output Enable Time	S1 Closed		13	26	ns
t_{PHZ}	Output Disable Time (Note 9)	S1 Closed		4	8	ns
t_{PLZ}	Output Disable Time (Note 9)	S1 Closed		6	12	ns
C_{PD}	Power Dissipation Capacitance (Note 10)			100		pF
C_{IN}	Input Capacitance			6		pF

Tabel 20/2.2-21: Elektrische kenmerken en schakeltijden van de DS34C87T.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-29: Logisch schema (positieve logica) van één kanaal van de DS34C87T.

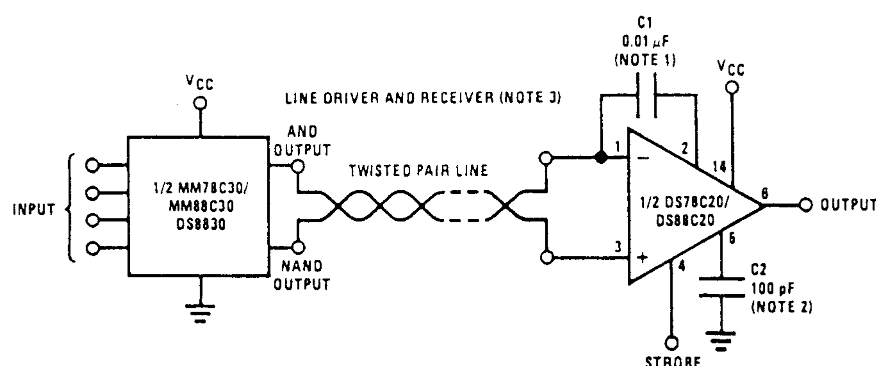


Figuur 20/2.2-31: Aansluitingen en logisch schema (positieve logica) van de DS88C20.

Input	Control Input	Non-Inverting Output	Inverting Output
H	H	H	L
L	H	L	H
X	L	Z	Z

L = Low logic state X = Irrelevant
H = High logic state Z = TRI-STATE (high impedance)

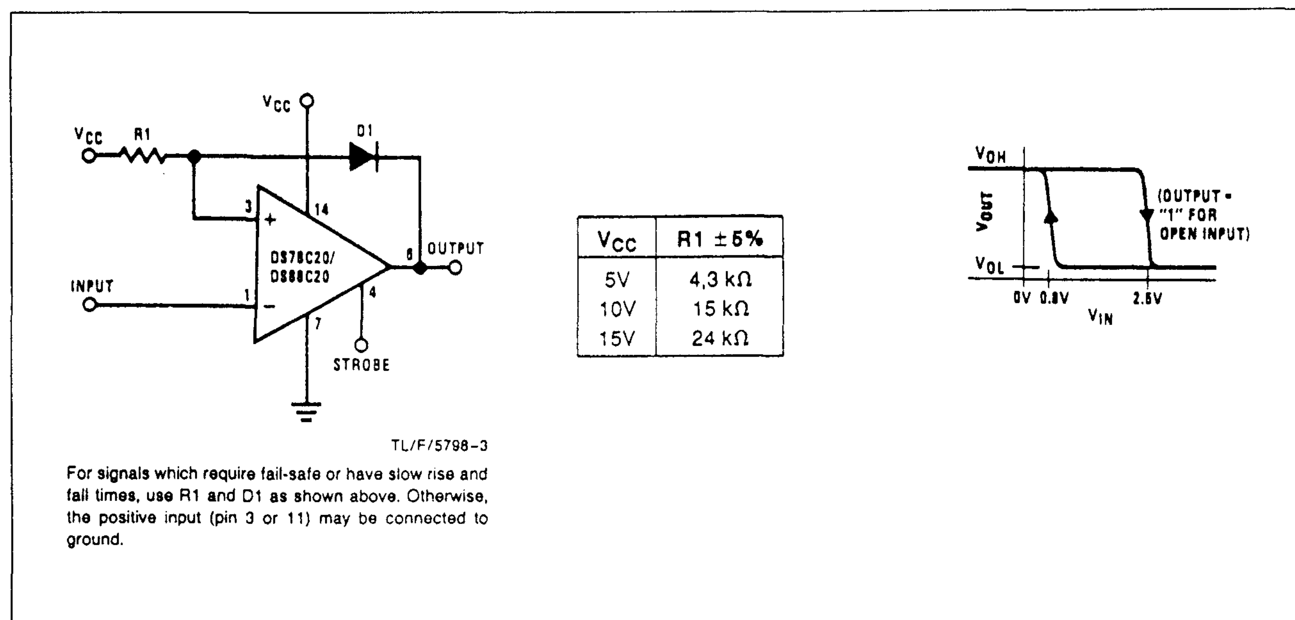
Figuur 20/2.2-30: Waarheidstabel van de DS34C87T.



Note 1: (Optional internal termination resistor.)
a) Capacitor in series with internal line termination resistor, terminates the line and saves termination power. Exact value depends on line length.
b) Pin 1 connected to pin 2; terminates the line.
c) Pin 2 open; no internal line termination.
d) Transmission line may be terminated elsewhere or not at all.
Note 2: Optional to control response time.
Note 3: V_{CC} 4.5V to 15V

Figuur 20/2.2-32: Toepassing van de DS88C20 in een RS-422/RS-423 transmissie-systeem.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



V_{CC}	R1 ±5%
5V	4,3 kΩ
10V	15 kΩ
15V	24 kΩ

Figuur 20/2.2-33: RS-232C toepassing van de DS88C20.

DS88C20
dual RS-232C/ RS-422A/RS-423A lijn-receiver

De DS88C20 is een dubbele differentiële lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A of RS-232C) data-transport. Beide kanalen zijn voorzien van een response-ingang, waarmee (door middel van een externe condensator) de (on)gevoeligheid voor stoorpieken kan worden ingesteld. Elke ontvanger heeft bovendien een afsluitweerstand van 180 Ω die eventueel kan worden gebruikt bij getwiste paren.

Technische gegevens

- 2 x RS-422A/RS-423A/RS-232C receiver
- behuizing: DIL-14
- ingangs-hysteresisch: 50 mV typ.
- common-mode bereik: +/-15 V bij +/-200 mV gevoeligheid
- enkele voedingsspanning: 4,5 V tot 15 V
- 1/2 V_{CC} strobe voor CMOS-compatibiliteit
- bedrijfstemperatuur: 0 tot 70 °C
- typ. 100 ns vertraging
- fabrikant: NatSemi

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	18V
Common-Mode Voltage	±25V
Differential Input Voltage	±25V
Strobe Voltage	18V
Output Sink Current	50 mA
Maximum Power Dissipation* at 25°C	
Cavity Package	1364 mW
Molded Package	1280 mW
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 4 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.5	15	V
Temperature (T_A)			
DS88C20	0	+70	°C
Common-Mode Voltage (V_{CM})	−15	+15	V

Tabel 20/2.2-22: Maximaal toegelaten waarden en aanbevolen bedrijfscondities voor de DS88C20.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Electrical Characteristics

Symbol	Parameter	Conditions		Min	Typ	Max	Units
V_{TH}	Differential Threshold Voltage	$I_{OUT} = -200\ \mu A$, $V_{OUT} \geq V_{CC} - 1.2V$	$-10V \leq V_{CM} \leq 10V$		0.06	0.2	V
			$-15V \leq V_{CM} \leq 15V$		0.06	0.3	V
		$I_{OUT} = 1.6$ mA, $V_{OUT} \leq 0.5V$	$-10V \leq V_{CM} \leq 10V$		−0.08	−0.2	V
			$-15V \leq V_{CM} \leq 15V$		−0.08	−0.3	V
R_{IN}	Input Resistance	$-15V \leq V_{CM} \leq 15V$			5		kΩ
R_T	Line Termination Resistance	$T_A = 25°C$		100	180	300	Ω
I_{IND}	Data Input Current (Unterminated)	$V_{CM} = 10V$			2	3.1	mA
		$V_{CM} = 0V$			0	−0.5	mA
		$V_{CM} = -10V$			−2	−3.1	mA
V_{THB}	Input Balance	$I_{OUT} = 200\ \mu A$, $V_{OUT} \geq V_{CC} - 1.2V$, $R_S = 500\Omega$, (Note 5)	$-7V \leq V_{CM} \leq 7V$		0.1	0.4	V
		$I_{OUT} = 1.6$ mA, $V_{OUT} \leq 0.5V$, $R_S = 500\Omega$, (Note 5)	$-7V \leq V_{CM} \leq 7V$		−0.1	−0.4	V
V_{OH}	Logical "1" Output Voltage	$I_{OUT} = -200\ \mu A$, $V_{DIFF} = 1V$		$V_{CC} - 1.2$	$V_{CC} - 0.75$		V
V_{OL}	Logical "0" Output Voltage	$I_{OUT} = 1.6$ mA, $V_{DIFF} = -1V$			0.25	0.5	V
I_{CC}	Power Supply Current	$15V \leq V_{CM} \leq -15V$, $V_{DIFF} = -0.5V$ (Both Receivers)	$V_{CC} = 5.5V$		8	15	mA
			$V_{CC} = 15V$		15	30	mA
$I_{IN(1)}$	Logical "1" Strobe Input Current	$V_{STROBE} = 15V$, $V_{DIFF} = 3V$	$V_{CC} = 15V$		15	100	μA
$I_{IN(0)}$	Logical "0" Strobe Input Current	$V_{STROBE} = 0V$, $V_{DIFF} = -3V$	$V_{CC} = 15V$		−0.5	−100	μA
V_{IH}	Logical "1" Strobe Input Voltage	$I_{OUT} = 1.6$ mA, $V_{OL} \leq 0.5V$	$V_{CC} = 5V$	3.5	2.5		V
			$V_{CC} = 10V$	8.0	5.0		V
			$V_{CC} = 15V$	12.5	7.5		V
V_{IL}	Logical "0" Strobe Input Voltage	$I_{OUT} = -200\ \mu A$, $V_{OH} = V_{CC} - 1.2V$	$V_{CC} = 5V$		2.5	1.5	V
			$V_{CC} = 10V$		5.0	2.0	V
			$V_{CC} = 15V$		7.5	2.5	V
I_{OS}	Output Short-Circuit Current	$V_{OUT} = 0V$, $V_{CC} = 15V$, $V_{STROBE} = 0V$, (Note 4)		−5	−20	−40	mA

Switching Characteristics $V_{CC} = 5V$, $T_A = 25°C$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{pd0(D)}$	Differential Input to "0" Output	$C_L = 50$ pF		60	100	ns
$t_{pd1(D)}$	Differential Input to "1" Output	$C_L = 50$ pF		100	150	ns
$t_{pd0(S)}$	Strobe Input to "0" Output	$C_L = 50$ pF		30	70	ns
$t_{pd1(S)}$	Strobe Input to "1" Output	$C_L = 50$ pF		100	150	ns

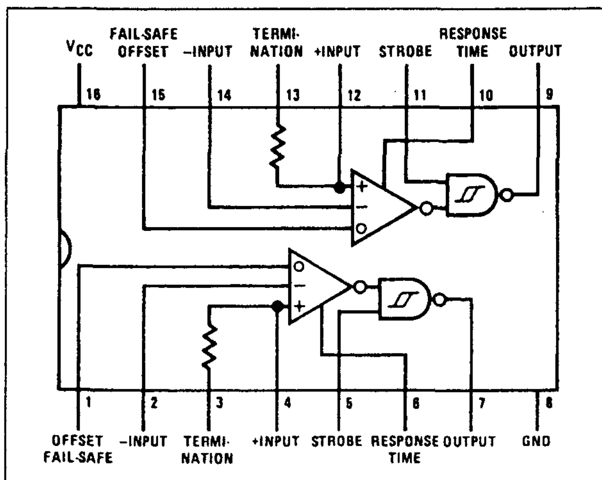
Tabel 20/2.2-23: Elektrische kenmerken en schakeltijden van de DS88C20.

(wordt vervolgd)

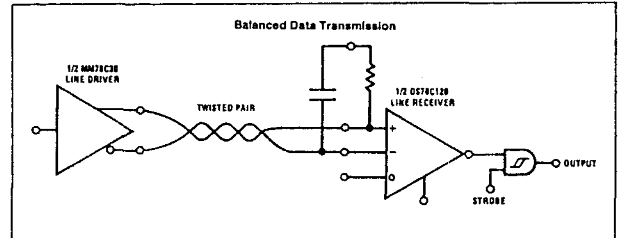
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DS88C120
dual RS-232C/ RS-422A/RS-423A lijn-receiver

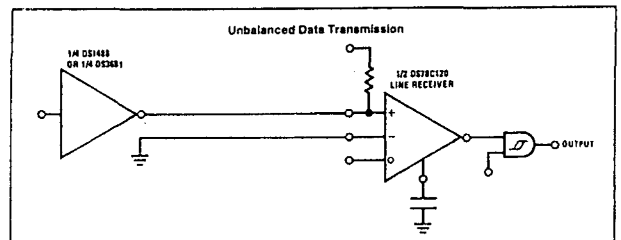
De DS88C120 is een dubbele differentiële CMOS-compatibele lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A of RS-232C) data-transport. Net als de DS88C20 hebben beide kanalen een response-ingang voor het instellen van de (on)gevoeligheid voor stoorpieken.
De lijn-ontvangers hebben een gevoeligheid van +/-200 mV in het common-mode gebied van +/-10 V (en +/-300 mV in een gebied van +/-15 V). Bovendien is per ontvanger een offset-besturing aanwezig voor "fail-safe" detectie. Ook heeft elke ontvanger een afsluitweerstand van 180 Ω voor gebruik bij getwiste paren.



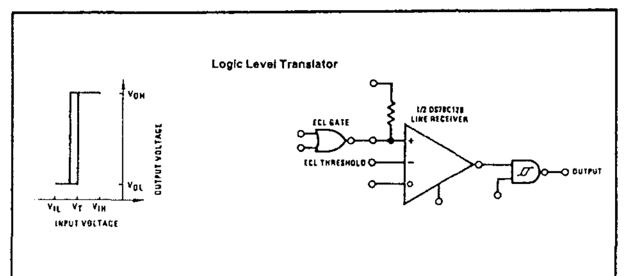
Figuur 20/2.2-34: Aansluitingen en logisch schema (positieve logica) van de DS88C120 en DS88LS120.



Figuur 20/2.2-35: Toepassing van de DS88C120 (of DS88LS120) in een gebalanceerd (RS-422) transmissiesysteem.



Figuur 20/2.2-36: Toepassing van de DS88C120 (DS88LS120) in een niet-gebalanceerd (RS-423) transmissie-systeem.

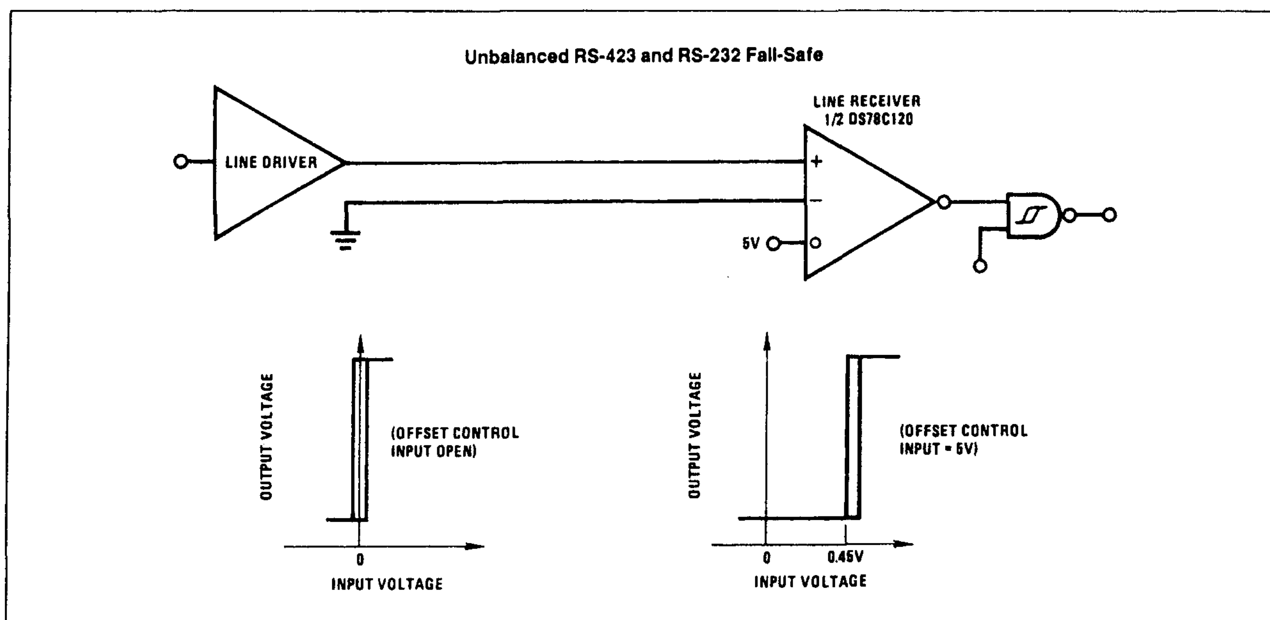


Figuur 20/2.2-37: Gebruik van de DS88C120 (DS88LS120) als logisch niveau-verschuiver.

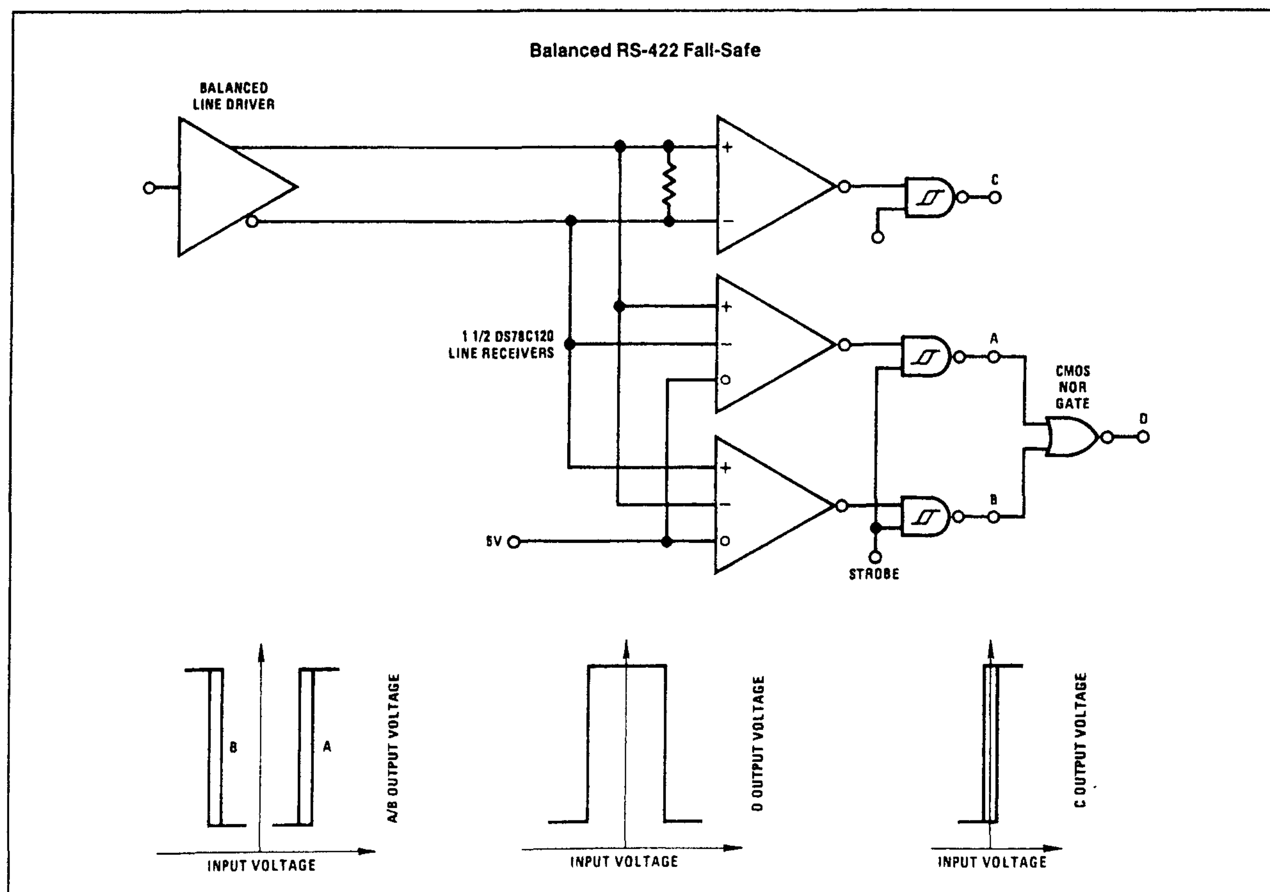
Technische gegevens

- 2 x RS-422A/RS-423A/RS-232C receiver
- behuizing: DIL-16
- ingangs-hysteresisch: 50 mV typ.
- ingangsdrempel: 200 mV
- differentieel of common-mode ingangsbereik: +/-15V
- enkele voedingsspanning: 4,5 V tot 15 V
- 1/2 V_{CC} strobe voor CMOS compatibiliteit
- aparte fail-safe mode
- bedrijfstemperatuur: 0 tot 70 °C
- typ. 100 ns vertraging
- fabrikant: NatSemi

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-38: Toepassing van de DS88C120 (of DS88LS120) in een niet-gebalanceerd RS-423 of RS-232C transmissie-systeem in de fail-safe mode.



Figuur 20/2.2-39: Gebalanceerde RS-422 fail-safe data-transmissie.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Electrical Characteristics

Symbol	Parameter	Conditions		Min	Typ	Max	Units
V_{TH}	Differential Threshold Voltage	$I_{OUT} = -200\ \mu A$, $V_{OUT} \geq V_{CC} - 1.2V$	$-7V \leq V_{CM} \leq 7V$		0.06	0.2	V
			$-15V \leq V_{CM} \leq 15V$		0.06	0.3	V
V_{TL}	Differential Threshold Voltage	$I_{OUT} = 1.6\ mA, V_{OUT} \leq 0.5V$	$-7V \leq V_{CM} \leq 7V$		−0.08	−0.2	V
			$-15V \leq V_{CM} \leq 15V$		−0.08	−0.3	V
V_{TH}	Differential Threshold Voltage Fail-Safe	$I_{OUT} = -200\ \mu A$, $V_{OUT} \geq V_{CC} - 1.2V$	$-7V \leq V_{CM} \leq 7V$		0.47	0.7	V
V_{TL}	Offset = 5V	$I_{OUT} = 1.6\ mA, V_{OUT} \leq 0.5V$	$-7V \leq V_{CM} \leq 7V$	0.2	0.42		V
R_{IN}	Input Resistance	$-15V \leq V_{CM} \leq 15V, 0V \leq V_{CC} \leq 15V$		4	5		kΩ
R_T	Line Termination Resistance	$T_A = 25°C$		100	180	300	Ω
R_O	Offset Control Resistance	$T_A = 25°C$			56		kΩ
I_{IND}	Data Input Current (Unterminated)	$0V \leq V_{CC} \leq 15V$	$V_{CM} = 10V$		2	3.1	mA
			$V_{CM} = 0V$		0	−0.5	mA
			$V_{CM} = -10V$		−2	−3.1	mA
V_{THB}	Input Balance (Note 5)	$I_{OUT} = 200\ \mu A, V_{OUT} \geq V_{CC} - 1.2V, R_S = 500\Omega$	$-7V \leq V_{CM} \leq 7V$		0.1	0.4	V
		$I_{OUT} = 1.6\ mA, V_{OUT} \leq 0.5V$ $R_S = 500\Omega$	$-7V \leq V_{CM} \leq 7V$		−0.1	−0.4	V
V_{OH}	Logical "1" Output Voltage	$I_{OUT} = -200\ \mu A, V_{DIFF} = 1V$		$V_{CC} - 1.2$	$V_{CC} - 0.75$		V
V_{OL}	Logical "0" Output Voltage	$I_{OUT} = 1.6\ mA, V_{DIFF} = -1V$			0.25	0.5	V
I_{CC}	Power Supply Current	$15V \leq V_{CM} \leq -15V$, $V_{DIFF} = -0.5V$ (Both Receivers)	$V_{CC} = 5.5V$		8	15	mA
			$V_{CC} = 15V$		15	30	mA
$I_{IN(1)}$	Logical "1" Strobe Input Current	$V_{STROBE} = 15V, V_{DIFF} = 3V$			15	100	µA
$I_{IN(0)}$	Logical "0" Strobe Input Current	$V_{STROBE} = 0V, V_{DIFF} = -3V$			−0.5	−100	µA
V_{IH}	Logical "1" Strobe Input Voltage	$V_{OL} \leq 0.5V, I_{OUT} = 1.6\ mA$	$V_{CC} = 5V$	3.5	2.5		V
			$V_{CC} = 10V$	8.0	5.0		V
			$V_{CC} = 15V$	12.5	7.5		V
V_{IL}	Logical "0" Strobe Input Voltage	V_{OH} $V_{CC} - 1.2V$, $I_{OUT} = -200\ \mu A$	$V_{CC} = 5V$		2.5	1.5	V
			$V_{CC} = 10V$		5.0	2.0	V
			$V_{CC} = 15V$		7.5	2.5	V
I_{OS}	Output Short-Circuit Current	$V_{OUT} = 0V, V_{CC} = 15V, V_{STROBE} = 0V$, (Note 4)		−5	−20	−40	mA

Switching Characteristics $V_{CC} = 5V, T_A = 25°C$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{pd0(D)}$	Differential Input to "0" Output	$C_L = 50\ pF$		60	100	ns
$t_{pd1(D)}$	Differential Input to "1" Output	$C_L = 50\ pF$		100	150	ns
$t_{pd0(S)}$	Strobe Input to "0" Output	$C_L = 50\ pF$		30	70	ns
$t_{pd1(S)}$	Strobe Input to "1" Output	$C_L = 50\ pF$		100	150	ns

Tabel 20/2.2-25: Elektrische kenmerken en schakeltijden van de DS88C120.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Input	Strobe	A-OUT	B-OUT	C-OUT	D-OUT
0	1	0	1	0	0
1	1	1	0	1	0
X	1	0	0	X	1
0	0	1	1	0	0
1	0	1	1	0	0
X	0	1	1	0	0

Figuur 20/2.2-40: Bijbehorende waarheidstabel (gebalanceerde fail-safe).

Supply Voltage	18V
Input Voltage	±25V
Strobe Voltage	18V
Output Sink Current	50 mA
Maximum Power Dissipation* at 25°C	
Cavity Package	1433 mW
Molded Package	1362 mW
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 4 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.5	15	V
Temperature (T_A)			
DS88C120	0	+70	°C
Common-Mode Voltage (V_{CM})	−15	+15	V

Tabel 20/2.2-24: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities voor de DS88C120.

DS88LS120

dual RS-232C/ RS-422A/RS-423A lijn-receiver

De DS88LS120 is, net als de hiervoor behandelde DS88C120, een dubbele differentiële lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A of RS-232C) datatransport. De lijn-ontvangers hebben een gevoeligheid van +/-200 mV in het common-mode bereik van +/-10 V (en +/-300 mV over het bereik van +/-15 V). Per ontvanger is een offset-regeling aanwezig voor "fail-safe" detectie, terwijl er een afsluitweerstand van 180 Ω is voor gebruik bij getwiste paren. De werking en de aansluitingen van de DS88LS120 zijn dezelfde als van het CMOS-type DS88C20, zodat daarnaar wordt verwezen. Alleen de elektrische eigenschappen en de snelheid zijn anders en worden hier vermeld.

Technische gegevens

- 2 x RS-422A/RS-423A/RS-232C receiver
- behuizing: DIL-16
- ingangs-hysteresisch: 50 mV typ.
- ingangsdrempel: 200 mV
- differentieel of common-mode ingangsbereik: +/-15 V
- enkele voedingsspanning: 5 V +/-10 %
- aparte strobe voor elke ontvanger
- aparte fail-safe mode
- bedrijfstemperatuur: 0 tot 70 °C
- typ. 38 ns vertraging
- fabrikant: NatSemi

Supply Voltage	7V
Input Voltage	±25V
Strobe Voltage	7V
Output Sink Current	50 mA
Storage Temperature Range	−65°C to +150°C
Maximum Power Dissipation* at 25°C	
Cavity Package	1433 mV
Molded Package	1362 mW
Lead Temperature (Soldering, 4 sec)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.5	5.5	V
Temperature (T_A)			
DS78LS120	−55	+125	°C
DS88LS120	0	+70	°C
Common-Mode Voltage (V_{CM})	−15	+15	V

Tabel 20/2.2-26: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities voor de DS88LS120.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Electrical Characteristics

Symbol	Parameter	Conditions		Min	Typ	Max	Units
V_{TH}	Differential Threshold Voltage	$I_{OUT} = -400\ \mu A$, $V_{OUT} \geq 2.5V$	$-7V \leq V_{CM} \leq 7V$		0.06	0.2	V
			$-15 \leq V_{CM} \leq 15V$		0.06	0.3	V
V_{TL}	Differential Threshold Voltage	$I_{OUT} = 4$ mA, $V_{OUT} \leq 0.5V$	$-7V \leq V_{CM} \leq 7V$		−0.08	−0.2	V
			$-15V \leq V_{CM} \leq 15V$		−0.08	−0.3	V
V_{TH}	Differential Threshold Voltage with Fail-Safe Offset = 5V	$I_{OUT} = -400\ \mu A$, $V_{OUT} \geq 2.5V$	$-7V \leq V_{CM} \leq 7V$		0.47	0.7	V
V_{TL}		$I_{OUT} = 4$ mA, $V_{OUT} \leq 0.5V$	$-7V \leq V_{CM} \leq 7V$	−0.2	−0.42		V
R_{IN}	Input Resistance	$-15V \leq V_{CM} \leq 15V$, $0V \leq V_{CC} \leq 7V$		4	5		kΩ
R_T	Line Termination Resistance	$T_A = 25°C$		100	180	300	Ω
R_O	Offset Control Resistance	$T_A = 25°C$		42	56	70	kΩ
I_{IND}	Data Input Current (Unterminated)	$V_{CM} = 10V$	$0V \leq V_{CC} \leq 7V$		2	3.1	mA
		$V_{CM} = 0V$			0	−0.5	mA
		$V_{CM} = -10V$			−2	−3.1	mA
V_{THB}	Input Balance (Note 5)	$I_{OUT} = -400\ \mu A$, $V_{OUT} \geq 2.5V$, $R_S = 500\Omega$	$-7V \leq V_{CM}$ 7V		0.1	0.4	V
		$I_{OUT} = 4$ mA, $V_{OUT} \leq 0.5V$, $R_S = 500\Omega$	$-7V \leq V_{CM} \leq 7V$		−0.1	−0.4	V
V_{OH}	Logical "1" Output Voltage	$I_{OUT} = -400\ \mu A$, $V_{DIFF} = 1V$, $V_{CC} = 4.5V$		2.5	3		V
V_{OL}	Logical "0" Output Voltage	$I_{OUT} = 4$ mA, $V_{DIFF} = -1V$, $V_{CC} = 4.5V$			0.35	0.5	V
I_{CC}	Power Supply Current	$V_{CC} = 5.5V$	$V_{CM} = 15V$		10	16	mA
		$V_{DIFF} = -0.5V$, (Both Receivers)	$V_{CM} = -15V$		10	16	mA
$I_{IN(1)}$	Logical "1" Strobe Input Current	$V_{STROBE} = 5.5V$, $V_{DIFF} = 3V$			1	100	µA
$I_{IN(0)}$	Logical "0" Strobe Input Current	$V_{STROBE} = 0V$, $V_{DIFF} = -3V$			−290	−400	µA
V_{IH}	Logical "1" Strobe Input Voltage	$V_{OL} \leq 0.5$, $I_{OUT} = 4mA$		2.0	1.12		V
V_{IL}	Logical "0" Strobe Input Voltage	$V_{OH} \geq 2.5V$, $I_{OUT} = -400\ \mu A$			1.12	0.8	V
I_{OS}	Output Short-Circuit Current	$V_{OUT} = 0V$, $V_{CC} = 5.5V$, $V_{STROBE} = 0V$, (Note 4)		−30	−100	−170	mA

Switching Characteristics $V_{CC} = 5V$, $T_A = 25°C$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{pd0(D)}$	Differential Input to "0" Output	Response Pin Open, $C_L = 15$ pF, $R_L = 2$ kΩ		38	60	ns
$t_{pd1(D)}$	Differential Input to "1" Output			38	60	ns
$t_{pd0(S)}$	Strobe Input to "0" Output			16	25	ns
$t_{pd1(S)}$	Strobe Input to "1" Output			12	25	ns

Tabel 20/2.2-27: Elektrische kenmerken en schakeltijden van de DS88LS120.

DS89C21

RS-422 lijn-driver/receiver

De DS89C21 is een differentieel lijn-driver/receiver paar dat voldoet aan de RS-422 standaard. De CMOS-schakeling is leverbaar in een 8-pens SOIC-behuizing en heeft slechts 6 mA I_{CC} nodig. De driver heeft een differentiële skew van slechts 2 ns en de receiver (die signalen van 200 mV kan detecteren) heeft een skew van maximaal 4 ns.

Technische gegevens

- RS-422 driver/receiver
- behuizing: SOIC-8
- enkele voedingsspanning: 5 V +/-10 %
- Di en R0 TTL/CMOS-compatibel
- bedrijfstemperatuur: -40 tot +85 °C

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

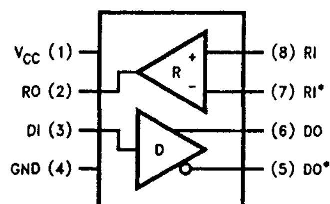
- driver skew: 2 ns, receiver skew: 4 ns
- receiver open-input fail-safe
- fabrikant:
  NatSemi

Supply Voltage (V_{CC})	7V
Driver Input Voltage (DI)	−1.5V to V_{CC} + 1.5V
Driver Output Voltage (DO, DO*)	−0.5V to +7V
Receiver Input Voltage—V_{CM} (RI, RI*)	±14V
Differential Receiver Input Voltage—V_{DIFF} (RI, RI*)	±14V
Receiver Output Voltage (RO)	−0.5V to V_{CC} +0.5V
Receiver Output Current (RO)	±25 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Lead Temperature (T_L) (Soldering 4 sec.)	+260°C
Maximum Junction Temperature	150°C
Maximum Package Power Dissipation @ +25°C	
M Package	714 mW
N Package	1275 mW
Derate M Package	5.7 mW/°C above +25°C
Derate N Package	10.2 mW/°C above +25°C

Recommended Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.50	5.50	V
Operating Temperature (T_A)	−40	+85	°C
Input Rise or Fall Time (DI)		500	ns

Tabel 20/2.2-28: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities voor de DS89C21.



Figuur 20/2.2-41: Aansluitingen van de DS89C21.

Driver

Input	Outputs	
DI	**DO**	**DO***
H	H	L
L	L	H

Receiver

Inputs	Output
RI−RI*	**RO**
$V_{DIFF} \geq +200$ mV	H
$V_{DIFF} \leq -200$ mV	L
OPEN†	H

†Non-terminated

Figuur 20/2.2-42: Waarheidstabellen van de driver (boven) en de receiver (onder) van de DS89C21.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Electrical Characteristics

Over recommended supply voltage and operating temperature ranges, unless otherwise specified.

Symbol	Parameter	Conditions		Pin	Min	Typ	Max	Units
DRIVER CHARACTERISTICS								
V_{IH}	Input Voltage HIGH			DI	2.0		V_{CC}	V
V_{IL}	Input Voltage LOW			DI	GND		0.8	V
I_{IH}, I_{IL}	Input Current	$V_{IN} = V_{CC}$, GND, 2.0V, 0.8V		DI		0.05	±10	μA
V_{CL}	Input Clamp Voltage	$I_{IN} = -18$ mA		DI			−1.5	V
V_{OD1}	Unloaded Output Voltage	No Load		DO, DO*		4.2	6.0	V
V_{OD2}	Differential Output Voltage	$R_L = 100\Omega$		DO, DO*	2.0	3.0		V
ΔV_{OD2}	Change in Magnitude of V_{OD2} for Complementary Output States			DO, DO*		5.0	400	mV
V_{OD3}	Differential Output Voltage	$R_L = 150\Omega$		DO, DO*	2.1	3.1		V
V_{OD4}	Differential Output Voltage	$R_L = 3.9\ k\Omega$		DO, DO*		4.0	6.0	V
V_{OC}	Common Mode Voltage	$R_L = 100\Omega$		DO, DO*		2.0	3.0	V
ΔV_{OC}	Change in Magnitude of V_{OC} for Complementary Output States			DO, DO*		2.0	400	mV
I_{OSD}	Output Short Circuit Current	$V_{OUT} = 0V$		DO, DO*	−30	−115	−150	mA
I_{OFF}	Output Leakage Current	$V_{CC} = 0V$	$V_{OUT} = +6V$	DO, DO*		0.03	+100	μA
			$V_{OUT} = -0.25V$	DO, DO*		−0.08	−100	μA
RECEIVER CHARACTERISTICS								
V_{TL}, V_{TH}	Differential Thresholds	$V_{IN} = +7V, 0V, -7V$		RI, RI*	−200	±25	+200	mV
V_{HYS}	Hysteresis	$V_{CM} = 0V$		RI, RI*	20	50		mV
R_{IN}	Input Impedance	$V_{IN} = -7V, +7V$, Other = 0V		RI, RI*	5.0	9.5		kΩ
I_{IN}	Input Current	Other Input = 0V, $V_{CC} = 5.5V$ and $V_{CC} = 0V$	$V_{IN} = +10V$	RI, RI*		+1.0	+1.5	mA
			$V_{IN} = +3.0V$	RI, RI*	0	+0.22		mA
			$V_{IN} = +0.5V$	RI, RI*		−0.04		mA
			$V_{IN} = -3V$	RI, RI*	0	−0.41		mA
			$V_{IN} = -10V$	RI, RI*		−1.25	−2.5	mA
V_{OH}	Output HIGH Voltage	$I_{OH} = -6$ mA	$V_{DIFF} = +1V$	RO	3.8	4.9		V
			V_{DIFF} = OPEN	RO	3.8	4.9		V
V_{OL}	Output LOW Voltage	$I_{OL} = +6$ mA, $V_{DIFF} = -1V$		RO		0.08	0.3	V
I_{OSR}	Output Short Circuit Current	$V_{OUT} = 0V$		RO	−25	−85	−150	mA
DRIVER AND RECEIVER CHARACTERISTICS								
I_{CC}	Supply Current	No Load	DI = V_{CC} or GND	V_{CC}		3.0	6	mA
			DI = 2.4V or 0.5V	V_{CC}		3.8	12	mA

Switching Characteristics

Over recommended supply voltage and operating temperature ranges, unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DIFFERENTIAL DRIVER CHARACTERISTICS						
t_{PLHD}	Propagation Delay LOW to HIGH	$R_L = 100\Omega$, $C_L = 50$ pF	2	4.9	10	ns
t_{PHLD}	Propagation Delay HIGH to LOW		2	4.5	10	ns
t_{SKD}	Skew, $\lvert t_{PLHD} - t_{PHLD} \rvert$			0.4	2.0	ns
t_{TLH}	Transition Time LOW to HIGH			2.2	9	ns
t_{THL}	Transition Time HIGH to LOW			2.1	9	ns
RECEIVER CHARACTERISTICS						
t_{PLH}	Propagation Delay LOW to HIGH	$C_L = 50$ pF, $V_{DIFF} = 2.5V$, $V_{CM} = 0V$	6	18	30	ns
t_{PHL}	Propagation Delay HIGH to LOW		6	17.5	30	ns
t_{SK}	Skew, $\lvert t_{PLH} - t_{PHL} \rvert$			0.5	4.0	ns
t_r	Rise Time			2.5	9	ns
t_f	Fall Time			2.1	9	ns

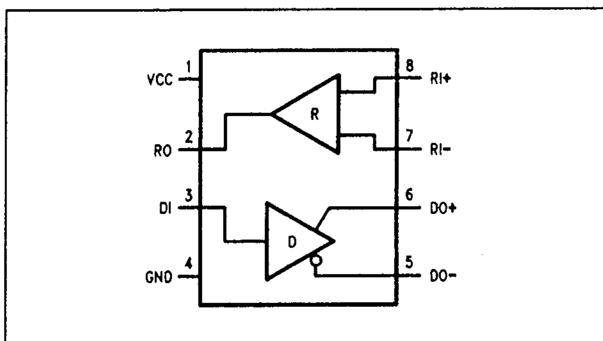
Tabel 20/2.2-29: Elektrische kenmerken en schakeltijden van de DS89C21.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DS8921(A)

RS-422 lijn-driver/receiver

De DS8921 en DS8921A zijn differentiële lijn-driver/receiver paren die aan de RS-422, de ST506, ST412 en ESDI Disk Drive standaards voldoen. De ontvangers hebben een gevoeligheid van 200 mV over een common-mode bereik van +/-7 V, waarbij een hysteresisch van 70 mV wordt aangehouden. De driver van de DS8921(A) is ontworpen voor unipolair differentieel data-transport via getwiste paren of parallelle transmissielijnen. De complementaire uitgangen zijn logisch ge-AND en hebben een output-skew van 0,5 ns bij een vertraging van 12 ns.



Figuur 20/2.2-43: Aansluitingen van de DS8921(A).

Receiver		Driver		
Input	V_{OUT}	Input	V_{OUT}	$\overline{V_{OUT}}$
$V_{ID} \geq V_{TH}$ (MAX)	1	1	1	0
$V_{ID} \leq V_{TH}$ (MIN)	0	0	0	1
Open	1			

Figuur 20/2.2-44: Waarheidstabellen van driver en receiver van de DS8921(A).

Technische gegevens

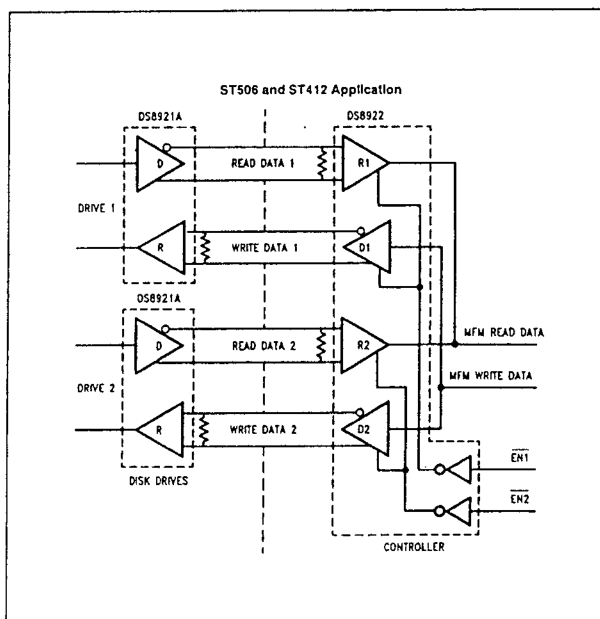
- RS-422 driver/receiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-10 %
- Di en R0 TTL/CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- output skew: 0,5 ns
- fabrikant: NatSemi

Supply Voltage	7V
Driver Input Voltage	−0.5V to +7V
Output Voltage	5.5V
Receiver Output Sink Current	50 mA
Receiver Input Voltage	±10V
Differential Input Voltage	±12V
Maximum Package Power Dissipation @ +25°C	
J Package	1220 mW
M Package	730 mW
N Package	1160 mW
Derate J Package	9.8 mW/°C above +25°C
Derate M Package	9.3 mW/°C above +25°C
Derate N Package	5.8 mW/°C above +25°C
Storage Temperature Range	−65°C to +165°C
Lead Temperature (Soldering, 4 sec.)	+260°C
Maximum Junction Temperature	+150°C

Recommended Operating Conditions

	Min	Max	Units
Supply Voltage	4.5	5.5	V
Temperature (T_A)			
DS8921/DS8921A	0	70	°C

Tabel 20/2.2-30: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities van de DS8921(A).



Figuur 20/2.2-45: ST506/ST412-toepassing van de DS8921(A).

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DS8921/DS8921A Electrical Characteristics

Symbol	Conditions	Min	Typ	Max	Units
RECEIVER					
V_{TH}	$-7V \leq V_{CM} \leq +7V$	−200	±35	+200	mV
V_{HYST}	$-7V \leq V_{CM} \leq +7V$	15	70		mV
R_{IN}	$V_{IN} = -7V, +7V$ (Other Input = GND)	4.0	6.0		kΩ
I_{IN}	$V_{IN} = 10V$			3.25	mA
	$V_{IN} = -10V$			−3.25	mA
V_{OH}	$I_{OH} = -400\ \mu A$	2.5			V
V_{OL}	$I_{OL} = 8$ mA			0.5	V
I_{SC}	V_{CC} = MAX, $V_{OUT} = 0V$	−15		−100	mA
DRIVER					
V_{IH}		2.0			V
V_{IL}				0.8	V
I_{IL}	V_{CC} = MAX, $V_{IN} = 0.4V$		−40	−200	μA
I_{IH}	V_{CC} = MAX, $V_{IN} = 2.7V$			20	μA
I_I	V_{CC} = MAX, $V_{IN} = 7.0V$			100	μA
V_{CL}	V_{CC} = MIN, $I_{IN} = -18$ mA			−1.5	V
V_{OH}	V_{CC} = MIN, $I_{OH} = -20$ mA	2.5			V
V_{OL}	V_{CC} = MIN, $I_{OL} = +20$ mA			0.5	V
I_{OFF}	$V_{CC} = 0V$, $V_{OUT} = 5.5V$			100	μA
$\lvert V_T\rvert - \lvert\overline{V_T}\rvert$				0.4	V
V_T		2.0			V
$\lvert V_{OS} - \overline{V_{OS}}\rvert$				0.4	V
I_{SC}	V_{CC} = MAX, $V_{OUT} = 0V$	−30		−150	mA
DRIVER and RECEIVER					
I_{CC}	V_{CC} = MAX, V_{OUT} = Logic 0			35	mA

Tabel 20/2.2-31: Elektrische kenmerken van de DS8921(A).

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Receiver Switching Characteristics

Symbol	Conditions	Min	Typ	Max			Units
				8921	8921A	8921AT	
T_{pLH}	C_L = 30 pF *(Figures 1, 2)*		14	22.5	20	20	ns
T_{pHL}	C_L = 30 pF *(Figures 1, 2)*		14	22.5	20	20	ns
$\|T_{pLH}-T_{pHL}\|$	C_L = 30 pF *(Figures 1, 2)*		0.5	5	3.5	5	ns

Driver Switching Characteristics

SINGLE ENDED CHARACTERISTICS

Symbol	Conditions	Min	Typ	Max			Units
				8921	8921A	8921AT	
T_{pLH}	C_L = 30 pF *(Figures 3, 4)*		10	15	15	15	ns
T_{pHL}	C_L = 30 pF *(Figures 3, 4)*		10	15	15	15	ns
T_{TLH}	C_L = 30 pF *(Figures 7, 8)*		5	8	8	9.5	ns
T_{THL}	C_L = 30 pF *(Figures 7, 8)*		5	8	8	9.5	ns
Skew	CL = 30 pF *(Figures 3, 4)*		1	5	3.5	3.5	ns

DIFFERENTIAL CHARACTERISTICS

Symbol	Conditions	Min	Typ	Max			Units
				8921	8921A	8921AT	
T_{pLH}	C_L = 30 pF *(Figures 3, 5, 6)*		10	15	15	15	ns
T_{pHL}	C_L = 30 pF *(Figures 3, 5, 6)*		10	15	15	15	ns
$\|T_{pLH}-T_{pHL}\|$	C_L = 30 pF *(Figures 3, 5, 6)*		0.5	6	2.75	2.75	ns

Tabel 20/2.2-32: Schakeltijden van de receiver en de driver van de DS8921(A).

DS8922(A), DS8923(A)

dual RS-422 lijn-driver/receiver

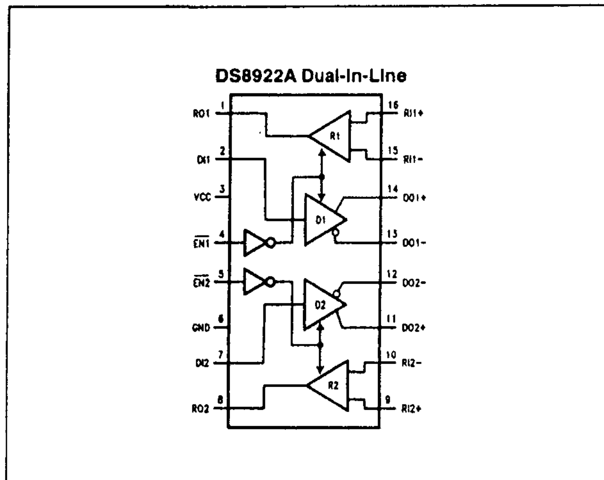
De DS8922/8922A en DS8923/8923A zijn dubbele differentiële lijn-driver/receiver paren die voldoen aan de RS-422, de ST506, ST412 en ESDI Disk Drive standaards. De gevoeligheid van de ontvangers bedraagt 200 mV in een common-mode gebied van +/-7 V (hysteresisch: 70 mV). De drivers van de DS8922(A) en DS8923(A) zijn geschikt voor unipolair differentieel data-transport via getwiste paren of parallelle transmissielijnen. De complementaire uitgangen zijn logisch ge-AND en hebben een output-skew van 0,5 ns bij een vertraging van 12 ns. Zowel de drivers als de receivers hebben 3-state uitgangen. De DS8922(A) heeft per driver/receiver-paar een onafhankelijk werkende besturing; bij de DS8923(A) hebben de driver- en de receiver-paren aparte besturingen. Bij power up/down bevinden alle uitgangen zich in de hoog-impedante toestand.

Technische gegevens

- 2 x RS-422A driver/receiver
- behuizing: DIL-16 of SOIC-16

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

- enkele voedingsspanning: 5 V +/-10 %
- Di en R0 TTL/CMOS-compatibel
- receiver-ingangen met fail-safe
- bedrijfstemperatuur: 0 tot 70 °C
- output skew: 0,5 ns
- fabrikant:
  NatSemi



Figuur 20/2.2-46: Aansluitingen van de DS-8922(A).

Supply Voltage	7V
Drive Input Voltage	−0.5V to +7V
Output Voltage	5.5V
Receiver Output Sink Current	50 mA
Receiver Input Voltage	±10V
Differential Input Voltage	±12V
Maximum Package Power Dissapation @ +25°C	
M Package	1300 mW
N Package	1450 mW
Derate M Package 10.4 mW/°C above +25°C	
Derate N Package 11.6 mW/°C above +25°C	
Storage Temperature Range	−65°C to +165°C
Lead Temp. (Soldering, 4 seconds)	260°C

Recommended Operating Conditions

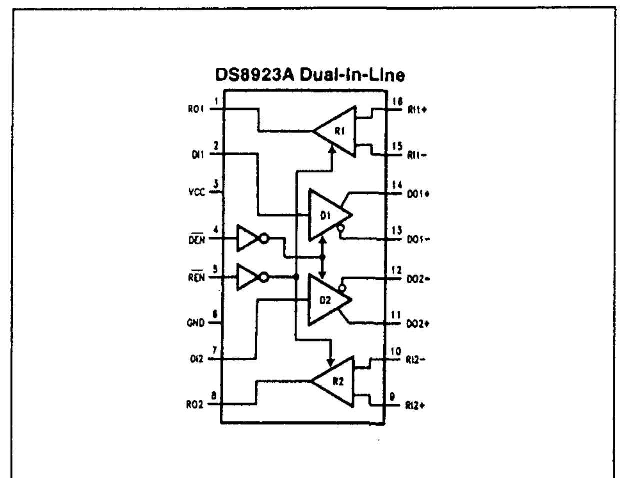
	Min	Max	Units
Supply Voltage	4.5	5.5	V
Temperature (T_A)	0	70	°C

Tabel 20/2.2-33: Maximaal toegelaten waarden (boven) en aanbevolen bedrijfscondities van de DS8922(A) en DS8923(A).

DS8922/22A

$\overline{EN1}$	$\overline{EN2}$	RO1	RO2	DO1	DO2
0	0	ACTIVE	ACTIVE	ACTIVE	ACTIVE
1	0	HI-Z	ACTIVE	HI-Z	ACTIVE
0	1	ACTIVE	HI-Z	ACTIVE	HI-Z
1	1	HI-Z	HI-Z	HI-Z	HI-Z

Figuur 20/2.2-47: Waarheidstabel van de DS8922 en de DS8922A.



Figuur 20/2.2-48: Aansluitingen van de DS-8923(A).

$\overline{DEN}$	$\overline{REN}$	RO1	RO2	DO1	DO2
0	0	ACTIVE	ACTIVE	ACTIVE	ACTIVE
1	0	ACTIVE	ACTIVE	HI-Z	HI-Z
0	1	HI-Z	HI-Z	ACTIVE	ACTIVE
1	1	HI-Z	HI-Z	HI-Z	HI-Z

Figuur 20/2.2-49: Waarheidstabel van de DS8923 en de DS8923A.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DS8922/22A and DS8923/23A Electrical Characteristics

Symbol	Conditions	Min	Typ	Max	Units
RECEIVER					
V_{TH}	$-7V \leq V_{CM} \leq +7V$	−200	±35	+200	mV
V_{HYST}	$-7V \leq V_{CM} \leq +7V$	15	70		mV
R_{IN}	$V_{IN} = -7V, +7V$ (Other Input = GND)	4.0	6.0		kΩ
I_{IN}	$V_{IN} = 10V$			3.25	mA
	$V_{IN} = -10V$			−3.25	mA
V_{OH}	V_{CC} = MIN, $I_{OH} = -400\ \mu A$	2.5			V
V_{OL}	V_{CC} = MAX, I_{OL} = 8 mA			0.5	V
I_{SC}	V_{CC} = MAX, V_{OUT} = 0V	−15		−100	mA
DRIVER					
V_{OH}	V_{CC} = MIN, I_{OH} = −20 mA	2.5			V
V_{OL}	V_{CC} = MIN, I_{OL} = +20 mA			0.5	V
I_{OFF}	V_{CC} = 0V, V_{OUT} = 5.5V			100	µA
$\|VT\|-\|\overline{VT}\|$				0.4	V
VT		2.0			V
$\|V_{OS}-\overline{V_{OS}}\|$				0.4	V
I_{SC}	V_{CC} = MAX, V_{OUT} = 0V	−30		−150	mA
DRIVER and RECEIVER					
I_{OZ} TRI-STATE Leakage	V_{CC} = MAX, V_{OUT} = 2.5V			50	µA
	V_{CC} = MAX, V_{OUT} = 0.4V			−50	µA
I_{CC}	V_{CC} = MAX, ACTIVE			76	mA
	V_{CC} = MAX, TRI-STATE			78	mA
DRIVER and ENABLE INPUTS					
V_{IH}		2.0			V
V_{IL}				0.8	V
I_{IL}	V_{CC} = MAX, V_{IN} = 0.4V		−40	−200	µA
I_{IH}	V_{CC} = MAX, V_{IN} = 2.7V			20	µA
I_I	V_{CC} = MAX, V_{IN} = 7.0V			100	µA
V_{CL}	V_{CC} = MIN, I_{IN} = −18 mA			−1.5	V

Tabel 20/2.2-34: Elektrische kenmerken van de DS8922(A) en DS8923(A).

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Receiver Switching Characteristics

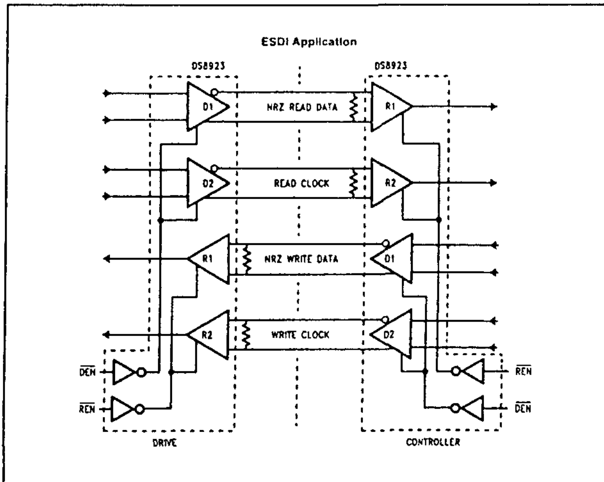
Parameter	Conditions	Min	Typ	Max 8922/23	Max 8922A/23A	Units
T_{pLH}	CL = 30 pF		12	22.5	20	ns
T_{pHL}	CL = 30 pF		12	22.5	20	ns
$\|T_{pLH}-T_{pHL}\|$	CL = 30 pF		0.5	5	3.5	ns
Skew (Channel to Channel)	CL = 30 pF		0.5	3.0	2.0	ns
T_{pLZ}	CL = 15 pF S2 Open		15			ns
T_{pHZ}	CL = 15 pF S1 Open		15			ns
T_{pZL}	CL = 30 pF S2 Open		20			ns
T_{pZH}	CL = 30 pF S1 Open		20			ns

Driver Switching Characteristics

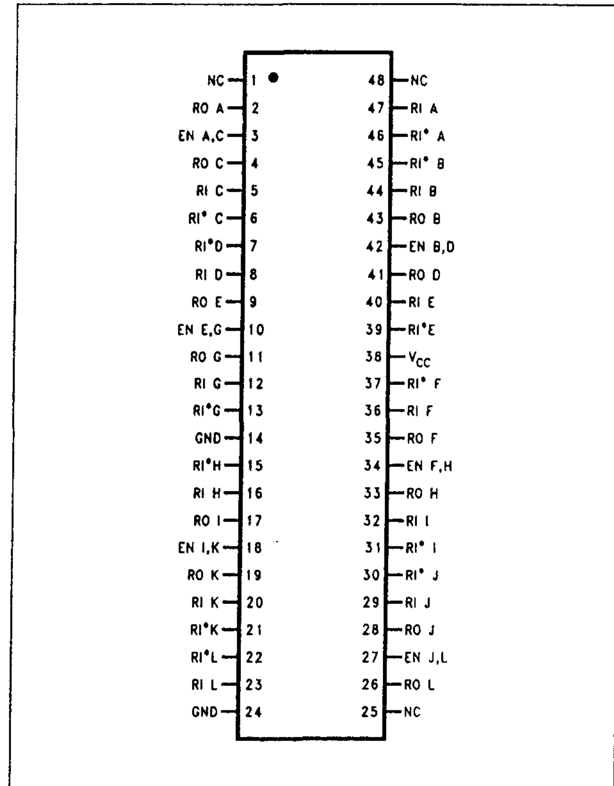
Parameter	Conditions	Min	Typ	Max 8922/23	Max 8922A/23A	Units
SINGLE ENDED CHARACTERISTICS (*Figures 4, 5, 6* and *8*)						
T_{pLH}	CL = 30 pF		12	15	15	ns
T_{pHL}	CL = 30 pF		12	15	15	ns
T_{TLH}	CL = 30 pF		5	10	10	ns
T_{THL}	CL = 30 pF		5	10	10	ns
$\|T_{pLH}-T_{pHL}\|$	CL = 30 pF		0.5			ns
Skew	CL = 30 pF (Note 5)		0.5	5	3.5	ns
Skew (Channel to Channel)			0.5	3.0	2.0	ns
T_{pLZ}	CL = 30 pF		15			ns
T_{pHZ}	CL = 30 pF		15			ns
T_{pZL}	CL = 30 pF		20			ns
T_{pZH}	CL = 30 pF		20			ns
DIFFERENTIAL SWITCHING CHARACTERISTICS (Note 6, *Figures 4* and *7*)						
T_{pLH}	CL = 30 pF		12	15	15	ns
T_{pHL}	CL = 30 pF		12	15	15	ns
$\|T_{pLH}-T_{pHL}\|$	CL = 30 pF		0.5	6.0	2.75	ns

Tabel 20/2.2-35: Schakeltijden van de receivers en drivers van de DS8922/DS8923 en DS8923A/DS8923A.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-50: ESDI-toepassing van de DS8922(A) en DS8923(A).

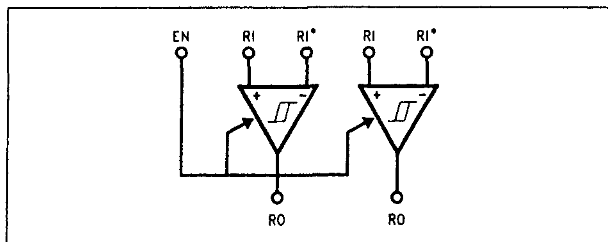


Figuur 20/2.2-51: Aansluitingen van de DS89-C386.

DS89C386

twaalf RS-422 lijn-receivers

De DS89C386 is een twaalf-kanaals CMOS differentiële lijn-receiver die voldoet aan de TIA/EIA-422B (= RS-422) standaard voor gebalanceerd data-transport. Per paar hebben de ontvangers een enable-ingang (EN) waarmee de uitgangen actief of hoog-impedant kunnen worden gezet. Bij niet-gebruikte ingangen is de bijbehorende uitgang (Ro) HOOG. De lijn-ingangen kunnen signalen vanaf 200 mV detecteren in het gehele common-mode gebied van +/-7 V (hysteresisch: 70 mV).



Figuur 20/2.2-52: Functioneel schema van de DS89C386 (1/6 deel).

Technische gegevens

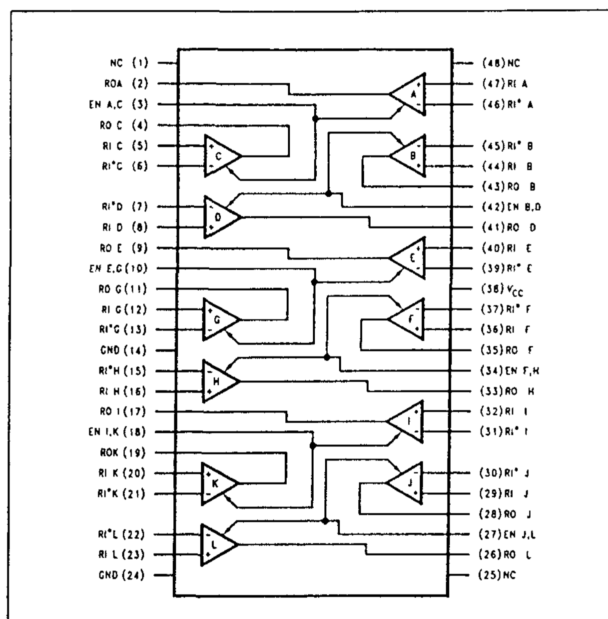
- 12 x RS-422 lijn-receiver
- behuizing: SSOP-48
- ingangs-hysteresisch: 70 mV typ.
- gevoeligheid: +/-200 mV bij +/-7 V common-mode
- enkele voedingsspanning: 5 V +/-10 %
- 3-state uitgangen (1 enable-ingang per paar)
- CMOS/TTL-compatibele uitgangen
- bedrijfstemperatuur: -40 tot +85 °C
- high speed: max. 9 ns vertraging
- fabrikant: NatSemi

Enable	Inputs	Output
EN	RI–RI*	RO
L	X	Z
H	≥ 200 mV or OPEN†	H
H	≤ −200 mV	L
H	+200 mV > and > −200 mV	X

†Not terminated.

Figuur 20/2.2-53: Waarheidstabel van de DS89C386.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-54: Logisch schema van de DS89 C386.

Supply Voltage (V_{CC})	−0.5 to 7V
Input Common Mode Range (V_{CM})	±14V
Differential Input Voltage (V_{DIFF})	±14V
Enable Input Voltage (V_{IN})	7V
Storage Temperature Range (T_{STG})	−65°C to +150°C
Lead Temperature (Soldering 4 sec)	260°C
Maximum Power Dissipation at 25°C (Note 4)	
SSOP Package	1359 mW
Current Per Output	±25 mA

Operating Conditions

	Min	Max	Unit
Supply Voltage (V_{CC})	4.50	5.50	V
Operating Temperature Range (T_A)			
DS89C386T	−40	+85	°C
Enable Input Rise or Fall Times		500	ns

Tabel 20/2.2-36: Maximaal toegelaten waarden en aanbevolen bedrijfscondities van de DS89C386.

DC Electrical Characteristics V_{CC} = 5V ±10% (unless otherwise specified)

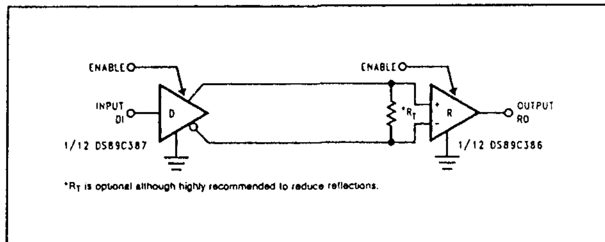
Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{TH}	Differential Input Voltage	$V_{OUT} = V_{OH}$ or V_{OL} $-7V < V_{CM} < +7V$	−200	±35	+200	mV
V_{HYST}	Input Hysteresis	V_{CM} = 0V		70		mV
R_{IN}	Input Resistance	V_{IN} = −7V, +7V (Other Input = GND)	5.0	6.8	10	kΩ
I_{IN}	Input Current (Under Test)	V_{IN} = +10V, Other Input = GND		+1.1	+1.5	mA
		V_{IN} = −10V, Other Input = GND		−2.0	−2.5	mA
V_{OH}	High Level Output Voltage	V_{CC} = Min., $V_{(DIFF)}$ = +1V I_{OUT} = −6.0 mA	3.8	4.2		V
V_{OL}	Low Level Output Voltage	V_{CC} = Max., $V_{(DIFF)}$ = −1V I_{OUT} = 6.0 mA		0.2	0.3	V
V_{IH}	Enable High Input Level Voltage		2.0		V_{CC}	V
V_{IL}	Enable Low Input Level Voltage		GND		0.8	V
I_{OZ}	TRI-STATE Output Leakage Current	V_{OUT} = V_{CC} or GND, EN = V_{IL}		±0.5	±5.0	μA
I_I	Enable Input Current	V_{IN} = V_{CC} or GND			±1.0	μA
I_{CC}	Quiescent Power Supply Current	V_{CC} = Max., $V_{(DIFF)}$ = +1V		48	69	mA

AC Electrical Characteristics V_{CC} = 5V ±10%

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}, t_{PHL}	Propagation Delay Input to Output	C_L = 50 pF V_{DIFF} = 2.5V V_{CM} = 0V	10	19	30	ns
t_{SK}	Skew	C_L = 50 pF V_{DIFF} = 2.5V V_{CM} = 0V	0	2	4	ns
t_{RISE}, t_{FALL}	Output Rise and Fall Times	C_L = 50 pF V_{DIFF} = 2.5V V_{CM} = 0V		4	9	ns
t_{PLZ}, t_{PHZ}	Propagation Delay ENABLE to Output	C_L = 50 pF R_L = 1000Ω V_{DIFF} = 2.5V		13	18	ns
t_{PZL}, t_{PZH}	Propagation Delay ENABLE to Output	C_L = 50 pF R_L = 1000Ω V_{DIFF} = 2.5V		13	21	ns

Tabel 20/2.2-37: Elektrische kenmerken en schakeltijden van de DS89C386.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-55: Voorbeeld van een tweedraads gebalanceerd systeem (RS-422) met DS89C386 en DS89C387.

DS89C387

twaalf RS-422 lijn-drivers

De DS89C387 is een twaalf-kanaals CMOS differentiële lijn-driver die voldoet aan de TIA/EIA-422B (= RS-422) standaard voor gebalanceerd data-transport. Deze drivers kunnen uitstekend samen met de twaalfvoudige receivers DS89C386 worden toegepast. Per paar hebben de drivers een enable-ingang (EN) om de uitgangen actief of hoog-impedant te maken.

Supply Voltage (V_{CC})	−0.5 to 7.0V
DC Voltage (V_{IN})	−1.5 to V_{CC} + 1.5V
DC Output Voltage (V_{OUT})	−0.5 to 7V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±150 mA
DC V_{CC} or GND Current (I_{CC})	±500 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Maximum Power Dissipation (P_D) @ 25°C (Note 3)	
SSOP Package	1359 mW
Lead Temperature (T_L) (Soldering 4 sec.)	260°C

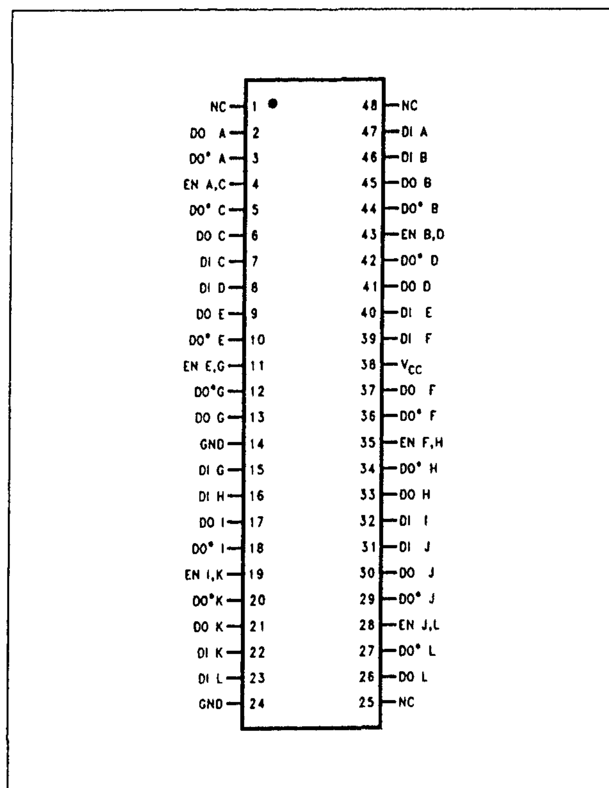
Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	4.50	5.50	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temperature Range (T_A)			
DS89C387T	−40	+85	°C
Input Rise or Fall Times (t_r, t_f)		500	ns

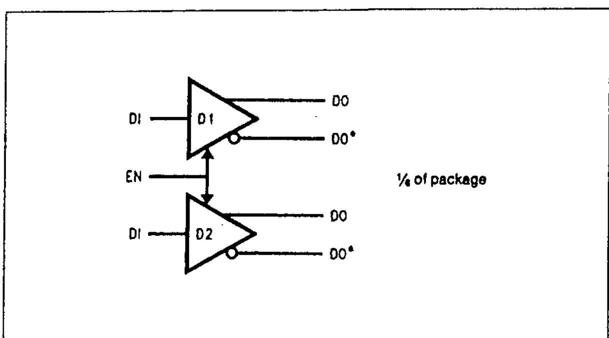
Tabel 20/2.2-38: Maximaal toegelaten waarden en aanbevolen bedrijfscondities van de DS89C387.

Technische gegevens

- 12 x RS-422 lijn-driver
- behuizing: SSOP-48
- enkele voedingsspanning: 5 V +/-10 %
- 3-state uitgangen (1 enable-ingang per paar)
- CMOS/TTL-compatibele ingangen
- bedrijfstemperatuur: -40 tot +85 °C
- high speed: max. 10 ns vertraging
- fabrikant:
  NatSemi



Figuur 20/2.2-56: Aansluitingen van de DS89-C387.



Figuur 20/2.2-57: Functioneel schema van de DS89C387 (1/6 deel).

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

DC Electrical Characteristics V_{CC} = 5V ±10% (unless otherwise specified)

Symbol	Parameter	Conditions		Min	Typ	Max	Units
V_{IH}	High Level Input Voltage			2.0		V_{CC}	V
V_{IL}	Low Level Input Voltage			GND		0.8	V
V_{OH}	High Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL}, $I_{OUT} = -20$ mA		2.5	3.4		V
V_{OL}	Low Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL}, $I_{OUT} = 48$ mA			0.3	0.5	V
V_T	Differential Output Voltage	$R_L = 100\Omega$ (Note 5)		2.0	3.1		V
$\|V_T\|-\|\overline{V}_T\|$	Difference In Differential Output	$R_L = 100\Omega$ (Note 5)				0.4	V
V_{OS}	Common Mode Output Voltage	$R_L = 100\Omega$ (Note 5)			2.0	3.0	V
$\|V_{OS}-\overline{V}_{OS}\|$	Difference In Common Mode Output	$R_L = 100\Omega$ (Note 5)				0.4	V
I_{IN}	Input Current	$V_{IN} = V_{CC}$, GND, V_{IH}, or V_{IL}				±1.0	μA
I_{CC}	Quiescent Supply Current	$I_{OUT} = 0$ μA, $V_{IN} = V_{CC}$ or GND			600	1500	μA
		V_{IN} = 2.4V or 0.5V (Note 6)			0.8	2.0	mA
I_{OZ}	TRI-STATE Output Leakage Current	$V_{OUT} = V_{CC}$ or GND, Control = V_{IL}			±0.5	±5.0	μA
I_{SC}	Output Short Circuit Current	$V_{IN} = V_{CC}$ or GND (Notes 5, 7)		−30	−115	−150	mA
I_{OFF}	Power Off Output Leakage Current	V_{CC} = 0V (Note 5)	V_{OUT} = 6V			100	μA
			V_{OUT} = −0.25V			−100	μA

Switching Characteristics V_{CC} = 5V ±10%, t_r, $t_f \leq 6$ ns

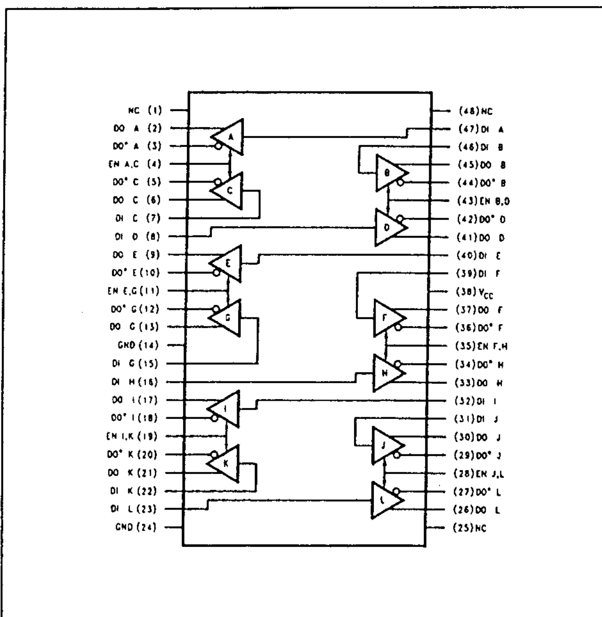
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}, t_{PHL}	Propagation Delay Input to Output	S1 Open	2	6	11	ns
Skew	(Note 8)	S1 Open	0	0.5	3	ns
t_{TLH}, t_{THL}	Differential Output Rise And Fall Times	S1 Open		6	10	ns
t_{PZH}	Output Enable Time	S1 Closed		12	25	ns
t_{PZL}	Output Enable Time	S1 Closed		13	26	ns
t_{PHZ}	Output Disable Time (Note 9)	S1 Closed		4	8	ns
t_{PLZ}	Output Disable Time (Note 9)	S1 Closed		6	12	ns
C_{PD}	Power Dissipation Capacitance (Note 10)			100		pF
C_{IN}	Input Capacitance			6		pF

Tabel 20/2.2-39: Elektrische kenmerken en schakeltijden van de DS89C387.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Enable	Input	Outputs	
EN	DI	DO	DO*
L	X	Z	Z
H	H	H	L
H	L	L	H

Figuur 20/2.2-58: Waarheidstabel van de DS89-C387.



Figuur 20/2.2-59: Logisch schema van de DS89-C387.

MC3486

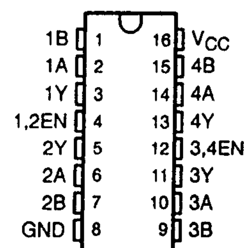
quad RS-422A/RS-423 lijn-receiver

De MC3486 is een monolithische 4-kanaals differentiële lijn-receiver die voldoet aan de specificaties van de EIA RS-422A en RS-423A standaards en de ITU aanbevelingen V.10 en V.11.

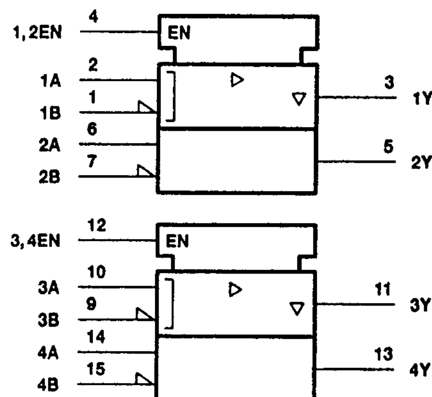
De MC3486 heeft vier onafhankelijke ontvangers met TTL-compatibele uitgang die per paar een enable-functie hebben.

Technische gegevens

- 4 x RS-422A/RS-423 receiver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 28 ns vertraging
- fabrikanten:
  Texas Instruments
  NatSemi (DS3486)
  Motorola



Figuur 20/2.2-60: Aansluitingen van de MC3486.



Figuur 20/2.2-61: Logisch symbool van de MC3486.

Supply voltage, V_{CC}	8 V
Input voltage, V_I (A or B inputs)	±15 V
Differential input voltage, V_{ID} (see Note 2)	±25 V
Enable input voltage	8 V
Low-level output current, I_{OL}	50 mA
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

Tabel 20/2.2-40: Maximaal toegelaten waarden voor de MC3486.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Differential input voltage, V_{ID}			±6	V
High-level enable input voltage, V_{IH}	2			V
Low-level enable input voltage, V_{IL}			0.8	V
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-41: Aanbevolen bedrijfscondities van de MC3486.

electrical characteristics over recommended ranges of common-mode input voltage, supply voltage, and operating free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS			MIN	MAX	UNIT
V_{IT+}	Differential input high-threshold voltage	$V_O = 2.7$ V,	$I_O = -0.4$ mA			0.2	V
V_{IT-}	Differential input low-threshold voltage	$V_O = 0.5$ V,	$I_O = -8$ mA		-0.2†		V
V_{IK}	Enable-input clamp voltage	$I_I = -10$ mA				-1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 0.4$ V, See Note 3 and Figure 1	$I_O = -0.4$ mA,		2.7		V
V_{OL}	Low-level output voltage	$V_{ID} = -0.4$ V, See Note 3 and Figure 1	$I_O = 8$ mA,			0.5	V
I_{OZ}	High-impedance-state output current	$V_{IL} = 0.8$ V,	$V_{ID} = -3$ V,	$V_O = 2.7$ V		40	µA
		$V_{IL} = 0.8$ V,	$V_{ID} = 3$ V,	$V_O = 0.5$ V		-40	
I_{IB}	Differential-input bias current	$V_{CC} = 0$ V or 5.25 V, Other inputs at 0 V		$V_I = -10$ V		-3.25	mA
				$V_I = -3$ V		-1.5	
				$V_I = 3$ V		1.5	
				$V_I = 10$ V		3.25	
I_{IH}	High-level enable input current	$V_I = 5.25$ V				100	µA
		$V_I = 2.7$ V				20	
I_{IL}	Low-level enable input current	$V_I = -0.5$ V				-100	µA
I_{OS}	Short-circuit output current	$V_{ID} = 3$ V,	$V_O = 0$,	See Note 4	-15	-100	mA
I_{CC}	Supply current	$V_{IL} = 0$				85	mA

switching characteristics, $V_{CC} = 5$ V, $C_L = 15$ pF, $T_A = 25°C$

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PHL}	Propagation delay time, high- to low-level output	See Figure 2		28	35	ns
t_{PLH}	Propagation delay time, low- to high-level output			27	30	ns
t_{PZH}	Output enable time to high level	See Figure 3		13	30	ns
t_{PZL}	Output enable time to low level			20	30	ns
t_{PHZ}	Output disable time from high level			26	35	ns
t_{PLZ}	Output disable time from low level			27	35	ns

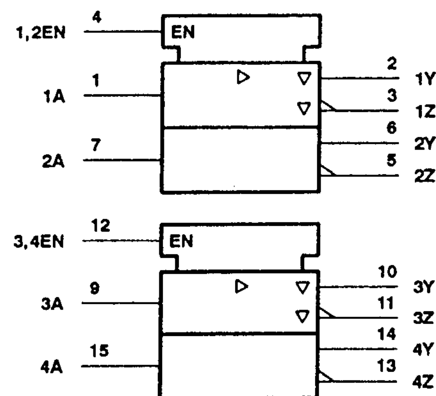
Tabel 20/2.2-42: Elektrische kenmerken en schakeltijden van de MC3486.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

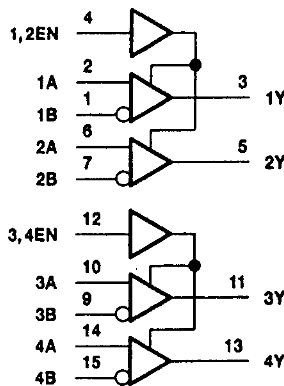
DIFFERENTIAL INPUTS A-B	ENABLE	OUTPUT Y
$V_{ID} \leq 0.2$ V	H	H
-0.2 V $< V_{ID} < 0.2$ V	H	?
$V_{ID} \leq -0.2$ V	H	L
Irrelevant	L	Z
Open	H	?

H = high level, L = low level, Z = high impedance (off),
? = indeterminate

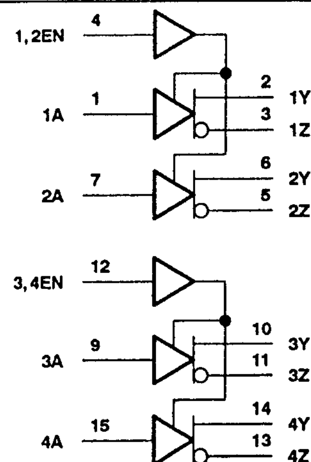
Figuur 20/2.2-62: Waarheidstabel van de MC3486.



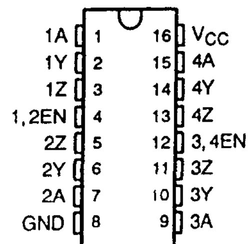
Figuur 20/2.2-65: Logisch symbool van de MC3487.



Figuur 20/2.2-63: Logisch schema (positieve logica) van de MC3486.



Figuur 20/2.2-66: Logisch schema (positieve logica) van de MC3487.



Figuur 20/2.2-64: Aansluitingen van de MC3487.

INPUT	OUTPUT ENABLE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	High-impedance	High-impedance

H = TTL high level, L = TTL low level, X = irrelevant

Figuur 20/2.2-67: Waarheidstabel van de MC3487.

(wordt vervolgd)

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

MC3487

quad RS-422A lijn-driver

De MC3487 is een viervoudige differentiële lijn-driver die voldoet aan de EIA-standaard RS-422A en de federale standaard 1020. De MC3487 heeft TTL-compatibele ingangen en vier onafhankelijk werkende drivers met 3-state uitgangen die per paar een enable-functie hebben. De uitgangen zijn tijdens power-up en -down hoog-impedant en kunnen 48 mA sinken.

Technische gegevens

- 4 x RS-422A driver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state differentiële uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: max. 20 ns vertraging
- fabrikanten:
  Texas Instruments
  NatSemi (DS3487)
  Motorola

Supply voltage, V_{CC} (see Note 1)	8 V
Input voltage	5.5 V
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range	0°C to 70°C
Storage temperature range	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J package	300°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D or N package	260°C

Tabel 20/2.2-43: Maximaal toegelaten waarden van de MC3487.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-44: Aanbevolen bedrijfscondities voor de MC3487.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{IL} = 0.8$ V,	$V_{IH} = 2$ V,	$I_{OH} = -20$ mA	2.5		V
V_{OL}	Low-level output voltage	$V_{IL} = 0.8$ V,	$V_{IH} = 2$ V,	$I_{OL} = 48$ mA		0.5	V
$\vert V_{OD}\vert$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1		2		
$\Delta\vert V_{OD}\vert$	Change in magnitude of differential output voltage†	$R_L = 100\ \Omega$,	See Figure 1			±0.4	V
V_{OC}	Common-mode output voltage‡	$R_L = 100\ \Omega$,	See Figure 1			3	V
$\Delta\vert V_{OC}\vert$	Change in magnitude of common-mode output voltage†	$R_L = 100\ \Omega$,	See Figure 1			±0.4	V
I_O	Output current with power off	$V_{CC} = 0$	$V_O = 6$ V			100	µA
			$V_O = -0.25$ V			−100	
I_{OZ}	High-impedance-state output current	Output enables at 0.8 V	$V_O = 2.7$ V			100	µA
			$V_O = 0.5$ V			−100	
I_I	Input current at maximum input voltage	$V_I = 5.5$ V				100	µA
I_{IH}	High-level input current	$V_I = 2.7$ V				50	µA
I_{IL}	Low-level input current	$V_I = 0.5$ V				−400	µA
I_{OS}	Short-circuit output current§	$V_I = 2$ V			−40	−140	mA
I_{CC}	Supply current (all drivers)	Outputs disabled				105	mA
		Outputs enabled,	No load			85	
t_{PLH}	Propagation delay time, low-to-high level output	$C_L = 15$ pF,	See Figure 2			20	ns
t_{PHL}	Propagation delay time, high-to-low level output	$C_L = 15$ pF,	See Figure 2			20	ns
	Skew	$C_L = 15$ pF,	See Figure 2			6	ns
t_{tD}	Differential-output transition time	$C_L = 15$ pF,	See Figure 3			20	ns
t_{PZH}	Output enable time to high level	$C_L = 50$ pF,	See Figure 4			30	ns
t_{PZL}	Output enable time to low level	$C_L = 50$ pF,	See Figure 4			30	ns
t_{PHZ}	Output disable time from high level	$C_L = 50$ pF,	See Figure 4			25	ns
t_{PLZ}	Output disable time from low level	$C_L = 50$ pF,	See Figure 4			30	ns

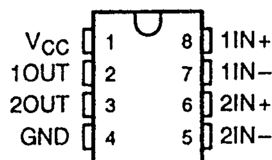
Tabel 20/2.2-45: Elektrische kenmerken en schakeltijden van de MC3487.

SN75146

dual RS-232C/ RS-422A/RS-423A lijn-receiver

De SN75146 is een dubbele differentiële TTL-compatibele lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A of RS-232C) data-transport.

De lijn-ingangen hebben een constante impedantie bij ingangsspanningen van +/-3 V tot en met +/-25 V, waardoor aan de eisen van de EIA- standaard RS-232C en de CCITT-aanbeveling V.28 kan worden voldaan. Bij de RS-232C toepassing moet dan een externe weerstand worden gebruikt. De ontvanger is ontworpen voor langzaam datatransport (onder 355 kHz) en heeft een ingebouwd laag-doorlatend 5 MHz filter.



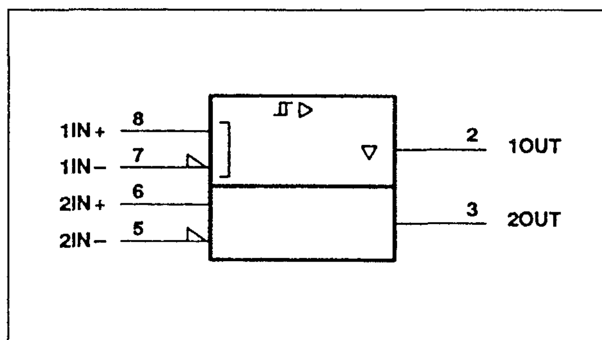
Figuur 20/2.2-68: Aansluitingen van de SN75146.

Technische gegevens

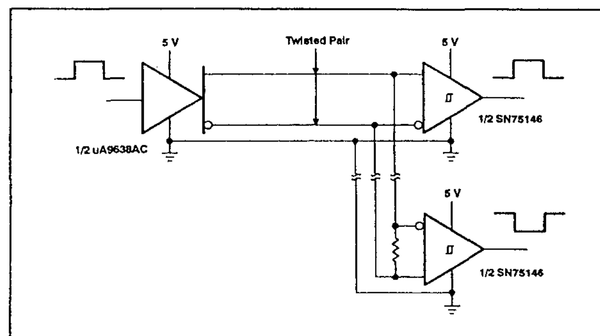
- 2 x RS-422A/RS-423A/RS-232C receiver
- behuizing: DIL-8 of SOIC-8
- hoge ingangs-impedantie
- TTL-compatibele uitgangen
- common-mode bereik: max. +/-25 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- ingebouwd 5 MHz laag-doorlatend filter

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

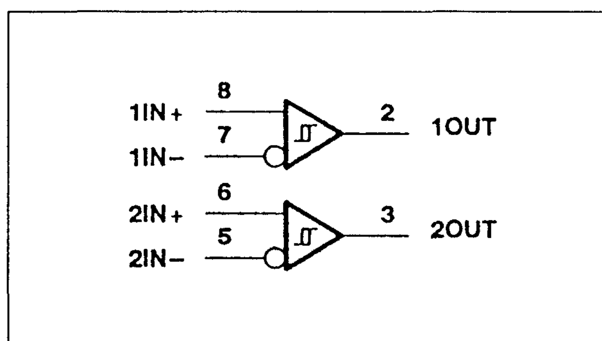
- pen-compatibel met µA9637 en µA9639
- fabrikant:
  Texas Instruments



Figuur 20/2.2-69: Logisch symbool van de SN75146.



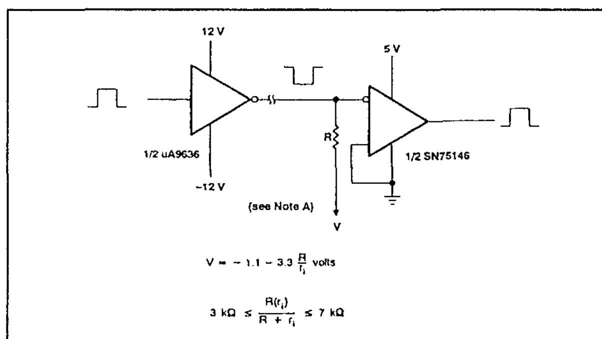
Figuur 20/2.2-72: Toepassing van de SN74146 in een gebalanceerd (RS-422A) transmissie-systeem.



Figuur 20/2.2-70: Logisch schema (positieve logica) van de SN75146.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Operating free-air temperature, T_A	0	25	70	°C

Tabel 20/2.2-46: Maximaal toegelaten waarden van de SN75146.



Figuur 20/2.2-71: Toepassing van de SN75146 in een niet-gebalanceerd RS-232C systeem. De weerstand R en de spanning V moeten aan de voorwaarden in de formules voldoen.

Supply voltage range, V_{CC}	−0.5 V to 7 V
Input voltage	±25 V
Differential input voltage (see Note 2)	±25 V
Output voltage range (see Note 1)	−0.5 V to 5.5 V
Low-level output current	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range	0°C to 70°C
Storage temperature range	− 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

Tabel 20/2.2-47: Aanbevolen bedrijfscondities voor de SN75146.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

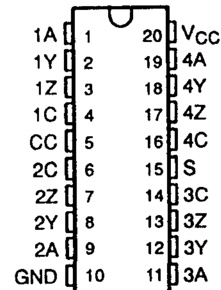
PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_T	Threshold voltage (V_{T+} and V_{T-})			−0.2‡		0.2	V
		See Note 3		−0.4‡		0.4	
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)			70			mV
V_{IB}	Input bias voltage	$I_I = 0$		2		2.4	V
V_{OH}	High-level output voltage	$V_{ID} = 0.2$ V,	$I_O = -1$ mA	2.5	3.5		V
V_{OL}	Low-level output voltage	$V_{ID} = -0.2$ V,	$I_O = 20$ mA		0.35	0.5	V
r_I	Input resistance	$V_I = 3$ V to 25 V or $V_I = -3$ V to −25 V, See Note 4		6	7.8	10.5	kΩ
I_I	Input current	$V_{CC} = 0$ to 5.5 V, See Note 5	$V_I = 10$ V		1.1	3.25	mA
			$V_I = -10$ V		−1.6	−3.25	
I_{OS}	Short-circuit output current§	$V_O = 0$,	$V_{ID} = 0.2$ V	−40	−75	−100	mA
I_{CC}	Supply current	$V_{ID} = -0.5$ V,	No load		35	50	mA
t_{PLH}	Propagation delay time, low-to-high-level output	$C_L = 30$ pF,	See Figure 1	100	150	300	ns
t_{PHL}	Propagation delay time, high-to-low-level output			100	150	300	ns

Tabel 20/2.2-48: Elektrische kenmerken en schakeltijden van de SN75146.

SN75151, SN75153

quad RS-422A lijn-driver

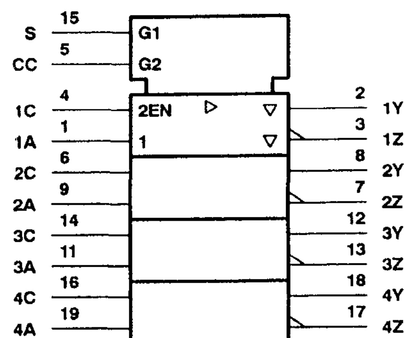
De SN75151 en SN75153 zijn viervoudige differentiële lijn-drivers die voldoen aan de EIA-standaard RS-422A en de federale standaard 1020. Beide drivers hebben TTL-compatibele ingangen en vier onafhankelijk werkende drivers met 3-state uitgangen die een gemeenschappelijke enable-functie hebben. De uitgangen hebben actieve pull-up en pull-down en kunnen 40 mA sinken en sourcen. Bij power-off zijn de uitgangen hoog-impedant. De SN75151 heeft per kanaal een extra enable-ingang.



Figuur 20/2.2-73: Aansluitingen van de SN75151.

Technische gegevens

- 4 x RS-422A driver
- behuizing:
  SN75151: DIL-20 of SOIC-20
  SN75153: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state differentiële uitgangen
- SN75151: extra enable-ingang per kanaal
- uitgangsstroom: max. 40 mA (sink en source)
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 15 ns vertraging
- fabrikant:
  Texas Instruments

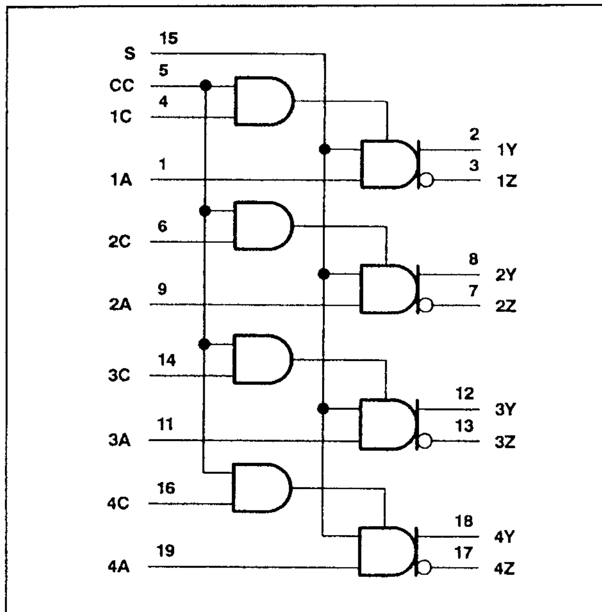


Figuur 20/2.2-74: Logisch symbool van de SN75151.

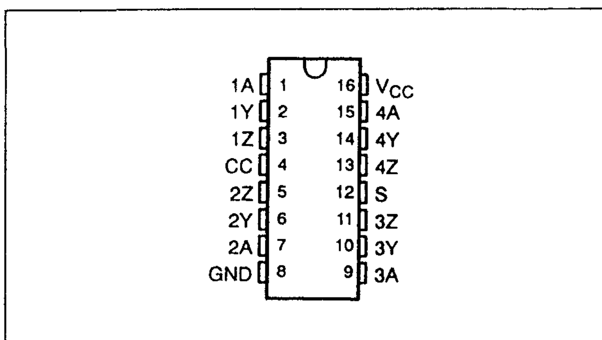
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

INPUTS				OUTPUTS	
ENABLE CC	ENABLE C	STROBE S	DATA A	Y	Z
L	X	X	X	Z	Z
X	L	X	X	Z	Z
H	H	L	X	L	H
H	H	X	L	L	H
H	H	H	H	H	L

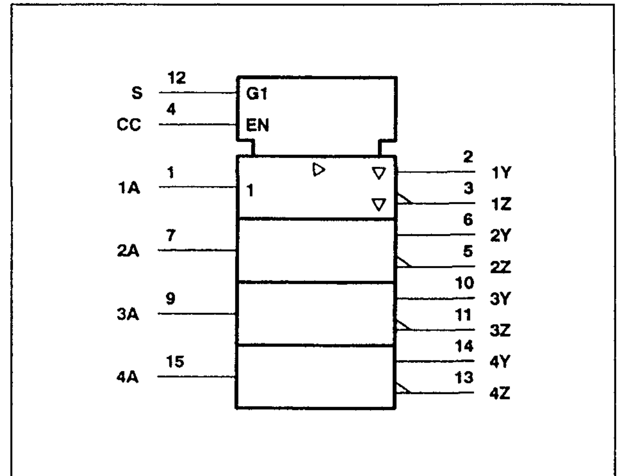
Figuur 20/2.2-75: Waarheidstabel van de SN75151.



Figuur 20/2.2-76: Logisch schema (positieve logica) van de SN75151.



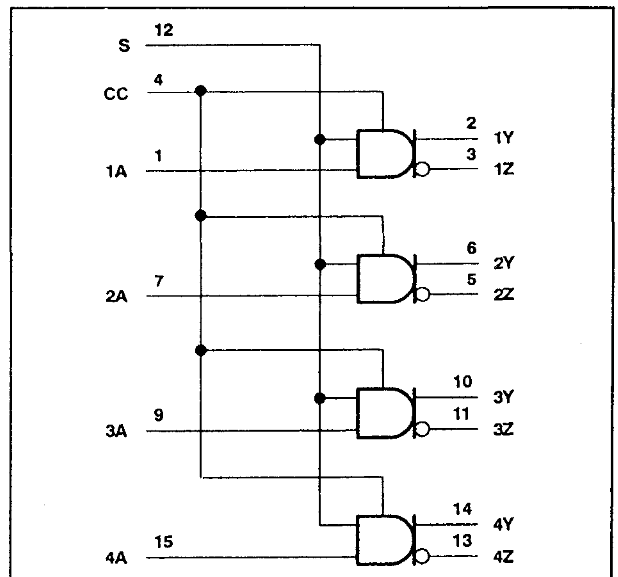
Figuur 20/2.2-77: Aansluitingen van de SN75153.



Figuur 20/2.2-78: Logisch symbool van de SN75153.

INPUTS			OUTPUTS	
ENABLE CC	STROBE S	DATA A	Y	Z
L	X	X	Z	Z
H	L	X	L	H
H	X	L	L	H
H	H	H	H	L

Figuur 20/2.2-79: Waarheidstabel van de SN75153.



Figuur 20/2.2-80: Logisch schema (positieve logica) van de SN75153.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 5.5 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds ...... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	OPERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.2-49: Maximaal toegelaten waarden en "derating table" van de SN75151 en SN75153.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
Common-mode output voltage, V_{OC}	−0.25		6	V
High-level output current, I_{OH}			−40	mA
Low-level output current, I_{OL}			40	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-50: Aanbevolen bedrijfscondities voor de SN75151 en SN75153.

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = MIN, $I_I = -12$ mA	CC, S			−2	V
			All others		−0.9	−1.5	
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IL} = MAX, V_{IH} = 2 V	$I_{OH} = -20$ mA	2.5			V
			$I_{OH} = -40$ mA	2.4			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IL} = MAX, I_{OL} = 40 mA	V_{IH} = 2 V,			0.5	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = MAX, $I_O = 0$			3.4	$2V_{OD2}$	V
$\|V_{OD2}\|$	Differential output voltage	V_{CC} = MIN	$R_L = 100\ \Omega$, See Figure 1	2	2.8		V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage§	V_{CC} = MIN			±0.01	±0.4	V
V_{OC}	Common-mode output voltage¶	V_{CC} = MAX			1.8	3	V
		V_{CC} = MIN			1.6	3	
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§	V_{CC} = MIN or MAX			±0.02	±0.4	V
I_{OZ}	Off-state (high-impedance state) output current	V_{CC} = MAX, Enable at 0.8 V	V_O = 0.5 V			−20	µA
			V_O = 2.5 V			20	
			$V_O = V_{CC}$			20	
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V		0.1	100	µA
			V_O = −0.25 V		−0.1	−100	
			V_O = −0.25 V to 6 V			±100	
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 5.5 V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.4 V	C(SN75151), A			20	µA
			CC, S			80	
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4 V	C(SN75151), A			−0.36	mA
			CC, S			−1.6	
I_{OS}	Short-circuit output current#	V_{CC} = MAX		−50	−90	−150	mA
I_{CC}	Supply current (both drivers)	V_{CC} = MAX, No load	Outputs disabled		30	60	mA
			Outputs enabled		60	80	

Tabel 20/2.2-51: Elektrische kenmerken van de SN75151 en SN75153.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 30 pF, See Figure 2,	R_L = 100 Ω, Termination A		15	30	ns
t_{PHL}	Propagation delay time, high-to-low-level output				15	30	ns
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 30 pF, Termination B	See Figure 2,		13	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output				13	25	ns
t_{TLH}	Transition time, low-to-high-level output	C_L = 30 pF, See Figure 2,	R_L = 100 Ω, Termination A		12	20	ns
t_{THL}	Transition time, high-to-low-level output				12	20	ns
t_{PZH}	Output enable time to high level	C_L = 30 pF, See Figure 3	R_L = 60 Ω,		18	35	ns
t_{PZL}	Output enable time to low level	C_L = 30 pF, See Figure 4	R_L = 111 Ω,		20	35	ns
t_{PHZ}	Output disable time from high level	C_L = 30 pF, See Figure 3	R_L = 60 Ω,		19	30	ns
t_{PLZ}	Output disable time from low level	C_L = 30 pF, See Figure 4	R_L = 111 Ω,		13	30	ns
	Overshoot factor	R_L = 100 Ω, Termination C	See Figure 2,			10	%

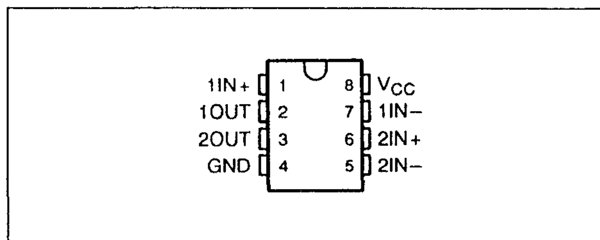
† All typical values are at T_A = 25°C.

Tabel 20/2.2-52: Schakeltijden van de SN75151 en SN75153.

SN75157

dual RS-422A/RS-423A lijn-receiver

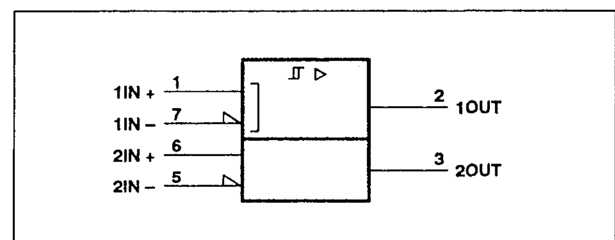
De SN75157 is een dubbele differentiële TTL-compatibele lijn-receiver die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) data-transport. Bovendien wordt voldaan aan de Federale Standaards 1020 en 1030.



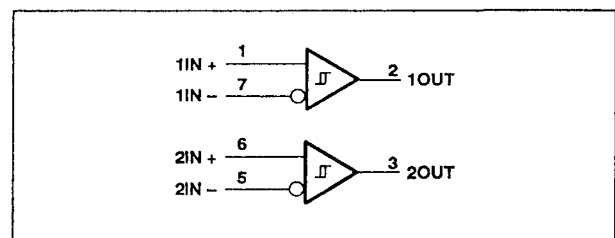
Figuur 20/2.2-81: Aansluitingen van de SN75157.

Technische gegevens

- 2 x RS-422A/RS-423A receiver
- behuizing: DIL-8 of SOIC-8
- hoge ingangs-impedantie
- TTL-compatibele uitgangen
- common-mode bereik: max. +/-15 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- compatibel met µA9637AC (andere V_{CC} en GND posities)
- fabrikant: Texas Instruments



Figuur 20/2.2-82: Logisch symbool van de SN75157.



Figuur 20/2.2-83: Logisch schema (positieve logica) van de SN75157.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage range, V_{CC} (see Note 1) .... −0.5 V to 7 V
Input voltage, V_I .... ±15 V
Differential input voltage (see Note 2) .... ±15 V
Output voltage range (see Note 1) .... −0.5 V to 5.5 V
Low-level output current .... 50 mA
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	OPERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW
PS	450 mW	3.6 mW/°C	288 mW

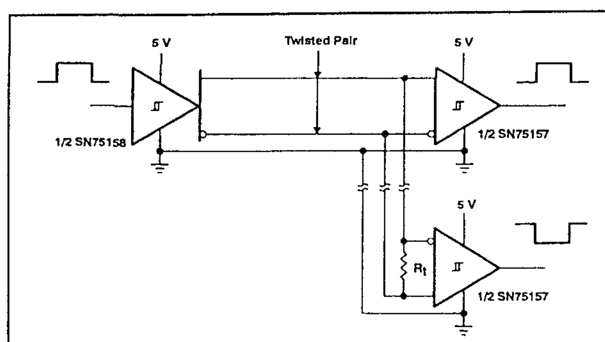
Tabel 20/2.2-53: Maximaal toegelaten waarden en "derating table" van de SN75157.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Operating free-air temperature, T_A	0	25	70	°C

Tabel 20/2.2-54: Aanbevolen bedrijfscondities voor de SN75157.

PARAMETER		TEST CONDITIONS		MIN	TYP‡	MAX	UNIT
V_T	Threshold voltage (V_{T+} and V_{T-})			−0.2		0.2	V
		See Note 3		−0.4		0.4	
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)				70		mV
V_{OH}	High-level output voltage	V_{ID} = 0.2 V,	I_O = −1 mA	2.5	3.5		V
V_{OL}	Low-level output voltage	V_{ID} = −0.2 V,	I_O = 20 mA		0.35	0.5	V
I_I	Input current	V_{CC} = 0 to 5.5 V, See Note 4	V_I = 10 V		1.1	3.25	mA
			V_I = −10 V		−1.6	−3.25	
I_{OS}	Short-circuit output current§	V_O = 0,	V_{ID} = 0.2 V	−40	−75	−100	mA
I_{CC}	Supply current	V_{ID} = −0.5 V,	No load		35	50	mA
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 15 pF,	See Figure 1		15	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output				13	25	ns

Tabel 20/2.2-55: Elektrische kenmerken en schakeltijden van de SN75157.



Figuur 20/2.2-84: Toepassing van de SN75157 en de SN75158 in een gebalanceerd (RS-422A) systeem.

SN75158

dual RS-422A lijn-driver

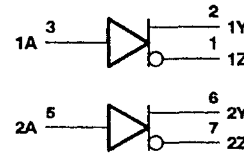
De SN75158 is een dubbele differentiële lijndriver die voldoet aan de EIA-standaard RS-422A. Aan de uitgangen verschijnen complementaire signalen voor gebalanceerde lijnen, zoals getwiste paren. Bij power-off zijn de uitgangen hoog-impedant.

Technische gegevens

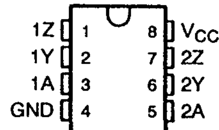
- 2 x RS-422A driver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

- TTL-compatibel
- grote uitgangsstroom
- kortsluitvast
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 16 ns vertraging
- fabrikant:
  Texas Instruments



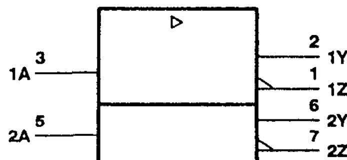
Figuur 20/2.2-87: Logisch schema (positieve logica) van de SN75158.



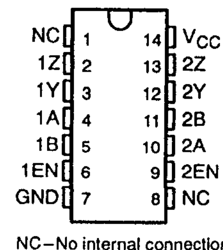
Figuur 20/2.2-85: Aansluitingen van de SN75158.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−40	mA
Low-level output current, I_{OL}			40	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-57: Aanbevolen bedrijfscondities voor de SN75158.



Figuur 20/2.2-86: Logisch symbool van de SN75158.



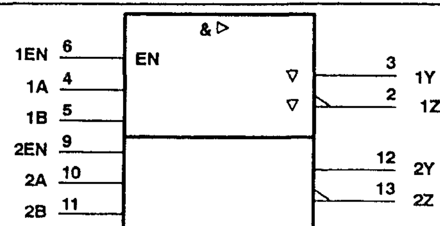
Figuur 20/2.2-88: Aansluitingen van de SN75159.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .. 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW
PS	450 mW	3.6 mW/°C	288 mW

Tabel 20/2.2-56: Maximaal toegelaten waarden en "derating table" van de SN75158.



Figuur 20/2.2-89: Logisch symbool van de SN75159.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

	PARAMETER	TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = MIN,	I_I = −12 mA		−0.9	−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V,	V_{IL} = 0.8 V, I_{OH} = −40 mA	2.4	3		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V,	V_{IL} = 0.8 V, I_{OL} = 40 mA		0.2	0.4	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = MAX,	I_O = 0		3.5	2 V_{OD2}	V
$\|V_{OD2}\|$	Differential output voltage	V_{CC} = MIN	R_L = 100 Ω, See Figure 1	2	3		V
ΔV_{OD}	Change in magnitude of differential output voltage§	V_{CC} = MIN			±0.02	±0.4	V
V_{OC}	Common-mode output voltage¶	V_{CC} = MAX			1.8	3	V
		V_{CC} = MIN			1.5	3	
ΔV_{OC}	Change in magnitude of common-mode output voltage§	V_{CC} = MIN or MAX			±0.02	±0.4	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V		0.1	100	µA
			V_O = −0.25 V		−0.1	−100	
			V_O = −0.25 to 6 V			±100	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5 V			1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.4 V			40	µA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.4 V		−1	−1.6	mA
I_{OS}	Short-circuit output current#	V_{CC} = MAX		−40	−90	−150	mA
I_{CC}	Supply current (both drivers)	V_{CC} = MAX, No load,	Inputs grounded, T_A = 25°C		37	50	mA
t_{PLH}	Propagation delay time, low-to-high-level output	See Figure 2, Termination A			16	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	20	ns
t_{PLH}	Propagation delay time, low-to-high-level output	See Figure 2, Termination B			13	20	ns
t_{PHL}	Propagation delay time, high-to-low-level output				9	15	ns
t_{TLH}	Transition time, low-to-high-level output	See Figure 2, Termination A			4	20	ns
t_{TLH}	Transition time, high-to-low-level output				4	20	ns
	Overshoot factor	See Figure 2, Termination C				10%	

Tabel 20/2.2-58: Elektrische kenmerken en schakeltijden van de SN75158.

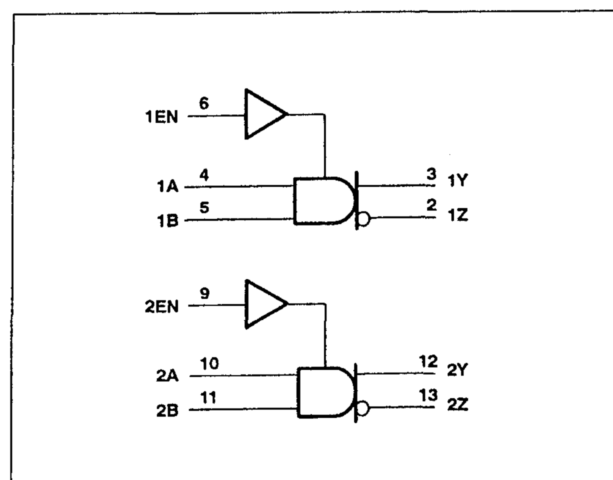
SN75159

dual RS-422A lijn-driver

De SN75159 is een dubbele differentiële lijn-driver met 3-state uitgangen die voldoet aan de RS-422A standaard. De werking is gelijk aan die van de SN75158, maar de SN75159 heeft bovendien twee enable-ingangen.

Technische gegevens

- 2 x RS-422A driver
- behuizing: DIL-14 of SOIC-14
- 3-state uitgangen met aparte enable
- enkele voedingsspanning: 5 V +/-5 %
- TTL-compatibel
- grote uitgangsstroom
- kortsluitvast
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 16 ns vertraging
- fabrikant:
  Texas Instruments



Figuur 20/2.2-90: Logisch schema (positieve logica) van de SN75159.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 5.5 V
Off-state voltage applied to open-collector outputs .... 12 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.2-59: Maximaal toegelaten waarden en “derating table” van de SN75159.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output voltage, I_{OH}			−40	mA
Low-level output current, I_{OL}			40	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-60: Aanbevolen bedrijfscondities voor de SN75159.

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 30 pF, R_L = 100 Ω, See Figure 2, Termination A		16	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output			11	20	ns
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 15 pF, See Figure 2, Termination B		13	20	ns
t_{PHL}	Propagation delay time, high-to-low-level output			9	15	ns
t_{TLH}	Transition time, low-to-high-level output	C_L = 30 pF, R_L = 100 Ω, See Figure 2, Termination A		4	20	ns
t_{THL}	Transition time, high-to-low-level output			4	20	ns
t_{PZH}	Output enable time to high level	C_L = 30 pF, R_L = 180 Ω, See Figure 3		7	20	ns
t_{PZL}	Output enable time to low level	C_L = 30 pF, R_L = 250 Ω, See Figure 4		14	40	ns
t_{PHZ}	Output disable time from high level	C_L = 30 pF, R_L = 180 Ω, See Figure 3		10	30	ns
t_{PLZ}	Output disable time from low level	C_L = 30 pF, R_L = 250 Ω, See Figure 4		17	35	ns
	Overshoot factor	R_L = 100 Ω, See Figure 2, Termination C			10%	

† All typical values are at T_A = 25°C.

Tabel 20/2.2-61: Schakeltijden van de SN75159.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = 4.75 V,	I_I = −12 mA			−0.9	−1.5	V
V_{OH}	High-level output voltage	V_{CC} = 4.75 V, V_{IH} = 2 V,	V_{IL} = 0.8 V, I_{OH} = −40 mA		2.4	3		V
V_{OL}	Low-level output voltage	V_{CC} = 4.75 V, V_{IH} = 2 V,	V_{IL} = 0.8 V, I_{OL} = 40 mA			0.25	0.4	V
V_{OK}	Output clamp voltage	V_{CC} = 5.25 V,	I_O = −40 mA			−1.1	−1.5	V
V_O	Output voltage	V_{CC} = 4.75 V to 5.25 V,	I_O = 0		0		6	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = 5.25 V,	I_O = 0			3.5	$2V_{OD2}$	V
$\|V_{OD2}\|$	Differential output voltage	V_{CC} = 4.75 V			2	3		V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage‡	V_{CC} = 4.75 V	R_L = 100 Ω, See Figure 1			±0.02	±0.4	V
V_{OC}	Common-mode output voltage§	V_{CC} = 5.25 V	R_L = 100 Ω, See Figure 1			1.8	3	V
		V_{CC} = 4.75 V				1.5	3	
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage‡	V_{CC} = 4.75 V to 5.25 V	R_L = 100 Ω, See Figure 1			±0.01	±0.4	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V			0.1	100	μA
			V_O = −0.25 V			−0.1	−100	
			V_O = −0.25 V to 6 V				±100	
I_{OZ}	Off-state (high-impedance state) output current	V_{CC} = 5.25 V, Output controls at 0.8 V	T_A = 25°C	V_O = 0 to V_{CC}			±10	μA
			T_A = 70°C	V_O = 0			−20	
				V_O = 0.4 V			±20	
				V_O = 2.4 V			±20	
				V_O = V_{CC}			20	
I_I	Input current at maximum input voltage	V_{CC} = 5.25 V,	V_I = 5.5 V				1	mA
I_{IH}	High-level input current	V_{CC} = 5.25 V,	V_I = 2.4 V				40	μA
I_{IL}	Low-level input current	V_{CC} = 5.25 V,	V_I = 0.4 V			−1	−1.6	mA
I_{OS}	Short-circuit output current¶	V_{CC} = 5.25 V			−40	−90	−150	mA
I_{CC}	Supply current (both drivers)	V_{CC} = 5.25 V, No load,	Inputs grounded, T_A = 25°C			47	65	mA

Tabel 20/2.2-62: Elektrische kenmerken van de SN75159.

SN75ALS191

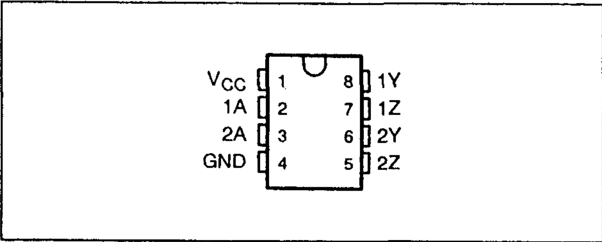
dual RS-422A lijn-driver

De SN75ALS191 is een twee-kanaals differentiële lijn-driver die voldoet aan de RS-422A standaard. De ingangen zijn TTL- en CMOS-compatibel en zijn voorzien van Schottky clampdioden.

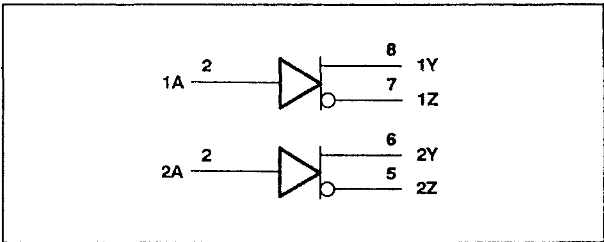
Technische gegevens

- 2 x RS-422A driver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- CMOS- en TTL-compatibel
- kortsluitvaste uitgangen
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 3,5 ns vertraging
- verbeterde vervanging van μA9638
- fabrikant:
  Texas Instruments

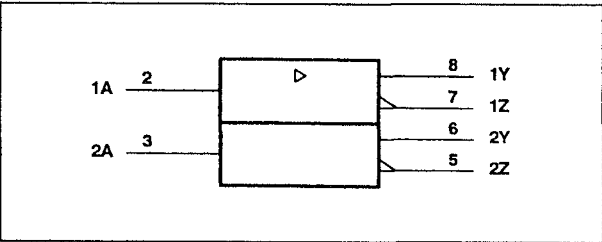
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-91: Aansluitingen van de SN75ALS191.



Figuur 20/2.2-94: Logisch schema (positieve logica) van de SN75ALS191.



Figuur 20/2.2-92: Logisch symbool van de SN75ALS191.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−50	mA
Low-level output current, I_{OL}			50	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-63: Maximaal toegelaten waarden en "derating table" van de SN75ALS191.

FUNCTION TABLE
(each driver)

INPUT	OUTPUTS	
A	Y	Z
H	H	L
L	L	H

Figuur 20/2.2-93: Waarheidstabel van de SN75ALS191.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 7 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW

Tabel 20/2.2-64: Aanbevolen bedrijfscondities voor de SN75ALS191.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = 4.75 V, I_I = −18 mA			−1	−1.2	V
V_{OH}	High-level output voltage	V_{CC} = 4.75 V, V_{IH} = 2 V, V_{IL} = 0.8 V	I_{OH} = − 10 mA	2.5	3.3		
			I_{OH} = − 40 mA	2			
V_{OL}	Low-level output voltage	V_{CC} = 4.75 V, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = 40 mA				0.5	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = 5.25 V, I_O = 0				2 V_{OD2}	V
$\|V_{OD2}\|$	Differential output voltage	V_{CC} = 4.75 V to 5.25 V, R_L = 100 Ω, See Figure 1		2			V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage ‡					± 0.4	V
V_{OC}	Common-mode output voltage§					3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage ‡					± 0.4	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V		0.1	100	µA
			V_O = − 0.25 V		−0.1	−100	
			V_O = − 0.25 V to 6 V			±100	
I_I	Input current	V_{CC} = 5.25 V, V_I = 5.5 V				50	µA
I_{IH}	High-level input current	V_{CC} = 5.25 V, V_I = 2.7 V				25	µA
I_{IL}	Low-level input current	V_{CC} = 5.25 V, V_I = 0.5 V				200	µA
I_{OS}	Short-circuit output current¶	V_{CC} = 5.25 V, V_O = 0		−50		−150	mA
I_{CC}	Supply current (all drivers)	V_{CC} = 5.25 V, No load, All inputs at 0 V			32	40	mA
t_{dD}	Differential-output delay time	C_L = 15 pF, R_L = 100 Ω, See Figure 2			3.5	7	ns
t_{tD}	Differential-output transition time				3.5	7	ns
	Skew				1.5	4	ns

Typical values are at T_A = 25°C.

Tabel 20/2.2-65: Elektrische kenmerken en schakeltijden van de SN75ALS191.

SN75ALS192

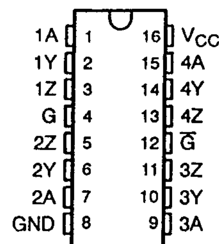
quad RS-422A lijn-driver

De vier-kanaals SN75ALS192 differentiële lijn-driver is ontworpen voor data-transport via getwiste paren of transmissielijnen.

De drivers voldoen aan de RS-422A standaard en zijn compatibel met 3-state TTL-schakelingen. Door de complementaire enable-ingangen kan uit HOOG- of LAAG-actief gebruik worden gekozen. De SN75ALS192 werkt het best samen met de SN75ALS193, waarbij data-snelheden van meer dan 20 Mbit/s mogelijk zijn.

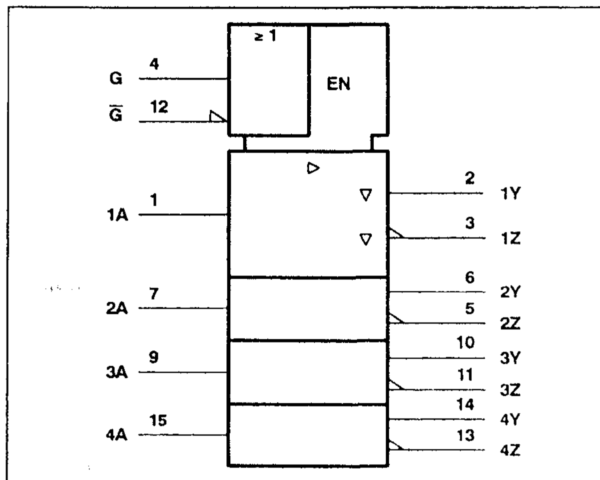
Technische gegevens

- 4 x RS-422A driver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state TTL-compatibel
- uitgangen hoog-impedant bij power off
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 5 ns vertraging
- verbeterde vervanging van Am26LS31
- fabrikant: Texas Instruments

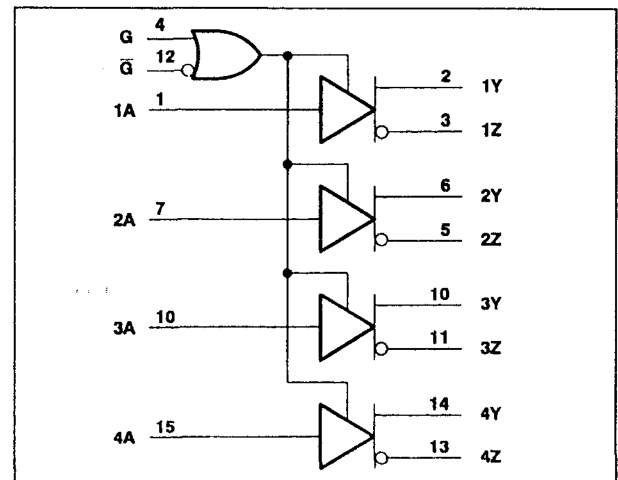


Figuur 20/2.2-95: Aansluitingen van de SN75ALS192.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-96: Logisch symbool van de SN75ALS192.



Figuur 20/2.2-98: Logisch schema (positieve logica) van de SN75ALS192.

FUNCTION TABLE
(each driver)

INPUT	ENABLES		OUTPUTS	
A	G	Ḡ	Y	Z̄
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H = high level, L = low level,
Z = high impedance (off), X = irrelevant

Figuur 20/2.2-97: Waarheidstabel van de SN75ALS192.

	SN75ALS192			UNIT
	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.75	5	5.25	V
High level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−20	mA
Low-level output current, I_{OL}			20	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-67: Aanbevolen bedrijfscondities voor de SN75ALS192.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 7 V
Off-state output voltage .... 6 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range: SN75ALS192 .... 0°C to 70°C
Storage temperature range .... − 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D, N, or W package .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	N/A
N	1150 mW	9.2 mW/°C	736 mW	N/A

Tabel 20/2.2-66: Maximaal toegelaten waarden en "derating table" van de SN75ALS192.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS†		SN55ALS192 MIN	SN55ALS192 TYP‡	SN55ALS192 MAX	SN75ALS192 MIN	SN75ALS192 TYP‡	SN75ALS192 MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = MIN,	I_I = −18 mA			−1.5			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN,	I_{OH} = − 20 mA	2.4			2.5			V
V_{OL}	Low-level output voltage	V_{CC} = MIN,	I_{OL} = 20 mA			0.5			0.5	V
V_O	Output voltage	V_{CC} = MAX,	I_O = 0	0		6	0		6	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = MIN,	I_O = 0	1.5		6	1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	R_L = 100 Ω,	See Figure 1	1/2 V_{OD1} or 2§			1/2 V_{OD1} or 2§			V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage ¶					± 0.2			± 0.2	V
V_{OC}	Common-mode output voltage#	R_L = 100 Ω,	See Figure 1			± 3			± 3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage ¶					± 0.2			± 0.2	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V			100			100	μA
			V_O = − 0.25 V			−100			−100	
I_{OZ}	Off-state (high-impedance state) output current	V_{CC} = MAX	V_O = 0.5 V			−20			−20	μA
			V_O = 2.5 V			20			20	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7 V			100			100	μA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.7 V			20			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.4 V			− 200			− 200	μA
I_{OS}	Short-circuit output current ‖	V_{CC} = MAX		− 30		−150	− 30		− 150	mA
I_{CC}	Supply current (all drivers)	V_{CC} = MAX, All outputs disabled			26	45		26	45	mA

Tabel 20/2.2-68: Elektrische kenmerken van de SN75ALS192.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	S1 and S2 open,	C_L = 30 pF		6	13	ns
t_{PHL}	Propagation delay time, high-to-low-level output				9	14	ns
	Output-to-output skew				3	6	ns
t_{PZH}	Output enable time to high level	S1 open and S2 closed			11	15	ns
t_{PZL}	Output enable time to low level	S1 closed and S2 open			16	20	ns
t_{PHZ}	Output disable time from high level	S1 open and S2 closed,	C_L = 10 pF		8	15	ns
t_{PLZ}	Output disable time from low level	S1 and S2 closed,	C_L = 10 pF		18	20	ns

Tabel 20/2.2-69: Schakeltijden van de SN75ALS192.

SN75ALS193

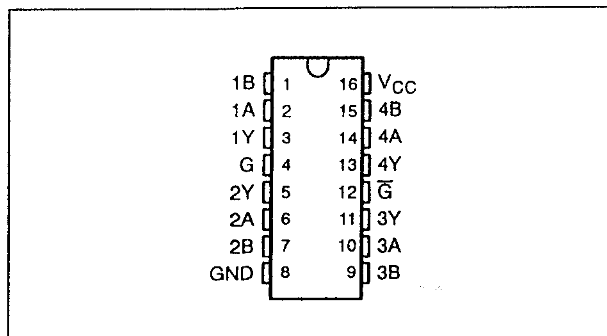
quad RS-422A/RS-423A lijn-receiver

De SN75ALS193 is een viervoudige differentiële lijn-receiver met 3-state uitgangen die gebruikt kan worden voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) data-transport. Bovendien wordt voldaan aan de CCITT-aanbevelingen V.10, V.11, X.26 en X.27. De SN75ALS193 is bedoeld voor multipoint bus-transmissie met snelheden tot 20 Mbit/s over lange lijnen in storende omgevingen. De ingangen hebben een hoge ingangsimpedantie met hysteresisch en een gevoeligheid van +/-200 mV in een common-mode bereik van +/-7 V. De enable-functie kan actief LAAG of actief HOOG zijn.

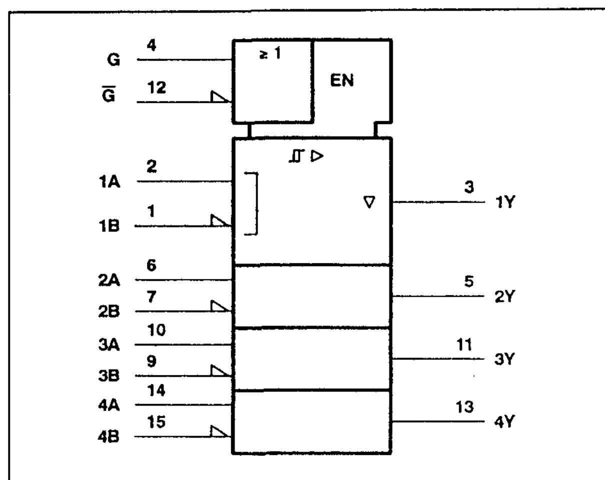
Technische gegevens

- 4 x RS-422A/RS-423A receiver
- behuizing: DIL-16

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-99: Aansluitingen van de SN75-ALS193.

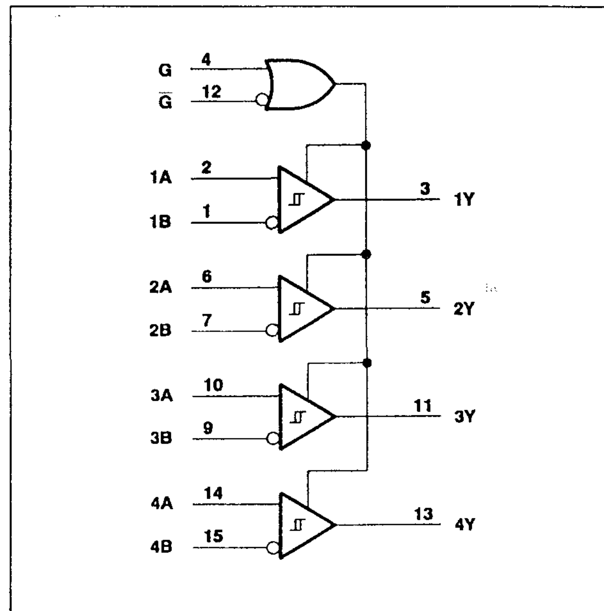


Figuur 20/2.2-100: Logisch symbool van de SN75ALS193.

DIFFERENTIAL INPUTS A – B	ENABLES G	ENABLES G̅	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	X	H
	X	L	H
-0.2 V $< V_{ID} < 0.2$ V	H	X	?
	X	L	?
$V_{ID} \leq -0.2$ V	H	X	L
	X	L	L
X	L	H	Z
Open	H	X	H
	X	L	H

H = high level, L = low level, X = irrelevant, ? = indeterminate
Z = high impedance (off)

Figuur 20/2.2-101: Waarheidstabel van de SN75ALS193.



Figuur 20/2.2-102: Logisch schema (positieve logica) van de SN75ALS193.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, A or B, V_I .... ±15 V
Differential input voltage (see Note 2) .... ±15 V
Enable input voltage .... 7 V
Low-level output current .... 50 mA
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... – 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds.... 300°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25$°C POWER RATING	DERATING FACTOR ABOVE $T_A = 25$°C	$T_A = 70$°C POWER RATING	$T_A = 125$°C POWER RATING
J	1025 mW	8.2 mW/°C	656 mW	N/A

Tabel 20/2.2-70: Maximaal toegelaten waarden en “derating table” van de SN75ALS193.

- hoge ingangs-impedanties
- 3-state TTL-compatibele uitgangen
- common-mode bereik: max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- verbeterde vervanging van de Am26-LS32A
- fabrikant:
  Texas Instruments

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Differential input voltage, V_{ID}			±12	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			– 400	μA
Low-level output current, I_{OL}			16	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-71: Aanbevolen bedrijfscondities voor de SN75ALS193.

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage					200	mV
V_{T-}	Negative-going threshold voltage			– 200§			mV
V_{hys}	Hysteresis (V_{T+} –V_{T-})				120		mV
V_{IK}	Enable-input clamp voltage	V_{CC} = MIN,	I_I = – 18 mA			– 1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = – 400 μA,	V_{ID} = 200 mV, See Figure 1	2.5	3.6		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{ID} = – 200 mV, See Figure 1	I_{OL} = 8 mA			0.45	V
			I_{OL} = 16 mA			0.5	
I_{OZ}	High-impedance-state output current	V_{CC} = MAX	V_O = 2.4 V			20	μA
			V_O = 0.4 V			– 20	
I_I	Line input current	Other input at 0 V, See Note 3	V_{CC} = MIN, V_I = 15 V		0.7	1.2	mA
			V_{CC} = MIN, V_I = – 15 V		– 1.0	– 1.7	
I_{IH}	High-level enable-input current	V_{CC} = MAX	V_{IH} = 2.7 V			20	μA
			V_{IH} = MAX			100	
I_{IL}	Low-level enable-input current	V_{CC} = MAX,	V_{IL} = 0.4 V			–100	μA
	Input resistance			12	18		kΩ
I_{OS}	Short-circuit output current	V_{CC} = MAX, V_O = 0,	V_{ID} = 3 V, See Note 4	– 15	– 78	– 130	mA
I_{CC}	Supply current	V_{CC} = MAX,	Outputs disabled		22	35	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{ID} = –2.5 V to 2.5 V, C_L = 15 pF,	See Figure 2		15	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				15	22	
t_{PZH}	Output enable time to high level	C_L = 15 pF,	See Figure 3		13	25	
t_{PZL}	Output enable time to low level				11	25	
t_{PHZ}	Output disable time from high level	C_L = 5 pF,	See Figure 3		13	25	
t_{PLZ}	Output disable time from low level				15	22	

Tabel 20/2.2-72: Elektrische kenmerken en schakeltijden van de SN75ALS193.

SN75ALS194

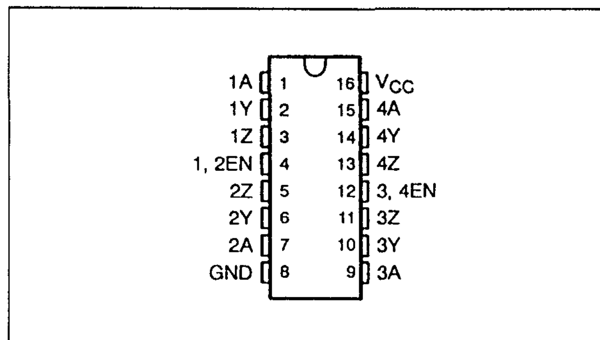
quad RS-422A lijn-driver

De SN75ALS194 is een viervoudige differentiële lijn-driver die voldoet aan de EIA-standaard RS-422A. De drivers hebben TTL-compatibele ingangen en 3-state uitgangen die per paar een enable-functie hebben. De uitgangen zijn tijdens power-off hoog-impedant. Data-transport met snelheden tot 10 Mbit/s is mogelijk.

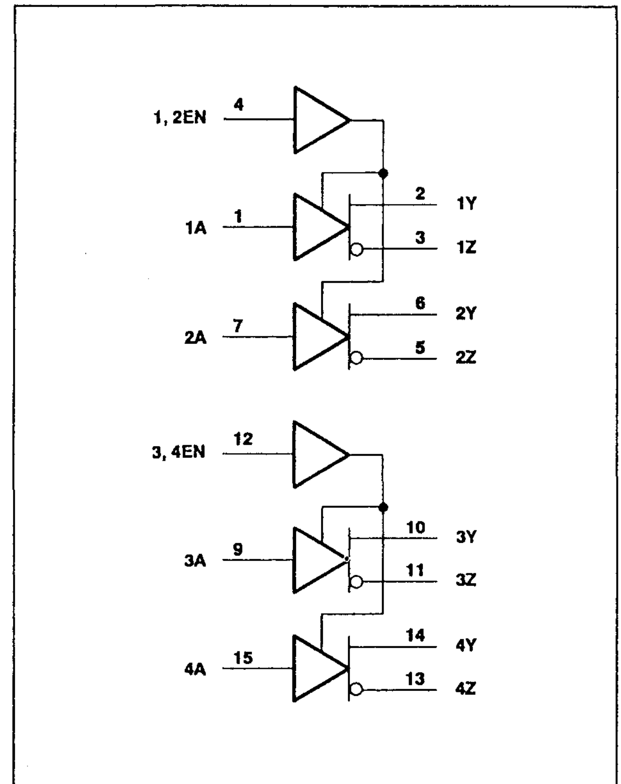
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Technische gegevens

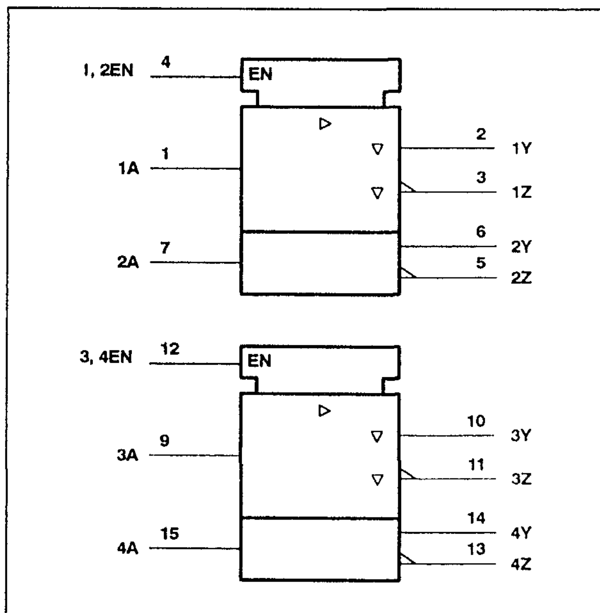
- 4 x RS-422A driver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state differentiële uitgangen
- 2 enables (elk paar één)
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: max. 6 ns vertraging
- verbeterde vervanging van de MC3487
- fabrikant:
  Texas Instruments



Figuur 20/2.2-103: Aansluitingen van de SN75-ALS194.



Figuur 20/2.2-105: Logisch schema (positieve logica) van de SN75ALS194.



Figuur 20/2.2-104: Logisch symbool van de SN75ALS194.

INPUT A	OUTPUT EN	OUTPUTS Y	Z
H	H	H	L
L	H	L	H
X	L	Z	Z

H = high level, L = low level, X = irrelevant,
Z = high impedance

Figuur 20/2.2-106: Waarheidstabel van de SN75ALS194.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 5.5 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range: SN75ALS194 .... 0°C to 70°C
Storage temperature range .... – 65°C to 150°C
Case temperature for 60 seconds: FK package .... 260°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D, N, or W package .... 260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J package .... 300°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	N/A
J	1375 mW	11.0 mW/°C	880 mW	275 mW
N	1150 mW	9.2 mW/°C	736 mW	N/A

Tabel 20/2.2-73: Maximaal toegelaten waarden en "derating table" van de SN75ALS194.

		SN75ALS194 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}	All inputs, T_A = 25°C	2			V
	A inputs, T_A = Full range	2			
	EN inputs, T_A = Full range	2			
Low-level input voltage, V_{IL}				0.8	V
High-level output current, I_{OH}				– 20	mA
Low-level output current, I_{OL}	T_A = 25°C			48	mA
	T_A = Full range			48	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.2-74: Aanbevolen bedrijfscondities voor de SN75ALS194.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = MIN,	I_I = −18 mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, I_{OH} = −20 mA	SN55ALS194	2.4			V
			SN75ALS194	2.5			
V_{OL}	Low-level output voltage	V_{CC} = MIN,	I_{OL} = MAX			0.5	V
V_O	Output voltage	I_O = 0		0		6	V
$\|V_{OD1}\|$	Differential output voltage	I_O = 0		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	R_L = 100 Ω,	See Figure 1	1/2 V_{OD1} or 2§			V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage¶					±0.4	V
V_{OC}	Common-mode output voltage					±3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage¶					±0.4	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6V			100	μA
			V_O = −0.25 V			−100	
I_{OZ}	High-impedance state output current	V_{CC} = MAX, Output enables at 0.8 V	V_O = 2.7 V			100	μA
			V_O = 0.5 V			−100	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5 V			100	μA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.7 V			50	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.5 V			−200	μA
I_{OS}	Short-circuit output current#	V_{CC} = MAX,	V_I = 2 V	−40		−140	mA
I_{CC}	Supply current (all drivers)	V_{CC} = MAX,	All outputs disabled		26	45	mA

Tabel 20/2.2-75: Elektrische kenmerken van de SN75ALS194.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER		TEST CONDITIONS	SN75ALS194 MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 15 pF, See Figure 2		6	13	ns
t_{PHL}	Propagation delay time, high-to-low-level output			9	14	ns
	Output-to-output skew			3.5	6	ns
t_{tD}	Differential-output transition time	C_L = 15 pF, See Figure 3		8	14	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF, See Figure 4		9	12	ns
t_{PZL}	Output enable time to low level			12	20	ns
t_{PHZ}	Output disable time from high level			9	14	ns
t_{PLZ}	Output disable time from low level			12	15	ns

Tabel 20/2.2-76: Schakeltijden van de SN75ALS194.

SN75ALS195

quad RS-422A/RS-423A lijn-receiver

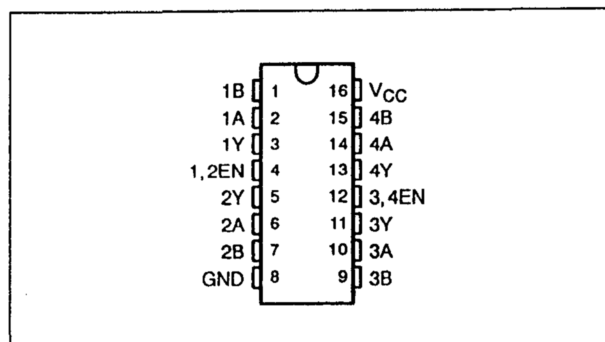
De SN75ALS195 is een monolithische viervoudige differentiële lijn-receiver met 3-state uitgangen die geschikt is voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) data-transport. Tevens wordt voldaan aan de CCITT-aanbevelingen V.10, V.11, X.26 en X.27. Door de 3-state uitgangen is de SN75ALS195 zeer geschikt voor bussystemen met snelheden tot 20 Mbit/s. De ingangen hebben een hoge ingangsimpedantie met hysteresisch en een gevoeligheid van +/-200 mV in een common-mode bereik van

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

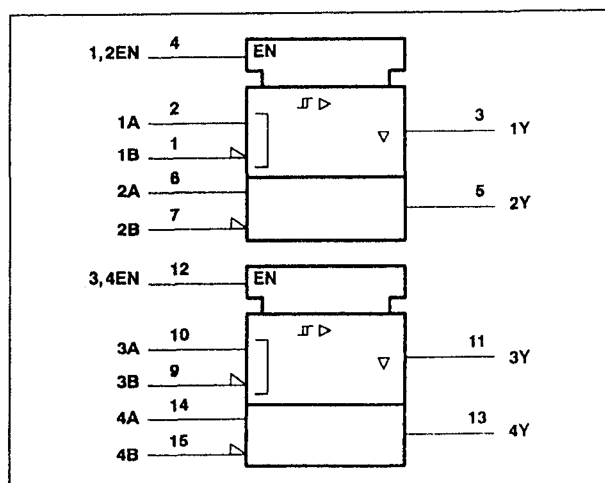
+/-7 V. Per paar ontvangers is er een enable-functie die actief HOOG is. Samenwerking met de SN75ALS194 verdient aanbeveling.

Technische gegevens

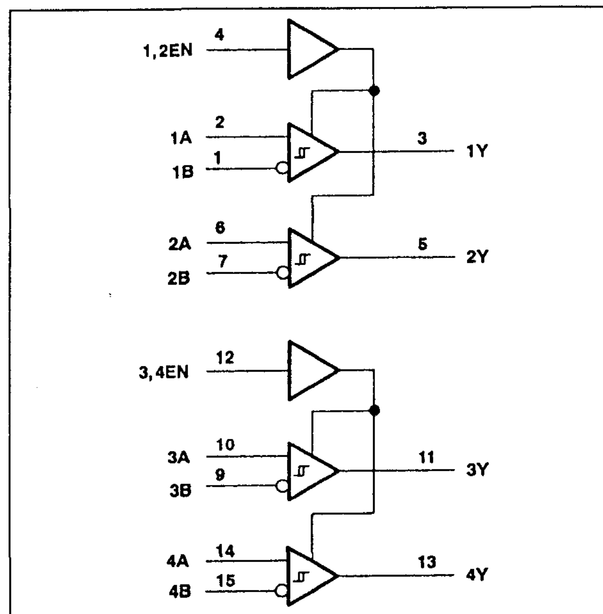
- 4 x RS-422A/RS-423A receiver
- behuizing: DIL-16
- hoge ingangs-impedanties (min. 12 kΩ)
- 3-state TTL-compatibele uitgangen
- common-mode bereik: max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- verbeterde vervanging van de MC3486
- fabrikant:
  Texas Instruments



Figuur 20/2.2-107: Aansluitingen van de SN75-ALS195.



Figuur 20/2.2-108: Logisch symbool van de SN75ALS195.



Figuur 20/2.2-109: Logisch schema (positieve logica) van de SN75ALS195.

DIFFERENTIAL INPUTS A–B	ENABLE EN	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	H
-0.2 V $< V_{ID} < 0.2$ V	H	?
$V_{ID} \leq -0.2$ V	H	L
X	L	Z
Open	H	H

H = high level, L = low level, X = irrelevant, ? = indeterminate, Z = high impedance (off)

Figuur 20/2.2-110: Waarheidstabel van de SN75ALS195.

	SN75ALS195			UNIT
	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Differential input voltage, V_{ID}			±12	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−400	μA
Low-level output current, I_{OL}			16	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-78: Aanbevolen bedrijfscondities voor de SN75ALS195.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, A or B inputs, V_I .... ±15 V
Differential input voltage (see Note 2) .... ±15 V
Enable input voltage .... 7 V
Low-level output current .... 50 mA
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range: SN75ALS195 .... 0°C to 70°C
Storage temperature range .... − 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J or W package .... 300°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE T_A = 25°C	T_A = 70°C POWER RATING	T_A = 125°C POWER RATING
J (SN75ALS195)	1025 mW	8.2 mW/°C	656 mW	N/A

Tabel 20/2.2-77: Maximaal toegelaten waarden en "derating table" van de SN75ALS195.

PARAMETER		TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V_{T+}	Positive-going threshold voltage				200	mV
V_{T-}	Negative-going threshold voltage		−200§			mV
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)			120		mV
V_{IK}	Enable-input clamp voltage	V_{CC} = MIN, I_I = − 18 mA			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{ID} = 200 mV, I_{OH} = − 400 µA, See Figure 1	2.5	3.6		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{ID} = − 200 mV, See Figure 1; I_{OL} = 8 mA			0.45	V
		I_{OL} = 16 mA			0.5	
I_{OZ}	High-impedance state output current	V_{CC} = MAX, V_{IL} = 0.8 V, V_{ID} = − 3 V, V_O = 2.7 V			20	µA
		V_{CC} = MAX, V_{IL} = 0.8 V, V_{ID} = 3 V, V_O = 0.5 V			−20	
I_I	Line input current	Other input at 0 V, See Note 3; V_{CC} = MIN, V_I = 15 V		0.7	1.2	mA
		V_{CC} = MAX, V_I = −15 V		−1	−1.7	
I_{IH}	High-level enable-input current	V_{CC} = MAX; V_{IH} = 2.7 V			20	µA
		V_{IH} = 5.25 V			100	
I_{IL}	Low-level enable-input current	V_{CC} = MAX, V_{IL} = 0.4 V			−100	µA
	Input resistance		12	18		kΩ
I_{OS}	Short-circuit output current	V_{CC} = MAX, V_{ID} = 3 V, V_O = 0, See Note 4	−15	−78	130	mA
I_{CC}	Supply current	V_{CC} = MAX, Outputs disabled		22	35	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{ID} = 0 V to 3 V, See Figure 2		15	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output			15	22	ns
t_{PZH}	Output enable time to high level	See Figure 3		13	25	ns
t_{PZL}	Output enable time to low level			10	25	
t_{PHZ}	Output disable time from high level	See Figure 3		19	25	ns
t_{PLZ}	Output disable time from low level			17	22	

Tabel 20/2.2-79: Elektrische kenmerken en schakeltijden van de SN75ALS195.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

SN75ALS197

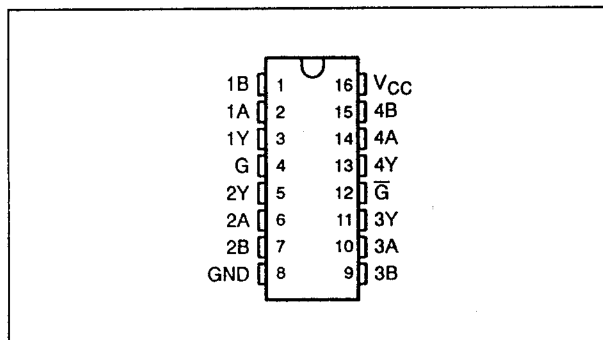
quad RS-422A lijn-receiver

De SN75ALS197 is een viervoudige differentiële lijn-receiver met 3-state uitgangen voor gebalanceerd (RS-422A) data-transport. Bovendien wordt voldaan aan de CCITT-aanbevelingen V.10, V.11, X.26 en X.27. De SN75ALS197 is geschikt voor multipoint bus-transmissie met snelheden tot 10 Mbit/s. De ingangen hebben een hoge ingangs-impedantie met hysteresisch en een gevoeligheid van +/-300 mV in een common-mode bereik van +/-7 V. De enable-functie kan actief LAAG of actief HOOG zijn.

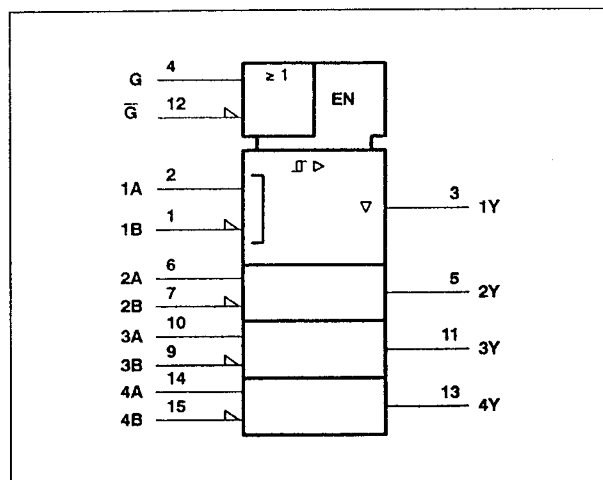
DIFFERENTIAL INPUTS A–B	ENABLES G	ENABLES $\overline{G}$	OUTPUT Y
$V_{ID} \geq 0.3$ V	H	X	H
	X	L	H
-0.3 V < V_{ID} < 0.3 V	H	X	?
	X	L	?
$V_{ID} \leq -0.3$ V	H	X	L
	X	L	L
X	L	H	Z
Open	H	X	H
	X	L	H

H = high level, L = low level, X = irrelevant, ? = indeterminate, Z = high impedance (off)

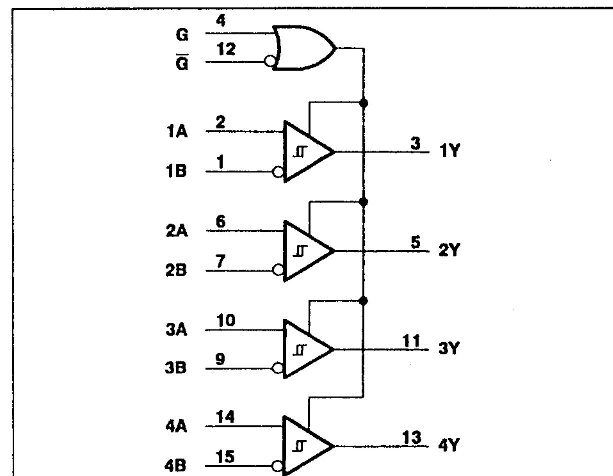
Figuur 20/2.2-113: Waarheidstabel van de SN75ALS197.



Figuur 20/2.2-111: Aansluitingen van de SN75-ALS197.



Figuur 20/2.2-112: Logisch symbool van de SN75ALS197.



Figuur 20/2.2-114: Logisch schema (positieve logica) van de SN75ALS197.

Technische gegevens

- 4 x RS-422A receiver
- behuizing: DIL-16 of SOIC-16
- hoge ingangs-impedanties (min. 12 kΩ)
- 3-state uitgangen
- common-mode bereik: max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- verbeterde vervanging van de Am26-LS32A
- fabrikant:
  Texas Instruments

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, A or B inputs, V_I	±15 V
Differential input voltage (see Note 2)	±15 V
Enable input voltage	7 V
Low-level output current	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range	0°C to 70°C
Storage temperature range	– 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.2-80: Maximaal toegelaten waarden en "derating table" van de SN75ALS197.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			± 7	V
Differential input voltage, V_{ID}			± 12	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			– 400	µA
Low-level output current, I_{OL}			16	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-81: Aanbevolen bedrijfscondities voor de SN75ALS197.

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going threshold voltage					300	mV
V_{T-}	Negative-going threshold voltage			– 300‡			mV
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)	See Figure 4			120		mV
V_{IK}	Enable-input clamp voltage	I_I = – 18 mA				–1.5	V
V_{OH}	High-level output voltage	V_{ID} = 300 mV,	I_{OH} = – 400 µA	2.7	3.6		V
V_{OL}	Low-level output voltage	V_{ID} = – 300 mV	I_{OL} = 8 mA			0.45	V
			I_{OL} = 16 mA			0.5	
I_{OZ}	High-impedance-state output current	V_{CC} = 5.25 V	V_O = 2.4 V			20	µA
			V_{OH} = 0.4 V			–20	
I_I	Line input current	Other input at 0 V, See Note 3	V_I = 15 V		0.7	1.2	mA
			V_I = –15 V		–1.0	–1.7	
I_{IH}	High-level enable-input current		V_{IH} = 2.7 V			20	µA
			V_{IH} = 5.25 V			100	
I_{IL}	Low-level enable-input current	V_{IL} = 0.4 V				–100	µA
	Input resistance			12	18		kΩ
I_{OS}	Short-circuit output current§	V_{ID} = 3 V,	V_O = 0	–15	–78	–130	mA
I_{CC}	Supply current	Outputs disabled			22	35	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{ID} = – 2.5 V to 2.5 V, See Figure 2	C_L = 15 pF,		15	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				15	22	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF,	See Figure 2		13	25	ns
t_{PZL}	Output enable time to low level				11	25	
t_{PHZ}	Output disable time from high level	C_L = 15 pF,	See Figure 2		13	25	ns
t_{PLZ}	Output disable time from low level				15	22	

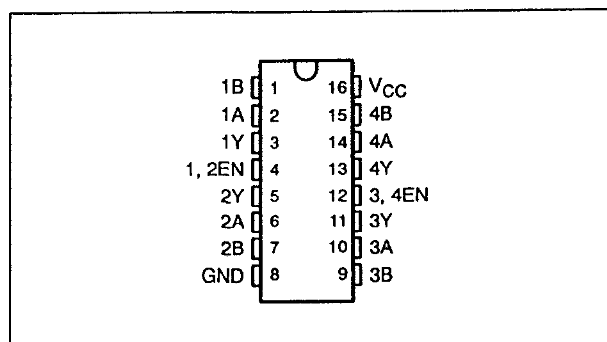
Tabel 20/2.2-82: Elektrische kenmerken en schakeltijden van de SN75ALS197.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

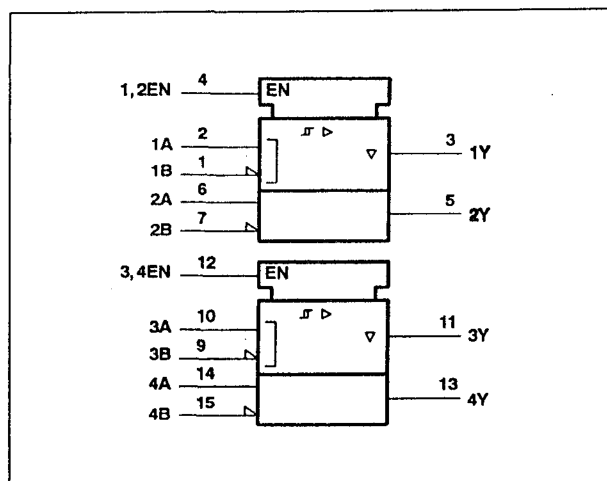
SN75ALS199

quad RS-422A lijn-receiver

De SN75ALS199 is een monolithische viervoudige differentiële lijn-receiver met 3-state uitgangen die geschikt is voor gebalanceerd data-transport (RS-422A). Tevens wordt voldaan aan de CCITT-aanbevelingen V.10, V.11, X.26 en X.27. De 3-state uitgangen maken de SN75ALS199 zeer geschikt voor multipoint bussystemen met snelheden tot 10 Mbit/s. De hoog-impedante ingangen hebben een hysteresisch en een gevoeligheid van +/-300 mV in het common-mode bereik van +/-7 V. Per paar ontvangers is er een actief HOGE enable-functie. Samenwerking met de SN75ALS194 wordt aanbevolen.



Figuur 20/2.2-115: Aansluitingen van de SN75-ALS199.

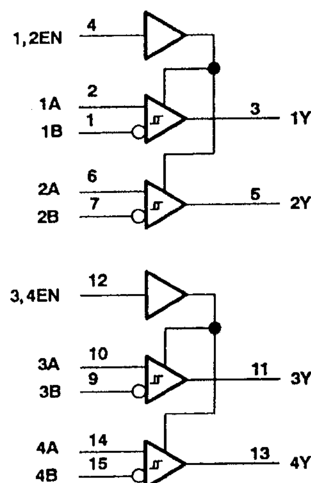


Figuur 20/2.2-116: Logisch symbool van de SN75ALS199.

DIFFERENTIAL INPUTS A–B	EN	OUTPUT Y
$V_{ID} \geq 0.3$ V	H	H
-0.3 V $< V_{ID} < 0.3$ V	H	?
$V_{ID} \leq -0.3$ V	H	L
X	L	Z
Open	H	H

H = high level, L = low level, X = irrelevant, ? = indeterminate, Z = high impedance (off)

Figuur 20/2.2-117: Waarheidstabel van de SN75ALS199.



Figuur 20/2.2-118: Logisch schema (positieve logica) van de SN75ALS199.

Technische gegevens

- 4 x RS-422A receiver
- behuizing: DIL-16 of SOIC-16
- hoge ingangs-impedanties (min. 12 kΩ)
- ingangs-hysteresisch: 120 mV typ.
- 3-state TTL-compatibele uitgangen
- common-mode bereik max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- verbeterde vervanging van de MC3486
- fabrikant:
  Texas Instruments

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, A or B inputs, V_I	±15 V
Differential input voltage (see Note 2)	±15 V
Enable input voltage	7 V
Low-level output current	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range	0°C to 70°C
Storage temperature range	− 65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.2-83: Maximaal toegelaten waarden en "derating table" van de SN75ALS199.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Differential input voltage, V_{ID}			±12	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			− 400	µA
Low-level output current, I_{OL}			16	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-84: Aanbevolen bedrijfscondities voor de SN75ALS199.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going threshold voltage					300	mV
V_{T-}	Negative-going threshold voltage			−300‡			mV
V_{hys}	Hysteresis ($V_{T+} - V_{T-}$)				120		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 300$ mV,	$I_{OH} = -400$ µA	2.7	3.6		V
V_{OL}	Low-level output voltage	$V_{ID} = -300$ mV	$I_{OL} = 8$ mA			0.45	V
			$I_{OL} = 16$ mA			0.5	
I_{OZ}	High-impedance-state output current	$V_{IL} = 0.8$ V, $V_{ID} = -3$ V,	$V_O = 2.7$ V			20	µA
		$V_{IL} = 0.8$ V, $V_{IO} = 3$ V,	$V_O = 0.5$ V			−20	
I_I	Line input current	Other input at 0 V, See Note 3	$V_I = 15$ V		0.7	1.2	mA
			$V_I = -15$ V		−1	−1.7	
I_{IH}	High-level enable-input current		$V_{IH} = 2.7$ V			20	µA
			$V_{IH} = 5.25$ V			100	
I_{IL}	Low-level enable-input current	$V_{IL} = 0.4$ V				−100	µA
	Input resistance			12	18		kΩ
I_{OS}	Short-circuit output current§	$V_{ID} = 3$ V,	$V_O = 0$	−15	−78	−130	mA
I_{CC}	Supply current	Outputs disabled			22	35	mA
t_{PLH}	Propagation delay time, low-to-high-level output	$V_{ID} = 0$ V to 3 V, See Figure 2	$C_L = 15$ pF,		15	22	ns
t_{PHL}	Propagation delay time, high-to-low-level output				15	22	
t_{PZH}	Output enable time to high level	$C_L = 15$ pF,	See Figure 3		13	25	ns
t_{PZL}	Output enable time to low level				11	25	
t_{PHZ}	Output disable time from high level	$C_L = 15$ pF,	See Figure 3		13	25	ns
t_{PLZ}	Output disable time from low level				15	22	

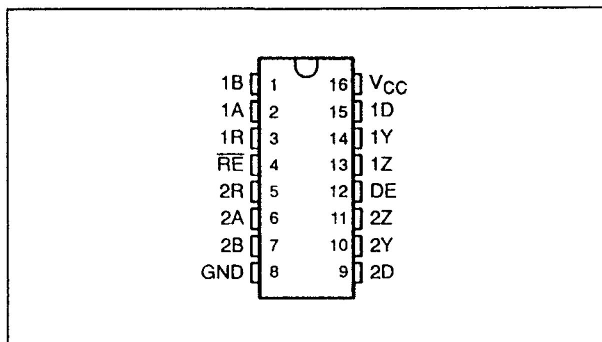
Tabel 20/2.2-85: Elektrische kenmerken en schakeltijden van de SN75ALS199.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

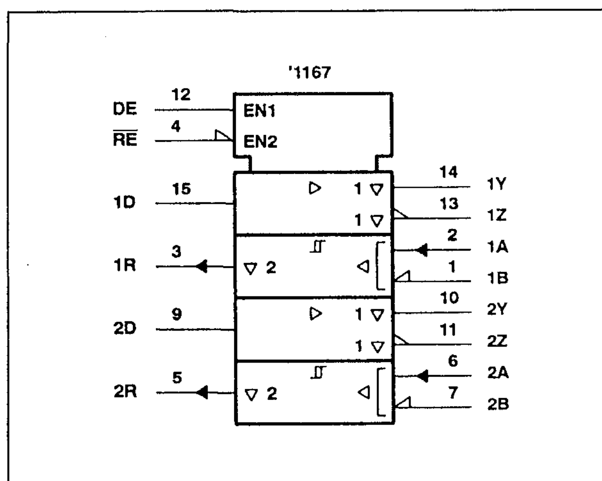
SN75C1167, SN75C1168

dual RS-422 lijn-driver/receiver

De SN75C1167 en SN75C1168 zijn dubbele differentiële lijn-driver/receiver paren die voldoen aan de RS-422A standaard voor gebalanceerde data-verbindingen en de CCITT-aanbevelingen V.10, V.11, X.26 en X.27. Beide typen hebben twee lijn-drivers en twee lijn-receivers die op een enkele 5 V voeding werken. De SN75C1167 heeft voor de drivers een actief-HOGE en voor de receivers een actief-LAGE enable-ingang die extern aan elkaar kunnen worden gelegd. De SN75C1168 heeft voor elke driver een aparte actief-HOGE enable (niet voor de receivers).



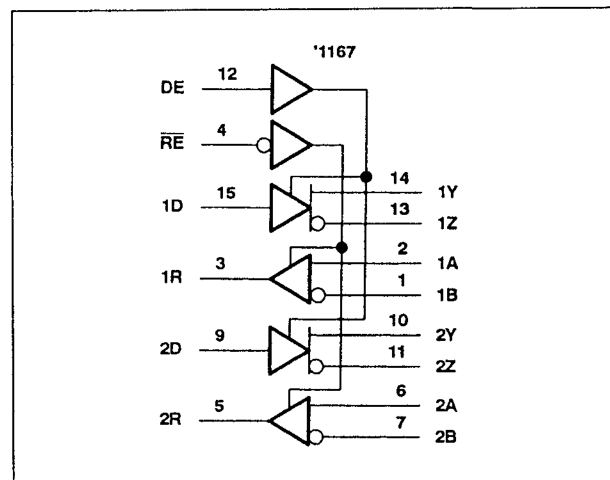
Figuur 20/2.2-119: Aansluitingen van de SN75-C1167.



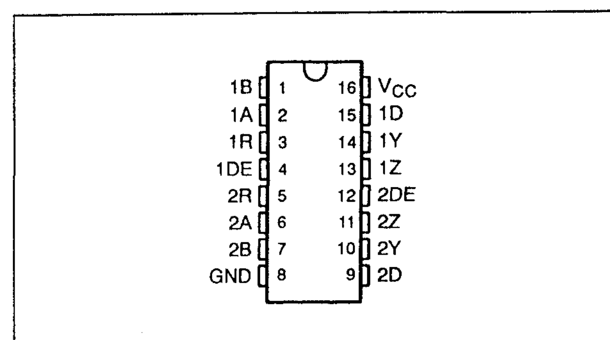
Figuur 20/2.2-120: Logisch symbool van de SN75C1167.

DIFFERENTIAL INPUTS A – B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

Figuur 20/2.2-121: Waarheidstabel voor de receivers van de SN75C1167.



Figuur 20/2.2-122: Logisch schema van de SN75C1167.



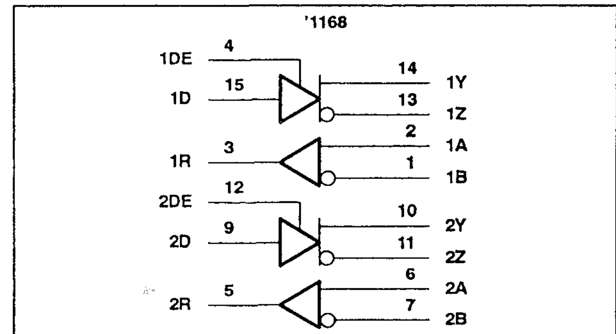
Figuur 20/2.2-123: Aansluitingen van de SN75C1168.

Technische gegevens

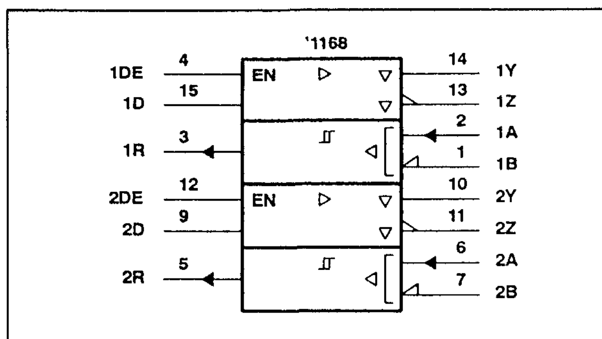
- 2 x RS-422A driver/receiver
- behuizing: DIL-16 of SOIC-16
- SN75C1167: receiver 3-state uitgangen actief-LAAG
- enkele voedingsspanning: 5 V +/-10 %

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

- BiCMOS procestechnologie
- receiver-ingangen: 17 kΩ typ.
- gevoeligheid: +/-200 mV
- common-mode bereik: +/-7 V
- glitch-free power-up/-down
- bedrijfstemperatuur: 0 tot 70 °C
- output skew: 0,5 ns
- fabrikant:
  Texas Instruments



Figuur 20/2.2-125: Logisch schema van de SN75C1168.



Figuur 20/2.2-124: Logisch symbool van de SN75C1168.

INPUT	ENABLE	OUTPUTS	
D	DE	Y	Z
H	H	H	L
L	H	L	H
X	L	Z	Z

Figuur 20/2.2-126: Waarheidstabel voor alle drivers (van de SN75C1167 en de SN75C1168).

Supply voltage range, V_{CC} (see Note 1) .... −0.5 V to 7 V
Input voltage range, V_I .... −0.5 V to V_{CC} + 0.5 V
Input voltage range, A or B, Receiver .... −11 V to 14 V
Differential input voltage range, V_{ID}, Receiver (see Note 2) .... −14 V to 14 V
Output voltage range, V_O, Driver .... −5 V to 7 V
Clamp current range, I_{IK} or I_{OK}, Driver .... ±20 mA
Output current range, I_O, Driver .... ±150 mA
Supply current, I_{CC} .... 200 mA
GND current .... −200 mA
Output current range, I_O, Receiver .... ±25 mA
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75C1167, SN75C1168 .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	OPERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
DB	781 mW	6.2 mW/°C	502 mW	409 mW
N	1250 mW	10 mW/°C	736 mW	650 mW

Tabel 20/2.2-86: Maximaal toegelaten waarden en "derating table" van de SN75C1167 en de SN75C1168.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	V
Common-mode input voltage, V_{IC} (see Note 3)	Receiver			±7	V
Differential input voltage, V_{ID}	Receiver			±7	V
High-level input voltage, V_{IH}	Except A, B	2			V
Low-level input voltage, V_{IL}	Except A, B			0.8	V
High-level output current, I_{OH}	Receiver			−6	mA
	Driver			−20	mA
Low-level output current, I_{OL}	Receiver			6	mA
	Driver			20	mA
Operating free-air temperature, T_A	SN65C1167 and SN65C1168	−40		85	°C
	SN75C1167 and SN75C1168	0		70	°C

NOTE 3: Refer to EIA standards RS-422-A for exact conditions.

Tabel 20/2.2-87: Aanbevolen bedrijfscondities voor de SN75C1167 en de SN75C1168.

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -20$ mA	2.4	3.4		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OL} = 20$ mA		0.2	0.4	V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$ mA	2		6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$, See Figure 1 and Note 3	2	3.1		V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage	$R_L = 100\ \Omega$, See Figure 1 and Note 3			±0.4	V
V_{OC}	Common-mode output voltage	$R_L = 100\ \Omega$, See Figure 1 and Note 3			±3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage	$R_L = 100\ \Omega$, See Figure 1 and Note 3			±0.4	V
$I_{O(OFF)}$	Output current with power off (see Note 3)	$V_{CC} = 0$ V, $V_O = 6$ V			100	µA
		$V_{CC} = 0$ V, $V_O = -0.25$ V			−100	µA
I_{OZ}	High-impedance-state output current	$V_O = 2.5$ V			20	µA
		$V_O = 5$ V			−20	µA
I_{IH}	High-level input current	$V_I = V_{CC}$ or V_{IH}			1	µA
I_{IL}	Low-level input current	$V_I =$ GND or V_{IL}			−1	µA
I_{OS}	Short-circuit output current	$V_O = V_{CC}$ or GND, See Note 4	−30		−150	mA
I_{CC}	Supply current (total package)	No load, Enabled, $V_I = V_{CC}$ or GND		4	6	mA
		No load, Enabled, $V_I = 2.4$ or 0.5 V, See Note 5		5	9	mA
t_{PHL}	Propagation delay time, high-to-low-level output	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is open, See Figure 2		7	12	ns
t_{PLH}	Propagation delay time, low-to-high-level output	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is open, See Figure 2		7	12	ns
$t_{sk(p)}$	Pulse skew	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is open, See Figure 2		0.5	4	ns
t_r	Rise time	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is open, See Figure 3		5	10	ns
t_f	Fall time	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is open, See Figure 3		5	10	ns
t_{PZH}	Output enable time to high level	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is closed, See Figure 4		10	19	ns
t_{PZL}	Output enable time to low level	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is closed, See Figure 4		10	19	ns
t_{PHZ}	Output disable time from low level	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is closed, See Figure 4		7	16	ns
t_{PLZ}	Output disable time from high level	$R_1 = R_2 = 50\ \Omega$, $R_3 = 500\ \Omega$, $C_1 = C_2 = C3 = 40$ pF, S1 is closed, See Figure 4		7	16	ns
C_i	Input capacitance			6		pF

Tabel 20/2.2-88: Elektrische kenmerken en schakeltijden van de drivers in de SN75C1167 en de SN75C1168.

(wordt vervolgd)

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going threshold voltage, differential input						0.2	V
V_{T-}	Negative-going threshold voltage, differential input				−0.2‡			V
V_{hys}	Input hysteresis ($V_{T+} - V_{T-}$)					60		mV
V_{IK}	Input clamp voltage, $\overline{RE}$	'1167	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage		$V_{ID} = 200$ mV,	$I_{OH} = -6$ mA	3.8	4.2		V
V_{OL}	Low-level output voltage		$V_{ID} = -200$ mV,	$I_{OL} = 6$ mA		0.1	0.3	V
I_{OZ}	High-impedance-state output current	'1167	$V_O = V_{CC}$ or GND			±0.5	±5	μA
I_I	Line input current		Other input at 0 V	$V_I = 10$ V			1.5	mA
				$V_I = -10$ V			−2.5	mA
I_I	Enable input current, $\overline{RE}$	'1167	$V_I = V_{CC}$ or GND				±1	μA
r_i	Input resistance		$V_{IC} = -7$ V to 7 V,	Other input at 0 V	4	17		kΩ
I_{CC}	Supply current (total package)		No load, Enabled	$V_I = V_{CC}$ or GND		4	6	mA
				$V_{IH} = 2.4$ V or 0.5 V, See Note 5		5	9	mA
t_{PLH}	Propagation delay time, low-to-high-level output		See Figure 5		9	17	27	ns
t_{PHL}	Propagation delay time, high-to-low-level output				9	17	27	ns
t_{TLH}	Transition time, low-to-high-level output		$V_{IC} = 0$ V,	See Figure 5		4	9	ns
t_{THL}	Transition time, high-to-low-level output					4	9	ns
t_{PZH}	Output enable time to high level	'1167	$R_L = 1$ kΩ,	See Figure 6		13	22	ns
t_{PZL}	Output enable time to low level	'1167				13	22	ns
t_{PHZ}	Output disable time from high level	'1167	$R_L = 1$ kΩ,	See Figure 6		13	22	ns
t_{PLZ}	Output disable time from low level	'1167				13	22	ns

Tabel 20/2.2-89: Elektrische kenmerken en schakeltijden van de receivers in de SN75C1167 en de SN75C1168.

SN75LBC784

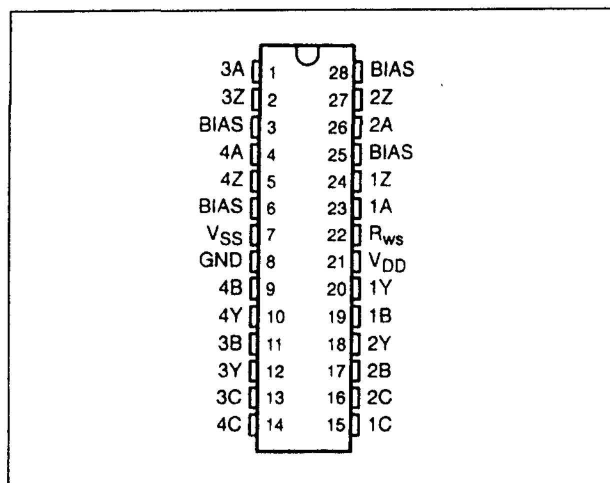
quad RS-423B lijn-driver/receiver

De SN75LBC784 heeft vier onafhankelijke RS-423B driver/receiver-paren die ontworpen zijn om DTE-apparatuur (data terminal equipment) te verbinden met DCE-apparatuur (data circuit-terminating equipment) met snelheden tot 120 kb/s en over afstanden tot 1,2 km. De SN75LBC784 vormt een verbetering op de RS-232 verbinding (slechts 20 kb/s en 15 m) en kan daar ook voor worden gebruikt. De receivers zijn differentiële comparatoren met hysteresisch en resistieve verzwakking, waardoor tevens beveiligd wordt tegen ESD en overspanning. De drivers zijn voorzien van stroombegrenzing en een thermische beveiliging tegen overbelasting.

Technische gegevens

- 4 x RS-423B drivers/receivers
- behuizing: SOIC-28
- dubbele voedingsspanningen: 12 V +/-10 %
- LinBICMOS procestechnologie
- driver slew-rate regeling met één weerstand
- interne thermische overbelastingsbeveiliging
- RS-423B in-/uitgangen bestand tegen +/-25 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-127: Aansluitingen van de SN75-LBC784.

Positive supply voltage, V_{DD} (see Note 1) .... 14 V
Negative supply voltage, V_{SS} .... −14 V
Bias voltage, V_{bias} .... 5.75 V
Receiver input voltage range .... −30 V to 30 V
Driver input voltage range .... −0.5 V to 5.75 V
Driver output voltage range (supplies at 0 V) .... −30 V to 30 V
Driver output voltage range (supplies at ±12 V) .... −25 V to 25 V
Continuous power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Case temperature for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR† ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1348 mW	10.8 mW/°C	862 mW

† Derating factors are the inverse of the junction-to-ambient thermal resistance when board-mounted with no air flow.

Tabel 20/2.2-90: Maximaal toegelaten waarden en "derating table" van de SN75LBC784.

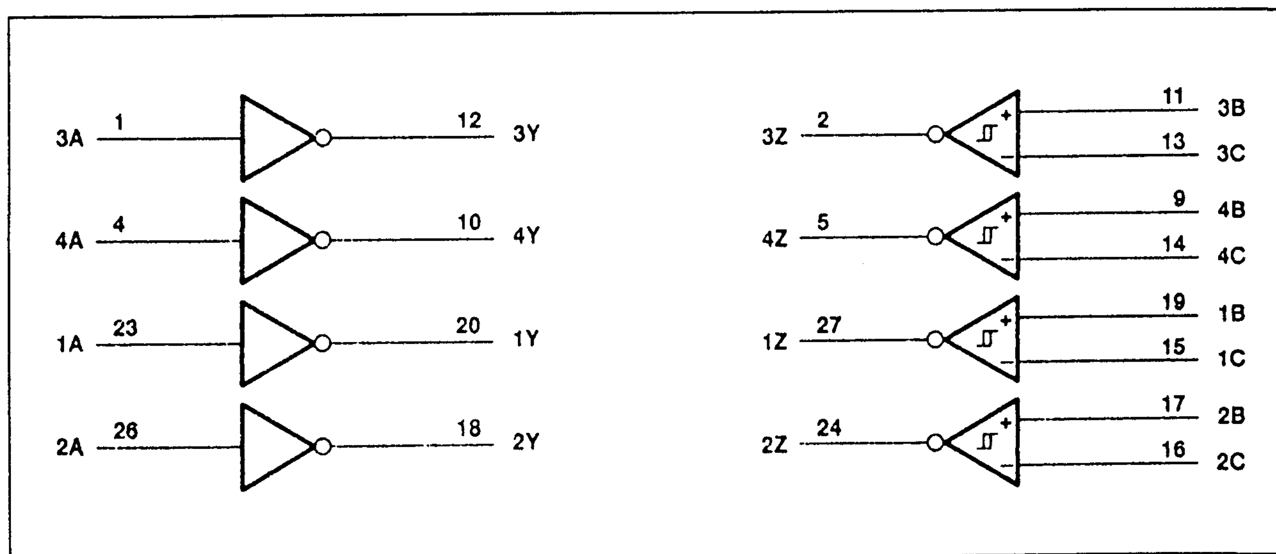
INPUTS			OUTPUTS	
A	B	C	Z	Y
L	L	H	H	H
H	L	H	H	L
L	H	L	L	H
H	H	L	L	L
L	L	L	?	H
H	L	L	?	L
L	H	H	?	H
H	H	H	?	L

H = high level, L = low level,
X = irrelevant, Z = high impedance (off)
? = indeterminate

Figuur 20/2.2-128: Waarheidstabel van de SN75LBC784.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{DD}		10.8	12	13.2	V
Supply voltage, V_{SS}		−10.8	−12	−13.2	V
Bias voltage, V_{bias}		2	5	5.5	V
High-level input voltage, V_{IH}	Driver	2			V
Low-level input voltage, V_{IL}	Driver			0.8	V
High-level output current, I_{OH}	Receiver			−4	mA
Low-level output current, I_{OL}	Receiver			4	mA
Rws slew rate control resistor		20	82	820	kΩ
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.2-91: Aanbevolen bedrijfscondities voor de SN75LBC784.



Figuur 20/2.2-129: Logisch schema van de SN75LBC784.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature, V_{DD} = 10.8 V to 13.2 V, V_{SS} = −10.8 V to −13.2 V, T_A = 0°C to 70°C (unless otherwise noted)

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
V_{OH}	High-level output voltage	Open circuit or R_L = 450 Ω		4	5.5	6	V
V_{OL}	Low-level output voltage	Open circuit or R_L = 450 Ω		−6	−5.5	−4	V
I_{IH}	High-level input current	V_I = 2.4 V to 5.5 V				100	µA
I_{IL}	Low-level input current	V_I = 0 V to 0.8 V		−100			µA
I_O	Output leakage current	V_{DD} = V_{SS} = 0,	V_O = ±6 V	−100		100	µA
$I_{OS(H)}$	High-level short circuit output current	V_I = 5 V,	V_O = 0	15		45	mA
$I_{OS(L)}$	Low-level short circuit output current	V_I = 0,	V_O = 0	−45		−15	mA
I_{DD}	Supply current	No load			10	12	mA
		R_L = 450 Ω			60	70	
I_{SS}	Supply current	No load			−10	−12	mA
		R_L = 450 Ω			−60	−70	
I_{bias}	Bias current					400	µA
t_{TLH}	Transition time, low-to-high level (see Figure 1)	R_L = 450 Ω, C_L = 50 pF, V_{WS} = 5 V	R_{WS} = 0 kΩ		1.5		µs
			R_{WS} = 20 kΩ	1.5	2.1	2.7	
			R_{WS} = 82 kΩ	5	8	11	
			R_{WS} = 820 kΩ		80		
t_{THL}	Transition time, high-to-low level (see Figure 1)		R_{WS} = 0 kΩ		1.5		µs
			R_{WS} = 20 kΩ	1.5	2.1	2.7	
			R_{WS} = 82 kΩ	5	8	11	
			R_{WS} = 820 kΩ		80		
SR	Output slew rate		R_{WS} = 20 kΩ			15	V/µs
t_{sk}	Output skew (see Figure 4) $\lvert t_{PHL} - t_{PLH} \rvert$		R_{WS} = 82 kΩ			1	µs

Tabel 20/2.2-92: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75LBC784.

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
V_{IT+}	Positive input threshold voltage					200	mV
		With 500 Ω series resistor				400	
V_{IT-}	Negative input threshold voltage					−200	mV
		With 500 Ω series resistor				−400	
I_I	Input current	V_I = 10 V	Other input to GND		1.3	3.25	mA
		V_I = −10 V		−3.25	−1.3		
V_{hys}	Hysteresis ($V_{IT+} - V_{IT-}$)			20	40	150	mV
V_{OH}	High-level output voltage (see Note 2)	I_O = −20 µA		3.5		5	V
		I_O = −4 mA		2.4		5	
V_{OL}	Low-level output voltage	I_O = 20 µA to 4 mA				0.4	V
I_{RX}	RX short circuit current					50	mA
V_{ID}	Differential input voltage	Receiver inputs open circuit		1.6	2.1	2.6	V
V_{ofs}	Fail safe output voltage	See Note 3		3.5			V
t_{PLH}	Propagation Delay time low-to-high (see Figure 2)	C_L = 50 pF			0.15	1	µs
t_{PHL}	Propagation delay time high-to-low (see Figure 2)						
t_{THL}	Transition time high-to-low (see Figure 3)				20	200	ns
t_{TLH}	Transition time low-to-high (see Figure 3)						

Tabel 20/2.2-93: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75LBC784.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

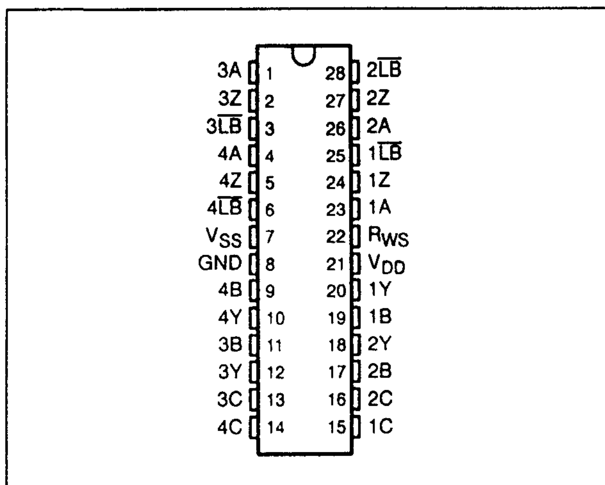
SN75LBC786

quad RS-423B lijn-driver/ receiver met loop-back

De SN75LBC786 is een monolithische LinBICMOS viervoudige RS-423B driver/receiver met geïntegreerde loop-back functie. De werking van de SN75LBC786 is grotendeels gebaseerd op die van de SN75186. In normaal bedrijf werkt de schakeling als vier onafhankelijke RS-423B driver/receiver-paren voor de verbinding tussen DTE en DCE apparatuur. In de loop-back mode wordt het signaal van de uitgang van elke driver via een speciale schakeling naar de bijbehorende receiver-ingang gevoerd. Het is daardoor niet nodig plaatselijk kabels los te maken en een loop-back connector te installeren. Het uitgangssignaal van de receiver is hetzelfde als het ingangssignaal van de driver.

Technische gegevens

- 4 x RS-423B drivers/receivers
- behuizing: SOIC-28
- loop-back mode
- dubbele voedingsspanningen: 12 V +/-10 %
- LinBICMOS procestechnologie
- driver slew-rate regeling met één weerstand
- interne thermische overbelastingsbeveiliging
- RS-423B in-/uitgangen bestand tegen +/-25 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.2-130: Aansluitingen van de SN75-LBC786.

LOOPBACK	INPUTS			OUTPUTS	
LB	A	B	C	Z	Y
H	L	L	H	H	H
H	H	L	H	H	L
H	L	H	L	L	H
H	H	H	L	L	L
H	L	L	L	?	H
H	H	L	L	?	L
H	L	H	H	?	H
H	H	H	H	?	L
L	L	X	X	L	L
L	H	X	X	H	L

H = high level, L = low level, X = irrelevant, ? = indeterminate

Figuur 20/2.2-131: Waarheidstabel van de SN75LBC786.

Positive supply voltage, V_{DD} (see Note 1)	14 V
Negative supply voltage, V_{SS}	−14 V
Receiver input voltage range	−30 V to 30 V
Driver input voltage range	−0.5 V to 5.75 V
Loopback input voltage range	−0.5 V to 5.75 V
Driver output voltage range (supplies at 0 V)	−30 V to 30 V
Driver output voltage range (supplies at ±12 V)	−25 V to 25 V
Continuous power dissipation at (or below) T_A = 70°C	800 mW
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Case temperature for 10 seconds	260°C

Tabel 20/2.2-94: Maximaal toegelaten waarden van de SN75LBC786.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{DD}		10.8	12	13.2	V
Supply voltage, V_{SS}		−10.8	−12	−13.2	V
High-level input voltage, V_{IH}	Driver and loopback	2			V
Low-level input voltage, V_{IL}	Driver and loopback			0.8	V
High-level output current, I_{OH}	Receiver			−4	mA
Low-level output current, I_{OL}	Receiver			4	mA
Slew rate control resistor, R_{WS}		20	82	820	kΩ
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.2-95: Aanbevolen bedrijfscondities voor de SN75LBC786.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

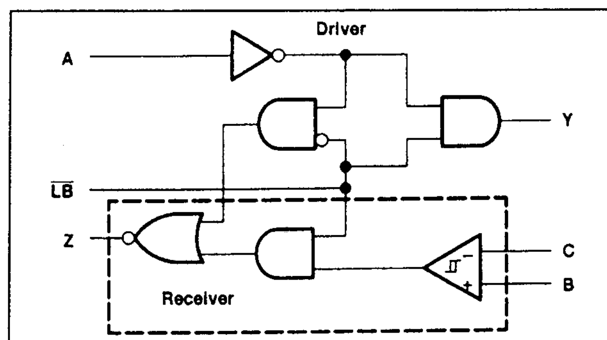
	PARAMETER	TEST CONDITIONS		MIN	TYP	MAX	UNIT
V_{OH}	High-level output voltage	Open circuit or Rl = 450 Ω		4	5.5	6	V
V_{OL}	Low-level output voltage	Open circuit or Rl = 450 Ω		−6	−5.5	−4	V
I_{IH}	High-level input current	V_I = 2.4 V – 5.5 V				100	μA
I_{IL}	Low-level input current	V_I = 0 V – 0.8 V		−100			μA
I_{IKG}	Output leakage current	V_{DD} = V_{SS} = 0 V,	V_O = ±6 V	−100		100	μA
$I_{OS(H)}$	High-level short-circuit output current	V_I = high,	V_O = 0 V	15		45	mA
$I_{OS(L)}$	Low-level short-circuit output current	V_I = low,	V_O = 0 V	−45		−15	mA
I_{DD}	Supply current (loopback off)	No load,	$\overline{LB}$ at 2 V		10	12	mA
		Rl = 450 Ω,	$\overline{LB}$ at 2 V		60	70	
$I_{DD(LB)}$	Supply current with loopback on	No load,	$\overline{LB}$ at 0.8 V		13	16	mA
I_{SS}	Supply current (loopback off)	No load,	$\overline{LB}$ at 2 V		−10	−12	mA
		Rl = 450 Ω,	$\overline{LB}$ at 2 V		−60	−70	
I_{DD}	Supply current with loopback on	No load,	$\overline{LB}$ at 0.8 V		−13	−16	mA
LOOPBACK MODE							
	Output voltage (input either high or low)	Rl = >450 Ω,	V_{LB} = low	−6	−5.5	−4	V
t_{TLH}	Transition time, low-to-high level output (see Figure 1)	Rl = 450 Ω, C_L = 50 pF, V_{WS} = 5 V	R_{WS} = 0 kΩ		1.5		μs
			R_{WS} = 20 kΩ	1.5	2.1	2.7	
			R_{WS} = 82 kΩ	5	8	11	
			R_{WS} = 820 kΩ		80		
t_{THL}	Transition time, high-to-low level output (see Figure 1)		R_{WS} = 0 kΩ		1.5		μs
			R_{WS} = 20 kΩ	1.5	2.1	2.7	
			R_{WS} = 82 kΩ	5	8	11	
			R_{WS} = 820 kΩ		80		
SR	Output slew rate		R_{WS} = 20 kΩ			15	V/μs
t_{sk}	Output skew, $\lvert t_{PHL} - t_{PLH}\rvert$ (see Figure 4)		R_{WS} = 82 kΩ			1	μs

Tabel 20/2.2-96: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75LBC786.

	PARAMETER	TEST CONDITIONS		MIN	TYP	MAX	UNIT
V_{IT}	Receiver input threshold voltage (see Figure 5)	V_{IT} = (V_{I+} − V_{I-})		−200		200	mV
		V_{IT} = (V_{I+} − V_{I-}) with 500-Ω series resistor		−400		400	
I_I	Input current	V_I = 10 V	Other input to GND		1.3	3.25	mA
		V_I = −10 V		−3.25	−1.3		
V_{hys}	Hysteresis voltage			20	40	150	mV
V_{OH}	High-level output voltage (see Note 2)	I_O = −20 μA		3.5		5	V
		I_O = −4 mA		2.4		5	
V_{OL}	Low-level output voltage	I_O = 20 μA to 4 mA				0.4	V
I_{OS}	RX short circuit current					50	mA
V_{ID}	Differential input voltage	Receiver inputs open circuit		1.6	2.1	2.6	V
V_{ofs}	Fail safe output voltage	See Note 3		3.5			V
t_{PLH}	Propagation delay time, low-to-high (see Figure 2)		C_L = 50 pF		0.15	1	μs
t_{PHL}	Propagation delay time, high-to-low (see Figure 2)						
t_{THL}	Transition time, high-to-low (see Figure 3)				20	200	ns
t_{TLH}	Transition time, low-to-high (see Figure 3)						

Tabel 20/2.2-97: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75LBC786.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

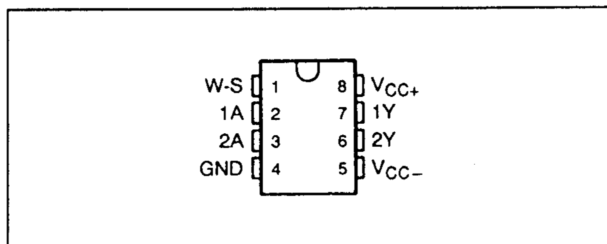


Figuur 20/2.2-132: Logisch schema (positieve logica) van de SN75LBC786 (elke transceiver).

µA9636AC

dual RS-423A/RS-232C lijn-driver

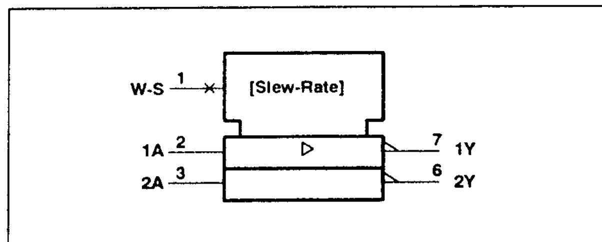
De µA9636AC is een dubbele single-ended lijn-driver die voldoet aan de EIA-standaards RS-423A en RS-232C. De drivers hebben TTL- en CMOS-compatibele ingangen die met dioden zijn beveiligd tegen negatieve spanningen. Door middel van een enkele weerstand tussen W-S en GND kan van beide drivers de slew rate worden ingesteld.



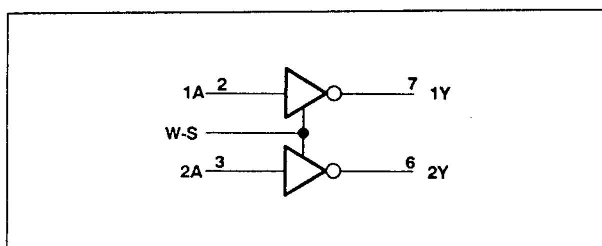
Figuur 20/2.2-133: Aansluitingen van de µA-9636AC.

Technische gegevens

- 2 x RS-423A of RS-232C driver
- behuizing: DIL-8 of SOIC-8
- slew rate regeling
- stroombegrensde uitgangen
- dubbele voedingsspanning: +/-12 V +/-10 %
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikanten:
  Texas Instruments
  NatSemi



Figuur 20/2.2-134: Logisch symbool van de µA9636AC.



Figuur 20/2.2-135: Logisch schema (positieve logica) van de µA9636AC.

Positive supply voltage range, V_{CC+} (see Note 1) .... V_{CC-} to 15 V
Negative supply voltage range, V_{CC-} .... 0.5 V to −15 V
Output voltage .... ±15 V
Output current .... ±150 mA
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .. 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW

Tabel 20/2.2-98: Maximaal toegelaten waarden en "derating table" van de µA9636AC.

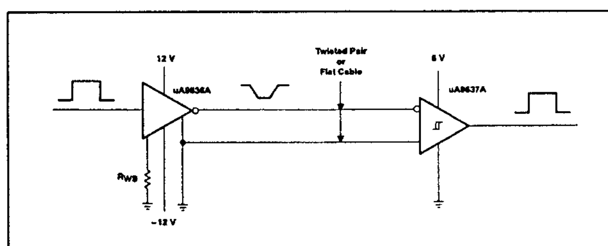
	MIN	NOM	MAX	UNIT
Positive supply voltage, V_{CC+}	10.8	12	13.2	V
Negative supply voltage, V_{CC-}	−10.8	−12	−13.2	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
Wave-shaping resistor, R_{WS}	10		1000	kΩ
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-99: Aanbevolen bedrijfscondities voor de µA9636AC.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -15$ mA				−1.1	−1.5	V
V_{OH}	High-level output voltage	$V_I = 0.8$ V		$R_L = \infty$	5	5.6	6	V
				$R_L = 3$ kΩ to GND	5	5.6	6	
				$R_L = 450$ Ω to GND	4	5.4	6	
V_{OL}	Low-level output voltage	$V_I = 2$ V		$R_L = \infty$	−6‡	−5.7	−5	V
				$R_L = 3$ kΩ to GND	−6‡	−5.6	−5	
				$R_L = 450$ Ω to GND	−6‡	−5.4	−4	
I_{IH}	High-level input current	$V_I = 2.4$ V					10	µA
		$V_I = 5.5$ V					100	
I_{IL}	Low-level input current	$V_I = 0.4$ V				−20	−80	µA
I_O	Output current (power off)	$V_{CC\pm} = 0$,	$V_O = \pm 6$ V				±100	µA
I_{OS}	Short-circuit output current§	$V_I = 2$ V			15	25	150	mA
		$V_I = 0$			−15	−40	−150	
r_o	Output resistance	$R_L = 450$ Ω				25	50	Ω
I_{CC+}	Positive supply current	$V_{CC} = \pm 12$ V, $R_{WS} = 100$ kΩ,	$V_I = 0$, Output open			13	18	mA
I_{CC-}	Negative supply current	$V_{CC} = \pm 12$ V, $R_{WS} = 100$ kΩ,	$V_I = 0$, Output open			−13	−18	mA
t_{TLH}	Transition time, low-to-high-level output	$R_L = 450$ kΩ,	$C_L = 30$ pF	$R_{WS} = 10$ kΩ	0.8	1.1	1.4	µs
				$R_{WS} = 100$ kΩ	8	11	14	
				$R_{WS} = 500$ kΩ	40	55	70	
				$R_{WS} = 1$ MΩ	80	110	140	
t_{THL}	Transition time, high-to-low-level output	$R_L = 450$ kΩ,	$C_L = 30$ pF	$R_{WS} = 10$ kΩ	0.8	1.1	1.4	µs
				$R_{WS} = 100$ kΩ	8	11	14	
				$R_{WS} = 500$ kΩ	40	55	70	
				$R_{WS} = 1$ MΩ	80	110	140	

Tabel 20/2.2-100: Elektrische kenmerken en schakeltijden van de µA9636AC.



Figuur 20/2.2-136: Toepassingsvoorbeeld van een µA9636A en een µA9637A in een RS-423A systeem.

µA9637AC

dual RS-422A/RS-423A lijn-receiver

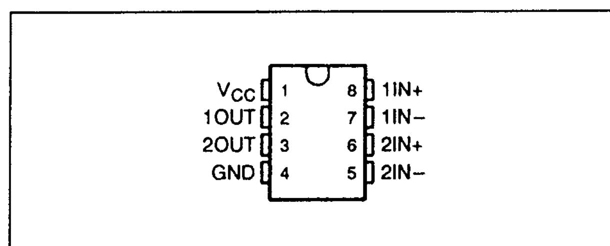
De µA9637AC is een dubbele differentiële lijn-receiver die geschikt is voor gebalanceerd (RS-422A) en niet-gebalanceerd (RS-423A) data-transport.

Tevens wordt voldaan aan de Federal Standards 1020 en 1030. Er wordt gebruik gemaakt van Schottky schakelingen en de uitgangen zijn TTL-compatibel. De ingangen zijn compatibel met een single-ended of een differentieel lijnsysteem.

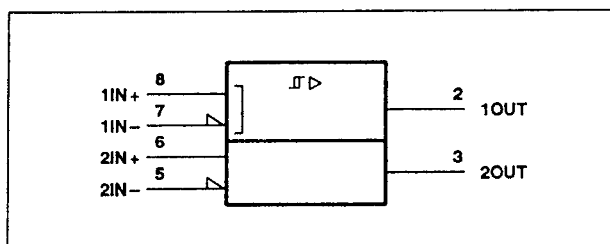
Technische gegevens

- 2 x RS-422A/RS-423A receiver
- behuizing: DIL-8 of SOIC-8
- hoge ingangs-impedantie
- TTL-compatibele uitgangen
- common-mode bereik: max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikanten:
  Texas Instruments
  NatSemi

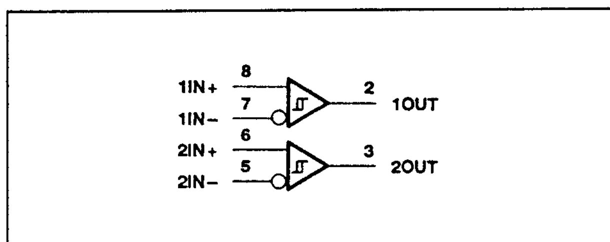
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-137: Aansluitingen van de µA-9637AC.



Figuur 20/2.2-138: Logisch symbool van de µA-9637AC.



Figuur 20/2.2-139: Logisch schema (positieve logica) van de µA9637AC.

Supply voltage, V_{CC} (see Note 1)	−0.5 V to 7 V
Input voltage, V_I	±15 V
Differential input voltage (see Note 2)	±15 V
Output voltage, V_O (see Note 1)	−0.5 V to 5.5 V
Low-level output current, I_{OL}	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range	0°C to 70°C
Storage temperature range	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	OPERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	—
P	1000 mW	8.0 mW/°C	640 mW	—

Tabel 20/2.2-101: Maximaal toegelaten waarden en “derating table” van de µA9637AC.

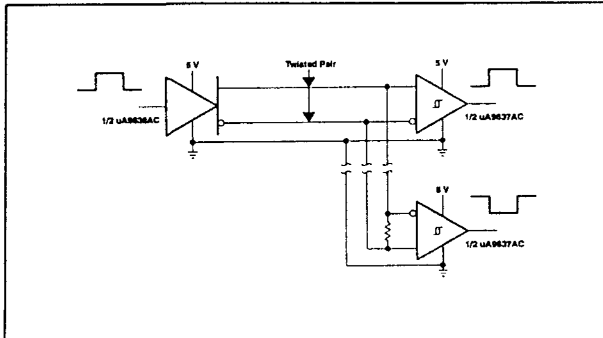
	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-102: Aanbevolen bedrijfscondities voor de µA9637AC.

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going input threshold voltage	See Note 4				0.2	V
						0.4	
V_{T-}	Negative-going input threshold voltage	See Note 4		−0.2			V
				−0.4‡			
V_{hys}	Hysteresis ($V_{T+}-V_{T-}$)				70		mV
V_{OH}	High-level output voltage	V_{ID} = 0.2 V,	I_O = −1 mA	2.5	3.5		V
V_{OL}	Low-level output voltage	V_{ID} = −0.2 V,	I_O = 20 mA		0.35	0.5	V
I_I	Input current	V_{CC} = 0 to 5.5 V, See Note 5	V_I = 10 V		1.1	3.25	mA
			V_I = −10 V		−1.6	−3.25	
I_{OS}	Short-circuit output current§	V_O = 0,	V_{ID} = 0.2 V	−40	−75	−100	mA
I_{CC}	Supply current	V_{ID} = −0.5 V,	No load		35	50	mA
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 30 pF, See Figure 1			15	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output				13	25	ns

Tabel 20/2.2-103: Elektrische kenmerken en schakeltijden van de µA9637AC.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

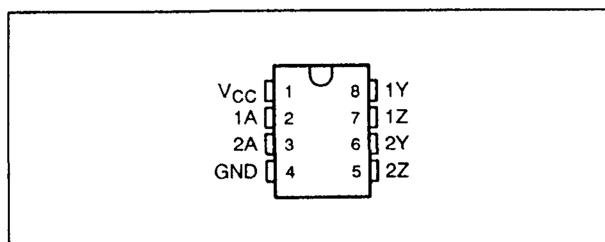


Figuur 20/2.2-140: Toepassingsvoorbeeld van een µA9638AC en enkele µA-9637AC's in een differentieel RS-422A systeem.

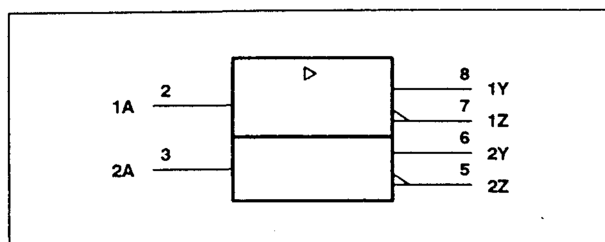
µA9638C

dual RS-422A lijn-driver

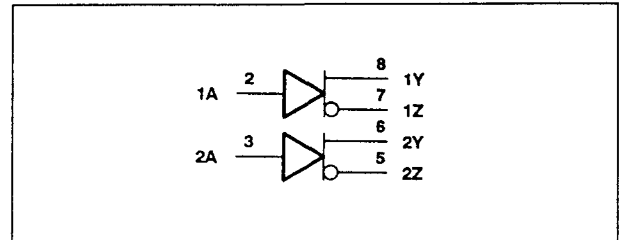
De µA9638C is een dubbele high-speed differentiële lijn-driver die voldoet aan de EIA-standaard RS-422A. De ingangen zijn TTL- en CMOS-compatibel en hebben Schottky-diode geclampte transistoren om vertragingen te vermijden.



Figuur 20/2.2-141: Aansluitingen van de µA9638C.



Figuur 20/2.2-142: Logisch symbool van de µA9638C.



Figuur 20/2.2-143: Logisch schema (positieve logica) van de µA9638C.

Supply voltage range, V_{CC} (see Note .... −0.5 V to 7 V
Input voltage range, V_I .... −0.5 V to 7 V
Continuous total power dissipation .. See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from 10 seconds .. 260°C

DISSIPATION RATING TABLE

PACKAGE	T_A = 25°C POWER RATING	DERATING FACTOR ABOVE T_A = 25°C	T_A = 70°C POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW

Tabel 20/2.2-104: Maximaal toegelaten waarden en "derating table" van de µA9638C.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−50	mA
Low-level output current, I_{OL}			50	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-105: Aanbevolen bedrijfscondities voor de µA9638C.

Technische gegevens

- 2 x RS-422A driver
- behuizing: DIL-8 of SOIC-8
- kortsluitvaste uitgangen
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant:
  Texas Instruments

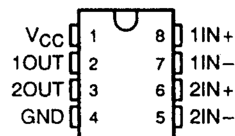
2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = 4.75 V, I_I = −18 mA			−1	−1.2	V
V_{OH}	High-level output voltage	V_{CC} = 4.75 V, V_{IH} = 2 V, V_{IL} = 0.8 V	I_{OH} = −10 mA	2.5	3.5		V
			I_{OH} = −40 mA	2			
V_{OL}	Low-level output voltage	V_{CC} = 4.75 V, V_{IH} = 0.2 V, V_{IL} = 0.8 V, I_{OL} = 40 mA				0.5	V
$\|V_{OD1}\|$	Differential output voltage	V_{CC} = 5.25 V, I_O = 0				$2V_{OD2}$	V
$\|V_{OD2}\|$	Differential output voltage	V_{CC} = 4.75 V to 5.25 V, R_L = 100 Ω, See Figure 1		2			V
$\Delta\|V_{OD}\|$	Change in magnitude of diferential output voltage‡					±0.4	V
V_{OC}	Common-mode output voltage§					3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage‡					±0.4	V
I_O	Output current with power off	V_{CC} = 0	V_O = 6 V		0.1	100	µA
			V_O = −0.25 V		−0.1	−100	
			V_O = −0.25 V to 6 V			±100	
I_I	Input current	V_{CC} = 5.25 V, V_I = 5.5 V				50	µA
I_{IH}	High-level input current	V_{CC} = 5.25 V, V_I = 2.7 V				25	µA
I_{IL}	Low-level input current	V_{CC} = 5.25 V, V_I = 0.5 V				−200	µA
I_{OS}	Short-circuit output current¶	V_{CC} = 5.25 V, V_O = 0		−50		−150	mA
I_{CC}	Supply current (both drivers)	V_{CC} = 5.25 V, No load, All inputs at 0 V			45	65	mA
t_{dD}	Differential-output delay time	C_L = 15 pF, R_L = 100 Ω, See Figure 2			10	15	ns
t_{tD}	Differential-output transition time				10	15	ns
	Skew	See Figure 2			1		ns

Tabel 20/2.2-106: Elektrische kenmerken en schakeltijden van de µA9638C.

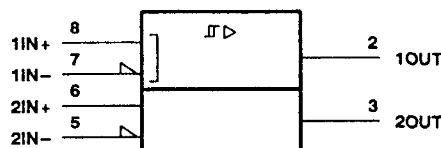
µA9639C
dual RS-422A/RS-423A lijn-receiver

De µA9639C is een dubbele differentiële lijn-receiver die voldoet aan de EIA-standaards RS-422A voor gebalanceerd en RS-423A voor niet-gebalanceerd datatransport. Tevens wordt voldaan aan de Federal Standards 1020 en 1030. Er zijn Schottky schakelingen toegepast en de uitgangen zijn TTL-compatibel.



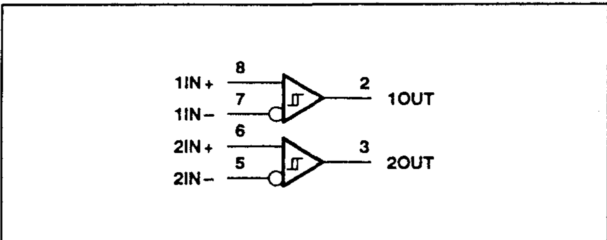
Figuur 20/2.2-144: Aansluitingen van de µA9639C.

Technische gegevens
- 2 x RS-422A/RS-423A receiver
- behuizing: DIL-8 of SOIC-8
- hoge ingangs-impedantie
- TTL-compatibele uitgangen
- common-mode bereik: max. +/-7 V
- enkele voedingsspanning: 5 V +/-5 %
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikanten:
  Texas Instruments
  NatSemi



Figuur 20/2.2-145: Logisch symbool van de µA9639C.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers



Figuur 20/2.2-146: Logisch schema (positieve logica) van de μA9639C.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±7	V
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.2-108: Aanbevolen bedrijfscondities voor de μA9639C.

Supply voltage range, V_{CC} (see Note 1) .... −0.5 V to 7 V
Input voltage, V_I .... ±15 V
Differential input voltage (see Note 2) .... ±15 V
Output voltage range (see Note 1) .... −0.5 V to 5.5 V
Low-level output current .... 50 mA
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	OPERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW

Tabel 20/2.2-107: Maximaal toegelaten waarden en "derating table" van de μA9639C.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going input threshold voltage	See Note 3				0.2	V
						0.4	
V_{T-}	Negative-going input threshold voltage	See Note 3		−0.2			V
				−0.4‡			
V_{hys}	Hysteresis ($V_{T+}-V_{T-}$)				70		mV
V_{OH}	High-level output voltage	V_{ID} = 0.2 V,	I_O = −1 mA	2.5	3.5		V
V_{OL}	Low-level output voltage	V_{ID} = −0.2 V,	I_O = 20 mA		0.35	0.5	V
I_I	Input current	V_{CC} = 0 to 5.5 V, See Note 5	V_I = 10 V		1.1	3.25	mA
			V_I = −10 V		−1.6	−3.25	
I_{OS}	Short-circuit output current§	V_O = 0,	V_{ID} = 0.2 V	−40	−75	−100	mA
I_{CC}	Supply current	V_{ID} = −0.5 V,	No load		35	50	mA
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 50 pF,	See Figure 1			85	ns
t_{PHL}	Propagation delay time, high-to-low-level output					85	ns

Tabel 20/2.2-109: Elektrische kenmerken en schakeltijden van de μA9639C.

2.2 Type-beschrijving RS-422A/423 lijn-drivers en -receivers

20/2.3

Type-beschrijving RS-422A/485 lijn-drivers en -receivers

ADM485

RS-485 transceiver

De ADM485 is een differentiële lijn-transceiver voor snelle bidirectionele data-communicatie via een multipoint bus. Deze BiCMOS transceiver voldoet aan de RS-485 en RS-422 standaards en bestaat uit een differentiële lijn-driver en een differentiële lijn-receiver, die elk apart enabled kunnen worden. Zijn ze disabled, dan zijn de uitgangen hoog-impedant. De receiver heeft een fail-safe schakeling waardoor de uitgang logisch-HOOG wordt als de ingangen zweven.

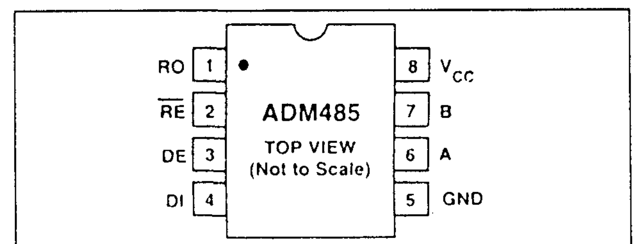
Technische gegevens

- RS-485 transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- common-mode bereik: -7 V tot +12 V
- uitgangen hoog-impedant bij power-off
- thermisch beveiligd
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: 5 Mb/s data-rate
- fabrikant: Analog Devices

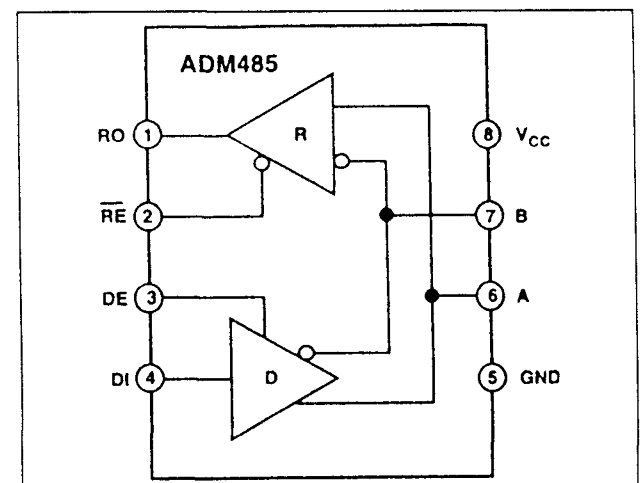
ADM1485

RS-485 transceiver

De ADM1485 is een differentiële lijn-transceiver voor snelle bidirectionele data-communicatie via een multipoint bus. Deze BiCMOS transceiver voldoet aan de EIA standaards RS-485 en RS-422 voor gebalanceerde data-transmissie. De ADM1485 bestaat uit een differentiële lijn-driver en een differentiële lijn-receiver, die apart enabled kunnen worden. In gesperde toestand zijn de uitgangen hoog-impedant. De receiver heeft een fail-safe schakeling waardoor de uitgang logisch-HOOG wordt bij niet-aangesloten ingangen.



Figuur 20/2.3-1: Aansluitingen van de ADM485.



Figuur 20/2.3-2: Logisch schema van de ADM485.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

(V_{CC} = +5 V ± 5%. All specifications T_{MIN} to T_{MAX} unless otherwise noted)

Parameter	Min	Typ	Max	Units	Test Conditions/Comments
DRIVER					
Differential Output Voltage, V_{OD}			5.0	V	R = ∞, Figure 1
	2.0		5.0	V	V_{CC} = 5 V, R = 50 Ω (RS-422), Figure 1
	1.5		5.0	V	R = 27 Ω (RS-485), Figure 1
V_{OD3}	1.5		5.0	V	V_{TST} = 7 V to +12 V, Figure 2
$\Delta\|V_{OD}\|$ for Complementary Output States			0.2	V	R = 27 Ω or 50 Ω, Figure 1
Common-Mode Output Voltage V_{OC}			3	V	R = 27 Ω or 50 Ω, Figure 1
$\Delta\|V_{OC}\|$ for Complementary Output States			0.2	V	R = 27 Ω or 50 Ω
Output Short Circuit Current (V_{OUT} = High)	35		250	mA	7 V ≤ V_O ≤ +12 V
Output Short Circuit Current (V_{OUT} = Low)	35		250	mA	7 V ≤ V_O ≤ +12 V
CMOS Input Logic Threshold Low, V_{INL}			0.8	V	
CMOS Input Logic Threshold High, V_{INH}	2.0			V	
Logic Input Current (DE, DI)			±1.0	μA	
RECEIVER					
Differential Input Threshold Voltage, V_{TH}	0.2		+0.2	V	7 V ≤ V_{CM} ≤ +12 V
Input Voltage Hysteresis, ΔV_{TH}		70		mV	V_{CM} = 0 V
Input Resistance	12			kΩ	7 V ≤ V_{CM} ≤ +12 V
Input Current (A, B)			+1	mA	V_{IN} = 12 V
			−0.8	mA	V_{IN} = −7 V
Logic Enable Input Current ($\overline{RE}$)			±1	μA	
CMOS Output Voltage Low, V_{OL}			0.4	V	I_{OUT} = +4.0 mA
CMOS Output Voltage High, V_{OH}	4.0			V	I_{OUT} = 4.0 mA
Short Circuit Output Current	7		85	mA	V_{OUT} = GND or V_{CC}
Tristate Output Leakage Current			±1.0	μA	0.4 V ≤ V_{OUT} ≤ +2.4 V
POWER SUPPLY CURRENT					
I_{CC} (Outputs Enabled)		1.35	2.2	mA	Outputs Unloaded, Digital Inputs = GND or V_{CC}
I_{CC} (Outputs Disabled)		0.7	1	mA	Outputs Unloaded, Digital Inputs = GND or V_{CC}

Specifications subject to change without notice.

TIMING SPECIFICATIONS (V_{CC} = +5 V ± 5%. All specifications T_{MIN} to T_{MAX} unless otherwise noted.)

Parameter	Min	Typ	Max	Units	Test Conditions/Comments
DRIVER					
Propagation Delay Input to Output T_{PLH}, T_{PHL}	2	10	15	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver O/P to $\overline{O/P}$ T_{SKEW}		0	5	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver Rise/Fall Time T_R, T_F		2	10	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver Enable to Output Valid		10	25	ns	
Driver Disable Timing		10	25	ns	
RECEIVER					
Propagation Delay Input to Output T_{PLH}, T_{PHL}	18	25	40	ns	C_L = 15 pF, Figure 5
Skew $\|T_{PLH}-T_{PHL}\|$		0	5	ns	
Receiver Enable T_{EN1}		15	25	ns	Figure 6
Receiver Disable T_{EN2}		15	25	ns	Figure 6

Tabel 20/2.3-1: Elektrische kenmerken en schakeltijden van de ADM485.

Technische gegevens

- RS-485 transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- common-mode bereik: -7 V tot +12 V
- uitgangen hoog-impedant bij Power-off
- thermisch beveiligd
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: 30 Mb/s data-rate
- fabrikant: Analog Devices

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

(V_{CC} = +5 V ± 5%. All specifications T_{MIN} to T_{MAX} unless otherwise noted.)

Parameter	Min	Typ	Max	Units	Test Conditions/Comments
DRIVER					
Differential Output Voltage, V_{OD}			5.0	V	R = ∞, Figure 1
	2.0		5.0	V	V_{CC} = 5 V, R = 50 Ω (RS-422), Figure 1
	1.5		5.0	V	R = 27 Ω (RS-485), Figure 1
V_{OD3}	1.5		5.0	V	V_{TST} = −7 V to +12 V, Figure 2
$\Delta\|V_{OD}\|$ for Complementary Output States			0.2	V	R = 27 Ω or 50 Ω, Figure 1
Common-Mode Output Voltage V_{OC}			3	V	R = 27 Ω or 50 Ω, Figure 1
$\Delta\|V_{OC}\|$ for Complementary Output States			0.2	V	R = 27 Ω or 50 Ω
Output Short Circuit Current (V_{OUT} = High)	35		250	mA	7 V ≤ V_O ≤ +12 V
Output Short Circuit Current (V_{OUT} = Low)	35		250	mA	7 V ≤ V_O ≤ +12 V
CMOS Input Logic Threshold Low, V_{INL}			0.8	V	
CMOS Input Logic Threshold High, V_{INH}	2.0			V	
Logic Input Current (DE, DI)			±1.0	μA	
RECEIVER					
Differential Input Threshold Voltage, V_{TH}	−0.2		+0.2	V	−7 V ≤ V_{CM} ≤ +12 V
Input Voltage Hysteresis, ΔV_{TH}		70		mV	V_{CM} = 0 V
Input Resistance	12			kΩ	−7 V ≤ V_{CM} ≤ +12 V
Input Current (A, B)			+1	mA	V_{IN} = 12 V
			−0.8	mA	V_{IN} = −7 V
Logic Enable Input Current ($\overline{RE}$)			±1	μA	
CMOS Output Voltage Low, V_{OL}			0.4	V	I_{OUT} = +4.0 mA
CMOS Output Voltage High, V_{OH}	4.0			V	I_{OUT} = −4.0 mA
Short Circuit Output Current	7		85	mA	V_{OUT} = GND or V_{CC}
Three-State Output Leakage Current			±1.0	μA	0.4 V ≤ V_{OUT} ≤ +2.4 V
POWER SUPPLY CURRENT					
I_{CC} (Outputs Enabled)		1.35	2.2	mA	Outputs Unloaded, Digital Inputs = GND or V_{CC}
I_{CC} (Outputs Disabled)		0.7	1	mA	Outputs Unloaded, Digital Inputs = GND or V_{CC}

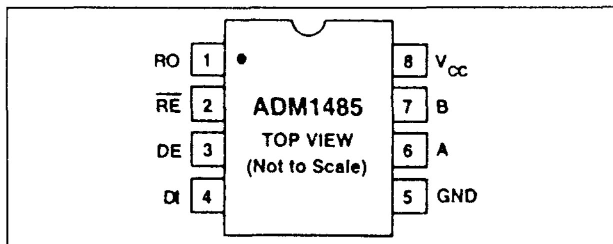
Specifications subject to change without notice.

TIMING SPECIFICATIONS (V_{CC} = +5 V ± 5%. All specifications T_{MIN} to T_{MAX} unless otherwise noted.)

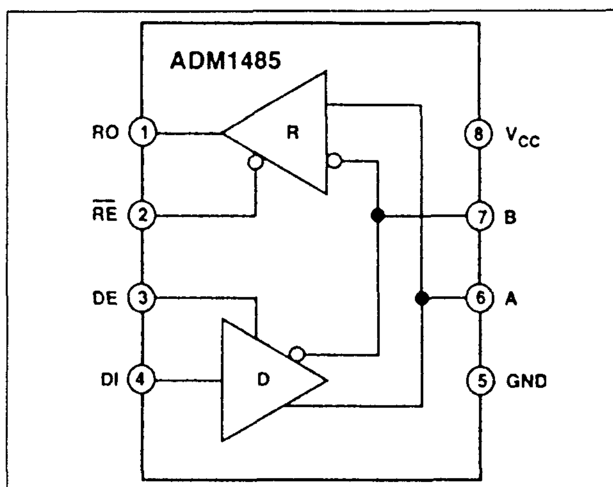
Parameter	Min	Typ	Max	Units	Test Conditions/Comments
DRIVER					
Propagation Delay Input to Output T_{PLH}, T_{PHL}	2	10	15	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver O/P to $\overline{O/P}$ T_{SKEW}		0	5	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver Rise/Fall Time T_R, T_F		2	10	ns	R_L Diff = 54 Ω C_{L1} = C_{L2} = 100 pF, Figure 3
Driver Enable to Output Valid		10	25	ns	
Driver Disable Timing		10	25	ns	
RECEIVER					
Propagation Delay Input to Output T_{PLH}, T_{PHL}	18	25	40	ns	C_L = 15 pF, Figure 5
Skew $\|T_{PLH}-T_{PHL}\|$		0	5	ns	
Receiver Enable T_{EN1}		15	25	ns	Figure 6
Receiver Disable T_{EN2}		15	25	ns	Figure 6

Tabel 20/2.3-2: Elektrische kenmerken en schakeltijden van de ADM1485.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-3: Aansluitingen van de ADM1485.



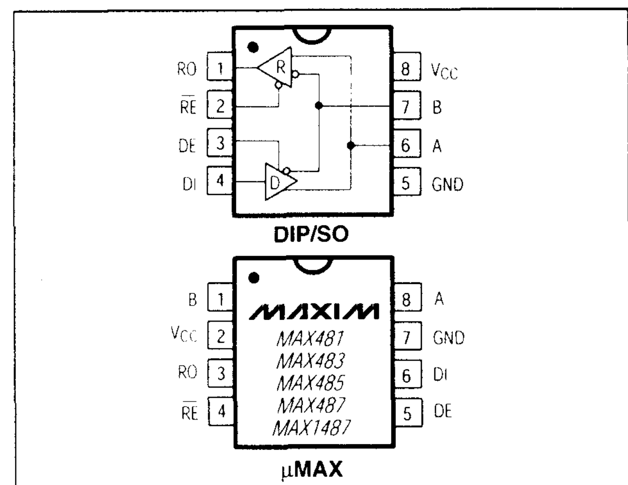
Figuur 20/2.3-4: Logisch schema van de ADM1485.

MAX481, MAX483, MAX485, MAX487, MAX488, MAX489, MAX490, MAX491, MAX1487

RS-485/RS-422 transceivers

De MAX481, MAX483, MAX485, MAX487, MAX488, MAX489, MAX490, MAX491 en MAX1487 zijn low-power transceivers voor RS-485 en RS-422 communicatie. Ze bevatten allemaal een lijn-driver en een -receiver. Onderling zijn er de volgende verschillen: de MAX483, MAX487, MAX488 en MAX489 hebben drivers met beperkte slew-rate om EMI en reflecties door onjuist afgesloten kabels te verminderen. De bijbehorende datasnelheid is maximaal 250 kb/s. De driversnelheden van de MAX481, MAX485, MAX490, MAX491 en MAX1487 zijn niet beperkt en bedragen maximaal 2,5 Mb/s.

Deze transceivers verbruiken 120 tot 500 µA voedingsstroom, terwijl de MAX481, MAX483 en MAX487 een shutdown mode hebben, waarbij nog slechts 0,1 µA wordt verbruikt. Alle typen werken op een enkele +5V voedingsspanning. De drivers zijn voorzien van een stroombegrenzing en een thermische beveiliging. De ontvangers zijn "failsafe". De ontvangers van de MAX487 en MAX1487 hebben een ingangsimpedantie van slechts 1/4 load, waardoor 128 MAX487/1487 transceivers op de bus kunnen worden aangesloten. De MAX488, MAX489, MAX490 en MAX491 zijn geschikt voor full-duplex communicatie en de andere voor half-duplex communicatie.



Figuur 20/2.3-5: Aansluitingen en logisch schema van de MAX481, MAX483, MAX485, MAX487 en MAX1487.

Technische gegevens

- RS-485/RS-422 transceiver
- behuizingen: DIL-8, SOIC-8 of 8-µMAX
- enkele voedingsspanning: 5 V +/-5 %
- common-mode bereik: -7 V tot +12 V
- 3-state uitgangen hoog-impedant bij Power-off
- kortsluitvast en thermisch beveiligd
- MAX483/487/488/489: beperkte slew-rate
- MAX481/483/487: 0,1 µA shutdown mode

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/ DRIVER ENABLE	QUIESCENT CURRENT (μA)	NUMBER OF TRANSMITTERS ON BUS	PIN COUNT
MAX481	Half	2 5	No	Yes	Yes	300	32	8
MAX483	Half	0 25	Yes	Yes	Yes	120	32	8
MAX485	Half	2 5	No	No	Yes	300	32	8
MAX487	Half	0 25	Yes	Yes	Yes	120	128	8
MAX488	Full	0 25	Yes	No	No	120	32	8
MAX489	Full	0 25	Yes	No	Yes	120	32	14
MAX490	Full	2 5	No	No	No	300	32	8
MAX491	Full	2 5	No	No	Yes	300	32	14
MAX1487	Half	2 5	No	No	Yes	230	128	8

Tabel 20/2.3-3: Overzicht van de mogelijkheden van de transceivers MAX481, MAX483, MAX485, MAX487, MAX488, MAX489, MAX490, MAX491 en MAX1487.

Transmitting

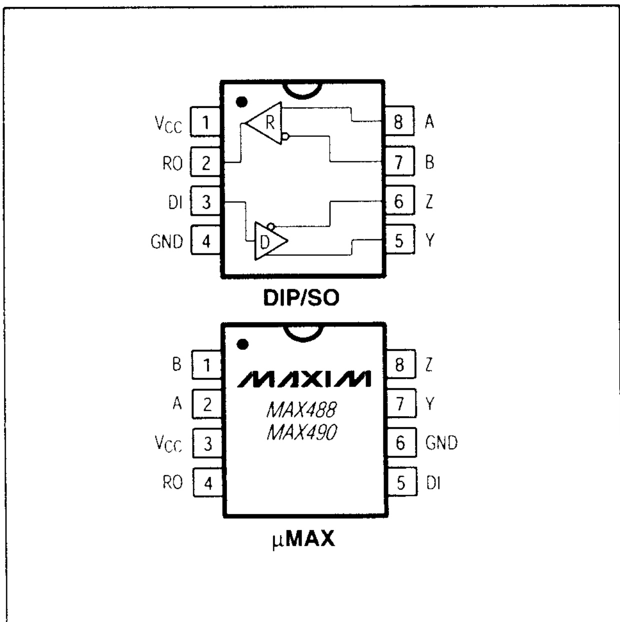
INPUTS			OUTPUTS	
$\overline{RE}$	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	High-Z*	High-Z*

Receiving

INPUTS			OUTPUT
$\overline{RE}$	DE	A-B	RO
0	0	≥ -0 2V	1
0	0	≤ -0 2V	0
0	0	Inputs open	1
1	0	X	High-Z*

X = Don't care
High-Z = High impedance
* Shutdown mode for MAX481/MAX483/MAX487

Figuur 20/2.3-6: Waarheidstabellen (zenden: boven, ontvangen: beneden) van de MAX481, MAX483, MAX485, MAX487 en MAX1487.



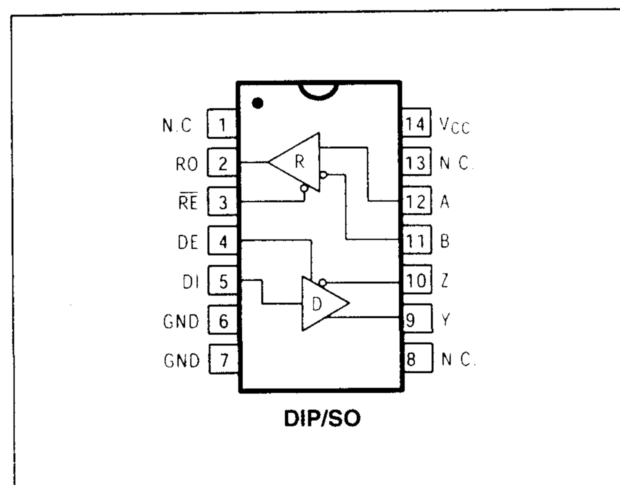
Figuur 20/2.3-7: Aansluitingen en logisch schema van de MAX488 en MAX490.

- MAX481/485/490/491/1487: 30 ns vertraging, 5 ns skew
- MAX487/1487: maximaal 128 transceivers op één bus
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Maxim

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PIN					NAME	FUNCTION
MAX481/MAX483/ MAX485/MAX487/ MAX1487		MAX488/ MAX490		MAX489/ MAX491		
DIP/SO	µMAX	DIP/SO	µMAX	DIP/SO		
1	3	2	4	2	RO	Receiver Output: If A > B by 200mV, RO will be high; If A < B by 200mV, RO will be low.
2	4	—	—	3	$\overline{RE}$	Receiver Output Enable. RO is enabled when $\overline{RE}$ is low; RO is high impedance when $\overline{RE}$ is high.
3	5	—	—	4	DE	Driver Output Enable. The driver outputs, Y and Z, are enabled by bringing DE high. They are high impedance when DE is low. If the driver outputs are enabled, the parts function as line drivers. While they are high impedance, they function as line receivers if $\overline{RE}$ is low.
4	6	3	5	5	DI	Driver Input. A low on DI forces output Y low and output Z high. Similarly, a high on DI forces output Y high and output Z low.
5	7	4	6	6, 7	GND	Ground
—	—	5	7	9	Y	Noninverting Driver Output
—	—	6	8	10	Z	Inverting Driver Output
6	8	—	—	—	A	Noninverting Receiver Input and Noninverting Driver Output
—	—	8	2	12	A	Noninverting Receiver Input
7	1	—	—	—	B	Inverting Receiver Input and Inverting Driver Output
—	—	7	1	11	B	Inverting Receiver Input
8	2	1	3	14	V_{CC}	Positive Supply: $4.75V \leq V_{CC} \leq 5.25V$
—	—	—	—	1, 8, 13	N.C.	No Connect—not internally connected

Tabel 20/2.3-4: Overzicht van alle pen-functies van de transceivers.



Figuur 20/2.3-8: Aansluitingen en logisch schema van de MAX489 en MAX491.

Supply Voltage (V_{CC}) 12V
Control Input Voltage ($\overline{RE}$, DE) ....-0.5V to (V_{CC} + 0.5V)
Driver Input Voltage (DI) ....-0.5V to (V_{CC} + 0.5V)
Driver Output Voltage (A, B) ....-8V to +12.5V
Receiver Input Voltage (A, B) ....-8V to +12.5V
Receiver Output Voltage (RO) ....-0.5V to (V_{CC} +0.5V)
Continuous Power Dissipation (T_A = +70°C)
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C) 727mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)..800mW
8-Pin SO (derate 5.88mW/°C above +70°C) 471mW
14-Pin SO (derate 8.33mW/°C above +70°C) 667mW
8-Pin µMAX (derate 4.1mW/°C above +70°C) 830mW
8-Pin CERDIP (derate 8.00mW/°C above +70°C) 640mW
14-Pin CERDIP (derate 9.09mW/°C above +70°C) 727mW
Operating Temperature Ranges
MAX4_ _C_ _/MAX1487C_ A ....0°C to +70°C
Storage Temperature Range ....-65°C to +160°C
Lead Temperature (soldering, 10sec) ....+300°C

Tabel 20/2.3-5: Maximaal toelaatbare waarden van de in tabel 20/2.3-4 genoemde transceivers.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Driver Output (no load)	V_{OD1}				5	V
Differential Driver Output (with load)	V_{OD2}	R = 50Ω (RS-422)	2			V
		R = 27Ω (RS-485), Figure 4	1.5		5	
Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	ΔV_{OD}	R = 27Ω or 50Ω, Figure 4			0.2	V
Driver Common-Mode Output Voltage	V_{OC}	R = 27Ω or 50Ω, Figure 4			3	V
Change in Magnitude of Driver Common-Mode Output Voltage for Complementary Output States	ΔV_{OD}	R = 27Ω or 50Ω, Figure 4			0.2	V
Input High Voltage	V_{IH}	DE, DI, $\overline{RE}$	2.0			V
Input Low Voltage	V_{IL}	DE, DI, $\overline{RE}$			0.8	V
Input Current	I_{IN1}	DE, DI, $\overline{RE}$			±2	μA
Input Current (A, B)	I_{IN2}	DE = 0V; V_{CC} = 0V or 5.25V, all devices except MAX487/MAX1487; V_{IN} = 12V			1.0	mA
		DE = 0V; V_{CC} = 0V or 5.25V, all devices except MAX487/MAX1487; V_{IN} = -7V			-0.8	
		MAX487/MAX1487, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = 12V			0.25	mA
		MAX487/MAX1487, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = -7V			-0.2	
Receiver Differential Threshold Voltage	V_{TH}	-7V ≤ V_{CM} ≤ 12V	-0.2		0.2	V
Receiver Input Hysteresis	ΔV_{TH}	V_{CM} = 0V		70		mV
Receiver Output High Voltage	V_{OH}	I_O = -4mA, V_{ID} = 200mV	3.5			V
Receiver Output Low Voltage	V_{OL}	I_O = 4mA, V_{ID} = -200mV			0.4	V
Three-State (high impedance) Output Current at Receiver	I_{OZR}	0.4V ≤ V_O ≤ 2.4V			±1	μA
Receiver Input Resistance	R_{IN}	-7V ≤ V_{CM} ≤ 12V, all devices except MAX487/MAX1487	12			kΩ
		-7V ≤ V_{CM} ≤ 12V, MAX487/MAX1487	48			kΩ
No-Load Supply Current (Note 3)	I_{CC}	MAX488/MAX489, DE, DI, $\overline{RE}$ = 0V or V_{CC}		120	250	μA
		MAX490/MAX491, DE, DI, $\overline{RE}$ = 0V or V_{CC}		300	500	
		MAX481/MAX485, $\overline{RE}$ = 0V or V_{CC}; DE = V_{CC}		500	900	
		MAX481/MAX485, $\overline{RE}$ = 0V or V_{CC}; DE = 0V		300	500	
		MAX1487, $\overline{RE}$ = 0V or V_{CC}; DE = V_{CC}		300	500	
		MAX1487, $\overline{RE}$ = 0V or V_{CC}; DE = 0V		230	400	
		MAX483/MAX487, $\overline{RE}$ = 0V or V_{CC}; DE = 5V; MAX483		350	650	
		MAX483/MAX487, $\overline{RE}$ = 0V or V_{CC}; DE = 5V; MAX487		250	400	
		MAX483/MAX487, $\overline{RE}$ = 0V or V_{CC}; DE = 0V		120	250	
Supply Current in Shutdown	I_{SHDN}	MAX481/483/487, DE = 0V, $\overline{RE}$ = V_{CC}		0.1	10	μA
Driver Short-Circuit Current, V_O = High	I_{OSD1}	-7V ≤ V_O ≤12V (Note 4)	35		250	mA
Driver Short-Circuit Current, V_O = Low	I_{OSD2}	-7V ≤ V_O ≤12V (Note 4)	35		250	mA
Receiver Short-Circuit Current	I_{OSR}	0V ≤ V_O ≤ V_{CC}	7		95	mA

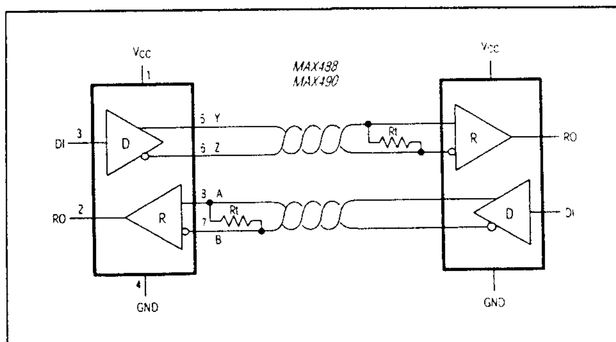
Tabel 20/2.3-6: Elektrische kenmerken van de MAX481, MAX483, MAX485, MAX487, MAX488, MAX489, MAX490, MAX491 en MAX1487.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

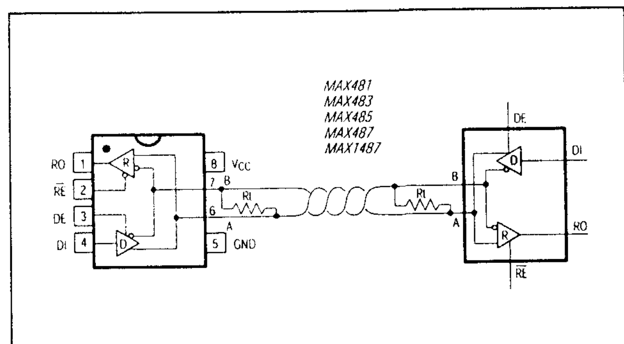
(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}.

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Driver Input to Output	t_{PLH}	Figures 6 and 8, R_{DIFF} = 54Ω,		10	30	60	ns
	t_{PHL}	C_{L1} = C_{L2} = 100pF		10	30	60	
Driver Output Skew to Output	t_{SKEW}	Figures 6 and 8, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF			5	10	ns
Driver Rise or Fall Time	t_R, t_F	Figures 6 and 8, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	MAX481, MAX485, MAX1487	3	15	40	ns
			MAX490C/E, MAX491C/E	5	15	25	
			MAX490M, MAX491M	3	15	40	
Driver Enable to Output High	t_{ZH}	Figures 7 and 9, C_L = 100pF, S2 closed			40	70	ns
Driver Enable to Output Low	t_{ZL}	Figures 7 and 9, C_L = 100pF, S1 closed			40	70	ns
Driver Disable Time from Low	t_{LZ}	Figures 7 and 9, C_L = 15pF, S1 closed			40	70	ns
Driver Disable Time from High	t_{HZ}	Figures 7 and 9, C_L = 15pF, S2 closed			40	70	ns
Receiver Input to Output	t_{PLH}, t_{PHL}	Figures 6 and 10, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	MAX481, MAX485, MAX1487	20	90	200	ns
			MAX490C/E, MAX491C/E	20	90	150	
			MAX490M, MAX491M	20	90	200	
$\lvert t_{PLH} - t_{PHL} \rvert$ Differential Receiver Skew	t_{SKD}	Figures 6 and 10, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF			13		ns
Receiver Enable to Output Low	t_{ZL}	Figures 5 and 11, C_{RL} = 15pF, S1 closed			20	50	ns
Receiver Enable to Output High	t_{ZH}	Figures 5 and 11, C_{RL} = 15pF, S2 closed			20	50	ns
Receiver Disable Time from Low	t_{LZ}	Figures 5 and 11, C_{RL} = 15pF, S1 closed			20	50	ns
Receiver Disable Time from High	t_{HZ}	Figures 5 and 11, C_{RL} = 15pF, S2 closed			20	50	ns
Maximum Data Rate	f_{MAX}			2.5			Mbps
Time to Shutdown	t_{SHDN}	MAX481 (Note 5)		50	200	600	ns
Driver Enable from Shutdown to Output High (MAX481)	$t_{ZH(SHDN)}$	Figures 7 and 9, C_L = 100pF, S2 closed			40	100	ns
Driver Enable from Shutdown to Output Low (MAX481)	$t_{ZL(SHDN)}$	Figures 7 and 9, C_L = 100pF, S1 closed			40	100	ns
Receiver Enable from Shutdown to Output High (MAX481)	$t_{ZH(SHDN)}$	Figures 5 and 11, C_L = 15pF, S2 closed, A - B = 2V			300	1000	ns
Receiver Enable from Shutdown to Output Low (MAX481)	$t_{ZL(SHDN)}$	Figures 5 and 11, C_L = 15pF, S1 closed, B - A = 2V			300	1000	ns

Tabel 20/2.3-7: Schakeltijden van de MAX481, MAX485, MAX490, MAX491 en MAX1487.



Figuur 20/2.3-9: Typische toepassing van de MAX488/490.



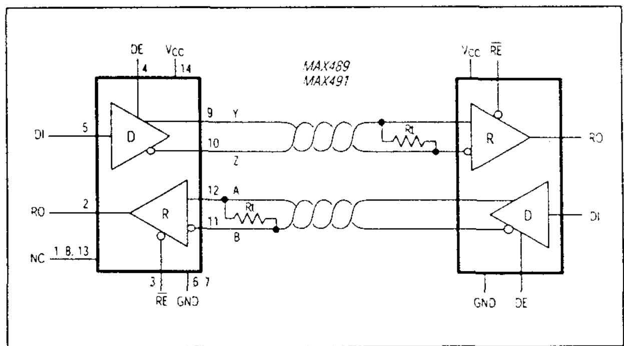
Figuur 20/2.3-10: Typische toepassing van de MAX481/483/485/487/1487.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

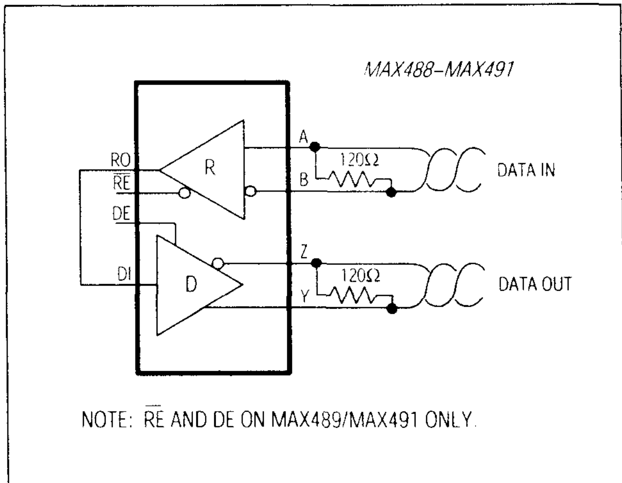
(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX},

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{PLH}	Figures 6 and 8, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	250	800	2000	ns
	t_{PHL}		250	800	2000	
Driver Output Skew to Output	t_{SKEW}	Figures 6 and 8, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		100	800	ns
Driver Rise or Fall Time	t_R, t_F	Figures 6 and 8, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	250		2000	ns
Driver Enable to Output High	t_{ZH}	Figures 7 and 9, C_L = 100pF, S2 closed	250		2000	ns
Driver Enable to Output Low	t_{ZL}	Figures 7 and 9, C_L = 100pF, S1 closed	250		2000	ns
Driver Disable Time from Low	t_{LZ}	Figures 7 and 9, C_L = 15pF, S1 closed	300		3000	ns
Driver Disable Time from High	t_{HZ}	Figures 7 and 9, C_L = 15pF, S2 closed	300		3000	ns
Receiver Input to Output	t_{PLH}	Figures 6 and 10, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	250		2000	ns
	t_{PHL}		250		2000	
$\mid t_{PLH} - t_{PHL} \mid$ Differential Receiver Skew	t_{SKD}	Figures 6 and 10, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		100		ns
Receiver Enable to Output Low	t_{ZL}	Figures 5 and 11, C_{RL} = 15pF, S1 closed		20	50	ns
Receiver Enable to Output High	t_{ZH}	Figures 5 and 11, C_{RL} = 15pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t_{LZ}	Figures 5 and 11, C_{RL} = 15pF, S1 closed		20	50	ns
Receiver Disable Time from High	t_{HZ}	Figures 5 and 11, C_{RL} = 15pF, S2 closed		20	50	ns
Maximum Data Rate	f_{MAX}	t_{PLH}, t_{PHL} < 50% of data period	250			kbps
Time to Shutdown	t_{SHDN}	MAX483/MAX487 (Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	$t_{ZH(SHDN)}$	MAX483/MAX487, Figures 7 and 9, C_L = 100pF, S2 closed			2000	ns
Driver Enable from Shutdown to Output Low	$t_{ZL(SHDN)}$	MAX483/MAX487, Figures 7 and 9, C_L = 100pF, S1 closed			2000	ns
Receiver Enable from Shutdown to Output High	$t_{ZH(SHDN)}$	MAX483/MAX487, Figures 5 and 11, C_L = 15pF, S2 closed			2500	ns
Receiver Enable from Shutdown to Output Low	$t_{ZL(SHDN)}$	MAX483/MAX487, Figures 5 and 11, C_L = 15pF, S1 closed			2500	ns

Tabel 20/2.3-8: Schakeltijden van de MAX483, MAX487, MAX488 en MAX489.

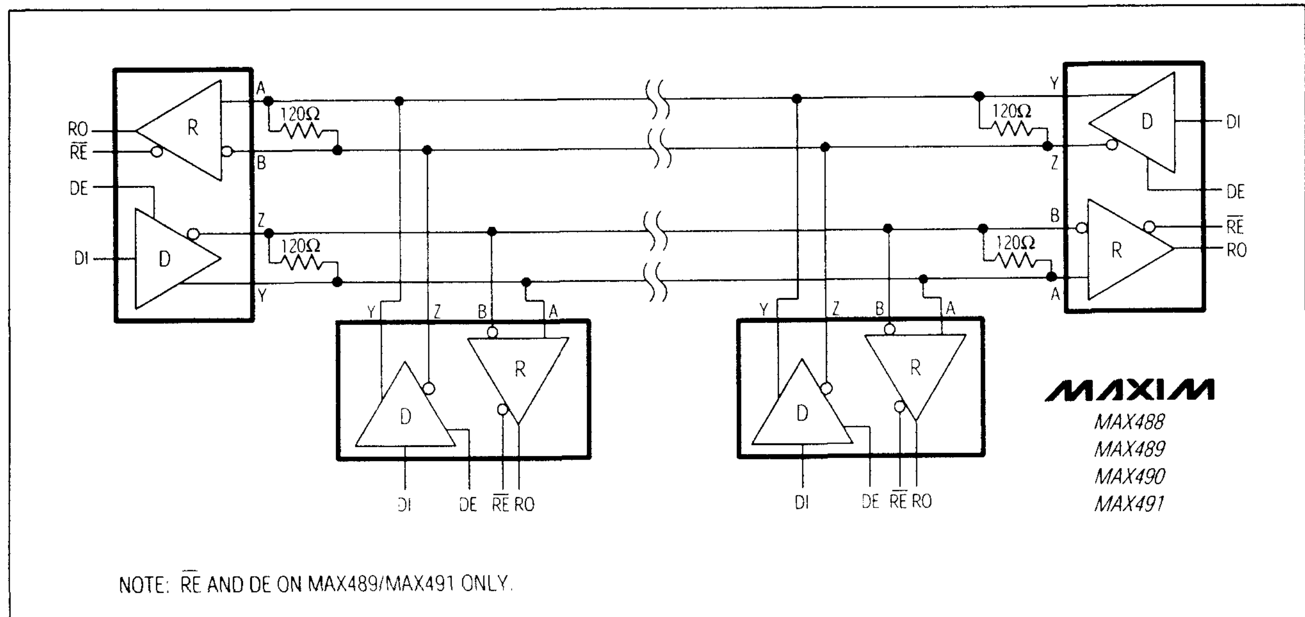


Figuur 20/2.3-11: Typische toepassing van de MAX489/491.

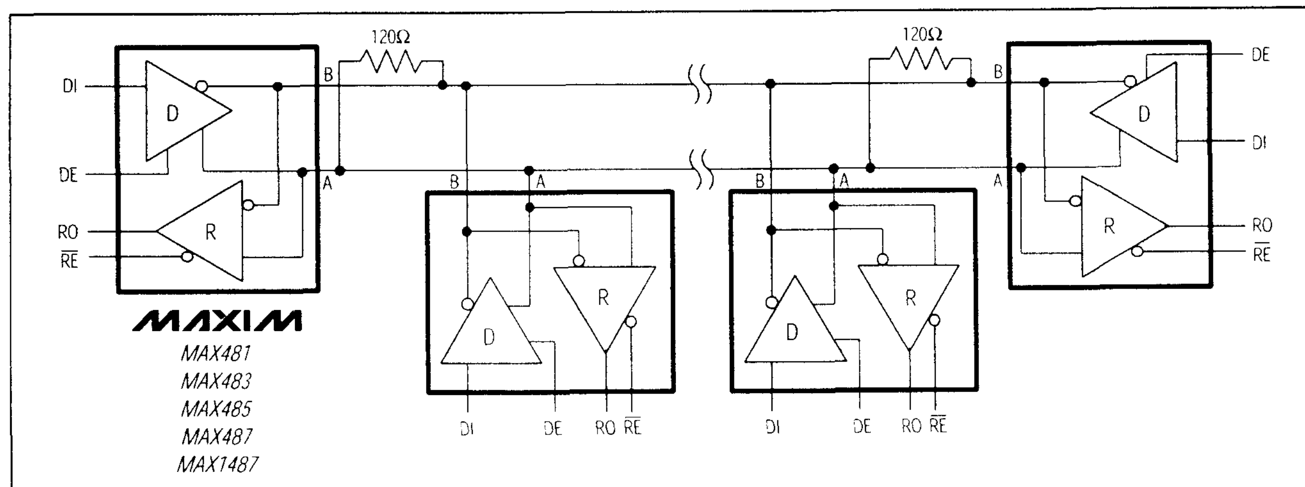


Figuur 20/2.3-12: Toepassing van de MAX488/489/490/491 als line-repeater.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-13: Een full-duplex RS-485 netwerk (met MAX488/489/490/491).



Figuur 20/2.3-14: Een half-duplex RS-485 netwerk (met MAX481/483/485/487/1487).

MAX1482, MAX1483

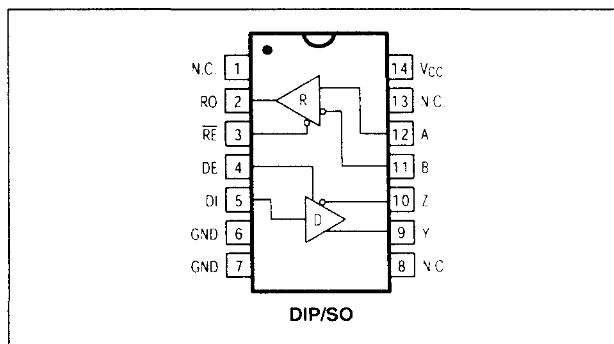
RS-485/RS-422 transceivers

De MAX1482 en MAX1483 zijn low-power transceivers voor differentiële data-communicatie (RS-485 en RS-422). Beide bevatten ze een lijn-receiver en een slew-rate begrensde -driver om EMI en reflecties te verminderen. De bijbehorende data-snelheid is maximaal 250 kb/s. De voedingsstroom van deze transceivers is slechts 20 μA, terwijl ze in de shutdown mode slechts 0,1 μA verbruiken. De (enkele) voedingsspanning bedraagt 5 V. De drivers hebben een stroombegrenzing en een thermische beveiliging. De ontvangers zijn "fail-safe". De MAX1482 is full-duplex en de MAX1483 half-duplex, terwijl beide typen een ingangsimpedantie van slechts 1/8 load hebben, waardoor 256 transceivers op één bus zijn toegestaan.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PIN			NAME	FUNCTION
MAX1482	MAX1483			
DIP/SO	DIP/SO	µMAX		
2	1	3	RO	Receiver Output. With the receiver output enabled ($\overline{RE}$ low), RO is high if A > B by 200mV or when A and B are not connected, and RO is low if A < B by 200mV.
3	2	4	$\overline{RE}$	Receiver Output Enable. When $\overline{RE}$ is low, RO is enabled. When $\overline{RE}$ is high, RO is high impedance. If $\overline{RE}$ is high and DE is low, the MAX1482/MAX1483 enter a low-power (0.1µA) shutdown state.
4	3	5	DE	Driver Output Enable. The driver outputs, A and B, (Y and Z for the MAX1482) are enabled by bringing DE high. When DE is low, the driver outputs are high impedance, and the devices can function as line receivers if $\overline{RE}$ is low. If $\overline{RE}$ is high and DE is low, the parts will enter a low-power (0.1µA) shutdown state. If the driver outputs are enabled, the devices function as line drivers.
5	4	6	DI	Driver Input. With DE high, a low on DI forces output Y low and output Z high and a high on DI forces output Y high and output Z low.
6, 7	5	7	GND	Ground
9	—	—	Y	Noninverting Driver Output
10	—	—	Z	Inverting Driver Output
—	6	8	A	Noninverting Receiver Input and Noninverting Driver Output
12	—	—	A	Noninverting Receiver Input
—	7	1	B	Inverting Receiver Input and Inverting Driver Output
11	—	—	B	Inverting Receiver Input
14	8	2	VCC	Positive Supply: 4.75V to 5.25V
1, 8, 13	—	—	N.C.	No Connect—not internally connected

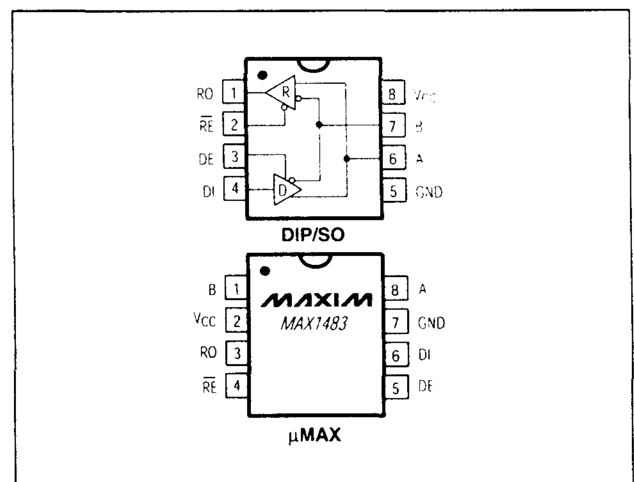
Tabel 20/2.3-9: Overzicht van de pen-functies van de MAX1482/1483.



Figuur 20/2.3-15: Aansluitingen en logisch schema van de MAX1482.

Technische gegevens

- RS-485/RS-422 transceiver
- behuizing: MAX1482: DIL-14 of SOIC-14; MAX1483: DIL-8, SOIC-8 of 8-µMAX
- enkele voedingsspanning: 5 V +/-5 %
- common-mode bereik: -7 V tot +12 V
- 3-state uitgangen hoog-impedant bij Power-off
- kortsluitvast en thermisch beveiligd
- beperkte slew-rate
- 0,1 µA shutdown mode
- maximaal 256 transceivers op één bus
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Maxim



Figuur 20/2.3-16: Aansluitingen en logisch schema van de MAX1483.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Transmitting

INPUTS			OUTPUTS	
RE	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
X	0	X	High-Z	High-Z

Receiving

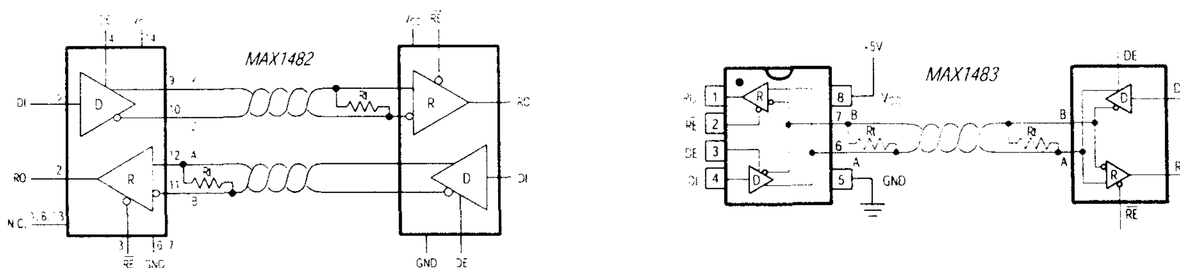
INPUTS			OUTPUT
RE	DE*	A-B	RO
0	0	≥ +0.2V	1
0	0	≤ -0.2V	0
0	0	Inputs open	1
1	0	X	High-Z

X = Don't Care
High-Z = High Impedance
* DE = 0 for MAX1483 and is a Don't Care for MAX1482

Figuur 20/2.3-17: Waarheidstabellen (zenden: boven, ontvangen: beneden) van de MAX1482 en MAX1483.

Supply Voltage (V_{CC})	7V
Control Input Voltages (RE DE)	-0.5V to (V_{CC} + 0.5V)
Driver Input Voltage (DI)	-0.5V to (V_{CC} + 0.5V)
Driver Output Voltages	-7.5V to 12.5V
Receiver Input Voltages (A, B)	-7.5V to 12.5V
Receiver Output Voltage (RO)	-0.5V to (V_{CC} + 0.5V)
Continuous Power Dissipation (T_A = +70°C)	
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)	727mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)	800mW
8-Pin SO (derate 5.88mW/°C above +70°C)	471mW
14-Pin SO (derate 8.33mW/°C above +70°C)	667mW
8-Pin µMAX (derate 4.10mW/°C above +70°C)	330mW
Operating Temperature Ranges	
MAX148_C_ _	0°C to +70°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

Tabel 20/2.3-10: Maximaal toelaatbare waarden van de MAX1482 en MAX1483.



Figuur 20/2.3-18: Typische toepassing van de MAX1482 en MAX1483.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Driver Output (no load)	V_{OD1}				5	V
Differential Driver Output (with load)	V_{OD2}	R = 50Ω (RS-422), Figure 1	2		5	V
		R = 27Ω (RS-485), Figure 1	1.5		5	
Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	ΔV_{OD}	R = 27Ω or 50Ω, Figure 1			0.2	V
Driver Common-Mode Output Voltage	V_{OC}	R = 27Ω or 50Ω, Figure 1			3	V
Change in Magnitude of Driver Common-Mode Output Voltage for Complementary Output States	ΔV_{OD}	R = 27Ω or 50Ω, Figure 1			0.2	V
Three-State (high impedance) Output Current at Driver	I_{OZD}	MAX1482 only, -7V < V_Y and V_Z < 12V			±50	µA
Logic Input High Voltage	V_{IH}	DE, DI, $\overline{RE}$	2.0			V
Logic Input Low Voltage	V_{IL}	DE, DI, $\overline{RE}$			0.8	V
Logic Input Current	I_{IN1}	DE, DI, $\overline{RE}$			±2	µA
Input Current (A, B)	I_{IN2}	MAX1482, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = 12V			150	µA
		MAX1482, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = -7V			-100	
		MAX1483, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = 12V			200	
		MAX1483, DE = 0V, V_{CC} = 0V or 5.25V; V_{IN} = -7V			-150	
Receiver Differential Threshold Voltage	V_{TH}	-7V ≤ V_{CM} ≤ 12V	-0.2		0.2	V
Receiver Input Hysteresis	ΔV_{TH}	V_{CM} = 0V		75		mV
Receiver Output High Voltage	V_{OH}	I_O = -4mA, V_{ID} = 200mV	3.5			V
Receiver Output Low Voltage	V_{OL}	I_O = 4mA, V_{ID} = -200mV			0.4	V
Three-State (high impedance) Output Current at Receiver	I_{OZR}	0.4V ≤ V_O ≤ 2.4V			±1	µA
Receiver Input Resistance	R_{IN}	-7V ≤ V_{CM} ≤ 12V	96			kΩ
No-Load Supply Current	I_{CC}	MAX1482, $\overline{RE}$ = 0V or V_{CC}; DE = V_{CC}		25	45	µA
		MAX1482, $\overline{RE}$ = 0V or V_{CC}; DE = 0V		20	35	
		MAX1483, $\overline{RE}$ = 0V or V_{CC}; DE = V_{CC}		55	85	
		MAX1483, $\overline{RE}$ = 0V or V_{CC}; DE = 0V		20	35	
Supply Current in Shutdown	I_{SHDN}	DE = 0V, $\overline{RE}$ = V_{CC}		0.1	10	µA
Driver Short-Circuit Current	I_{OSD}	DI = high or low, -7V ≤ V_O ≤ 12V (Note 2)	35		250	mA
Receiver Short-Circuit Current	I_{OSR}	0V ≤ V_O ≤ V_{CC}	±7		±95	mA

Tabel 20/2.3-11: Elektrische kenmerken van de MAX1482 en MAX1483.

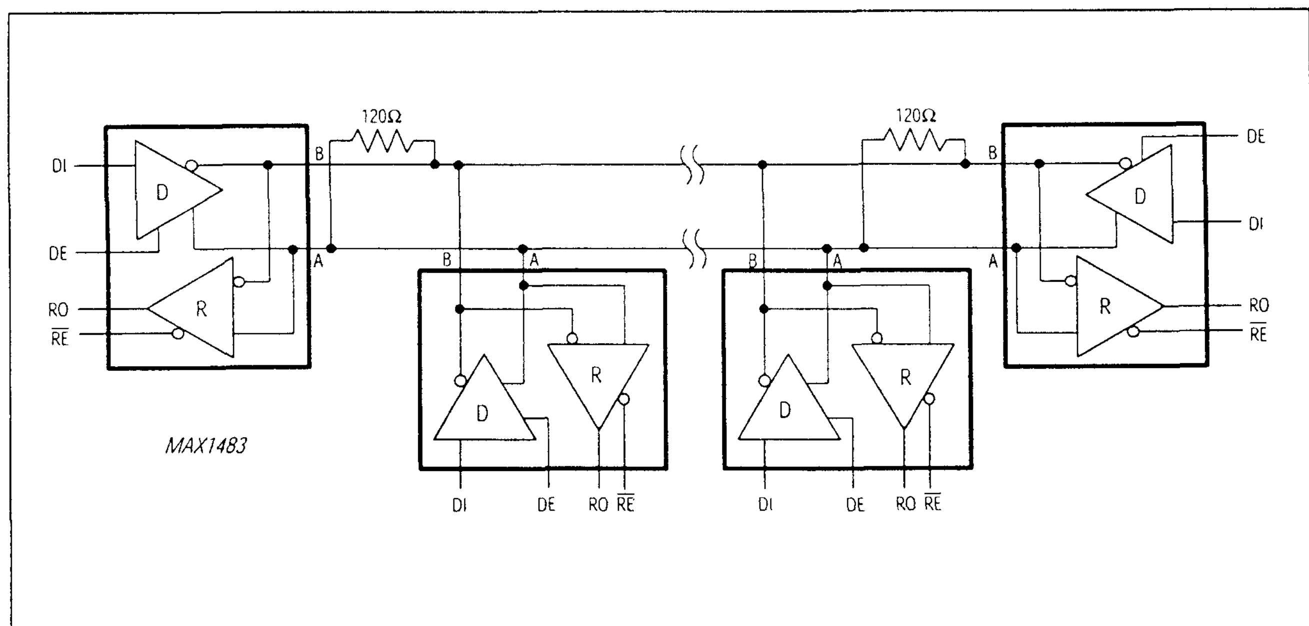
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX} unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{PLH}	Figures 3 and 5, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF			2	μs
	t_{PHL}				2	
Driver Output Skew to Output	t_{SKEW}	Figures 3 and 5, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF			300	ns
Driver Rise or Fall Time	t_R, t_F	Figures 3 and 5, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	0.25		2	μs
Driver Enable to Output High	t_{ZH}	Figures 4 and 6, C_L = 100pF, S2 closed	0.2		2	μs
Driver Enable to Output Low	t_{ZL}	Figures 4 and 6, C_L = 100pF, S1 closed	0.1		2	μs
Driver Disable Time from Low	t_{LZ}	Figures 4 and 6, C_L = 15pF, S1 closed	0.3		3.0	μs
Driver Disable Time from High	t_{HZ}	Figures 4 and 6, C_L = 15pF, S2 closed	0.3		3.0	μs
Receiver Input to Output	t_{PLH}, t_{PHL}	Figures 3 and 7, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	0.25		2.25	μs
$\lvert t_{PLH} - t_{PHL} \rvert$ Differential Receiver Skew	t_{SKD}	Figures 3 and 7, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		160		ns
Receiver Enable to Output Low	t_{ZL}	Figures 2 and 8, C_{RL} = 15pF, S1 closed			90	ns
Receiver Enable to Output High	t_{ZH}	Figures 2 and 8, C_{RL} = 15pF, S2 closed			90	ns
Receiver Disable Time from Low	t_{LZ}	Figures 2 and 8, C_{RL} = 15pF, S1 closed			90	ns
Receiver Disable Time from High	t_{HZ}	Figures 2 and 8, C_{RL} = 15pF, S2 closed			90	ns
Maximum Data Rate	f_{MAX}		250			kbps
Time to Shutdown	t_{SHDN}	(Note 3)	50	200	600	ns
Driver Enable from Shutdown to Output High	$t_{ZH(SHDN)}$	Figures 4 and 6, C_L = 100pF, S2 closed			2	μs
Driver Enable from Shutdown to Output Low	$t_{ZL(SHDN)}$	Figures 4 and 6, C_L = 100pF, S1 closed			2	μs
Receiver Enable from Shutdown to Output High	$t_{ZH(SHDN)}$	Figures 2 and 8, C_L = 15pF, S2 closed, A - B = 2V			3	μs
Receiver Enable from Shutdown to Output Low	$t_{ZL(SHDN)}$	Figures 2 and 8, C_L = 15pF, S1 closed, B - A = 2V			3	μs

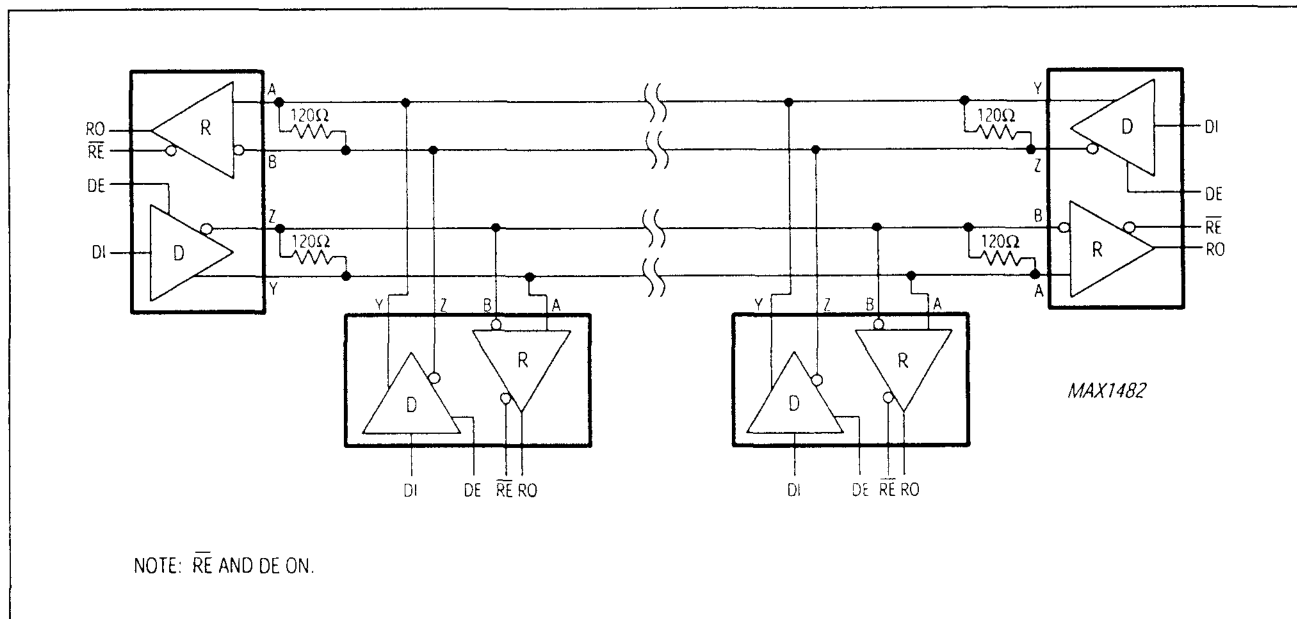
Note 2: Applies to peak current. See *Typical Operating Characteristics*.
Note 3: The MAX1482/MAX1483 are put into shutdown by bringing $\overline{RE}$ high and DE low. If the inputs are in this state for less than 50ns, the parts are guaranteed not to enter shutdown. If the inputs are in this state for at least 600ns, the parts are guaranteed to have entered shutdown. See *Low-Power Shutdown Mode* section.

Tabel 20/2.3-12: Schakeltijden van de MAX1482 en MAX1483.

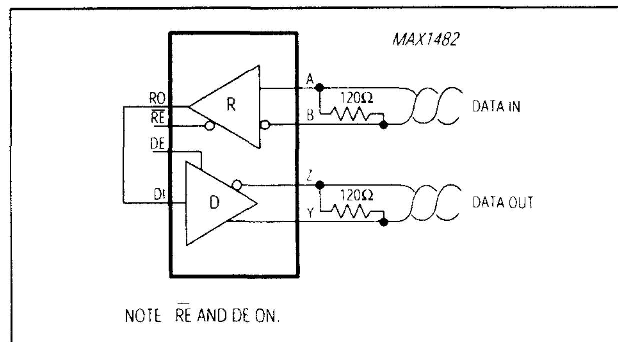


Figuur 20/2.3-19: Een half-duplex RS-485 netwerk met de MAX1483.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-20: Een full-duplex RS-485 netwerk met de MAX1482.



Figuur 20/2.3-21: Toepassing van de MAX1482 als line-repeater.

MAX3080, MAX3081, MAX3082, MAX3083, MAX3084, MAX3085, MAX3086, MAX3087, MAX3088, MAX3089

RS-485/RS-422 transceivers

De MAX3080, MAX3081, MAX3082, MAX3083, MAX3084, MAX3085, MAX3086, MAX3087, MAX3088 en MAX3089 zijn low-power transceivers voor RS-485 en RS-422 data-communicatie die allemaal een lijn-driver en een -receiver bevatten. Alle ontvangers zijn "fail-safe".

De MAX3080, MAX3081 en MAX3082 hebben drivers met beperkte slew-rate om EMI en reflecties te verminderen. De data-snelheid ervan is maximaal 115 kb/s. De slew-rates van de MAX3083, MAX3084 en MAX3085 zijn minder beperkt en maken data-snelheden van maximaal 500 kb/s mogelijk.

De drivers van de MAX3086, MAX3087 en MAX3088 hebben geen beperkte slew-rate, zodat snelheden tot 10 Mb/s mogelijk zijn. De slew-rate van de MAX3089 is instelbaar op 115 kb/s, 500 kb/s en 10 Mb/s met behulp van een selectie-ingang.

De voedingsstroom van deze transceivers bedraagt 375 µA in onbelaste toestand. De ontvangers van alle transceivers hebben een ingangsimpedantie van 1/8 load, waardoor 256 transceivers op de bus kunnen plaats nemen.

De MAX3082, MAX3085 en MAX3088 zijn bedoeld voor half-duplex communicatie en de overige typen voor full-duplex communicatie. Bij de MAX3089 kan worden gekozen of de communicatie half- of full-duplex moet zijn.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

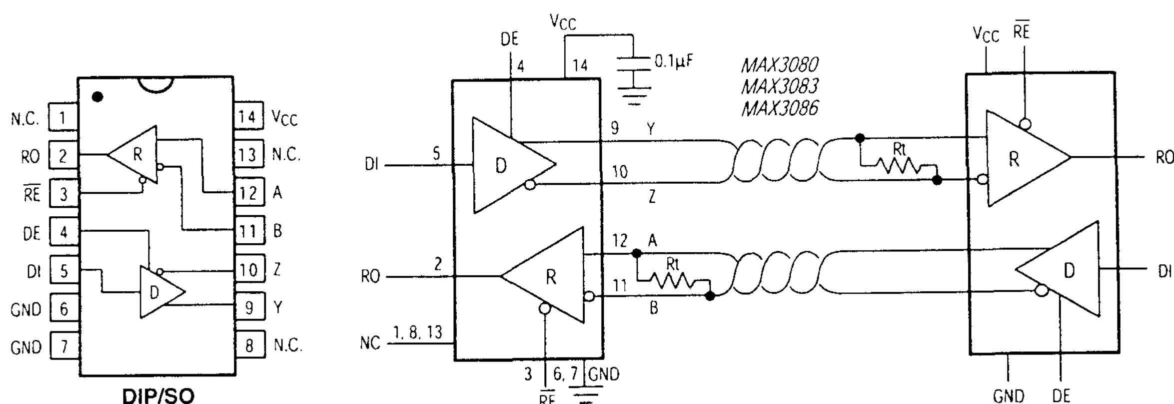
Technische gegevens

- RS-485/RS-422 transceiver
- behuizingen: MAX3080/3083/3086/3089: DIL-14 of SOIC-14; MAX3081/3082/3084/3085/3087/3088: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5%
- common-mode bereik: -7 V tot +12 V
- 3-state uitgangen hoog-impedant bij Power-off
- kortsluitvast en thermisch beveiligd
- MAX3080, MAX3081 en MAX3082: 115 kb/s
- MAX3083, MAX3084 en MAX3085: 500 kb/s
- MAX3086, MAX3087 en MAX3088: 10 Mb/s
- MAX3089: instelbaar 115 kb/s, 500 kb/s of 10 Mb/s
- maximaal 256 transceivers op één bus
- CMOS-compatibel
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Maxim

Part	Half/Full Duplex	Data Rate (Mbps)	Slew Rate Limited	Low-Power Shutdown	Receiver/ Driver Enable	Quiescent Current (μA)	Transceivers On Bus	Pin Count	Industry-Standard Pinout
MAX3080	Full	0.115	Yes	Yes	Yes	375	256	14	75180
MAX3081	Full	0.115	Yes	No	No	375	256	8	75179
MAX3082	Half	0.115	Yes	Yes	Yes	375	256	8	75176
MAX3083	Full	0.5	Yes	Yes	Yes	375	256	14	75180
MAX3084	Full	0.5	Yes	No	No	375	256	8	75179
MAX3085	Half	0.5	Yes	Yes	Yes	375	256	8	75176
MAX3086	Full	10	No	Yes	Yes	375	256	14	75180
MAX3087	Full	10	No	No	No	375	256	8	75179
MAX3088	Half	10	No	Yes	Yes	375	256	8	75176
MAX3089	Selectable	Selectable	Selectable	Yes	Yes	375	256	14	75180*

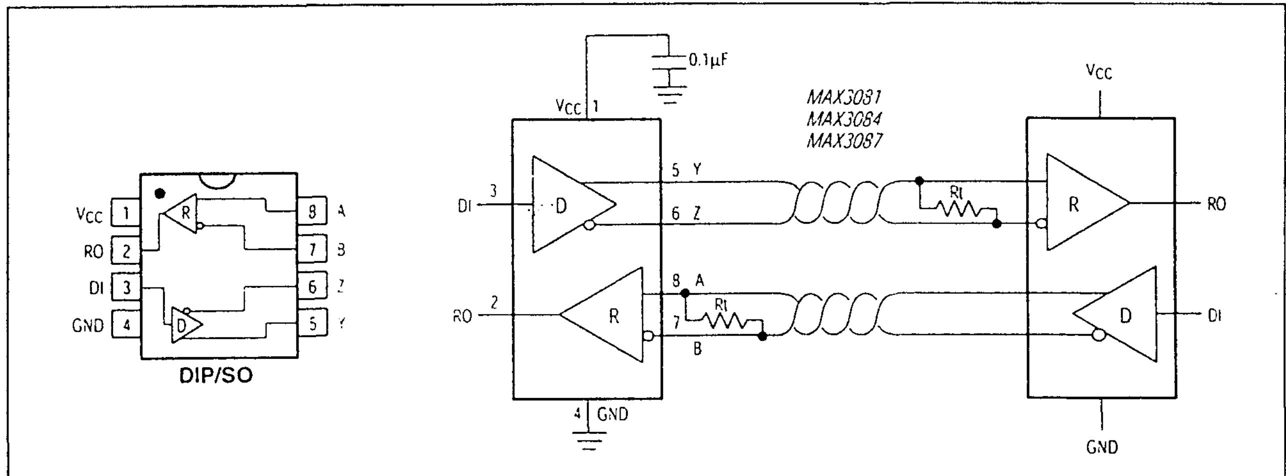
**Pin compatible with 75180, with additional features implemented using pins 1, 6, 8, and 13*

Tabel 20/2.3-13: Overzicht van de eigenschappen van de transceivers MAX3080, MAX3081, MAX3082, MAX3083, MAX3084, MAX3085, MAX3086, MAX3087, MAX3088 en MAX3089.

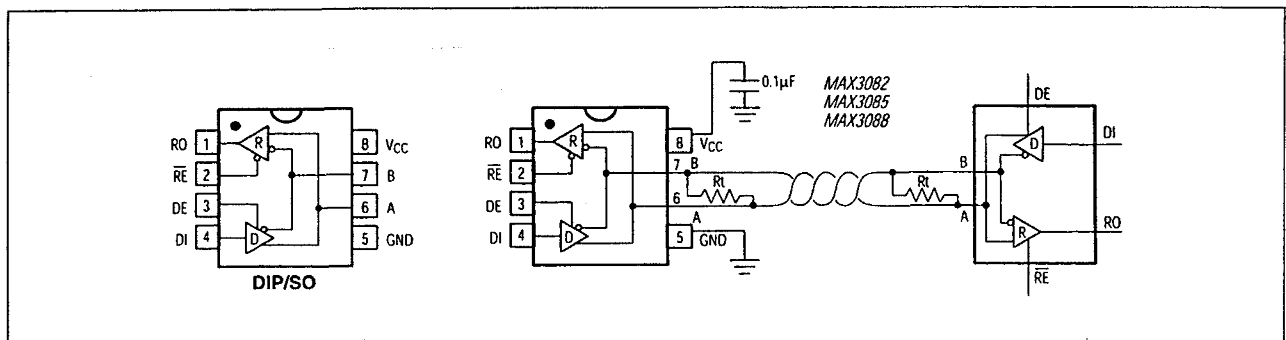


Figuur 20/2.3-22: Aansluitingen en full-duplex toepassing van de MAX3080, MAX3083 en MAX3086.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-23: Aansluitingen en full-duplex toepassing van de MAX3081, MAX3084 en MAX3087.



Figuur 20/2.3-24: Aansluitingen en half-duplex toepassing van de MAX3082, MAX3085 en MAX3088.

MAX3080/MAX3083/MAX3086

TRANSMITTING				
INPUTS			OUTPUTS	
RE	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	Shutdown	

RECEIVING			
INPUTS			OUTPUT
RE	DE	A-B	RO
0	X	≥ -0.05V	1
0	X	≤ -0.2V	0
0	X	Open/shorted	1
1	1	X	High-Z
1	0	X	Shutdown

X = Don't care
Shutdown mode, driver and receiver outputs high impedance

Tabel 20/2.3-14: Waarheidstabellen van de MAX3080, MAX3083 en MAX3086.

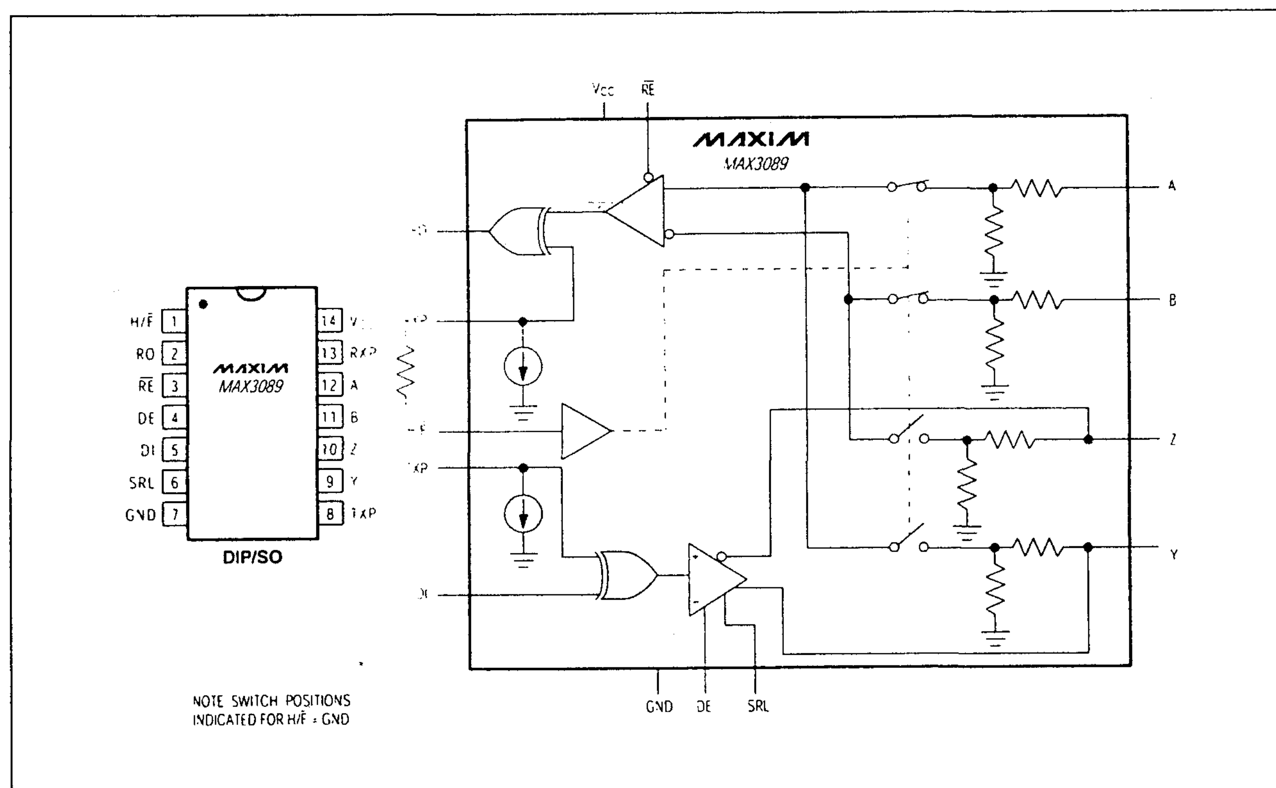
MAX3081/MAX3084/MAX3087

TRANSMITTING		
INPUT	OUTPUTS	
DI	Z	Y
1	0	1
0	1	0

RECEIVING	
INPUTS	OUTPUT
A-B	RO
≥ -0.05V	1
≤ -0.2V	0
Open/shorted	1

Tabel 20/2.3-15: Waarheidstabellen van de MAX3081, MAX3084 en MAX3087.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-25: Aansluitingen en functioneel schema van de MAX3089.

MAX3082/MAX3085/MAX3088

TRANSMITTING				
INPUTS			OUTPUTS	
RE	DE	DI	B/Z	A/Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	Shutdown	

RECEIVING			
INPUTS			OUTPUT
RE	DE	A-B	RO
0	X	≥ -0.05V	1
0	X	≤ -0.2V	0
0	X	Open/shorted	1
1	1	X	High-Z
1	0	X	Shutdown

Tabel 20/2.3-16: Waarheidstabellen van de MAX3082, MAX3085 en MAX3088.

MAX3089

TRANSMITTING					
INPUTS				OUTPUTS	
TXP	RE	DE	DI	Z	Y
0	X	1	1	0	1
0	X	1	0	1	0
1	X	1	1	1	0
1	X	1	0	0	1
X	0	0	X	High-Z	High-Z
X	1	0	X	Shutdown	

RECEIVING						
INPUTS						OUTPUT
H/F	RXP	RE	DE	A-B	Y-Z	RO
0	0	0	X	≥ -0.05V	X	1
0	0	0	X	≤ -0.2V	X	0
0	1	0	X	≥ -0.05V	X	0
0	1	0	X	≤ -0.2V	X	1
1	0	0	X	X	≥ -0.05V	1
1	0	0	X	X	≤ -0.2V	0
1	1	0	X	X	≥ -0.05V	0
1	1	0	X	X	≤ -0.2V	1
0	0	0	X	Open/shorted	X	1
1	0	0	X	X	Open/shorted	1
0	1	0	X	Open/shorted	X	0
1	1	0	X	X	Open/shorted	0
X	X	1	1	X	X	High-Z
X	X	1	0	X	X	Shutdown

Tabel 20/2.3-17: Waarheidstabel van de MAX3089.

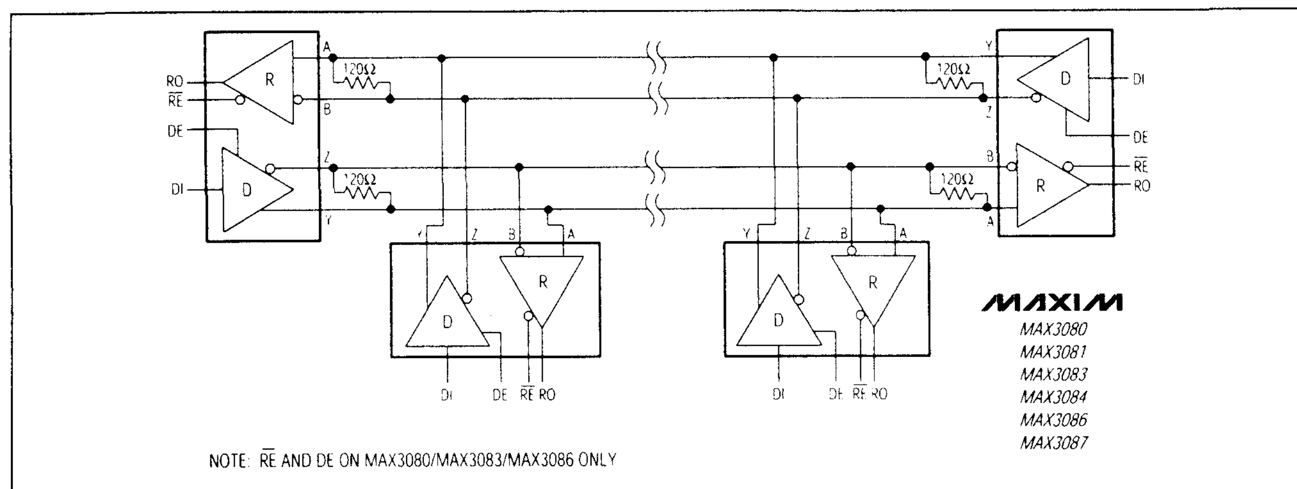
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PIN					NAME	FUNCTION
MAX3080 MAX3083 MAX3086	**MAX3081 MAX3084 MAX3087**	**MAX3082 MAX3085 MAX3088**	**MAX3089**			
FULL-DUPLEX DEVICES		**HALF-DUPLEX DEVICES**	**FULL-DUPLEX MODE**	**HALF-DUPLEX MODE**		
—	—	—	1	[illegible]	H/$\overline{F}$	Half/Full-Duplex Selector Pin. Connect H/$\overline{F}$ to V_{CC} for half-duplex mode; connect to GND or leave unconnected for full-duplex mode.
2	2	1	2	2	RO	Receiver Output. When $\overline{RE}$ is low and if A - B ≥ -50mV, RO will be high; if A - B ≤ -200mV, RO will be low.
3	—	2	3	3	$\overline{RE}$	Receiver Output Enable. Drive $\overline{RE}$ low to enable RO; RO is high impedance when $\overline{RE}$ is high. Drive $\overline{RE}$ high and DE low to enter low-power shutdown mode.
4	—	3	4	4	DE	Driver Output Enable. Drive DE high to enable driver outputs. These outputs are high impedance when DE is low. Drive $\overline{RE}$ high and DE low to enter low-power shutdown mode.
5	3	4	5	5	DI	Driver Input. With DE high, a low on DI forces noninverting output low and inverting output high. Similarly, a high on DI forces non-inverting output high and inverting output low.
—	—	—	6	6	SRL	Slew-Rate-Limit Selector Pin. Connect SRL to GND for 10Mbps communication rate; connect to V_{CC} for 500kbps communication rate. Leave unconnected for 115kbps communication rate.
6, 7	4	5	7	7	GND	Ground
—	—	—	8	8	TXP	Transmitter Phase. Connect TXP to GND, or leave floating for normal transmitter phase/polarity. Connect to V_{CC} to invert the transmitter phase/polarity.
9	5	—	9	—	Y	Noninverting Driver Output
—	—	—	—	9	Y	Noninverting Receiver Input and Noninverting Driver Output*
10	6	—	10	—	Z	Inverting Driver Output
—	—	—	—	10	Z	Inverting Receiver Input and Inverting Driver Output*
11	7	—	11	—	B	Inverting Receiver Input
—	—	—	—	11	B	Receiver Input Resistors*
—	—	7	—	—	B	Inverting Receiver Input and Inverting Driver Output
12	8	—	12	—	A	Noninverting Receiver Input
—	—	—	—	12	A	Receiver Input Resistors*
—	—	6	—	—	A	Noninverting Receiver Input and Noninverting Driver Output
—	—	—	13	13	RXP	Receiver Phase. Connect RXP to GND, or leave unconnected for normal transmitter phase/polarity. Connect to V_{CC} to invert the receiver phase/polarity.
14	1	8	14	14	V_{CC}	Positive Supply: 4.75V ≤ V_{CC} ≤ 5.25V
1, 8, 13	—	—	—	—	N.C.	Not Connected. Not internally connected.

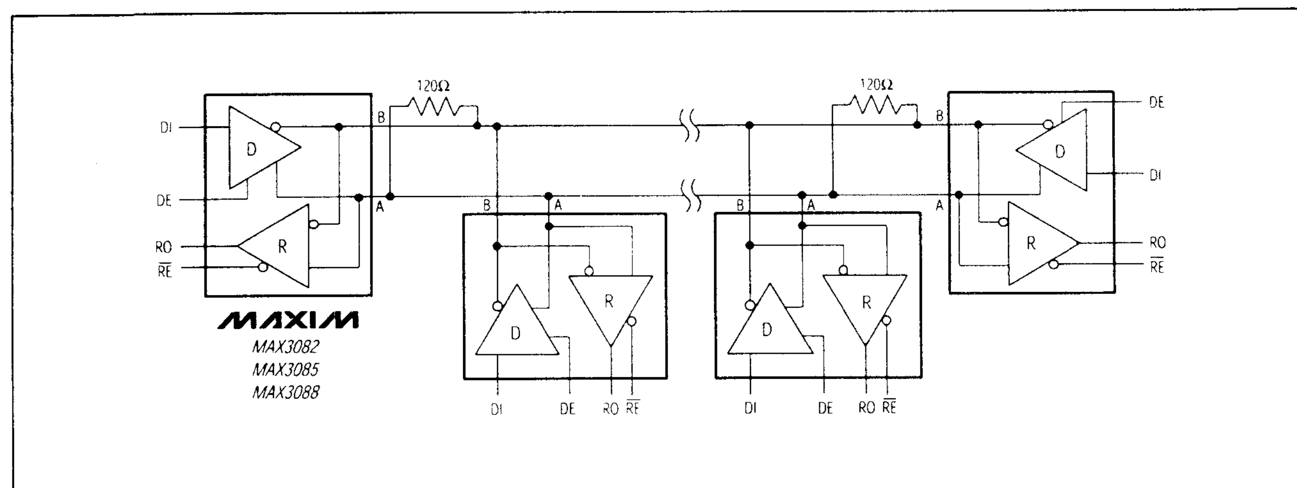
** (MAX3089 only.) In half-duplex mode, the driver outputs serve as receiver inputs. The full-duplex receiver inputs (A and B) will still have a 1/8-unit load, but are not connected to the receiver.*

Tabel 20/2.3-18: Overzicht van alle pen-functies van de transceivers.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-26: Een full-duplex RS-485 netwerk.



Figuur 20/2.3-27: Een half-duplex RS-485 netwerk.

Supply Voltage (V_{CC})	+7V
Control Input Voltage (RE, DE)	-0.3V to (V_{CC} + 0.3V)
Special Input Voltage (H/F, SRL, TXP, RXP)	-0.3V to (V_{CC} + 0.3V)
Driver Input Voltage (DI)	-0.3V to (V_{CC} + 0.3V)
Driver Output Voltage (A, B, Y, Z)	±13V
Receiver Input Voltage (A, B)	±13V
Receiver Input Voltage, Full Duplex (A, B)	±25V
Receiver Output Voltage (RO)	-0.3V to (V_{CC} + 0.3V)
Continuous Power Dissipation	
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)	727mW
8-Pin SO (derate 5.88mW/°C above +70°C)	471mW
14-Pin Plastic DIP (derate 10.0mW/°C above +70°C)	800mW
14-Pin SO (derate 8.33mW/°C above +70°C)	667mW
Operating Temperature Ranges	
MAX308_C_ _	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10sec)	+300°C

Tabel 20/2.3-19: Maximaal toelaatbare waarden van de in tabel 20/2.3-13 genoemde transceivers.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

(V_{CC} = +5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V and T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DRIVER						
Differential Driver Output (no load)	V_{OD1}	Figure 5			5	V
Differential Driver Output	V_{OD2}	Figure 5, R = 50Ω (RS-422)	2.0			V
		Figure 5, R = 27Ω (RS-485)	1.5			
Change in Magnitude of Differential Output Voltage (Note 2)	ΔV_{OD}	Figure 5, R = 50Ω or R = 27Ω			0.2	V
Driver Common-Mode Output Voltage	V_{OC}	Figure 5, R = 50Ω or R = 27Ω			3	V
Change In Magnitude of Common-Mode Voltage (Note 2)	ΔV_{OC}	Figure 5, R = 50Ω or R = 27Ω			0.2	V
Input High Voltage	V_{IH1}	DE, DI, $\overline{RE}$, H/$\overline{F}$, TXP, RXP	2.0			V
Input Low Voltage	V_{IL1}	DE, DI, $\overline{RE}$, H/$\overline{F}$, TXP, RXP			0.8	V
DI Input Hysteresis	V_{HYS}	MAX3080–MAX3085, and MAX3089 with SRL = V_{CC} or unconnected		100		mV
SRL Input Current	I_{IN1}	DE, DI, $\overline{RE}$			±2	μA
	I_{IN2}	H/$\overline{F}$, TXP, RXP, internal pull-down	10		40	
Input High Voltage	V_{IH2}	SRL	V_{CC} - 0.8			V
Input Middle Voltage	V_{IM2}	SRL (Note 3)	0.4V_{CC}		0.6V_{CC}	V
Input Low Voltage	V_{IL2}	SRL			0.8	V
SRL Input Current	I_{IN3}	SRL = V_{CC}			75	μA
		SRL = GND (Note 3)	-75			
Input Current (A and B) Full Duplex	I_{IN4}	DE = GND, V_{CC} = GND or 5.25V; V_{IN} = 12V			125	μA
		V_{IN} = -7V			-75	
Output Leakage (Y and Z) Full Duplex	I_O	DE = GND, V_{CC} = GND or 5.25V; V_{IN} = 12V			125	μA
		V_{IN} = -7V	-100			
Driver Short-Circuit Output Current (Note 4)	V_{OD1}	-7V ≤ V_{OUT} ≤ V_{CC}	-250			mA
		0V ≤ V_{OUT} ≤ 12V			250	
		0V ≤ V_{OUT} ≤ V_{CC}	±25			
RECEIVER						
Receiver Differential Threshold Voltage	V_{TH}	-7V ≤ V_{CM} ≤ 12V	-200	-125	-50	mV
Receiver Input Hysteresis	ΔV_{TH}			25		mV
Receiver Output High Voltage	V_{OH}	I_O = -4mA, V_{ID} = -50mV	V_{CC} -1.5			V
Receiver Output Low Voltage	V_{OL}	I_O = 4mA, V_{ID} = -200mV			0.4	V
Three-State Output Current at Receiver	I_{OZR}	0.4V ≤ V_O ≤ 2.4V			±1	μA
Receiver Input Resistance	R_{IN}	-7V ≤ V_{CM} ≤ 12V	96			kΩ
Receiver Output Short-Circuit Current	I_{OSR}	0V ≤ V_{RO} ≤ V_{CC}	±7		±95	mA
SUPPLY CURRENT						
Supply Current	I_{CC}	No load, $\overline{RE}$ = DI = GND or V_{CC}, SRL = V_{CC}; DE = V_{CC}		430	900	μA
		DE = GND		375	600	
		No load, $\overline{RE}$ = DI = GND or V_{CC}, SRL = GND; DE = V_{CC}		475	1000	μA
		DE = GND		420	800	
Supply Current in Shutdown Mode	I_{SHDN}	DE = GND, $V_{\overline{RE}}$ = V_{CC}		0.001	10	μA

Tabel 20/2.3-20: Elektrische kenmerken van de MAX3080, MAX3081, MAX3082, MAX3083, MAX3084, MAX3085, MAX3086, MAX3087, MAX3088 en MAX3089.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

(V_{CC} = -5V ±5%, T_A = T_{MIN} to T_{MAX} unless otherwise noted. Typical values are at V_{CC} = -5V and T_A = -25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{DPLH}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	500	2.03	260	ns
	t_{DPHL}		500	2.03	260	
Driver Output Skew $\lvert t_{DPLH} - t_{DPHL} \rvert$	t_{DSKEW}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		-3	±200	ns
Driver Rise or Fall Time	t_{DR}, t_{DF}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	667	1320	2500	ns
Maximum Data Rate	f_{MAX}		115			kbps
Driver Enable to Output High	t_{DZH}	Figures 8 and 10, C_L = 100pF, S2 closed			3500	ns
Driver Enable to Output Low	t_{DZL}	Figures 8 and 10, C_L = 100pF, S1 closed			3500	ns
Driver Disable Time from Low	t_{DLZ}	Figures 8 and 10, C_L = 15pF, S1 closed			100	ns
Driver Disable Time from High	t_{DHZ}	Figures 8 and 10, C_L = 15pF, S2 closed			100	ns
Receiver Input to Output	t_{RPLH}, t_{RPHL}	Figures 11 and 13; $\lvert V_{ID} \rvert \geq$ 2.0V; rise and fall time of $V_{ID} \leq$ 15ns		127	200	ns
$\lvert t_{RPLH} - t_{RPHL} \rvert$ Differential Receiver Skew	t_{RSKD}	Figures 11 and 13; $\lvert V_{ID} \rvert \geq$ 2.0V; rise and fall time of $V_{ID} \leq$ 15ns		3	±30	ns
Receiver Enable to Output Low	t_{RZL}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Enable to Output High	t_{RZH}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t_{RLZ}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Disable Time from High	t_{RHZ}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Time to Shutdown	t_{SHDN}	(Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	$t_{DZH(SHDN)}$	Figures 8 and 10, C_L = 15pF, S2 closed			6000	ns
Driver Enable from Shutdown to Output Low	$t_{DZL(SHDN)}$	Figures 8 and 10, C_L = 15pF, S1 closed			6000	ns
Receiver Enable from Shutdown to Output High	$t_{RZH(SHDN)}$	Figures 6 and 12, C_L = 100pF, S2 closed			3500	ns
Receiver Enable from Shutdown to Output Low	$t_{RZL(SHDN)}$	Figures 6 and 12, C_L = 100pF, S1 closed			3500	ns

Tabel 20/2.3-21: Schakeltijden van de MAX3080, MAX3081, MAX3082 en MAX3089 (met SRL = niet verbonden).

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

(V_{CC} = +5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V and T_A = +25°C.)

	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{DPLH}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	250	720	1000	ns
	t_{DPHL}		250	720	1000	
Driver Output Skew | t_{DPLH} - t_{DPHL} |	t_{DSKEW}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		-3	±100	ns
Driver Rise or Fall Time	t_{DR}, t_{DF}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF	200	530	750	ns
Maximum Data Rate	f_{MAX}		500			kbps
Driver Enable to Output High	t_{DZH}	Figures 8 and 10, C_L = 100pF, S2 closed			2500	ns
Driver Enable to Output Low	t_{DZL}	Figures 8 and 10, C_L = 100pF, S1 closed			2500	ns
Driver Disable Time from Low	t_{DLZ}	Figures 8 and 10, C_L = 15pF, S1 closed			100	ns
Driver Disable Time from High	t_{DHZ}	Figures 8 and 10, C_L = 15pF, S2 closed			100	ns
Receiver Input to Output	t_{RPLH}, t_{RPHL}	Figures 11 and 13; | V_{ID} | ≥ 2.0V; rise and fall time of V_{ID} ≤ 15ns		127	200	ns
| t_{RPLH} - t_{RPHL} | Differential Receiver Skew	t_{RSKD}	Figures 11 and 13; | V_{ID} | ≥ 2.0V; rise and fall time of V_{ID} ≤ 15ns		3	±30	ns
Receiver Enable to Output Low	t_{RZL}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Enable to Output High	t_{RZH}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t_{RLZ}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Disable Time from High	t_{RHZ}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Time to Shutdown	t_{SHDN}	(Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	$t_{DZH(SHDN)}$	Figures 8 and 10, C_L = 15pF, S2 closed			4500	ns
Driver Enable from Shutdown to Output Low	$t_{DZL(SHDN)}$	Figures 8 and 10, C_L = 15pF, S1 closed			4500	ns
Receiver Enable from Shutdown to Output High	$t_{RZH(SHDN)}$	Figures 6 and 12, C_L = 100pF, S2 closed			3500	ns
Receiver Enable from Shutdown to Output Low	$t_{RZL(SHDN)}$	Figures 6 and 12, C_L = 100pF, S1 closed			3500	ns

Tabel 20/2.3-22: Schakeltijden van de MAX3083, MAX3084, MAX3085 en MAX3089 (met SRL = V_{CC}).

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

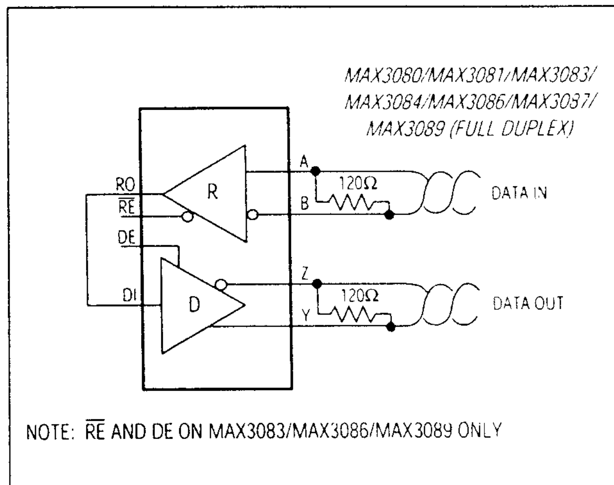
(V_{CC} = +5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V and T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{DPLH}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		34	60	ns
	t_{DPHL}			34	60	
Driver Output Skew $\lvert t_{DPLH} - t_{DPHL} \rvert$	t_{DSKEW}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		-2.5	±10	ns
Driver Rise or Fall Time	t_{DR}, t_{DF}	Figures 7 and 9, R_{DIFF} = 54Ω, C_{L1} = C_{L2} = 100pF		14	25	ns
Maximum Data Rate	f_{MAX}		10			Mbps
Driver Enable to Output High	t_{DZH}	Figures 8 and 10, C_L = 100pF, S2 closed			150	ns
Driver Enable to Output Low	t_{DZL}	Figures 8 and 10, C_L = 100pF, S1 closed			150	ns
Driver Disable Time from Low	t_{DLZ}	Figures 8 and 10, C_L = 15pF, S1 closed			100	ns
Driver Disable Time from High	t_{DHZ}	Figures 8 and 10, C_L = 15pF, S2 closed			100	ns
Receiver Input to Output	t_{RPLH}, t_{RPHL}	Figures 11 and 13; $\lvert V_{ID} \rvert \geq$ 2.0V; rise and fall time of $V_{ID} \leq$ 15ns		106	150	ns
$\lvert t_{RPLH} - t_{RPHL} \rvert$ Differential Receiver Skew	t_{RSKD}	Figures 11 and 13; $\lvert V_{ID} \rvert \geq$ 2.0V; rise and fall time of $V_{ID} \leq$ 15ns		0	±10	ns
Receiver Enable to Output Low	t_{RZL}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Enable to Output High	t_{RZH}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t_{RLZ}	Figures 6 and 12, C_L = 100pF, S1 closed		20	50	ns
Receiver Disable Time from High	t_{RHZ}	Figures 6 and 12, C_L = 100pF, S2 closed		20	50	ns
Time to Shutdown	t_{SHDN}	(Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	$t_{DZH(SHDN)}$	Figures 8 and 10, C_L = 15pF, S2 closed			250	ns
Driver Enable from Shutdown to Output Low	$t_{DZL(SHDN)}$	Figures 8 and 10, C_L = 15pF, S1 closed			250	ns
Receiver Enable from Shutdown to Output High	$t_{RZH(SHDN)}$	Figures 6 and 12, C_L = 100pF, S2 closed			3500	ns
Receiver Enable from Shutdown to Output Low	$t_{RZL(SHDN)}$	Figures 6 and 12, C_L = 100pF, S1 closed			3500	ns

Note 5: The device is put into shutdown by bringing $\overline{RE}$ high and DE low. If the enable inputs are in this state for less than 50ns, the device is guaranteed not to enter shutdown. If the enable inputs are in this state for at least 600ns, the device is guaranteed to have entered shutdown.

Tabel 20/2.3-23: Schakeltijden van de MAX3086, MAX3087, MAX3088 en MAX3089 (met SRL = GND).

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-28: Schakeling van een lijn-repeater met de MAX3080, MAX3081, MAX3083, MAX3084, MAX 3086, MAX3087 en MAX3089 (in full-duplex mode).

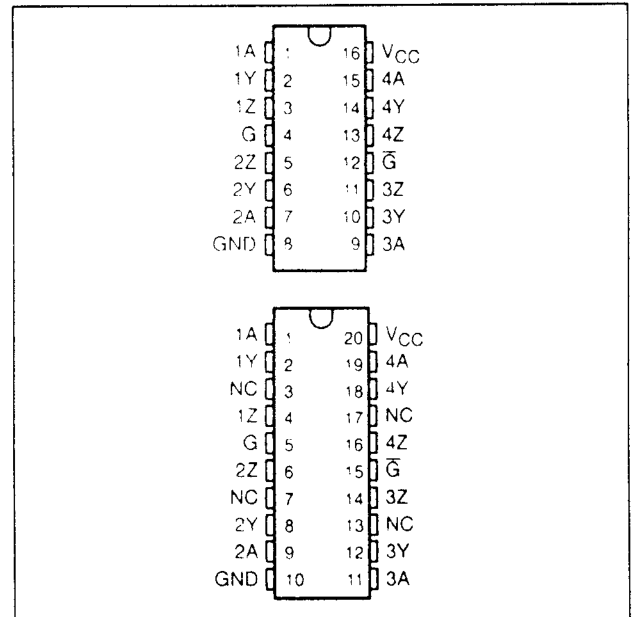
SN75172

quad RS-485/RS-422B lijn-driver

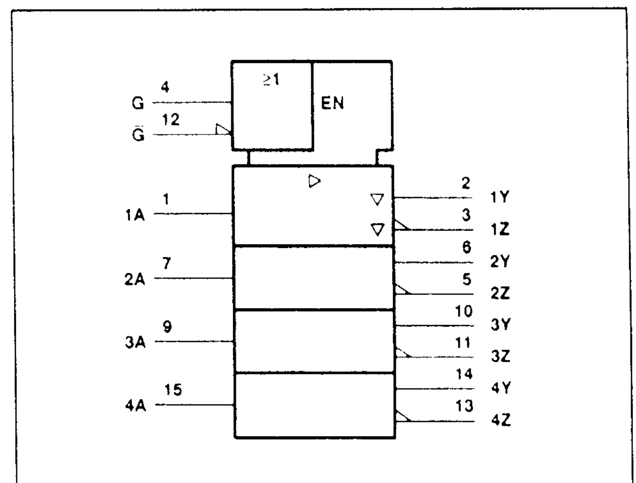
De SN75172 is een vierkanaals differentiële lijn-driver met 3-state uitgangen. Deze driver voldoet aan de ANSI-standaards EIA/TIA-422B en RS-485 en is geoptimaliseerd voor gebalanceerde multipoint bus-transmissie met snelheden tot 4 Mb/s. Door het grote common-mode bereik van de uitgangen zijn de drivers geschikt voor party-line toepassingen in sterk storende omgevingen. De uitgangen hebben positieve en negatieve stroombegrenzing en zijn bovendien voorzien van een thermische beveiliging.
De drivers hebben een gemeenschappelijke enable-ingang, die naar keuze aktief-LAAG of aktief-HOOG is.

Technische gegevens

- 4 x RS-485/RS-422B driver
- behuizing: DIL-16 of SOIC-20
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen met thermische shut-down-beveiliging
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

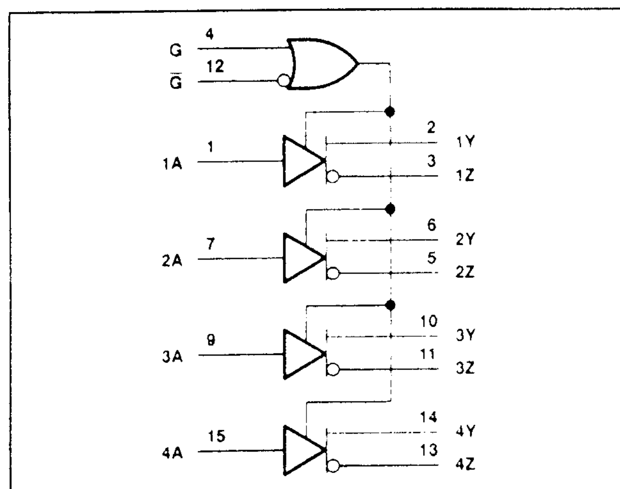


Figuur 20/2.3-29: Aansluitingen van de DIL-versie (N package) en SOIC-versie (DW package) van de SN75172.



Figuur 20/2.3-30: Logisch symbool van de SN75172.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-31: Logisch schema (positieve logika) van de SN75172.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Input voltage, V_I .... 5.5 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds . 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.3-24: Maximaal toegelaten waarden en "derating-waarden" voor de SN75172.

(each driver)

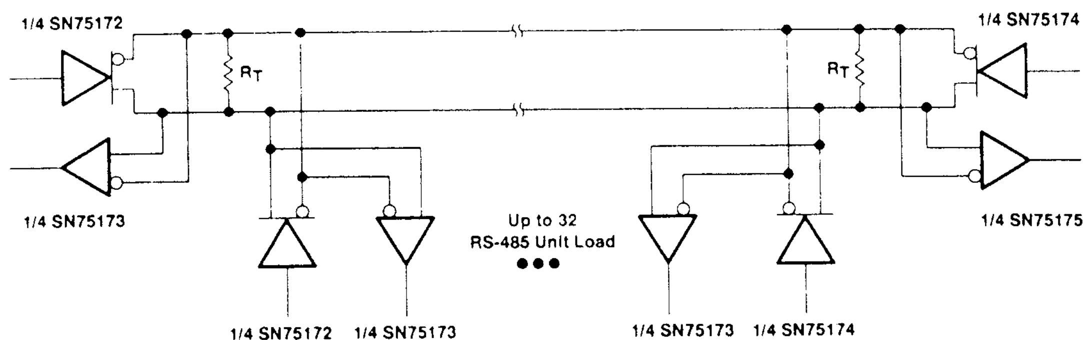
INPUT	ENABLES		OUTPUTS	
A	G	$\overline{G}$	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H = high level, L = low level,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-32: Waarheidstabel.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
Common-mode output voltage, V_{OC}			−7 to 12	V
High-level output current, I_{OH}			−60	mA
Low-level output current, I_{OL}			60	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.3-25: Aanbevolen bedrijfscondities.



NOTE A: The line length should be terminated at both ends in its characteristic impedance ($R_T = Z_O$). Stub lengths off the main line should be kept as short as possible.

Figuur 20/2.3-33: Toepassing van de SN75172 (en 75173, 75174 of 75175) in een RS-485 data-systeem.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA			−1.5	V
V_O	Output voltage	$I_O = 0$	0		6	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -33$ mA		3.7		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = 33$ mA		1.1		V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$	1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$, See Figure 1	1/2 V_{OD1} or 2‡			V
		$R_L = 54\ \Omega$, See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage	See Note 2	1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$, See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage¶				+3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§				±0.2	V
I_O	Output current with power off	$V_{CC} = 0$, $V_O = -7$ V to 12 V			±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V			±100	µA
I_{IH}	High-level input current	$V_I = 2.7$ V			20	µA
I_{IL}	Low-level input current	$V_I = 0.5$ V			−360	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V			−180	mA
		$V_O = V_{CC}$			180	
		$V_O = 12$ V			500	
I_{CC}	Supply current (all drivers)	No load, Outputs enabled		38	60	mA
		No load, Outputs disabled		18	40	
$t_{d(OD)}$	Differential-output delay time	$R_L = 54\ \Omega$, See Figure 2		45	65	ns
$t_{t(OD)}$	Differential-output transition time	$R_L = 54\ \Omega$, See Figure 2		80	120	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$, See Figure 3		80	120	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$, See Figure 4		45	80	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$, See Figure 3		78	115	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$, See Figure 4		18	30	ns

Tabel 20/2.3-26: Elektrische kenmerken en schakeltijden van de SN75172.

SN75173

quad RS-485/RS-422B lijn-receiver

De SN75173 is een vierkanaals monolithische differentiële lijn-receiver met 3-state uitgangen. Deze ontvangers voldoen aan de ANSI-standaards EIA/TIA-422B, EIA/TIA-423B en RS-485.

Tot snelheden van 10 Mb/s wordt voldaan aan de standaards voor gebalanceerde multipoint bus-transmissie. De vier ontvangers hebben een gemeenschappelijke OR enable-ingang (één aktief-HOOG, de ander aktief-LAAG). De SN75173 hebben een hoge ingangsweerstand met hysteresis en een gevoeligheid van +/-200 mV over het common-mode bereik van -12 V tot +12 V. Bij open ingangen zijn de betreffende uitgangen altijd HOOG (fail safe).

Technische gegevens

- 4 x RS-485/RS-422B receiver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen
- common-mode bereik ingangen: -12 V tot +12 V

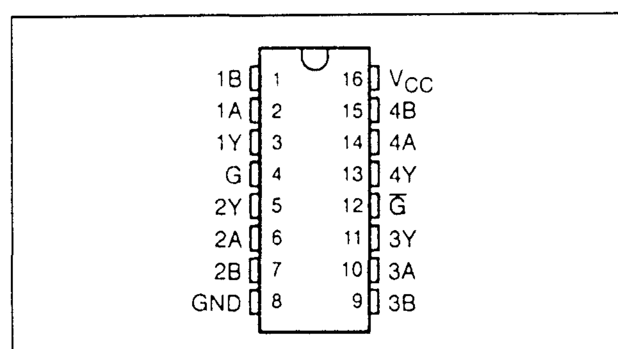
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage (V_I or B inputs)	±25 V
Differential input voltage, V_{ID} (see Note 2)	±25 V
Enable input voltage, V_I	7 V
Low-level output current, I_{OL}	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75173	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Case temperature for 60 seconds, T_C: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D or N package	260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	494 mW	—
N	1150 mW	9.2 mW/°C	736 mW	598 mW	—

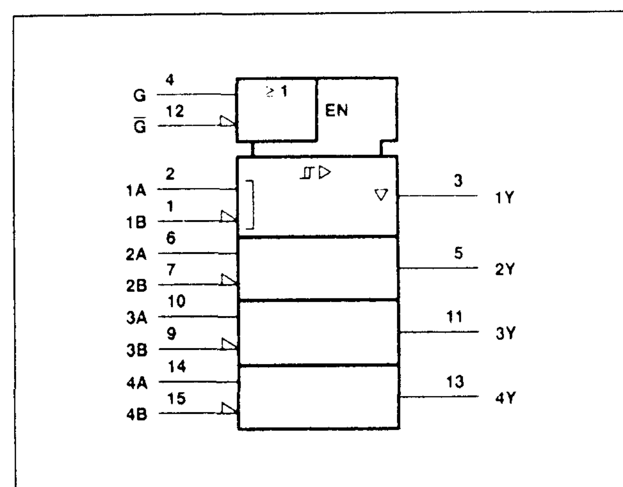
Tabel 20/2.3-27: Maximaal toegelaten waarden en "derating-waarden" voor de SN75173.



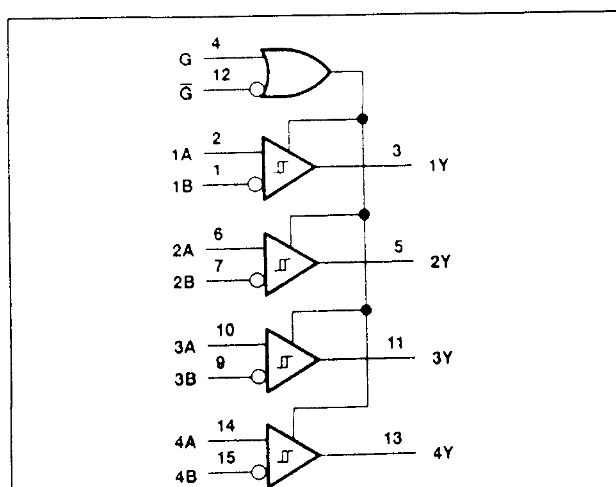
Figuur 20/2.3-34: Aansluitingen van de SN75173.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	SN55173	4.5	5	5.5	V
	SN65173, SN75173	4.75	5	5.25	
Common-mode input voltage, V_{IC}				±12	V
Differential input voltage, V_{ID}				±12	V
High-level enable-input voltage, V_{IH}		2			V
Low-level enable-input voltage, V_{IL}				0.8	V
High-level output current, I_{OH}				−400	µA
Low-level output current, I_{OL}				16	mA
Operating free-air temperature, T_A	SN55173	−55		125	°C
	SN65173	−40		85	
	SN75173	0		70	

Tabel 20/2.3-28: Aanbevolen bedrijfscondities.



Figuur 20/2.3-35: Logisch symbool van de SN75173.



Figuur 20/2.3-36: Logisch schema (positieve logika) van de SN75173.

(wordt vervolgd)

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

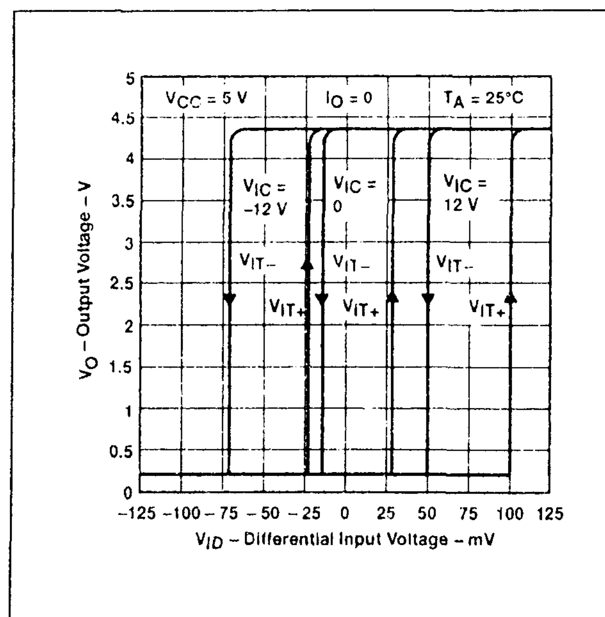
- gevoeligheid: +/-200 mV
- minimum ingangsweerstand: 12 kΩ
- ingangs hysteresis: 50 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

(each receiver)

DIFFERENTIAL A – B	ENABLES G	ENABLES $\overline{G}$	OUTPUT Y
$V_{ID} \geq 0.2$ V	H X	X L	H H
$-0.2\ V < V_{ID} < 0.2$ V	H X	X L	? ?
$V_{ID} \leq -0.2$ V	H X	X L	L L
X	L	H	Z
Open circuit	X H	L X	H H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-37: Waarheidstabel.



Figuur 20/2.3-38: De uitgangsspanning als functie van de differentiële ingangsspanning bij de SN75173.

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V, I_O = −0.4 mA				0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V, I_O = 16 mA		−0.2‡			V
V_{hys}	Hysteresis ($V_{IT+} - V_{IT-}$)	See Figure 4			50		mV
V_{IK}	Enable-input clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, I_{OH} = −400 µA	SN55173	2.5			V
			SN65173, SN75173	2.7			
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 1	I_{OL} = 8 mA			0.45	V
			I_{OL} = 16 mA			0.5	
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	µA
I_I	Line input current	Other input at 0 V, See Note 3	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	
I_{IH}	High-level enable-input current	V_{IH} = 2.7 V				20	µA
I_{IL}	Low-level enable-input current	V_{IL} = 0.4 V				−100	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current			−15		−85	mA
I_{CC}	Supply current	Outputs disabled				70	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{ID} = −1.5 V to 1.5 V, C_L = 15 pF, See Figure 1			20	35	ns
t_{PHL}	Propagation delay time, high-to-low-level output				22	35	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF,	See Figure 2		17	22	ns
t_{PZL}	Output enable time to low level	C_L = 15 pF,	See Figure 3		20	25	ns
t_{PHZ}	Output disable time from high level	C_L = 5 pF,	See Figure 2		21	30	ns
t_{PLZ}	Output disable time from low level	C_L = 5 pF,	See Figure 3		30	40	ns

Tabel 20/2.3-29: Elektrische kenmerken en schakeltijden van de SN75173.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

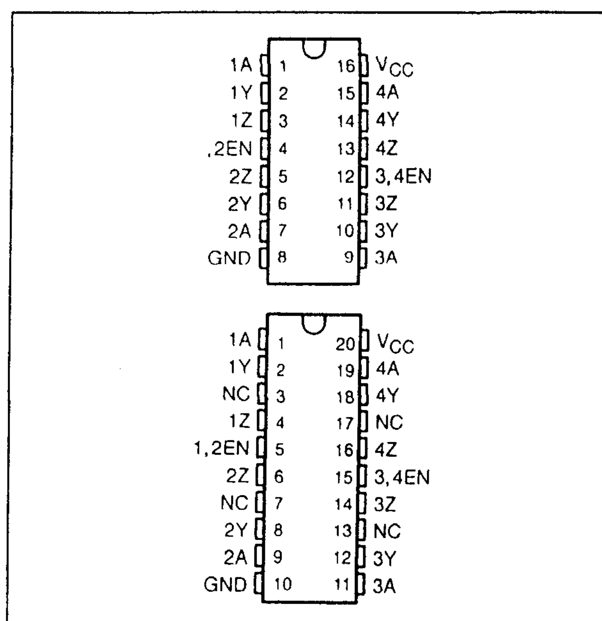
SN75174

quad RS-485/RS-422B lijn-driver

De SN75174 is een monolithische, vierkanaals differentiële lijn-driver met 3-state uitgangen, die voldoet aan de ANSI-standaards EIA/TIA-422B en RS-485. De driver is geoptimaliseerd voor gebalanceerde multipoint bus-transmissie met snelheden tot 4 Mb/s. De uitgangen van de drivers hebben een groot common-mode bereik en zijn daardoor zeer geschikt voor party-line toepassingen in storende omgevingen. De uitgangen hebben positieve en negatieve stroombegrenzing en ook een thermische beveiliging. De drivers hebben per paar een enable-ingang

Technische gegevens

- 4 x RS-485/RS-422B driver
- behuizing: DIL-16 of SOIC-20
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen met thermische shut-down-beveiliging
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-39: Aansluitingen van de DIL-versie (N package) en SOIC-versie (DW package) van de SN75174.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Output voltage range, V_O .... −10 V to 15 V
Input voltage, V_I .... 5.5 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds ... 260°C

DISSIPATION RATING TABLE

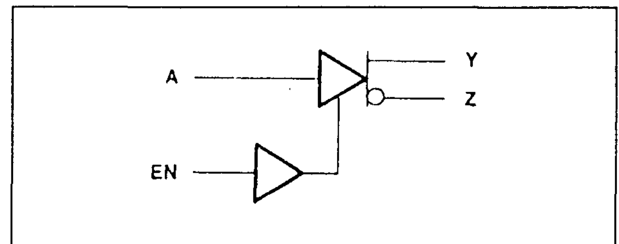
PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.3-30: Maximaal toegelaten waarden en "derating-waarden" voor de SN75174.

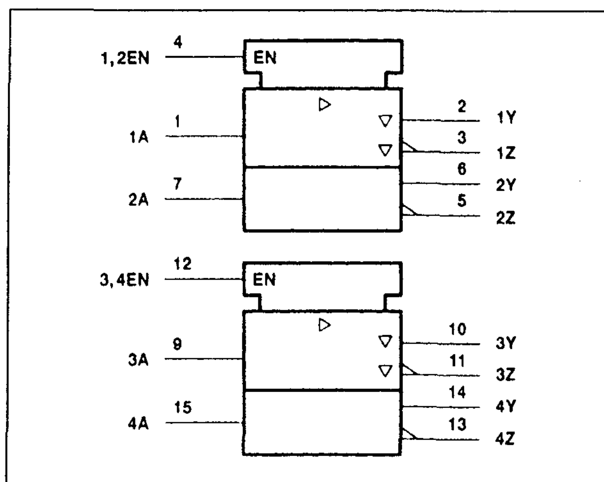
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			V
Low-level input voltage, V_{IL}			0.8	V
Common-mode output voltage, V_{OC}			−7 to 12	V
High-level output current, I_{OH}			−60	mA
Low-level output current, I_{OL}			60	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.3-31: Aanbevolen bedrijfscondities.



Figuur 20/2.3-41: Logisch schema (positieve logika) van één kanaal van de SN75174.



Figuur 20/2.3-40: Logisch symbool van de SN75174.

(each driver)

INPUT	ENABLE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

H = TTL high level, X = irrelevant,
L = TTL low level,
Z = high impedance (off)

Figuur 20/2.3-42: Waarheidstabel.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -33$ mA		3.7		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OL} = 33$ mA		1.1		V
V_O	Output voltage	$I_O = 0$	0		6	V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$	1.5	6	6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$, See Figure 1	1/2 V_{OD1} or 2‡			V
		$R_L = 54\ \Omega$, See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage	See Note 2	1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$, See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage¶				+3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§				±0.2	V
I_O	Output current with power off	$V_{CC} = 0$, $V_O = -7$ V to 12 V			±100	μA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V			±100	μA
I_{IH}	High-level input current	$V_I = 2.7$ V			20	μA
I_{IL}	Low-level input current	$V_I = 0.5$ V			−360	μA
I_{OS}	Short-circuit output current	$V_O = -7$ V			−180	mA
		$V_O = V_{CC}$			180	
		$V_O = 12$ V			500	
I_{CC}	Supply current (all drivers)	No load, Outputs enabled		38	60	mA
		No load, Outputs disabled		18	40	
$t_{d(OD)}$	Differential-output delay time	$R_L = 54\ \Omega$, See Figure 2		45	65	ns
$t_{t(OD)}$	Differential-output transition time			80	120	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$, See Figure 3		80	120	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$, See Figure 4		55	80	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$, See Figure 3		75	115	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$, See Figure 3		18	30	ns

Tabel 20/2.3-32: Elektrische kenmerken en schakeltijden van de SN75174.

SN75175

quad RS-485/RS-422B lijn-receiver

De SN75175 is een vierkanaals differentiële lijn-receiver met 3-state uitgangen, die voldoet aan de ANSI-standaards EIA/TIA-422B, EIA/TIA-423B en RS-485. Deze standaards gelden voor gebalanceerde multipoint bustransmissie tot snelheden van 10 Mb/s. De ontvangers hebben per paar een aktief-HOGE enable-ingang. De ingangen hebben een hoge weerstand met hysteresis en een gevoeligheid van +/-200 mV bij een common-mode bereik van -12 V tot +12 V.

Technische gegevens

- 4 x RS-485/RS-422B receiver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen
- common-mode bereik ingangen: -12 V tot +12 V
- gevoeligheid: +/- 200 mV
- minimum ingangsweerstand: 12 kΩ
- ingangs hysteresis: 50 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage V_I, (A or B inputs) .... ±25 V
Differential input voltage, V_{ID} (see Note 2) .... ±25 V
Enable input voltage, V_I, EN .... 7 V
Low-level output current, I_{OL} .... 50 mA
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN65175 .... −40°C to 85°C
SN75175 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

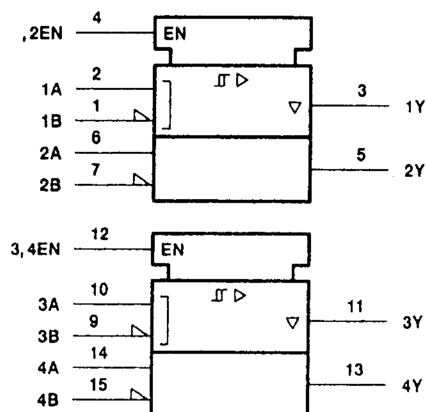
DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	494 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

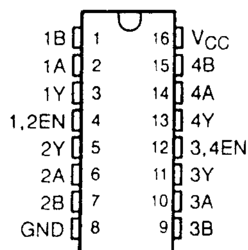
Tabel 20/2.3-33: Maximaal toegelaten waarden en "derating-waarden" voor de SN75175.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage, V_{IC}				±12	V
Differential input voltage, V_{ID}				±12	V
High-level enable-input voltage, V_{IH}		2			V
Low-level enable-input voltage, V_{IL}				0.8	V
High-level output current, I_{OH}				−400	μA
Low-level output current, I_{OL}				16	mA
Operating free-air temperature, T_A	SN65175	−40		85	°C
	SN75175	0		70	

Tabel 20/2.3-34: Aanbevolen bedrijfscondities.



Figuur 20/2.3-44: Logisch symbool van de SN75175.



Figuur 20/2.3-43: Aansluitingen (zowel DIL als SOIC) van de SN75175.

(each receiver)

DIFFERENTIAL INPUTS A − B	ENABLE	OUTPUT Y
$V_{ID} \ge 0.2$ V	H	H
$-0.2 \text{ V} < V_{ID} < 0.2$ V	H	?
$V_{ID} \ge -0.2$ V	H	L
X	L	Z
Open circuit	H	?

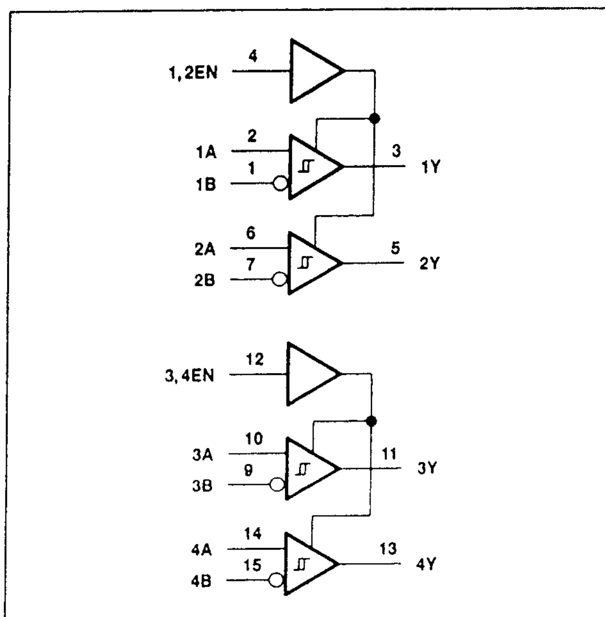
H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-45: Waarheidstabel van de SN75175.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V, I_O = −0.4 mA				0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V, I_O = 16 mA		−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)	See Figure 4			50		mV
V_{IK}	Enable-input clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, I_{OH} = −400 μA, See Figure 1		2.7			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 1	I_{OL} = 8 mA			0.45	V
			I_{OL} = 16 mA			0.5	
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	μA
I_I	Line input current	Other input at 0 V, See Note 3	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	
I_{IH}	High-level enable-input current	V_{IH} = 2.7 V				20	μA
I_{IL}	Low-level enable-input current	V_{IL} = 0.4 V				−100	μA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current§			−15		−85	mA
I_{CC}	Supply current	Outputs disabled				70	mA
t_{PLH}	Propagation delay time, low- to high-level output	See Figure 2			22	35	ns
t_{PHL}	Propagation delay time, high- to low-level output				25	35	ns
t_{PZH}	Output enable time to high level	See Figure 3			13	30	ns
t_{PZL}	Output enable time to low level				19	30	ns
t_{PHZ}	Output disable time from high level	See Figure 3			26	35	ns
t_{PLZ}	Output disable time from low level				25	35	ns

Tabel 20/2.3-35: Elektrische kenmerken en schakeltijden van de SN75175.



Figuur 20/2.3-46: Logisch schema (positieve logika) van de SN75175.

SN75176A, SN75176B

RS-485/RS-422B transceivers

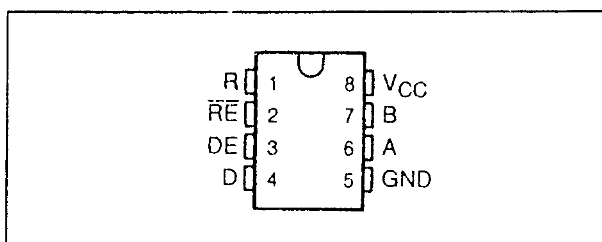
De SN75176A en -B zijn differentiële bustransceivers voor bidirectionele datacommunicatie over multipoint transmissielijnen. Ze voldoen aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbevelingen V.11 en X.27. Ze bevatten 3-state differentiële lijn-driver en een differentiële lijn-receiver die beide op een enkele 5V voedingsspanning werken. De driver heeft een aktief-HOGE enable-ingang; voor de receiver is hij aktief-LAAG. De uitgangen van de driver en de ingangen van de receiver zijn intern met elkaar doorverbonden, zodat een differentiële (I/O) bus-poort wordt gevormd. De driver heeft een thermische beveiliging, is voorzien van positieve en negatieve stroombegrenzing en kan 60 mA sinken en sourcen. De receiver heeft een ingangs-

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

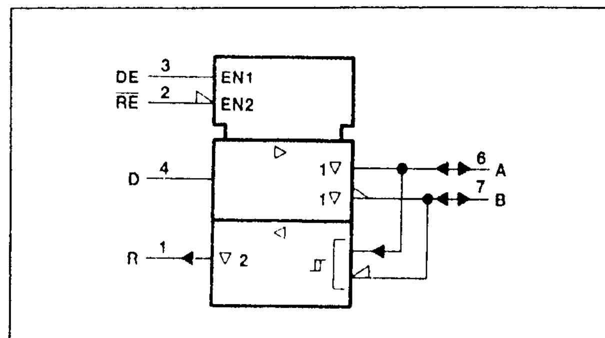
weerstand van minimaal 12 kΩ, een gevoeligheid van +/-200 mV en een hysteresis van 50 mV. De SN75176B is de snellere versie van de SN75176A (zie elektrische- en timing-karakteristieken).

Technische gegevens

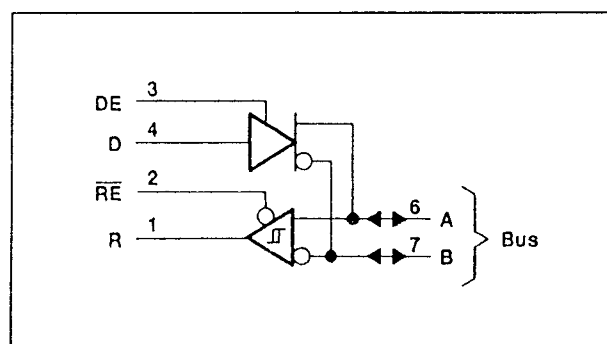
- RS-485/RS-422B transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen bij driver en receiver
- maximale uitgangsstroom driver: +/-60 mA
- kortsluitvast en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-200 mV (hysteresis: 50 mV)
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-47: Aansluitingen van de DIL- en SOIC-versie van de SN75176A/SN75176B.



Figuur 20/2.3-48: Logisch symbool van de SN75176A/SN75176B.



Figuur 20/2.3-49: Logisch schema (positieve logika) van de SN75176A/B.

DRIVER

INPUT D	ENABLE DE	OUTPUTS A	OUTPUTS B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A – B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-50: Waarheidstabellen van driver en receiver van de SN75176A/B.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75176B ... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 105°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	261 mW
P	1100 mW	8.8 mW/°C	704 mW	396 mW

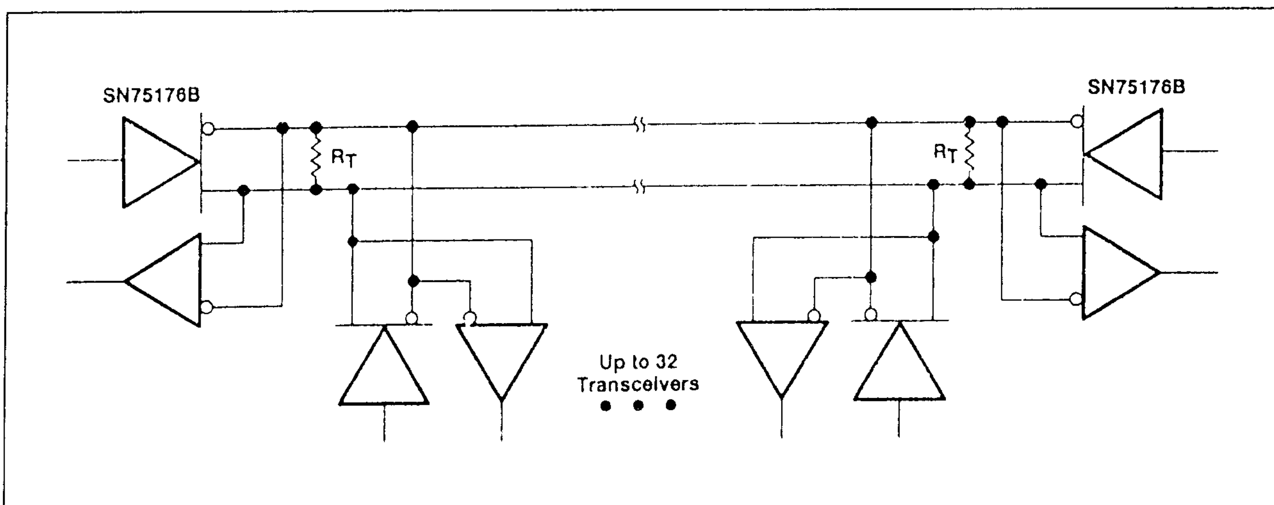
Tabel 20/2.3-36: Maximaal toelaatbare waarden van de SN75176A/SN75176B.

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I				12	V
				−7	
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A	SN65176B	−40		105	°C
	SN75176B	0		70	

Tabel 20/2.3-37: Aanbevolen bedrijfscondities voor de SN75176A/SN75176B.

DATA SHEET PARAMETER	EIA/TIA-422-B	RS-485
V_O	V_{oa}, V_{ob}	V_{oa}, V_{ob}
$\lvert V_{OD1}\rvert$	V_o	V_o
$\lvert V_{OD2}\rvert$	V_t ($R_L = 100\ \Omega$)	V_t ($R_L = 54\ \Omega$)
$\lvert V_{OD3}\rvert$		V_t (Test Termination Measurement 2)
$\Delta\lvert V_{OD}\rvert$	$\lvert\lvert V_t\rvert - \lvert\bar{V}_t\rvert\rvert$	$\lvert\lvert V_t\rvert - \lvert\bar{V}_t\rvert\rvert$
V_{OC}	$\lvert V_{os}\rvert$	$\lvert V_{os}\rvert$
$\Delta\lvert V_{OC}\rvert$	$\lvert V_{os} - \bar{V}_{os}\rvert$	$\lvert V_{os} - \bar{V}_{os}\rvert$
I_{OS}	$\lvert I_{sa}\rvert, \lvert I_{sb}\rvert$	
I_O	$\lvert I_{xa}\rvert, \lvert I_{xb}\rvert$	I_{ia}, I_{ib}

Tabel 20/2.3-38: Symbool-equivalenten voor RS-422 en RS-485 systemen.



Figuur 20/2.3-51: Toepassing van de SN75176A/B in een RS-485 systeem.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $I_{OH} = -33$ mA	$V_{IL} = 0.8$ V,		3.7		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $I_{OH} = 33$ mA	$V_{IL} = 0.8$ V,		1.1		V
$\lvert V_{OD1}\rvert$	Differential output voltage	$I_O = 0$				$2V_{OD2}$	V
$\lvert V_{OD2}\rvert$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1	2	2.7		V
		$R_L = 54\ \Omega$,	See Figure 1	1.5	2.4		
$\Delta\lvert V_{OD}\rvert$	Change in magnitude of differential output voltage‡					±0.2	V
V_{OC}	Common-mode output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			3	V
$\Delta\lvert V_{OC}\rvert$	Change in magnitude of common-mode output voltage‡					±0.2	V
I_O	Output current	Output disabled, See Note 3	$V_O = 12$ V			1	mA
			$V_O = -7$ V			−0.8	
I_{IH}	High-level input current	$V_I = 2.4$ V				20	μA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−400	μA
I_{OS}	Short-circuit output current	$V_O = -7$ V				−250	mA
		$V_O = V_{CC}$				250	
		$V_O = 12$ V				500	
I_{CC}	Supply current (total package)	No load	Outputs enabled		35	50	mA
			Outputs disabled		26	40	
$t_{d(OD)}$	Differential-output delay time	$R_L = 60\ \Omega$,	See Figure 3		40	60	ns
$t_{t(OD)}$	Differential-output transition time	$R_L = 60\ \Omega$,	See Figure 3		65	95	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 4		55	90	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 5		30	50	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 4		85	130	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 5		20	40	ns

Tabel 20/2.3-39: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75176A.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA	−0.2‡			V
V_{hys}	Input hysteresis voltage ($V_{IT+} - V_{IT-}$)				50		mV
V_{IK}	Enable clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, See Figure 2	I_{OH} = −400 μA,	2.7			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 2	I_{OL} = 8 mA,			0.45	V
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	μA
I_I	Line input current	Other input = 0 V, See Note 3	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	mA
I_{IH}	High-level enable input current	V_{IH} = 2.7 V				20	μA
I_{IL}	Low-level enable input current	V_{IL} = 0.4 V				−100	μA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current			−15		−85	mA
I_{CC}	Supply current (total package)	No load	Outputs enabled		35	50	mA
			Outputs disabled		26	40	mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{ID} = −1.5 V to 1.5 V,	See Figure 6		21	35	ns
t_{PHL}	Propagation delay time, high-to-low-level output				23	35	ns
t_{PZH}	Output enable time to high level	See Figure 7			10	30	ns
t_{PZL}	Output enable time to low level				12	30	ns
t_{PHZ}	Output disable time from high level	See Figure 7			20	35	ns
t_{PLZ}	Output disable time from low level				17	25	ns

Tabel 20/2.3-40: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75176A.

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	I_I = −18 mA				−1.5	V
V_O	Output voltage	I_O = 0		0		6	V
$\|V_{OD1}\|$	Differential output voltage	I_O = 0		1.5	3.6	6	V
$\|V_{OD2}\|$	Differential output voltage	R_L = 100 Ω,	See Figure 1	1/2 V_{OD1} or 2¶			V
		R_L = 54 Ω,	See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage	See Note 4		1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage§	R_L = 54 Ω or 100 Ω,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					+3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current	Output disabled, See Note 3	V_O = 12 V			1	mA
			V_O = −7 V			−0.8	mA
I_{IH}	High-level input current	V_I = 2.4 V				20	μA
I_{IL}	Low-level input current	V_I = 0.4 V				−400	μA
I_{OS}	Short-circuit output current	V_O = −7 V				−250	mA
		V_O = 0				150	mA
		V_O = V_{CC}				250	mA
		V_O = 12 V				250	mA
I_{CC}	Supply current (total package)	No load	Outputs enabled		42	70	mA
			Outputs disabled		26	35	mA
$t_{d(OD)}$	Differential-output delay time	R_L = 54 Ω	See Figure 3		15	22	ns
$t_{t(OD)}$	Differential-output transition time				20	30	ns
t_{PZH}	Output enable time to high level	See Figure 4			85	120	ns
t_{PZL}	Output enable time to low level	See Figure 5			40	60	ns
t_{PHZ}	Output disable time from high level	See Figure 4			150	250	ns
t_{PLZ}	Output disable time from low level	See Figure 5			20	30	ns

Tabel 20/2.3-41: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75176B.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = -0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA	-0.2‡			V
V_{hys}	Input hysteresis voltage ($V_{IT+} - V_{IT-}$)				50		mV
V_{IK}	Enable Input clamp voltage	I_I = -18 mA				-1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, See Figure 2	I_{OH} = -400 μA,	2.7			V
V_{OL}	Low-level output voltage	V_{ID} = -200 mV, See Figure 2	I_{OL} = 8 mA,			0.45	V
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	μA
I_I	Line input current	Other input = 0 V, See Note 5	V_I = 12 V			1	mA
			V_I = -7 V			-0.8	
I_{IH}	High-level enable input current	V_{IH} = 2.7 V				20	μA
I_{IL}	Low-level enable input current	V_{IL} = 0.4 V				-100	μA
r_I	Input resistance	V_I = 12 V		12			kΩ
I_{OS}	Short-circuit output current			-15		-85	mA
I_{CC}	Supply current (total package)	No load	Outputs enabled		42	55	mA
			Outputs disabled		26	35	
t_{PLH}	Propagation delay time, low- to high-level output	V_{ID} = 0 to 3 V, See Figure 6			21	35	ns
t_{PHL}	Propagation delay time, high- to low-level output				23	35	ns
t_{PZH}	Output enable time to high level	See Figure 7			10	20	ns
t_{PZL}	Output enable time to low level				12	20	ns
t_{PHZ}	Output disable time from high level	See Figure 7			20	35	ns
t_{PLZ}	Output disable time from low level				17	25	ns

Tabel 20/2.3-42: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75176B.

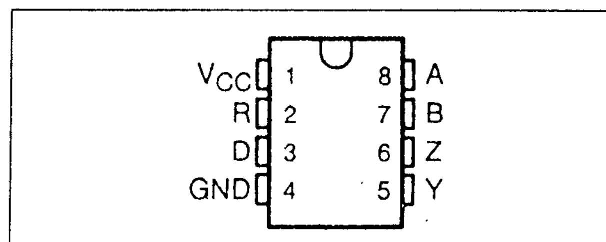
SN75179B

RS-485/RS-422B driver/receiver

De SN75179B bevat een differentieel driver en receiver-paar voor data-communicatie over gebalanceerde transmissielijnen. Er wordt voldaan aan de ANSI standaards EIA/TIA-422B en RS-485 plus de ITU aanbeveling V.11. De SN75179B is bedoeld voor verbeterde full-duplex data-communicatie over lange buslijnen. De driver heeft een thermische beveiliging, positieve en negatieve stroombegrenzing en kan 60 mA sinken en sourcen. De receiver heeft een hoge ingangsimpedantie, een gevoeligheid van +/-200 mV en een hysteresis van 50 mV.

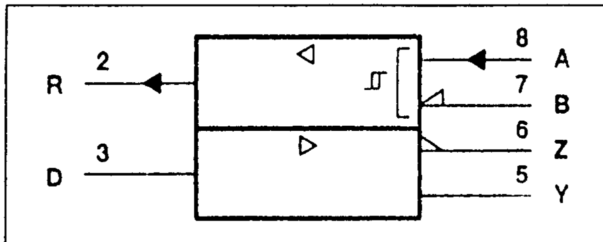
Technische gegevens

- RS-485/RS-422B driver en -receiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- maximale uitgangsstroom driver: +/-60 mA
- stroom-begrensd en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-200 mV (hysteresis: 50 mV)
- bus-spanningsbereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

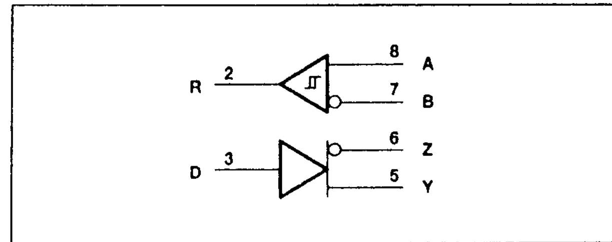


Figuur 20/2.3-52: Aansluitingen van de SN75179B (DIL en SOIC).

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-53: Logisch symbool van de SN75179B.



Figuur 20/2.3-55: Logisch schema (positieve logika) van de SN75179B.

DRIVER

INPUT D	OUTPUTS Y	Z
H	H	L
L	L	H

RECEIVER

DIFFERENTIAL INPUTS A – B	OUTPUT R
$V_{ID} \geq 0.2$ V	H
-0.2 V < V_{ID} < 0.2 V	?
$V_{ID} \leq -0.2$ V	L
Open	?

H = high level, L = low level,
? = indeterminate

Figuur 20/2.3-54: Waarheidstabel voor de driver en de receiver van de SN75179B.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Differential input voltage, V_{ID} (see Note 2)................... ±25 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds 260°C

PACKAGE	TA ≤ 25°C POWER RATING	DERATING FACTOR	T_A = 70°C POWER RATING	T_A = 85°C POWER RATING
D	725 mW	5.8 mW/°C	464 mW	377 mW
P	1000 mW	8.0 mW/°C	640 mW	520 mW

Tabel 20/2.3-43: Maximaal toelaatbare waarden van de SN75179B.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}	Driver	2			V
Low-level input voltage, V_{IL}	Driver			0.8	V
Common-mode input voltage, V_{IC}		−7†		12	V
Differential input voltage, V_{ID}				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-44: Aanbevolen bedrijfscondities voor de SN75179B.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1	1/2V_{OD1} or 2‡			V
		$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	V
$\|V_{OD3}\|$	Differential output voltage	See Note 3		1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
V_{OC}	Common-mode output voltage	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current	$V_{CC} = 0$,	$V_O = -7$ V to 12 V			±100	µA
I_{IH}	High-level input current	$V_I = 2.4$ V				20	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−200	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V				−250	mA
		$V_O = V_{CC}$ or 12 V				250	mA
I_{CC}	Supply current (total package)	No load			57	70	mA
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$,	See Figure 3		15	22	ns
$t_{t(OD)}$	Differential output transition time	$R_L = 54\ \Omega$,	See Figure 3		20	30	ns

Tabel 20/2.3-45: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75179B.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

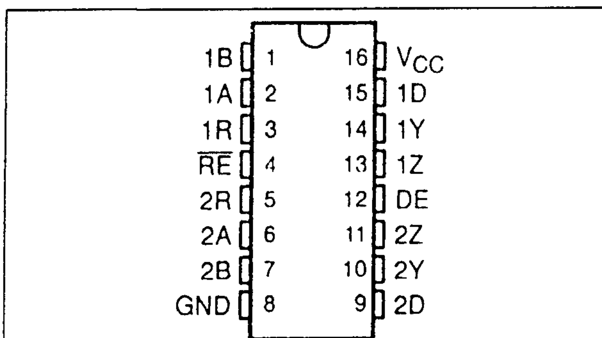
PARAMETER		TEST CONDITIONS			MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA				0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA		−0.2‡			V
V_{hys}	Hysteresis voltage (V_{IT+} − V_{IT-})					50		mV
V_{OH}	High-level output voltage	V_{ID} - 200 mV,	I_{OH} = −400 μA,	See Figure 2	2.7			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV,	I_{OL} = 8 mA,	See Figure 2			0.45	V
I_I	Line input current	Other input at 0 V,	See Note 4	V_I = 12 V			1	mA
				V_I = −7 V			−0.8	mA
r_i	Input resistance				12			kΩ
I_{OS}	Short-circuit output current				−15		−85	mA
I_{CC}	Supply current (total package)	No load				57	70	mA
t_{PLH}	Propagation delay time, low- to high-level output	V_{ID} = − 1.5 V to 1.5 V, C_L = 15 pF,		See Figure 4		19	35	ns
t_{PHL}	Propagation delay time, high- to low-level output					30	40	ns

Tabel 20/2.3-46: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75179B.

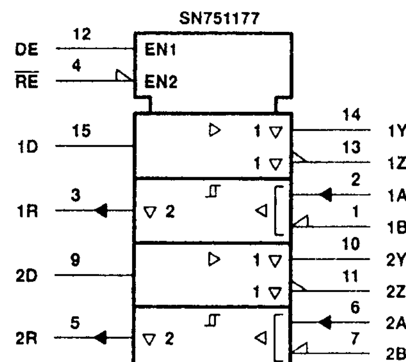
SN751177, SN751178

dual RS-485/RS-422B drivers/receivers

De SN751177 en SN751178 zijn dubbele differentiële drivers en receivers voor gebalanceerde multipoint bus-communicatie bij snelheden tot 10 Mb/s. Ze voldoen beide aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbevelingen V.10 en V.11. De driver-uitgangen hebben positieve en negatieve stroombegrenzing op 60 mA en een thermische beveiliging. De receiver heeft een ingangsimpedantie van minstens 12 kΩ, een gevoeligheid van +/-200 mV (hysteresis: 50 mV), terwijl het common-mode bereik +/-12 V bedraagt. Bij de SN751177 zijn zowel de drivers als de receivers voorzien van een enable-ingang; bij de SN751178 alleen de drivers.



Figuur 20/2.3-56: Aansluitingen van de SN751177.

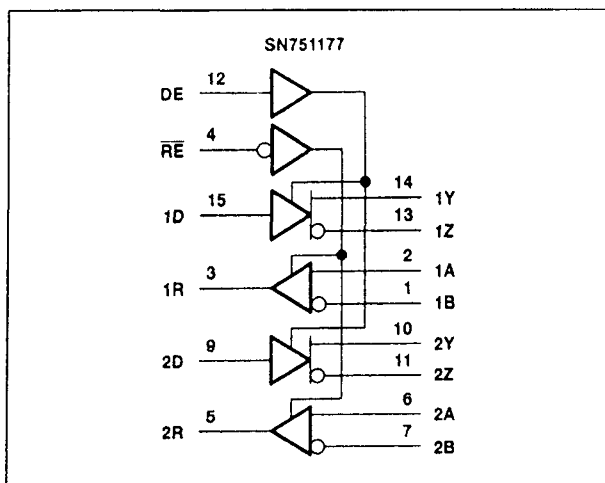


Figuur 20/2.3-57: Logisch symbool van de SN751177.

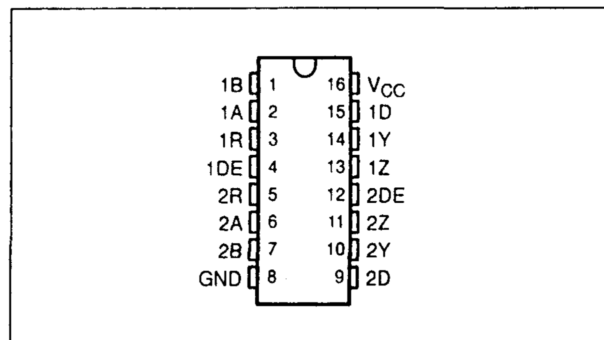
Technische gegevens

- 2 x RS-485/RS-422B driver/receiver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- SN751177: receivers met 3-state uitgangen
- maximale uitgangsstroom drivers: +/-60 mA
- drivers stroom-begrensd en thermisch beveiligd
- minimale ingangsimpedantie receivers: 12 kΩ
- gevoeligheid receivers: +/-200 mV (hysteresis: 50 mV)

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-58: Logisch schema (positieve logika) van de SN751177.

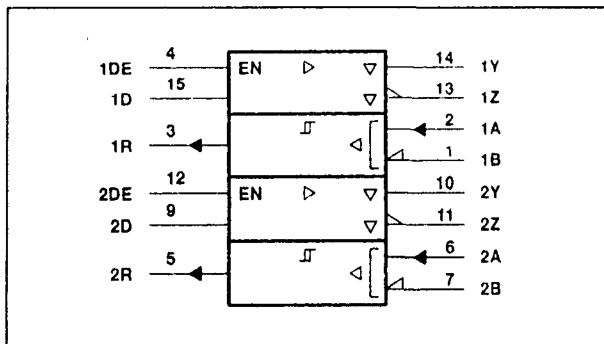


Figuur 20/2.3-61: Aansluitingen van de SN751178.

SN751177
EACH RECEIVER

DIFFERENTIAL INPUTS A – B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

Figuur 20/2.3-59: Waarheidstabel van de receiver van de SN751177.



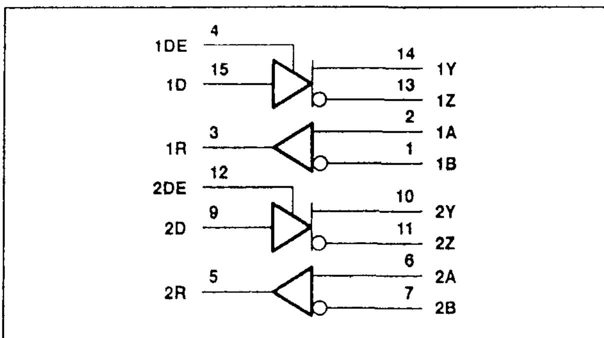
Figuur 20/2.3-62: Logisch symbool van de SN751178.

SN751177, SN751178
EACH DRIVER

INPUT D	ENABLE DE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

Figuur 20/2.3-60: Waarheidstabel van de drivers van de SN751177 en de SN751178.

- common-mode bereik receivers: -12 V tot +12 V
- bedrijfstemperatuur: -20 tot +85 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-63: Logisch schema (positieve logika) van de SN751178.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, V_I (DE, $\overline{RE}$, and D inputs)	7 V
Receiver input voltage range, V_I (A or B inputs)	−25 V to 25 V
Receiver differential input voltage range, V_{ID} (see Note 2)	−25 V to 25 V
Driver output voltage range, V_O	−10 V to 15 V
Receiver low-level output current, I_{OL}	50 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 3)	1150 mW
Operating free-air temperature range, T_A	−20°C to 85°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

Tabel 20/2.3-47: Maximaal toelaatbare waarden van de SN751177 en de SN751178.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}	DE, $\overline{RE}$, and D inputs	2			V
Low-level input voltage, V_{IL}	DE, $\overline{RE}$, and D inputs			0.8	V
Common-mode output voltage, V_{OC}	Driver	−7†		12	V
High-level output current, I_{OH}	Driver			−60	mA
Low-level output current, I_{OL}	Driver			60	mA
Common-mode input voltage, V_{IC}	Receiver			±12	V
Differential input voltage, V_{ID}	Receiver			±12	V
High-level output current, I_{OH}	Receiver			−400	μA
Low-level output current, I_{OL}	Receiver			16	mA
Operating free-air temperature, T_A		−20		85	°C

† The algebraic convention, where the less positive (more negative) limit is designated as minimum, is used in this data sheet for common-mode output and threshold voltage levels only.

Tabel 20/2.3-48: Aanbevolen bedrijfscondities voor de SN751177 en de SN751178.

DATA SHEET PARAMETER	EIA/TIA-422-B	RS-485
$\|V_{OD1}\|$	V_O	V_O
$\|V_{OD2}\|$	V_t (R_L = 100 Ω)	V_t (R_L = 54 Ω)
$\|V_{OD3}\|$		V_t (test termination measurement 2)
$\Delta\|V_{OD}\|$	$\|\|V_t\| - \|\bar{V}_t\|\|$	$\|\|V_t\| - \|\bar{V}_t\|\|$
V_{OC}	$\|V_{OS}\|$	$\|V_{OS}\|$
$\Delta\|V_{OC}\|$	$\|V_{OS} - \bar{V}_{OS}\|$	$\|V_{OS} - \bar{V}_{OS}\|$
I_{OS}	$\|I_{sa}\|, \|I_{sb}\|$	
I_O	$\|I_{xa}\|, \|I_{xb}\|$	I_{ia}, I_{ib}

Tabel 20/2.3-49: Equivalenten van de gebruikte symbolen.

EACH RECEIVER

DIFFERENTIAL INPUTS A − B	OUTPUT R
$V_{ID} \geq 0.2$ V	H
-0.2 V < V_{ID} < 0.2 V	?
$V_{ID} \geq -0.2$ V	L

H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off).

Figuur 20/2.3-64: Waarheidstabel van de receiver van de SN751178.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -33$ mA			3.7		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = 33$ mA			1.1		V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$, See Figure 1		2			V
				1/2 V_{OD1}			
		$R_L = 54\ \Omega$, See Figure 1		1.5		5	
V_{OD3}	Differential output voltage	See Note 4		1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage (see Note 5)	$R_L = 54\ \Omega$ or $100\ \Omega$, See Figure 1				±0.2	V
V_{OC}	Common-mode output voltage			−1‡		3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage (see Note 5)					±0.2	V
I_O	Output current with power off	$V_{CC} = 0$, $V_O = -7$ V to 12 V				±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	µA
I_{IH}	High-level input current	$V_{IH} = 2.7$ V				20	µA
I_{IL}	Low-level input current	$V_{IL} = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current (see Note 6)	$V_O = -7$ V				−250	mA
		$V_O = V_{CC}$				250	
		$V_O = 12$ V				250	
I_{CC}	Supply current	No load	Outputs enabled		80	110	mA
			Outputs disabled		50	80	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$, See Figure 3			20	25	ns
$t_{t(OD)}$	Differential output transition time				27	35	ns
t_{PLH}	Propagation delay time, low- to high-level output	$R_L = 27\ \Omega$, See Figure 4			20	25	ns
t_{PHL}	Propagation delay time, high- to low-level output				20	25	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$, See Figure 5			80	120	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$, See Figure 6			40	60	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$, See Figure 5			90	120	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$, See Figure 6			30	45	ns

Tabel 20/2.3-50: Elektrische kenmerken en schakeltijden van de driver-gedeelten van de SN751177 en SN751178.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage		$V_O = 2.7$ V,	$I_O = -0.4$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage		$V_O = 0.5$ V,	$I_O = 16$ mA	-0.2‡			V
V_{hys}	Input hysteresis voltage ($V_{IT+} - V_{IT-}$)					50		mV
V_{IK}	Enable clamp voltage	SN751177	$I_I = -18$ mA				-1.5	V
V_{OH}	High-level output voltage		$V_{ID} = 200$ mV,	$I_{OH} = -400$ µA	2.7			V
V_{OL}	Low-level output voltage		$V_{ID} = -200$ mV	$I_{OL} = 8$ mA			0.45	V
				$I_{OL} = 16$ mA			0.5	
I_{OZ}	High-impedance-state output current	SN751177	$V_O = 0.4$ V to 2.4 V				±20	µA
I_I	Line input current (see Note 7)		Other input at 0 V	$V_I = 12$ V			1	mA
				$V_I = -7$ V			-0.8	
I_{IH}	High-level enable input current	SN751177	$V_{IH} = 2.7$ V				20	µA
I_{IL}	Low-level enable input current	SN751177	$V_{IL} = 0.4$ V				-100	µA
I_{OS}	Short-circuit output current (see Note 6)				-15		-85	µA
I_{CC}	Supply current		No load,	Outputs enabled		80	110	mA
r_i	Input resistance				12			kΩ
t_{PLH}	Propagation delay time, low- to high-level output		$V_{ID} = -1.5$ V to 1.5 V, See Figure 7			20	35	ns
t_{PHL}	Propagation delay time, high- to low-level output					22	35	ns
t_{PZH}	Output enable time to high level	SN751177	See Figure 8			17	25	ns
t_{PZL}	Output enable time to low level					20	27	ns
t_{PHZ}	Output disable time from high level					25	40	ns
t_{PLZ}	Output disable time from low level					30	40	ns

Tabel 20/2.3-51: Elektrische kenmerken en schakeltijden van de receiver-gedeelten van de SN751177 en SN751178.

SN75ALS170, SN75ALS170A

triple RS-485/RS-422B transceivers

De SN75ALS170 en SN75ALS170A zijn drievoudige differentiële bus-transceivers voor bidirectionele data-communicatie over multipoint transmissielijnen. Ze voldoen aan de ANSI standaards EIA/TIA-422B en RS-485 en zowel de drivers als de receivers voldoen aan de ITU aanbeveling V.11. De SN75ALS170A is ontworpen voor FAST-20 SCSI (20 miljoen data-overdrachten per seconde) en kan datapulsen van 30 ns met een maximale skew van 5 ns verzenden en ontvangen.

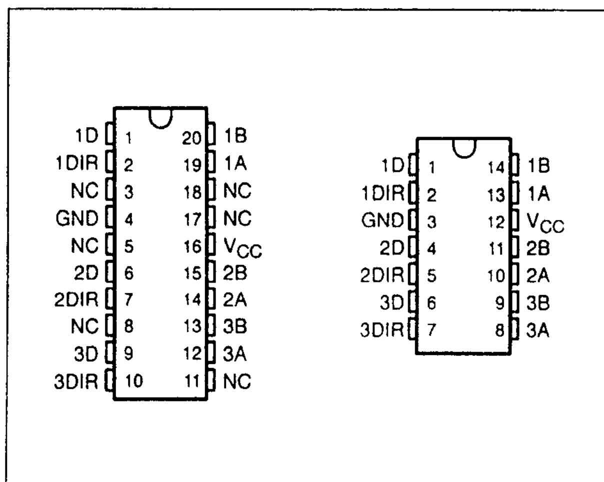
Beide typen werken op een enkele voedingsspanning van 5 V.

De drivers hebben een aktief-HOGE en de receivers een aktief-LAGE enable-ingang. Deze zijn intern doorverbonden zodat ze als richtingsbesturing werken. Doordat de uitgangen van elke driver met de ingangen van de bijbehorende receiver zijn verbonden, zijn differentiële (I/O) bus-poorten gevormd.

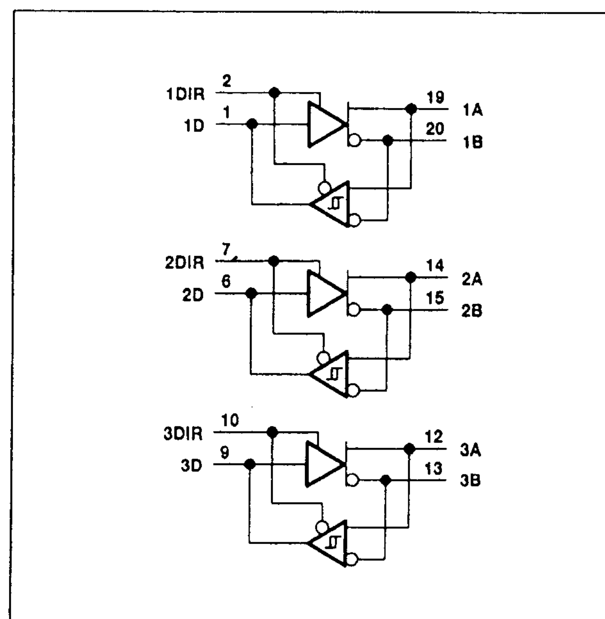
Technische gegevens

- 3-voudige RS-485/RS-422B transceiver
- SN75ALS170A: geschikt voor FAST-20 SCSI
- behuizing: SOIC-20 of ceramische DIL-14
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- aparte richtingsregeling per kanaal
- 3-state uitgangen bij drivers en receivers
- maximale uitgangsstroom driver: +/-60 mA
- stroombegrensd en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-300 mV (hysteresis: 60 mV)
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



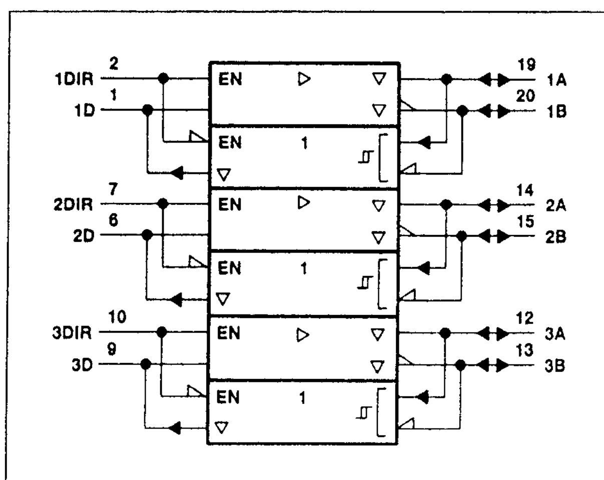
Figuur 20/2.3-65: Aansluitingen van de SOIC- en DIL-versie van de SN75ALS170(A).



Figuur 20/2.3-67: Logisch schema (positieve logika) van de SN75ALS170(A).

SKEW LIMIT	PART NUMBER	
10 ns	SN75ALS170DW	SN75ALS170J
5 ns	SN75ALS170ADW	

Tabel 20/2.3-52: Verkrijgbare uitvoeringen van de SN75ALS170(A).



Figuur 20/2.3-66: Logisch symbool van de SN75ALS170(A).

EACH DRIVER

INPUT D	DIR	OUTPUTS	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

EACH RECEIVER

DIFFERENTIAL INPUTS A – B	DIR	OUTPUT R
$V_{ID} \geq 0.3$ V	L	H
-0.3 V $< V_{ID} < 0.3$ V	L	?
$V_{ID} \leq -0.3$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate;
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-68: Waarheidstabellen van driver en receiver van de SN75ALS170(A).

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −7 V to 12 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: DW package .... 260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J package .... 300°C

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
J	1025 mW	8.2 mW/°C	656 mW

Tabel 20/2.3-53: Maximaal toelaatbare waarden en dissipation derating table van de SN75ALS170(A).

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}				12	V
				−7	
High-level input voltage, V_{IH}	D, DIR	2			V
Low-level input voltage, V_{IL}	D, DIR			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-54: Aanbevolen bedrijfscondities voor de SN75ALS170(A).

DATA SHEET PARAMETER	EIA/TIA-422-B	RS-485
V_O	V_{oa}, V_{ob}	V_{oa}, V_{ob}
$\lvert V_{OD1} \rvert$	V_O	V_O
$\lvert V_{OD2} \rvert$	V_t ($R_L = 100\ \Omega$)	V_t ($R_L = 54\ \Omega$)
$\lvert V_{OD3} \rvert$		V_t (Test Termination Measurement 2)
V_{test}		V_{tst}
$\Delta \lvert V_{OD} \rvert$	$\lvert \lvert V_t \rvert - \lvert \bar{V}_t \rvert \rvert$	$\lvert \lvert V_t \rvert - \lvert \bar{V}_t \rvert \rvert$
V_{OC}	$\lvert V_{os} \rvert$	$\lvert V_{os} \rvert$
$\Delta \lvert V_{OC} \rvert$	$\lvert V_{os} - \bar{V}_{os} \rvert$	$\lvert V_{os} - \bar{V}_{os} \rvert$
I_{OS}	$\lvert I_{sa} \rvert, \lvert I_{sb} \rvert$	
I_O	$\lvert I_{xa} \rvert, \lvert I_{xb} \rvert$	I_{ia}, I_{ib}

Tabel 20/2.3-55: Symbool-equivalenten voor RS-422B en RS-485 systemen.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage		$I_I = -19$ mA				−1.5	V
V_O	Output voltage		$I_O = 0$		0		6	V
V_{OH}	High-level output voltage		$V_{CC} = 4.75$ V, $V_{IL} = 0.8$ V,	$V_{IH} = 2$ V, $I_{OH} = -55$ mA	2.7			V
V_{OL}	Low-level output voltage		$V_{CC} = 4.75$ V, $V_{IL} = 0.8$ V,	$V_{IH} = 2$ V, $I_{OL} = 55$ mA			1.7	V
$\|V_{OD1}\|$	Differential output voltage		$I_O = 0$		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage		$R_L = 100\ \Omega$,	See Figure 1	1/2 V_{OD1} or 2§			V
			$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage		$V_{test} = -7$ V to 12 V,	See Figure 2	1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage¶		$R_L = 540\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage						3	V
							−1	
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage¶						±0.2	V
I_O	Output current		Output disabled, See Note 3	$V_O = 12$ V			1	mA
				$V_O = -7$ V			−0.8	
I_{IH}	High-level input current		$V_I = 2.4$ V				20	µA
I_{IL}	Low-level input current		$V_I = 0.4$ V				−400	µA
I_{OS}	Short-circuit output current		$V_O = -6$ V				−250	mA
			$V_O = 0$				−150	
			$V_O = V_{CC}$				250	
			$V_O = 8$ V				250	
I_{CC}	Supply current		No load	Outputs enabled		69	90	mA
				Outputs disabled		57	78	
$t_{d(OD)}$	Differential output delay time	ALS170	$R_L = 54\ \Omega$, $T_A = 25°C$,	$C_L = 50$ pF, See Figure 3	3	8	13	ns
		ALS170A			5.5	8	10.5	
		ALS170	$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF, See Figure 4	$R_{L2} = 75\ \Omega$, $T_A = 25°C$,	3	8	13	
		ALS170A			5.5	8	10.5	
$t_{sk(p)}$	Pulse skew‡		$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,		1	5	ns
			$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 4		1	5	ns
$t_{sk(lim)}$	Skew limit§	ALS170	$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,			10	ns
		ALS170A					5	
		ALS170	$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 4			10	
		ALS170A					5	
$t_{t(OD)}$	Differential-output transition time		$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,	3	8	13	ns
			$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 4	3	8	13	

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.

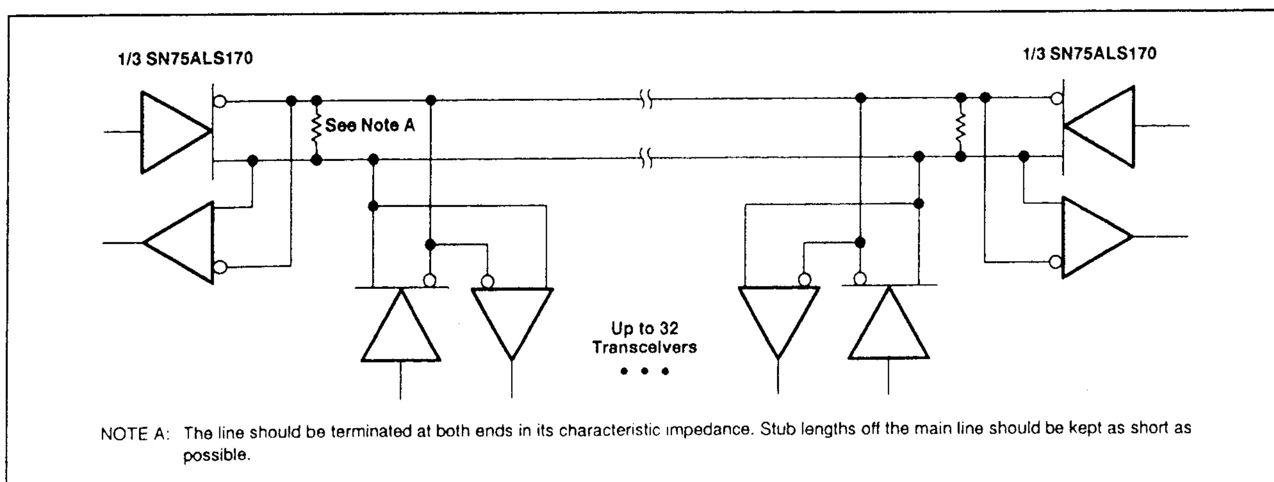
Tabel 20/2.3-56: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75ALS170 en de SN75ALS170A.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$V_O = 2.7$ V,	$I_O = -0.4$ mA			0.3	V
V_{IT-}	Negative-going input threshold voltage	$V_O = 0.5$ V,	$I_O = 8$ mA	−0.3‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)				60		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 300$ mV, See Figure 5	$I_{OH} = -400$ µA,	2.7			V
V_{OL}	Low-level output voltage	$V_{ID} = -300$ mV, See Figure 5	$I_{OL} = 8$ mA,			0.45	V
I_{OZ}	High-impedance-state output current	$V_O = 2.4$ V				20	µA
		$V_O = 0.4$ V				−400	
I_I	Line input current	Other input = 0, See Note 4	$V_I = 12$ V			1	mA
			$V_I = -7$ V			−0.8	
I_{IH}	High-level enable-input current	$V_{IH} = 2.7$ V				20	µA
I_{IL}	Low-level enable-input current	$V_{IL} = 0.4$ V				−100	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current	$V_{ID} = 300$ mV,	$V_O = 0$	−15		−85	mA
I_{CC}	Supply current	No load	Outputs enabled		69	90	mA
			Outputs disabled		57	78	
t_{PLH}	Propagation delay time, low-to-high-level output	ALS170	$V_{ID} = -1.5$ V to 1.5 V, $C_L = 15$ pF, $T_A = 25°C$, See Figure 6	9		19	ns
		ALS170A		11.5		16.5	
t_{PHL}	Propagation delay time, high-to-low-level output	ALS170		9		19	ns
		ALS170A		11.5		16.5	
$t_{sk(p)}$	Pulse skew§	ALS170	$V_{ID} = -1.5$ V to 1.5 V, $C_L = 15$ pF, See Figure 6		2	6	ns
		ALS170A				5	
$t_{sk(lim)}$	Skew limit¶	ALS170				10	ns
		ALS170A				5	

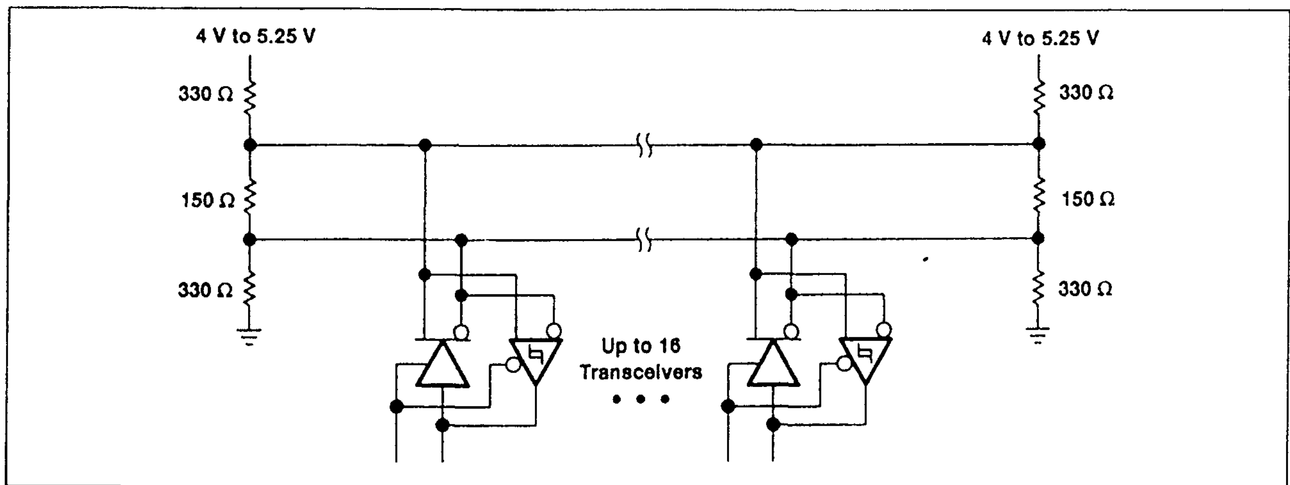
† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.
§ Pulse skew is defined as the $|t_{PLH} - t_{PHL}|$ of each channel.
¶ Skew limit is the maximum difference in propagation delay times between any two channels of one device and between any two devices. This parameter is applicable at one V_{CC} and operating temperature within the recommended operating conditions.

Tabel 20/2.3-57: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75ALS170 en de SN75ALS170A.



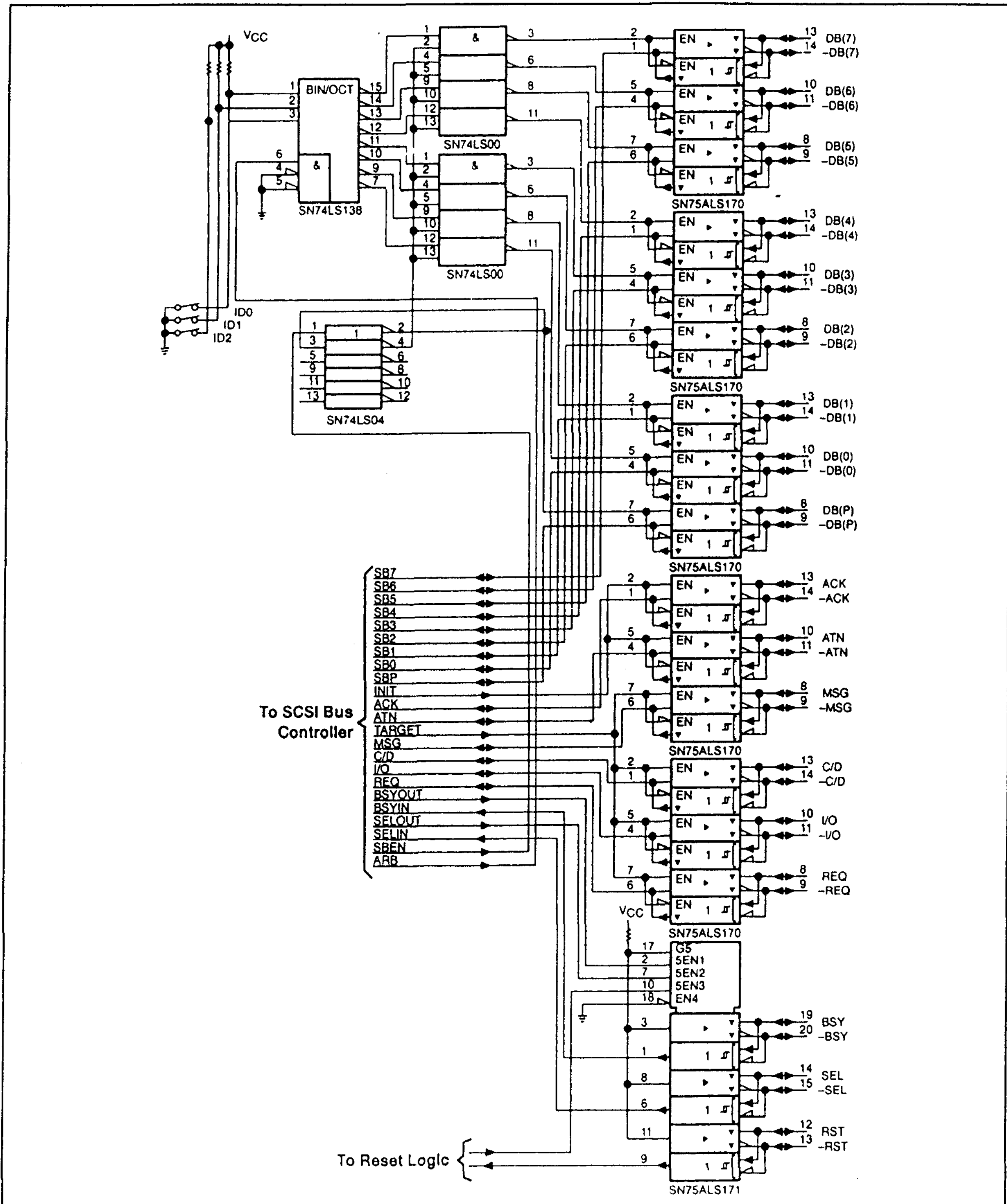
Figuur 20/2.3-69: Toepassing van de SN75ALS170 in een RS-485 systeem.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-70: Toepassing van de SN75ALS170A in een differentieel SCSI-systeem.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-71: Voorbeeld van de SN75ALS170 en SN75ALS171 in een differentiële SCSI-bus interface implementatie.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

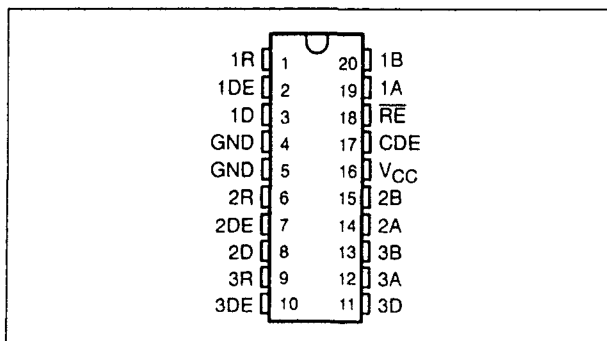
SN75ALS171, SN75ALS171A

triple RS-485/RS-422B transceivers

De SN75ALS171 en SN75ALS171A zijn 3-kanaals differentiële bus-transceivers voor bidirectionele data-communicatie over multipoint transmissielijnen. Ze voldoen aan de ANSI standaards EIA/TIA-422B en RS-485 en aan de ITU aanbeveling V.11. De (snellere) SN75ALS171A is ontworpen voor FAST-20 SCSI en kan - met een maximale skew van 5 ns - datapulsen met een breedte van 30 ns verzenden en ontvangen. Beide typen werken op een enkele voedingsspanning van 5 V. De drivers hebben aparte aktief-HOGE enable-ingangen en een gemeenschappelijke (in een AND-schakeling); de receivers hebben een aktief-LAGE enable-ingang. De uitgangen van elke driver zijn met de ingangen van de bijbehorende receiver verbonden, waardoor differentiële (I/O) bus-poorten worden gevormd.

Technische gegevens

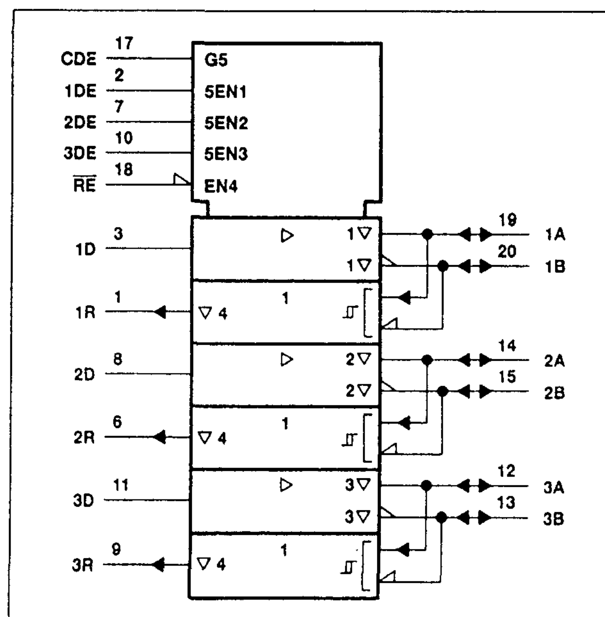
- 3-voudige RS-485/RS-422B transceiver
- SN75ALS171A: geschikt voor FAST-20 SCSI
- behuizing: SOIC-20 of DIL-20
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- aparte driver- en gecombineerde receiver-enables
- 3-state uitgangen bij drivers en receivers
- maximale uitgangsstroom driver: +/-60 mA
- uitgangen stroombegrensd en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-300 mV (hysteresis: 60 mV)
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-72: Aansluitingen van de SOIC- en DIL-versie van de SN75ALS171(A).

SKEW LIMIT	PART NUMBER	
10 ns	SN75ALS171DW	SN75ALS171J
5 ns	SN75ALS171ADW	

Tabel 20/2.3-58: Leverbare uitvoeringen van de SN75ALS171(A).



Figuur 20/2.3-73: Logisch symbool van de SN75ALS171(A).

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −7 V to 12 V
Enable input voltage, V_I .... 7 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: DW package .... 260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J package .... 300°C

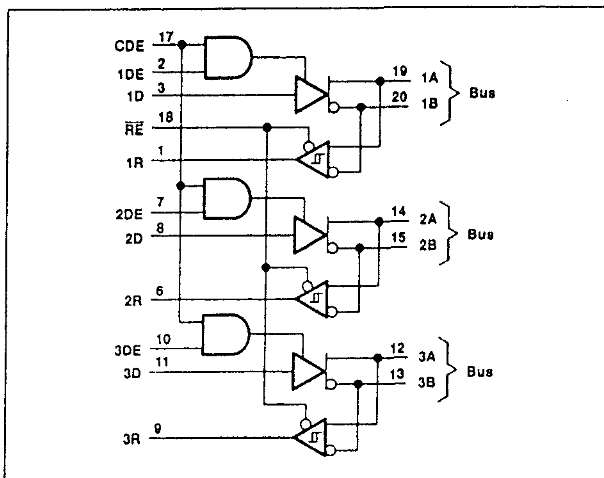
DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
J	1025 mW	8.2 mW/°C	656 mW

Tabel 20/2.3-59: Maximaal toelaatbare waarden en dissipation derating table van de SN75ALS171(A).

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}		−7		12	V
High-level input voltage, V_{IH}	D, CDE, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, CDE, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-60: Aanbevolen bedrijfscondities voor de SN75ALS171(A).



Figuur 20/2.3-74: Logisch schema (positieve logika) van de SN75ALS171(A).

EACH DRIVER

INPUT D	ENABLE DE	ENABLE CDE	OUTPUTS A	OUTPUTS B
H	H	H	H	L
L	H	H	L	H
X	L	X	Z	Z
X	X	L	Z	Z

EACH RECEIVER

DIFFERENTIAL INPUTS A − B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.3$ V	L	H
-0.3 V $< V_{ID} < 0.3$ V	L	?
$V_{ID} \leq -0.3$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-75: Waarheidstabellen van driver en receiver van de SN75ALS171(A).

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage		$I_I = -18$ mA				−1.5	V
V_O	Output voltage		$I_O = 0$		0		6	V
V_{OH}	High-level output voltage		$V_{CC} = 4.75$ V, $V_{IL} = 0.8$ V,	$V_{IH} = 2$ V, $I_{OH} = -55$ mA	2.7			V
V_{OL}	Low-level output voltage		$V_{CC} = 4.75$ V, $V_{IL} = 0.8$ V,	$V_{IH} = 2$ V, $I_{OL} = 55$ mA			1.7	V
$\lvert V_{OD1} \rvert$	Differential output voltage		$I_O = 0$		1.5		6	V
$\lvert V_{OD2} \rvert$	Differential output voltage		$R_L = 100\ \Omega$,	See Figure 1	1/2 V_{OD1} or 2§	2.5	5	V
			$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	
V_{OD3}	Differential output voltage		$V_{test} = -7$ V to 12 V,	See Figure 2	1.5		5	V
$\Delta \lvert V_{OD} \rvert$	Change in magnitude of differential output voltage¶		$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage						3	V
							−1	
$\Delta \lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage¶						±0.2	V
I_O	Output current		Output disabled, See Note 3	$V_O = 12$ V			1	mA
				$V_O = -7$ V			−0.8	
I_{IH}	High-level enable-input current		D and DE	$V_{IH} = 2.7$ V			20	µA
			CDE				60	
I_{IL}	Low-level enable-input current		D and DE	$V_{IL} = 0.4$ V			−100	
			CDE				−900	
I_{OS}	Short-circuit output current		$V_O = -6$ V				−250	mA
			$V_O = 0$				−150	
			$V_O = V_{CC}$				250	
			$V_O = 8$ V				250	
I_{CC}	Supply current		No load	Outputs enabled		69	90	mA
				Outputs disabled		57	78	
$t_{d(OD)}$	Differential output delay time	ALS171	$R_L = 54\ \Omega$, $C_L = 50$ pF	See Figure 3,	3		13	ns
		ALS171A			6		11	
		ALS171	$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF, $R_{L2} = 75\ \Omega$,	$V_{TERM} = 5$ V, See Figure 6	3		13	
		ALS171A			6		11	
$t_{sk(p)}$	Pulse skew‡		$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,		1	5	ns
			$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 6		1	5	ns
$t_{sk(lim)}$	Skew limit§	ALS171	$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,			10	ns
		ALS171A					5	
		ALS171	$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 6			10	
		ALS171A					5	
$t_{t(OD)}$	Differential-output transition time		$R_L = 54\ \Omega$, See Figure 3	$C_L = 50$ pF,	3	8	13	ns
			$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF, See Figure 6	$R_{L2} = 75\ \Omega$, $V_{TERM} = 5$ V,	3	8	13	
t_{PZH}	Output enable time to high level		$R_L = 110\ \Omega$,	See Figure 4		30	50	ns
t_{PZL}	Output enable time to low level		$R_L = 110\ \Omega$,	See Figure 5		30	50	ns
t_{PHZ}	Output disable time from high level		$R_L = 110\ \Omega$,	See Figure 4	3	8	13	ns
t_{PLZ}	Output disable time from low level		$R_L = 110\ \Omega$,	See Figure 5	3	8	13	ns
t_{PDE}	Differential-output enable time		$R_{L1} = R_{L3} = 165\ \Omega$, $C_L = 60$ pF,	$R_{L2} = 75\ \Omega$, See Figure 7	8	30	45	ns
t_{PDZ}	Differential-output disable time				5	10	45	ns

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.
‡ Pulse skew is defined as the $\lvert t_{d(ODH)} - t_{d(ODL)} \rvert$ of each channel.
§ Skew limit is the maximum difference in propagation delay times between any two channels of one device and between any two devices. This parameter is applicable at one V_{CC} and operating temperature within the recommended operating conditions.

Tabel 20/2.3-61: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75ALS171 en de SN75ALS171A.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$V_O = 2.7$ V,	$I_O = -0.4$ mA			0.3	V
V_{IT-}	Negative-going input threshold voltage	$V_O = 0.5$ V,	$I_O = 8$ mA	−0.3‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)				60		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 300$ mV, See Figure 8	$I_{OH} = -400$ µA,	2.7			V
V_{OL}	Low-level output voltage	$V_{ID} = -300$ mV, See Figure 8	$I_{OL} = 8$ mA,			0.45	V
I_{OZ}	High-impedance-state output current	$V_O = 0.4$ V to 2.4 V				±20	µA
I_I	Line input current	Other input = 0 V, See Note 4	$V_I = 12$ V			1	mA
			$V_I = -7$ V			−0.8	
I_{IH}	High-level enable-input current	$V_{IH} = 2.7$ V				60	µA
I_{IL}	Low-level enable-input current	$V_{IL} = 0.4$ V				−300	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current	$V_{ID} = 300$ mV,	$V_O = 0$	−15		−85	mA
I_{CC}	Supply current	No load	Outputs enabled		69	90	mA
			Outputs disabled		57	78	
t_{PLH}	Propagation delay time, low- to high-level output	ALS171	$V_{ID} = -1.5$ V to 1.5 V, $C_L = 15$ pF, $T_A = 25°C$, See Figure 9	9		19	ns
		ALS171A		11		16	
t_{PHL}	Propagation delay time, high- to low-level output	ALS171		9		19	ns
		ALS171A		11		16	
$t_{sk(p)}$	Pulse skew§		$V_{ID} = -1.5$ V to 1.5 V, $C_L = 15$ pF, See Figure 9		2	5	ns
$t_{sk(lim)}$	Skew limit¶	ALS171				10	ns
		ALS171A				5	
t_{PZH}	Output enable time to high level		$C_L = 15$ pF, See Figure 10		7	14	ns
t_{PZL}	Output enable time to low level				7	14	ns
t_{PHZ}	Output disable time from high level		$C_L = 15$ pF, See Figure 10		20	35	ns
t_{PLZ}	Output disable time from low level				8	17	ns

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.
§ Pulse skew is defined as the $|t_{PLH} - t_{PHL}|$ of each channel.
¶ Skew limit is the maximum difference in propagation delay times between any two channels of one device and between any two devices. This parameter is applicable at one V_{CC} and operating temperature within the recommended operating conditions.

Tabel 20/2.3-62: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75ALS171 en de SN75ALS171A.

SN75ALS172A

quad RS-485/RS-422B lijn-driver

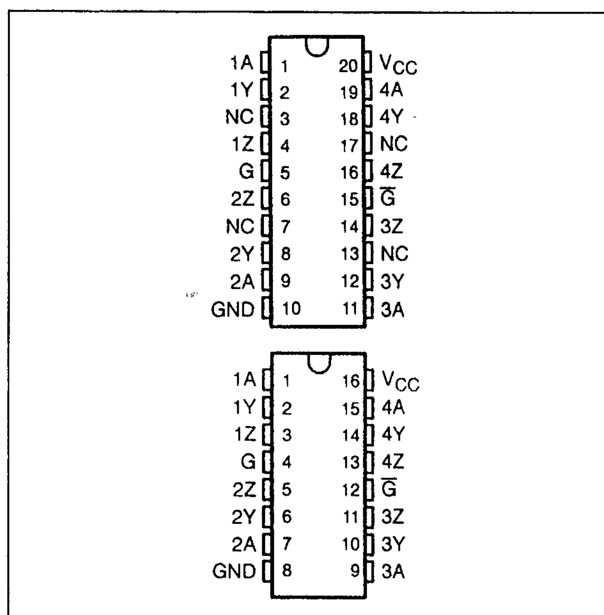
De SN75ALS172A is een 4-kanaals lijn-driver met 3-state differentiële uitgangen. De drivers voldoen aan de ANSI-standaards EIA/TIA-422B en RS-485 en de ITU aanbeveling V.11. De SN75ALS172A is geoptimaliseerd voor gebalanceerde multipoint bus-transmissie met snelheden tot 20 Mb/s. Het grote common-mode bereik van de uitgangen maakt de drivers geschikt voor party-line toepassingen in storende omgevingen. De uitgangen hebben positieve en negatieve stroombegrenzing en zijn bovendien voorzien van een thermische beveiliging. De drivers hebben een gemeenschappelijke enable-ingang, die naar keuze aktief-LAAG of aktief-HOOG is.

Technische gegevens

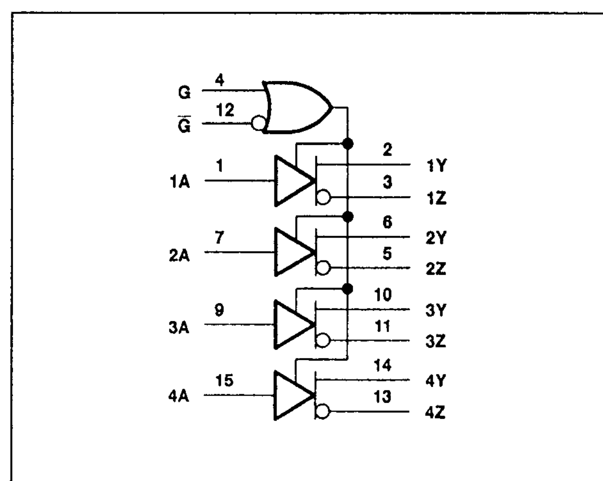
- 4 x RS-485/RS-422B driver
- behuizing: DIL-16 of SOIC-20

(wordt vervolgd)

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

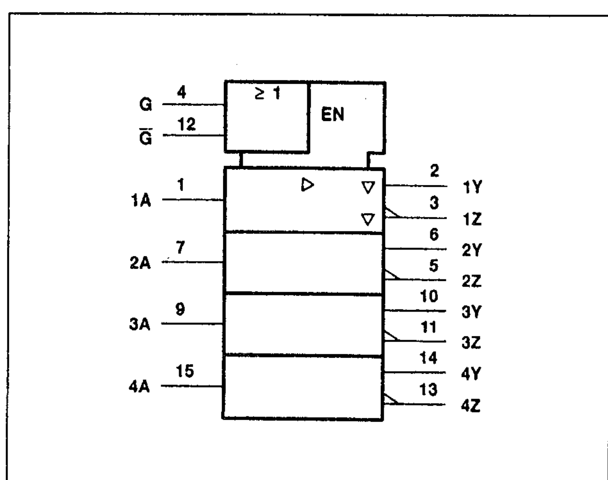


Figuur 20/2.3-76: Aansluitingen van de SOIC-versie (DW) en DIL-versie (N) van de SN75ALS172A.



Figuur 20/2.3-78: Logisch schema (positieve logika) van de SN75ALS172A.

- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen met thermische beveiliging
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing
- maximale uitgangsstroom: +/-60 mA
- snelheid: 20 Mb/s
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-77: Logisch symbool van de SN75ALS172A.

INPUT	ENABLES		OUTPUTS	
A	G	G̅	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H = high level, L = low level, X = irrelevant,
Z = high impedance (off)

Figuur 20/2.3-79: Waarheidstabel van de SN75ALS172A.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 7 V
Output voltage range, V_O .... −9 V to 14 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75ALS172A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
DW	1125 mW	9 mW/°C	720 mW	585 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-63: Maximaal toegelaten waarden en “derating-waarden” voor de SN75ALS172A.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
Common-mode output voltage, V_{OC}				+12 −7	V
High-level output current, I_{OH}				−60	mA
Low-level output current, I_{OL}				60	mA
Operating free-air temperature, T_A	SN65ALS172A	−40		85	°C
	SN75ALS172A	0		70	°C

Tabel 20/2.3-64: Aanbevolen bedrijfscondities.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

	PARAMETER	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\lvert V_{OD1} \rvert$	Differential output voltage	$I_O = 0$		1.5		6	V
$\lvert V_{OD2} \rvert$	Differential output voltage	$V_{CC} = 5$ V, $R_L = 100\ \Omega$	See Figure 1	1/2 V_{OD1} or 2‡			V
		$R_L = 54\ \Omega$	See Figure 1	1.5	2.5	5	V
$\lvert V_{OD3} \rvert$	Differential output voltage	See Note 2		1.5		5	V
$\Delta \lvert V_{OD} \rvert$	Change in magnitude of differential output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage¶	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			+3 −1	V
$\Delta \lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
I_O	Output current with power off	$V_{CC} = 0$,	$V_O = -7$ V to 12 V			±100	μA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	μA
I_{IH}	High-level input current	$V_I = 2.7$ V				20	μA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	μA
I_{OS}	Short-circuit output current	$V_O = -7$ V to 12 V				±250	mA
I_{CC}	Supply current (all drivers)	No load	Outputs enabled		36	55	mA
		No load	Outputs disabled		15	30	mA
$t_{d(OD)}$	Differential-output delay time	$R_L = 54\ \Omega$,	See Figure 2	9	15	22	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 3	30	45	70	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 4	25	40	65	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 3	10	20	35	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 4	10	30	45	ns

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.

Tabel 20/2.3-65: Elektrische kenmerken en schakeltijden van de SN75ALS172A.

SN75ALS173

quad RS-485/RS-422B lijn-receiver

De SN75ALS173 is een monolithische, vierkanaals differentiële lijn-receiver met 3-state uitgangen.

Hij voldoet aan de ANSIstandaards EIA/TIA-422B, -423B en RS-485 plus enkele ITU aanbevelingen. De ontvangers hebben een gemeenschappelijke ge-OR-de enable-ingang (de ene aktief-HOOG, de ander aktief-LAAG).

De ontvangers hebben een hoge ingangsweerstand met 50 mV hysteresis en een gevoeligheid van +/-200 mV over een common-mode bereik van -12 V tot +12 V. Bij open ingangen zijn de betreffende uitgangen altijd HOOG (fail safe).

Technische gegevens

- 4 x RS-485/RS-422B/RS-423B receiver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen
- common-mode bereik ingangen: -12 V tot +12 V
- gevoeligheid: +/-200 mV
- minimum ingangsweerstand: 12 kΩ
- ingangs-hysteresis: 50 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

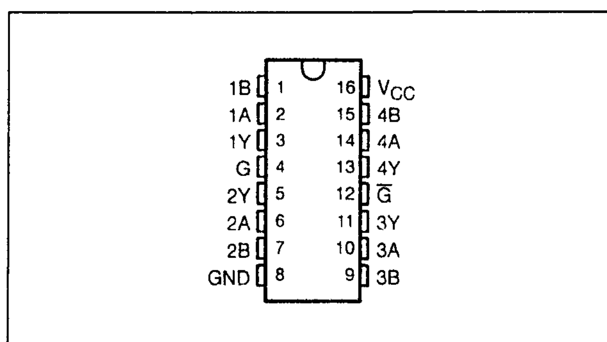
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I (A or B inputs) .... ±14 V
Differential input voltage, V_{ID} (see Note 2) .... ±14 V
Enable input voltage, V_I .... 7 V
Low-level output current, I_{OL} .... 50 mA
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

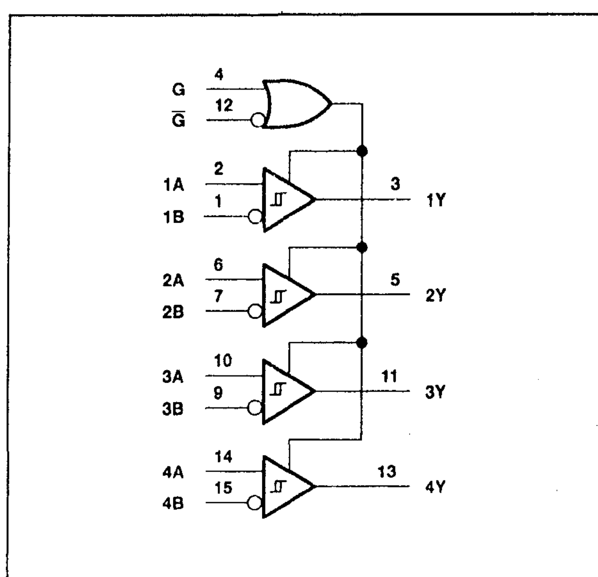
DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
N	1150 mW	9.2 mW/°C	736 mW
NS	625 mW	5.0 mW/°C	400 mW

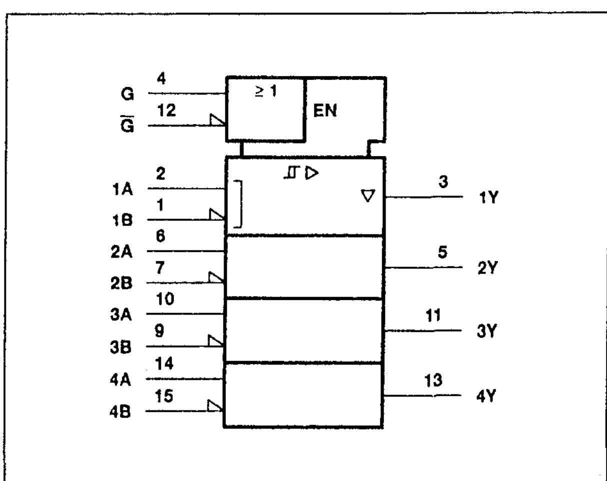
Tabel 20/2.3-66: Maximaal toegelaten waarden en “derating-waarden” voor de SN75ALS173.



Figuur 20/2.3-80: Aansluitingen van de SN75ALS173.



Figuur 20/2.3-82: Logisch schema (positieve logika) van de SN75ALS173.



Figuur 20/2.3-81: Logisch symbool van de SN75ALS173.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage, V_{IC}				±12	V
Differential input voltage, V_{ID}				±12	V
High-level input voltage, V_{IH}	G, $\bar{G}$	2			V
Low-level input voltage, V_{IL}	G, $\bar{G}$			0.8	V
High-level output current, I_{OH}				−400	µA
Low-level output current, I_{OL}				8	mA
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-67: Aanbevolen bedrijfscondities.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage						200	mV
V_{IT-}	Negative-going input threshold voltage				−200‡			mV
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)					50		mV
V_{IK}	Input clamp voltage	G, $\overline{G}$	$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage		$V_{ID} = 200$ mV, $I_{OH} = -400$ µA, See Figure 1		2.7			V
V_{OL}	Low-level output voltage		$V_{ID} = -200$ mV, $I_{OL} = 8$ mA, See Figure 1				0.45	V
I_{OZ}	High-impedance-state output current		$V_O = 0.4$ V to 2.4 V				±20	µA
I_I	Line input current		Other input at 0 V	$V_I = 12$ V			1	mA
				$V_I = -7$ V			−0.8	
I_{IH}	High-level input current	G, $\overline{G}$	$V_{IH} = 2.7$ V				20	µA
I_{IL}	Low-level input current	G, $\overline{G}$	$V_{IL} = 0.4$ V				−100	µA
r_i	Input resistance				12			kΩ
I_{OS}	Short-circuit output current		See Note 4		−15		−85	mA
I_{CC}	Supply current (total package)		No load, Outputs enabled			16	24	mA
			No load, Outputs disabled			18	27	
t_{PHL}	Propagation delay time, high- to low-level output		$V_{ID} = -2.5$ V to 2.5 V, See Figure 2		9	18	27	ns
t_{PLH}	Propagation delay time, low- to high-level output				9	18	27	ns
t_{PZH}	Output enable time to high level		See Figure 3		4	12	18	ns
t_{PZL}	Output enable time to low level		See Figure 4		6	13	21	ns
t_{PHZ}	Output disable time from high level		See Figure 3		10	21	27	ns
t_{PLZ}	Output disable time from low level		See Figure 4		8	15	25	ns

Tabel 20/2.3-68: Elektrische kenmerken en schakeltijden van de SN75ALS173.

DIFFERENTIAL INPUTS A − B	ENABLES G	$\overline{G}$	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	X	H
	X	L	H
$-0.2\text{ V} < V_{ID} < 0.2$ V	H	X	?
	X	L	?
$V_{ID} \leq -0.2$ V	H	X	L
	X	L	L
X	L	H	Z
Open Circuit	H	X	H
	X	L	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-83: Waarheidstabel van de SN75ALS173.

SN75ALS174A

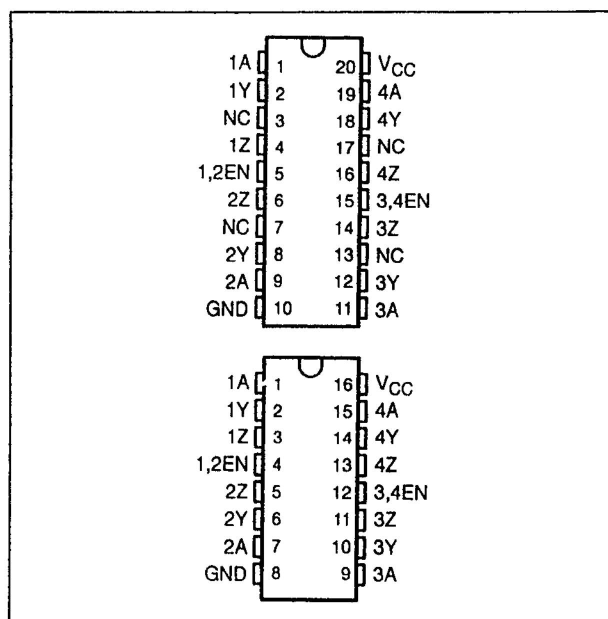
quad RS-485/RS-422B lijn-driver

De SN75ALS174A is een viervoudige, monolithische, differentiële lijn-driver met 3-state uitgangen, die voldoet aan de ANSI-standaards EIA/TIA-422B en RS-485. De driver is speciaal ontworpen voor gebalanceerde multipoint bus-transmissie met snelheden tot 20 Mb/s. Het grote common-mode bereik van de uitgangen maken de drivers zeer geschikt voor party-line toepassingen in storende omgevingen. De uitgangen hebben positieve en negatieve stroombegrenzing op 60 mA en een thermische beveiliging. De drivers zijn per paar voorzien van een enable-ingang.

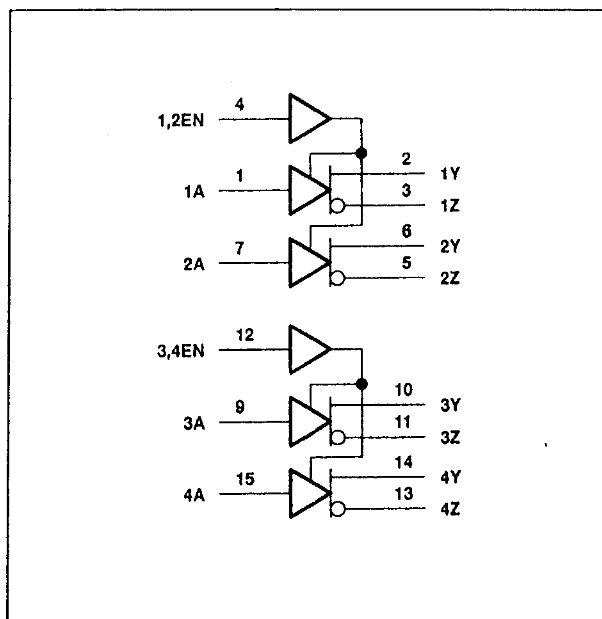
Technische gegevens

- 4 x RS-485/RS-422B driver
- behuizing: DIL-16 of SOIC-20
- enkele voedingsspanning: 5 V +/-5 %
- maximale snelheid: 20 Mb/s
- thermisch beveiligde 3-state uitgangen
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing
- maximale uitgangsstromen (sink/source): +/-60 mA
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

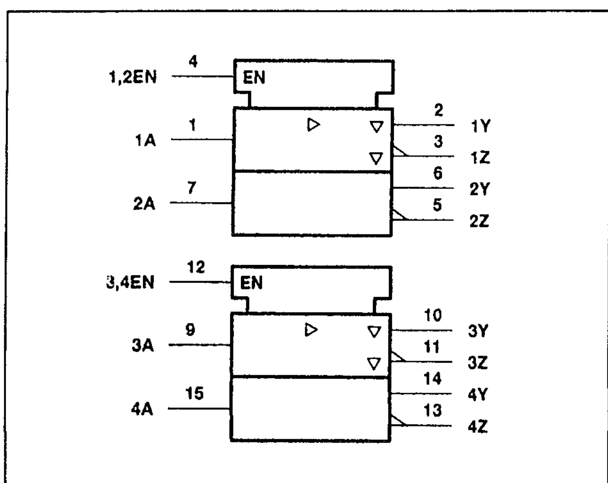
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-84: Aansluitingen van de DIL-versie (N package) en SOIC-versie (DW package) van de SN75ALS174A.



Figuur 20/2.3-86: Logisch schema (positieve logika) van de SN75ALS174A.



Figuur 20/2.3-85: Logisch symbool van de SN75ALS174A.

INPUT A	ENABLES	OUTPUTS Y	Z
H	H	H	L
L	H	L	H
X	L	Z	Z

H = high level, L = low level, X = irrelevant,
Z = high impedance (off)

Figuur 20/2.3-87: Waarheidstabel van de SN75ALS174A.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Input voltage, V_I .... 7 V
Output voltage range, V_O .... −9 V to 14 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75ALS174A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW	585 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-69: Maximaal toegelaten waarden en derating-waarden voor de SN75ALS174A.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
Common-mode output voltage, V_{OC}				12 −7	V
High-level output current, I_{OH}				−60	mA
Low-level output current, I_{OL}				60	mA
Operating free-air temperature, T_A	SN65ALS174A	−40		85	°C
	SN75ALS174A	0		70	

Tabel 20/2.3-70: Aanbevolen bedrijfscondities.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\lvert V_{OD1} \rvert$	Differential output voltage	$I_O = 0$		1.5		6	V
$\lvert V_{OD2} \rvert$	Differential output voltage	$R_L = 100\ \Omega$	See Figure 1	1/2 V_{OD1} or 2‡			V
		$R_L = 54\ \Omega$		1.5	2.5	5	
$\lvert V_{OD3} \rvert$	Differential output voltage	See Note 2		1.5		5	V
$\Delta \lvert V_{OD} \rvert$	Change in magnitude of differential output voltage§	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage¶					3 −1	V
$\Delta \lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current with power off	$V_{CC} = 0$,	$V_O = -7$ V to 12 V			±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	µA
I_{IH}	High-level input current	$V_I = 2.7$ V				20	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V to 12 V				±250	mA
I_{CC}	Supply current (all drivers)	No load	Outputs enabled		36	55	mA
			Outputs disabled		16	30	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$,	See Figure 2	9	15	22	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 3	30	45	70	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 4	25	40	65	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 3	10	20	35	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 4	10	30	45	ns

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.

Tabel 20/2.3-71: Elektrische kenmerken en schakeltijden van de SN75ALS174A.

SN75ALS175

quad RS-485/RS-422B lijn-receiver

De SN75ALS175 is een monolithische, 4-kanaals differentiële lijn-receiver met 3-state uitgangen. Hij voldoet aan de ANSI-standaards EIA/TIA-422B, EIA/TIA-423B en RS-485 plus enkele ITU aanbevelingen. De ontvangers hebben een hoge ingangsimpedantie en per paar een aktief-HOGE enable-ingang. De gevoeligheid bedraagt +/-200 mV bij een common-mode bereik van -12 V tot +12 V, terwijl de hysteresis 50 mV is.

Technische gegevens

- 4 x RS-485/RS-422B/RS-423B receiver
- behuizing: DIL-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen (enabled per paar)
- common-mode bereik ingangen: -12 V tot +12 V
- gevoeligheid: +/-200 mV
- minimum ingangsweerstand: 12 kΩ
- ingangs hysteresis: 50 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

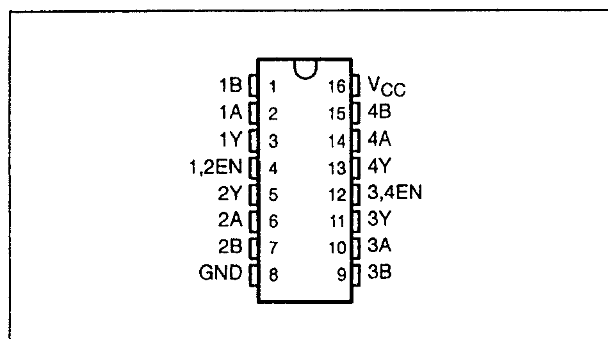
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, V_I (A or B inputs)	±14 V
Differential input voltage, V_{ID} (see Note 2)	±14 V
Enable input voltage, V_I	7 V
Low-level output current, I_{OL}	50 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

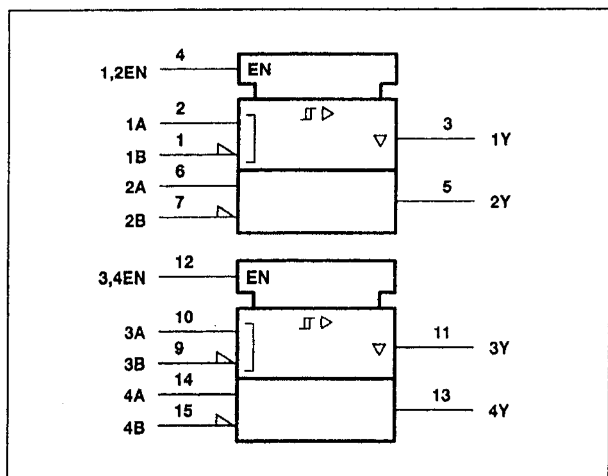
DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
N	1150 mW	9.2 mW/°C	736 mW
NS	625 mW	5.0 mW/°C	400 mW

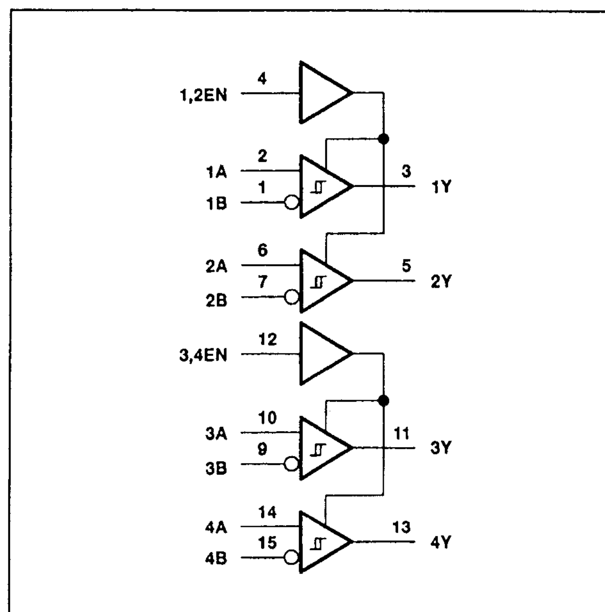
Tabel 20/2.3-72: Maximaal toegelaten waarden en dissipation derating table voor de SN75ALS175.



Figuur 20/2.3-88: Aansluitingen van de SN75ALS175.



Figuur 20/2.3-89: Logisch symbool van de SN75ALS175.



Figuur 20/2.3-90: Logisch schema (positieve logika) van de SN75ALS175.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

DIFFERENTIAL INPUTS A – B	ENABLE EN	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	H
-0.2 V < V_{ID} < 0.2 V	H	?
$V_{ID} \leq -0.2$ V	H	L
X	L	Z
Open Circuit	H	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-91: Waarheidstabel voor de SN75ALS175.

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	5.25	V
Common-mode input voltage, V_{IC}			±12	V
Differential input voltage, V_{ID}			±12	V
High-level enable-input voltage, V_{IH}	2			V
Low-level enable-input voltage, V_{IL}			0.8	V
High-level output current, I_{OH}			−400	µA
Low-level output current, I_{OL}			8	mA
Operating free-air temperature, T_A	0		70	°C

Tabel 20/2.3-73: Aanbevolen bedrijfscondities.

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage				200	mV
V_{IT-}	Negative-going input threshold voltage		-200‡			mV
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)			50		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, $I_{OH} = -400$ µA, See Figure 1	2.7			V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV, I_{OL} = 8 mA, See Figure 1			0.45	V
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V			±20	µA
I_I	Line input current	Other input at 0 V, See Note 3, V_I = 12 V			1	mA
		Other input at 0 V, See Note 3, $V_I = -7$ V			−0.8	mA
I_{IH}	High-level enable-input current	$V_{IH(E)}$ = 2.7 V			20	µA
I_{IL}	Low-level enable-input current	$V_{IL(E)}$ = 0.4 V			−100	µA
r_i	Input resistance		12			kΩ
I_{OS}	Short-circuit output current	V_O = 0	−15		−85	mA
I_{CC}	Suply current (total package)	No load, Outputs enabled		16	24	mA
		No load, Outputs disabled		18	27	mA
t_{PHL}	Propagation delay time, high- to low-level output	$V_{ID} = -2.5$ V to 2.5 V, C_L = 15 pF, See Figure 2	9	18	27	ns
t_{PLH}	Propagation delay time, low- to high-level output		9	18	27	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF, See Figure 3	4	12	18	ns
t_{PZL}	Output enable time to low level		6	13	21	ns
t_{PHZ}	Output disable time from high level	C_L = 15 pF, See Figure 3	10	21	27	ns
t_{PLZ}	Output disable time from low level		8	15	25	ns

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

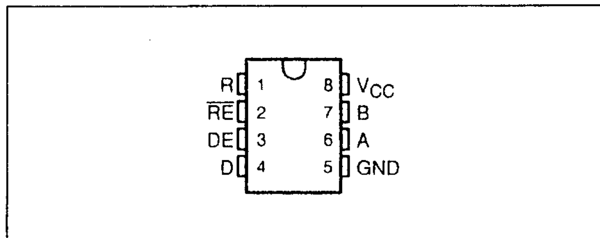
Tabel 20/2.3-74: Elektrische kenmerken en schakeltijden van de SN75ALS175.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

SN75ALS176, SN75ALS176A, SN75ALS176B

RS-485/RS-422B transceivers

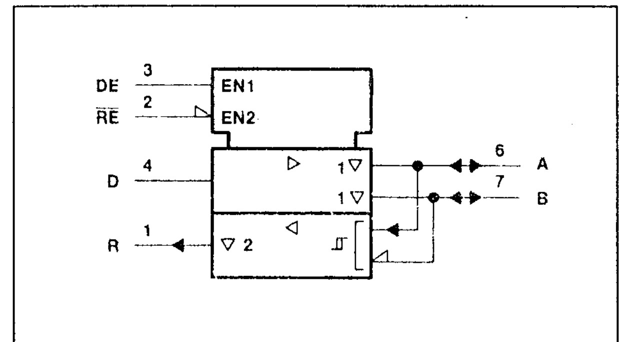
De monolithische IC's uit de SN75ALS176-serie zijn differentiële bus-transceivers voor bidirectionele data-communicatie over multipoint bustransmissielijnen. Ze voldoen aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbevelingen V.11 en X.27. Ze bevatten een gecombineerde 3-state differentiële lijn-driver en een differentiële lijn-receiver die beide op een enkele 5V voedingsspanning werken. De aktief-HOGE enable-ingang van de driver kan extern met de aktief-LAGE van de receiver worden verbonden om zo een richtingsregeling te vormen. De uitgangen van de driver en de ingangen van de receiver zijn al intern met elkaar doorverbonden, waardoor een differentiële (I/O) bus-poort ontstaat. De SN75ALS176 is verkrijgbaar met drie snelheden: 10 ns (ALS176), 7,5 ns (ALS176A) en 5 ns (ALS176B).



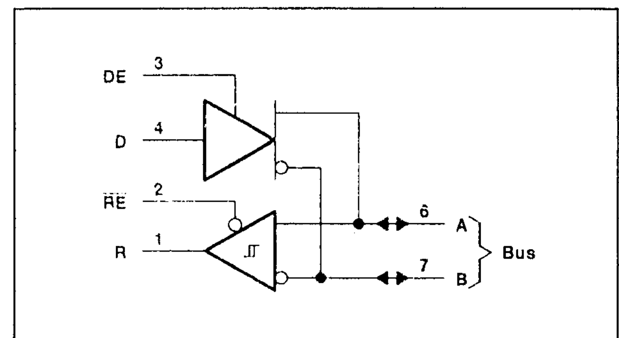
Figuur 20/2.3-92: Aansluitingen van de DIL- en SOIC-versie van de SN75ALS176, SN75ALS176A en SN75ALS176B.

Technische gegevens

- RS-485/RS-422B transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- 3-state uitgangen bij driver en receiver
- uitgangen stroombegrensd en thermisch beveiligd
- minimale ingangsimpedantie receiver: 12 kΩ
- receiver: fail-safe bij open ingangen
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-93: Logisch symbool van de SN75ALS176, ALS176A en ALS176B.



Figuur 20/2.3-94: Logisch schema (positieve logika) van de SN75ALS176-/A/B.

AVAILABLE OPTIONS

T_A	$t_{sk(LIM)}$†	PACKAGE SMALL OUTLINE (D)‡	PACKAGE PLASTIC DIP (P)
0°C	10	SN75ALS176D	SN75ALS176P
to	7.5	SN75ALS176AD	SN75ALS176AP
70°C	5	SN75ALS176BD	SN75ALS176BP

Tabel 20/2.3-75: Leverbare SN75ALS176-typen.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −7 V to 12 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75ALS176 series .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	377 mW
P	1000 mW	8.0 mW/°C	640 mW	520 mW

Tabel 20/2.3-76: Maximaal toelaatbare waarden en derating table van de SN75ALS176-serie.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Input voltage at any bus terminal (separately or common mode), V_I or V_{IC}				12	V
				−7	
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	μA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A	SN65ALS176	−40		85	°C
	SN75ALS176	0		70	

NOTE 2: Differential input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

Tabel 20/2.3-77: Aanbevolen bedrijfscondities voor de SN75ALS176-familie.

DATA SHEET PARAMETER	EIA/TIA-422-B	RS-485
V_O	V_{oa}, V_{ob}	V_{oa}, V_{ob}
$\lvert V_{OD1} \rvert$	V_o	V_o
$\lvert V_{OD2} \rvert$	V_t ($R_L = 100\ \Omega$)	V_t ($R_L = 54\ \Omega$)
$\lvert V_{OD3} \rvert$	None	V_t (test termination measurement 2)
$\Delta \lvert V_{OD} \rvert$	$\lvert\lvert V_t \rvert - \lvert \bar{V}_t \rvert\rvert$	$\lvert\lvert V_t \rvert - \lvert \bar{V}_t \rvert\rvert$
V_{OC}	$\lvert V_{os} \rvert$	$\lvert V_{os} \rvert$
$\Delta \lvert V_{OC} \rvert$	$\lvert V_{os} - \bar{V}_{os} \rvert$	$\lvert V_{os} - \bar{V}_{os} \rvert$
I_{OS}	$\lvert I_{sa} \rvert, \lvert I_{sb} \rvert$	None
I_O	$\lvert I_{xa} \rvert, \lvert I_{xb} \rvert$	I_{ia}, I_{ib}

Tabel 20/2.3-78: Symbool-equivalenten voor RS-422 en RS-485 systemen.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

	PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage		$I_I = -18$ mA				−1.5	V
V_O	Output voltage		$I_O = 0$		0		6	V
$\|V_{OD1}\|$	Differential output voltage		$I_O = 0$		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage		$R_L = 100\ \Omega$,	See Figure 1	1/2 V_{OD1} or 2§			V
			$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage		$V_{test} = -7$ V to 12 V,	See Figure 2	1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage¶		$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage						3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage¶						±0.2	V
I_O	Output current		Outputs disabled, See Note 3	$V_O = 12$ V			1	mA
				$V_O = -7$ V			−0.8	
I_{IH}	High-level input current		$V_I = 2.4$ V				20	μA
I_{IL}	Low-level input current		$V_I = 0.4$ V				−400	μA
I_{OS}	Short-circuit output current		$V_O = -4$ V	SN65ALS176			−250	mA
			$V_O = -6$ V	SN75ALS176				
			$V_O = 0$				−150	
			$V_O = V_{CC}$				250	
			$V_O = 8$ V					
I_{CC}	Supply current		No load	Outputs enabled		23	30	mA
				Outputs disabled		19	26	
$t_{d(OD)}$	Differential output delay time	'ALS176	$R_L = 54\ \Omega$, $C_L = 50$ pF,	See Figure 3	3	8	13	ns
		'ALS176A			4	7	11.5	
		'ALS176B			5	8	10	
$t_{sk(p)}$	Pulse skew‡		$R_L = 54\ \Omega$, $C_L = 50$ pF,	See Figure 3		0	2	ns
$t_{sk(lim)}$	Skew limit§	'ALS176	$R_L = 54\ \Omega$, $C_L = 50$ pF,	See Figure 3			10	ns
		'ALS176A					7.5	
		'ALS176B					5	
$t_{t(OD)}$	Differential output transition time		$R_L = 54\ \Omega$, $C_L = 50$ pF,	See Figure 3		8		ns
t_{PZH}	Output enable time to high level		$R_L = 110\ \Omega$, $C_L = 50$ pF,	See Figure 4		23	50	ns
t_{PZL}	Output enable time to low level		$R_L = 110\ \Omega$, $C_L = 50$ pF,	See Figure 5		14	20	ns
t_{PHZ}	Output disable time from high level		$R_L = 110\ \Omega$, $C_L = 50$ pF,	See Figure 4		20	35	ns
t_{PLZ}	Output disable time from low level		$R_L = 110\ \Omega$, $C_L = 50$ pF,	See Figure 5		8	17	ns

† All typical values are at $V_{CC} = 5$ V, $T_A = 25°C$.
‡ Pulse skew is defined as the $|t_{PLH} - t_{PHL}|$ of each channel.
§ Skew limit is the maximum difference in propagation delay times between any two channels of one device.

Tabel 20/2.3-79: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75ALS176, SN75ALS176A en SN75ALS176B.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage		$V_O = 2.7$ V,	$I_O = -0.4$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage		$V_O = 0.5$ V,	$I_O = 8$ mA	−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)					60		mV
V_{IK}	Enable-input clamp voltage		$I_I = -18$ mA				−1.5	V
V_{OH}	High-level output voltage		$V_{ID} = 200$ mV, See Figure 6	$I_{OH} = -400$ µA,	2.7			V
V_{OL}	Low-level output voltage		$V_{ID} = -200$ mV, See Figure 6	$I_{OL} = 8$ mA,			0.45	V
I_{OZ}	High-impedance-state output current		$V_O = 0.4$ V to 2.4 V				±20	µA
V_I	Line input current		Other input = 0 V, See Note 4	$V_I = 12$ V			1	mA
				$V_I = -7$ V			−0.8	mA
I_{IH}	High-level-enable input current		$V_{IH} = 2.7$ V				20	µA
I_{IL}	Low-level-enable input current		$V_{IL} = 0.4$ V				−100	µA
r_I	Input resistance				12	20		kΩ
I_{OS}	Short-circuit output current		$V_{ID} = 200$ mV,	$V_O = 0$	−15		−85	mA
I_{CC}	Supply current		No load	Outputs enabled		23	30	mA
				Outputs disabled		19	26	mA
t_{pd}	Propagation time	'ALS176	$V_{ID} = -1.5$ V to 1.5 V, $C_L = 15$ pF, See Figure 7		9	14	19	ns
		'ALS176A			10.5	14	18	ns
		'ALS176B			11.5	13	16.5	ns
$t_{sk(p)}$	Pulse skew‡					0	2	ns
t_{PZH}	Output enable time to high level		$C_L = 15$ pF, See Figure 8			7	14	ns
t_{PZL}	Output enable time to low level					20	35	ns
t_{PHZ}	Output disable time from high level					20	35	ns
t_{PLZ}	Output disable time from low level					8	17	ns

† All typical values are at $V_{CC} = 5$ V, $T_A = 25$°C.
‡ Pulse skew is defined as the $|t_{PLH} - t_{PHL}|$ of each channel.

Tabel 20/2.3-80: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75ALS176, SN75ALS176A en SN75ALS176B.

DRIVER

INPUT D	ENABLE DE	OUTPUTS A	OUTPUTS B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A−B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Inputs open	L	H

H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-95: Waarheidstabellen van driver en receiver van de SN75ALS176, SN75ALS176A en SN75ALS176B.

SN75ALS180

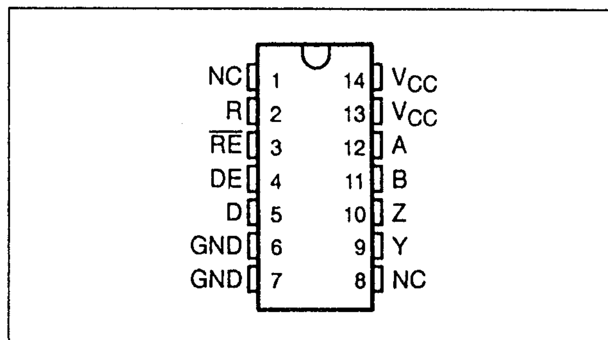
RS-485/RS-422B driver/receiver

De SN75ALS180 bestaat uit een differentiële driver en receiver voor bidirectionele data-communicatie over gebalanceerde trans-missielijnen. Hij voldoet aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbeveling V.11. De SN75ALS180 is ont-worpen voor full-duplex data-communicatie over lange buslijnen. De uitgangen van de driver hebben een aktief-HOGE enable, een thermische beveiliging en positieve en nega-tieve stroombegrenzing op 60 mA. De recei-ver heeft een hoge ingangsimpedantie, een gevoeligheid van +/-200 mV en een hyste-resis van 60 mV.

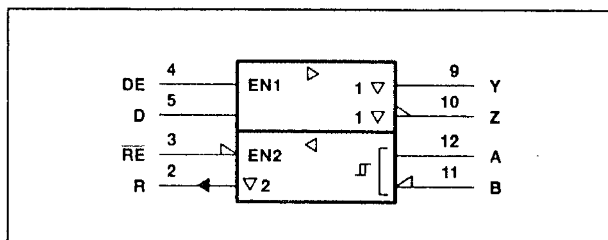
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Technische gegevens

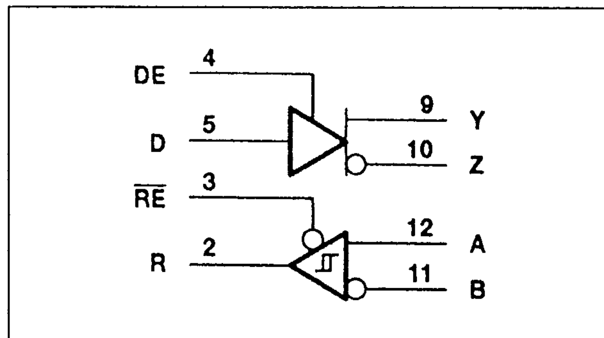
- RS-485/RS-422B driver en -receiver
- behuizing: DIL-14 of SOIC-14
- enkele voedingsspanning: 5 V +/-5 %
- dubbele V_{CC}- en GND-aansluitingen
- maximale snelheid: 25 Mb/s
- maximale uitgangsstroom driver: +/-60 mA
- driver: stroom-begrensd en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-200 mV (hysteresis: 60 mV)
- bus-spanningsbereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-96: Aansluitingen van de SN75ALS180 (zowel DIL als SOIC).



Figuur 20/2.3-97: Logisch symbool van de SN75ALS180.



Figuur 20/2.3-98: Logisch schema (positieve logika) van de SN75ALS180.

DRIVER

INPUT D	ENABLE DE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A–B	ENABLE RE	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} <$ 0.2 V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-99: Waarheidstabel voor de (onafhankelijk werkende) driver en de receiver van de SN75ALS180.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75ALS180 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	494 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-81: Maximaal toelaatbare waarden en dissipation derating table van de SN75ALS180.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}				12 −7	V
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A	SN65ALS180	−40		85	°C
	SN75ALS180	0		70	

NOTE 2: Differential-input/output bus voltage is measured at the noninverting terminal A/Y with respect to the inverting terminal B/Z.

Tabel 20/2.3-82: Aanbevolen bedrijfscondities voor de SN75ALS180.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\lvert V_{OD1} \rvert$	Differential output voltage	$I_O = 0$		1.5		6	V
$\lvert V_{OD2} \rvert$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1	1/2 V_{OD1} or 2§			V
		$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	
V_{OD3}	Differential output voltage	$V_{test} = -7$ V to 12 V,	See Figure 2	1.5		5	V
$\Delta \lvert V_{OD} \rvert$	Change in magnitude of differential output voltage¶	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					3 −1	V
$\Delta \lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage¶					±0.2	V
I_O	Output current	Output disabled, See Note 3	$V_O = 12$ V			1	mA
			$V_O = -7$ V			−0.8	
I_{IH}	High-level input current	$V_I = 2.4$ V				20	μA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−400	μA
I_{OS}	Short-circuit output current#	$V_O = -6$ V	SN75ALS180			−250	mA
		$V_O = -4$ V	SN65ALS180				
		$V_O = 0$	All			−150	
		$V_O = V_{CC}$	All				
		$V_O = 8$ V	All				
I_{CC}	Supply current	No load	Driver outputs enabled, Receiver disabled		25	30	mA
			Outputs disabled		19	26	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$, $C_L = 50$ pF,	See Figure 3	3	8	13	ns
	Pulse skew ($\lvert t_{d(ODH)} - t_{d(ODL)} \rvert$)				1	6	ns
$t_{t(OD)}$	Differential output transition time			3	8	13	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 4		23	50	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 5		19	24	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 4		8	13	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 5		8	13	ns

‡ All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.

Tabel 20/2.3-83: Elektrische kenmerken en schakeltijden de driver van de SN75ALS180.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA	−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)				60		mV
V_{IK}	Enable-input clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = −200 mV, See Figure 6	I_{OH} = −400 µA,	2.7			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 6	I_{OL} = 8 mA,			0.45	V
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	µA
I_I	Line input current	Other input = 0 V, See Note 4	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	mA
I_{IH}	High-level enable-input current	V_{IH} = 2.7 V				20	µA
I_{IL}	Low-level enable-input current	V_{IL} = 0.4 V				−100	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current	V_{ID} = 200 mV,	V_O = 0	−15		−85	mA
I_{CC}	Supply current	No load	Receiver outputs enabled, Driver inputs disabled		19	30	mA
			Outputs disabled		19	26	mA
t_{PLH}	Propagation delay time, low- to high-level output	V_{ID} = −1.5 V to 1.5 V, See Figure 7	C_L = 15 pF,	9	14	19	ns
t_{PHL}	Propagation delay time, high- to low-level output			9	14	19	ns
	Skew (| $t_{PHL} - t_{PLH}$ |)				2	6	ns
t_{PZH}	Output enable time to high level	C_L = 15 pF,	See Figure 8		7	14	ns
t_{PZL}	Output enable time to low level				7	14	ns
t_{PHZ}	Output disable time from high level				20	35	ns
t_{PLZ}	Output disable time from low level				8	17	ns

† All typical values are at V_{CC} = 5 V, T_A = 25°C.

Tabel 20/2.3-84: Elektrische kenmerken en schakeltijden van de receiver van de SN75ALS180.

SN75ALS1177, SN75ALS1178

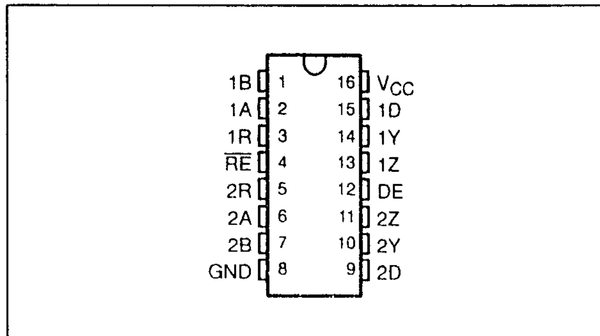
dual RS-485/RS-422B drivers/receivers

De SN75ALS1177 en SN75ALS1178 zijn 2-kanaals differentiële drivers en receivers voor bidirectionele communicatie over gebalanceerde multipoint bustransmissielijnen. Ze voldoen aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbeveling V.11. De 3-state driver-uitgangen zijn positief en negatief stroom begrensd op 60 mA en hebben een thermische beveiliging. De receiver heeft een minimale ingangsimpedantie van 12 kΩ en een gevoeligheid van +/-200 mV (hysteresis: 50 mV), waarbij het common-mode bereik +/-12 V bedraagt. Bij de SN75ALS1177 hebben de drivers en de receivers een aparte enable-ingang; de SN75ALS1178 heeft alleen een enable-ingang voor de drivers.

Technische gegevens

- 2 x RS-485/RS-422B driver/receiver
- behuizing: DIL-16 en SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- SN75ALS1177: drivers receivers met 3-state uitgangen
- maximale uitgangsstroom drivers: +/-60 mA
- drivers stroom-begrensd en thermisch beveiligd
- minimale ingangsimpedantie receivers: 12 kΩ
- gevoeligheid receivers: +/-200 mV (hysteresis: 50 mV)

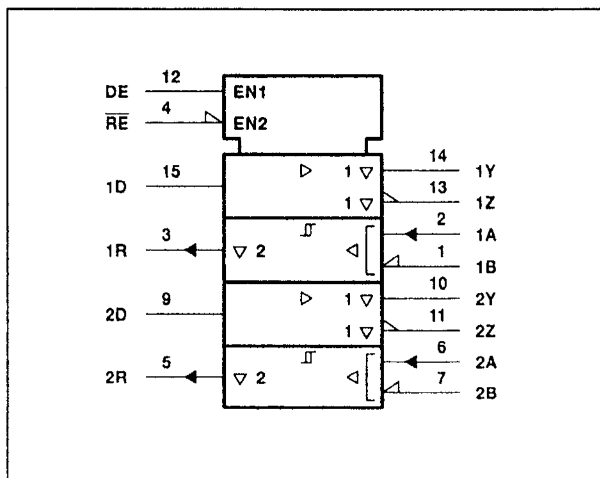
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-100: Aansluitingen (DIL en SOIC) van de SN75ALS1177.

DIFFERENTIAL INPUTS A – B	ENABLE RE	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

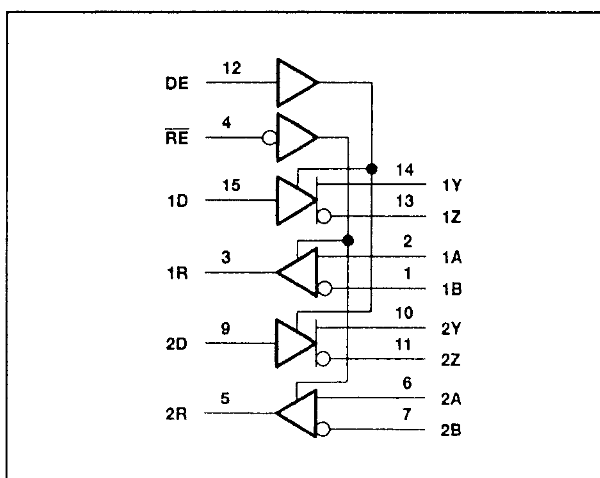
Figuur 20/2.3-103: Waarheidstabel van de receiver van de SN75ALS1177.



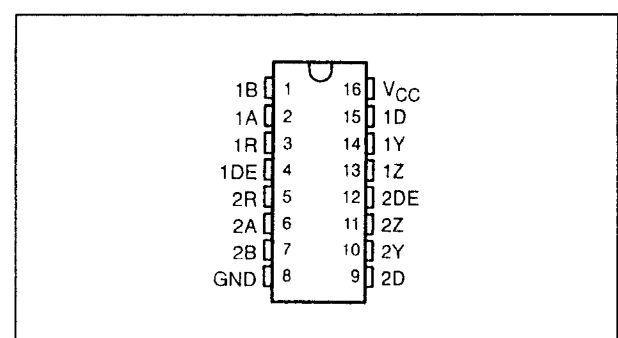
Figuur 20/2.3-101: Logisch symbool van de SN75ALS1177.

INPUT D	ENABLE DE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

Figuur 20/2.3-104: Waarheidstabel van de drivers van zowel de SN75ALS1177 als de SN75ALS1178.



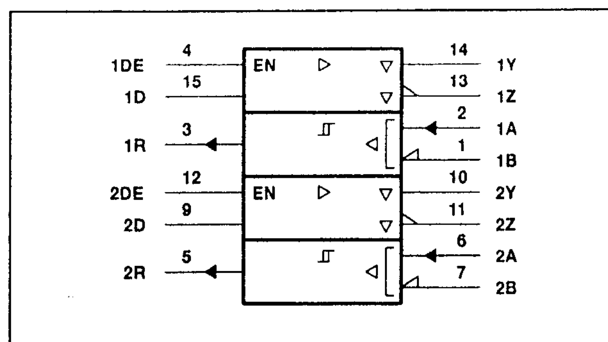
Figuur 20/2.3-102: Logisch schema (positieve logika) van de SN75ALS1177.



Figuur 20/2.3-105: Aansluitingen van de SN75ALS1178 (DIL en SOIC).

- common-mode bereik receivers: -12 V tot +12 V
- bedrijfstemperatuur: 0 tot +70 °C
- fabrikant: Texas Instruments

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

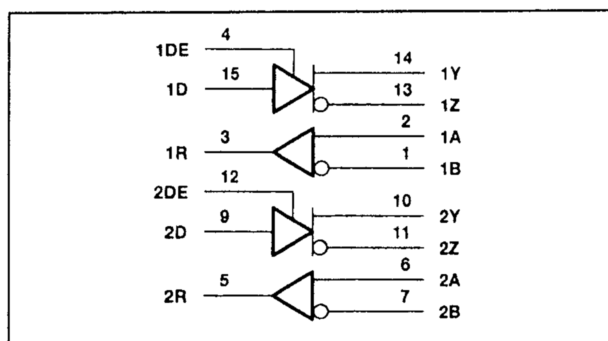


Figuur 20/2.3-106: Logisch symbool van de SN75ALS1178.

DIFFERENTIAL INPUTS A – B	OUTPUT R
$V_{ID} \geq 0.2$ V	H
-0.2 V $< V_{ID} < 0.2$ V	?
$V_{ID} \leq -0.2$ V	L
Open	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-108: Waarheidstabel van de receiver van de SN75ALS1178.



Figuur 20/2.3-107: Logisch schema (positieve logika) van de SN75ALS1178.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Differential input voltage, V_{ID}	Receiver			±12	V
Common-mode output voltage, V_{OC}	Driver	−7†		12	V
Common-mode input voltage, V_{IC}	Receiver			±12	V
High-level input voltage, V_{IH}	DE, $\overline{RE}$, D	2			V
Low-level input voltage, V_{IL}	DE, $\overline{RE}$, D			0.8	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-86: Aanbevolen bedrijfscondities voor de SN75ALS1177 en de SN75ALS1178.

Supply voltage, V_{CC} (see Note 1)	7 V
Input voltage, V_I (DE, $\overline{RE}$, and D inputs)	7 V
Output voltage range, V_O (Driver)	−9 V to 14 V
Input voltage range, Receiver	−14 V to 14 V
Receiver differential-input voltage range (see Note 2)	−14 V to 14 V
Receiver low-level output current	50 mA
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

Tabel 20/2.3-85: Maximaal toelaatbare waarden van de SN75ALS1177 en de SN75ALS1178.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

	PARAMETER	TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OH} = -33$ mA		3.3		V
V_{OL}	Low-level output voltage	$V_{IH} = 2$ V, $V_{IL} = 0.8$ V, $I_{OL} = 33$ mA		1.1		V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$	1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	$V_{CC} = 5$ V, $R_L = 100\ \Omega$, See Figure 1	1/2 V_{OD1}			V
			2			
		$R_L = 54\ \Omega$	1.5		5	
$\|V_{OD3}\|$	Differential output voltage	See Note 3	1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage (see Note 4)	$R_L = 54\ \Omega$ or $100\ \Omega$, See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage		−1‡		3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage (see Note 4)				±0.2	V
$I_{O(OFF)}$	Output current with power off	$V_{CC} = 0$, $V_O = -7$ V to 12 V			±100	μA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V			±100	μA
I_{IH}	High-level input current	$V_{IH} = 2.7$ V			100	μA
I_{IL}	Low-level input current	$V_{IL} = 0.4$ V			−100	μA
I_{OS}	Short-circuit output current	$V_O = -7$ V			−250	mA
		$V_O = V_{CC}$			250	
		$V_O = 12$ V			250	
		$V_O = 0$ V			150	
I_{CC}	Supply current (total package)	No load, Outputs enabled		35	50	mA
		No load, Outputs disabled		20	50	
t_{PLH}	Propagation delay time, high- to low-level output	$R_L = 60\ \Omega$, $C_{L1} = C_{L2} = 100$ pF, See Figure 3	9	15	22	ns
t_{PHL}	Propagation delay time, low- to high-level output		9	15	22	ns
t_{sk}	Output-to-output skew		0	2	8	ns
t_{PZH}	Output enable time to high level	$C_L = 100$ pF, See Figure 4	30	35	50	ns
t_{PZL}	Output enable time to low level	$C_L = 100$ pF, See Figure 5	5	15	25	ns
t_{PHZ}	Output disable time from high level	$C_L = 15$ pF, See Figure 4	7	15	30	ns
t_{PLZ}	Output disable time from low level	$C_L = 15$ pF, See Figure 5	7	15	30	ns

Tabel 20/2.3-87: Elektrische kenmerken en schakeltijden van de driver-gedeelten van de SN75ALS1177 en de SN75ALS1178.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER			TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage		$V_O = 2.7$ V, $I_O = -0.4$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage		$V_O = 0.5$ V, $I_O = 8$ mA	−0.2‡			V
V_{hys}	Input hysteresis voltage ($V_{IT+} - V_{IT-}$)				50		mV
V_{IK}	Enable input clamp voltage	SN75ALS1177	$I_I = -18$ mA			−1.5	V
V_{OH}	High-level output voltage		$V_{ID} = 200$ mV, $I_{OH} = -400$ µA, See Figure 2	2.7			V
V_{OL}	Low-level output voltage		$V_{ID} = 200$ mV, $I_{OL} = 8$ mA, See Figure 2			0.45	V
I_{OZ}	High-impedance-state output current	SN75ALS1177	$V_O = 0.4$ V to 2.4 V			±20	µA
I_I	Line input current (see Note 5)		Other input at 0 V, $V_I = 12$ V			1	mA
			Other input at 0 V, $V_I = -7$ V			−0.8	mA
I_{IH}	High-level input current, $\overline{RE}$	SN75ALS1177	$V_{IH} = 2.7$ V			20	µA
I_{IL}	Low-level input current, $\overline{RE}$	SN75ALS1177	$V_{IL} = 0.4$ V			−100	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current		$V_O = 0$ V, See Note 6	−15		−85	mA
I_{CC}	Supply current (total package)		No load, Outputs enabled		35	50	mA
t_{PLH}	Propagation delay time, low- to high-level output		$C_L = 15$ pF, See Figure 6	15	25	37	ns
t_{PHL}	Propagation delay time, high- to low-level output		$C_L = 15$ pF, See Figure 6	15	25	37	ns
t_{PZH}	Output enable time to high level	SN75ALS1177	$C_L = 100$ pF, See Figure 7	10	20	30	ns
t_{PZL}	Output enable time to low level	SN75ALS1177	$C_L = 100$ pF, See Figure 7	10	20	30	ns
t_{PHZ}	Output disable time from high level	SN75ALS1177	$C_L = 15$ pF, See Figure 7	5	12	16	ns
t_{PLZ}	Output disable time from low level	SN75ALS1177	$C_L = 15$ pF, See Figure 7	5	12	16	ns

Tabel 20/2.3-88: Elektrische kenmerken en schakeltijden van de receiver-gedeelten van de SN75ALS1177 en de SN75ALS1178.

SN75ALS1711

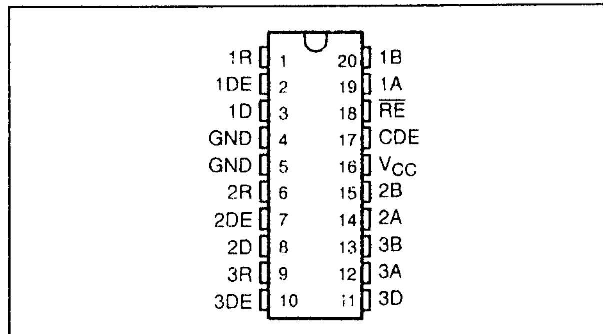
triple RS-485/SCSI transceiver

De SN75ALS1711 is een monolithische 3-kanaals differentiële bus-transceivers voor bidirectionele data-communicatie over multipoint transmissielijnen. Hij is ontworpen voor gebalanceerde transmissielijnen en voldoet aan de ANSI standaards RS-485 en X3.131-1986 (SCSI). De SN75ALS1711 werkt op een enkele voedingsspanning van 5 V. De drivers hebben aparte aktief-HOGE enable-ingangen plus een gemeenschappelijke (AND-geschakeld); de receivers hebben een gemeenschappelijke aktief-LAGE enable-ingang. De uitgangen van elke driver zijn intern met de ingangen van de bijbehorende receiver verbonden en vormen differentiële (I/O) bus-poorten.

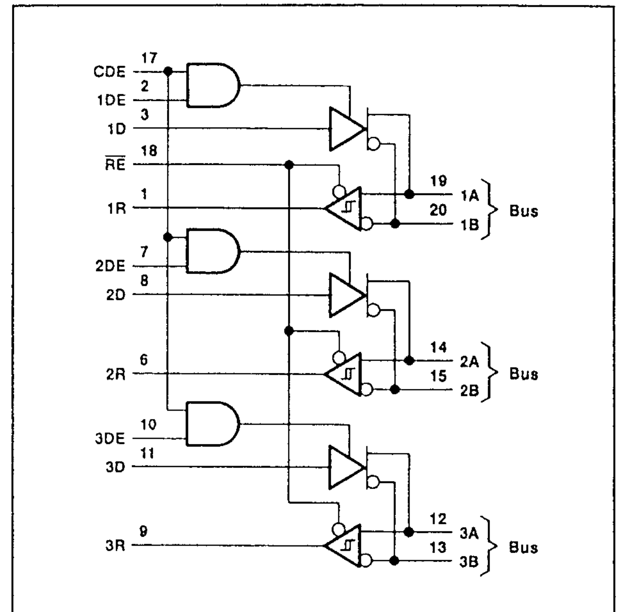
Technische gegevens

- 3-voudige RS-485/SCSI transceiver
- behuizing: SOIC-20 of DIL-20
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- 3-state uitgangen bij drivers en receivers
- maximale uitgangsstroom driver: +/-60 mA
- uitgangen stroombegrensd en thermisch beveiligd
- ingangsimpedantie receiver: 12 kΩ min.
- gevoeligheid receiver: +/-200 mV (hysteresis: 50 mV)
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-109: Aansluitingen van de SOIC- en DIL-uitvoering van de SN75ALS1711.



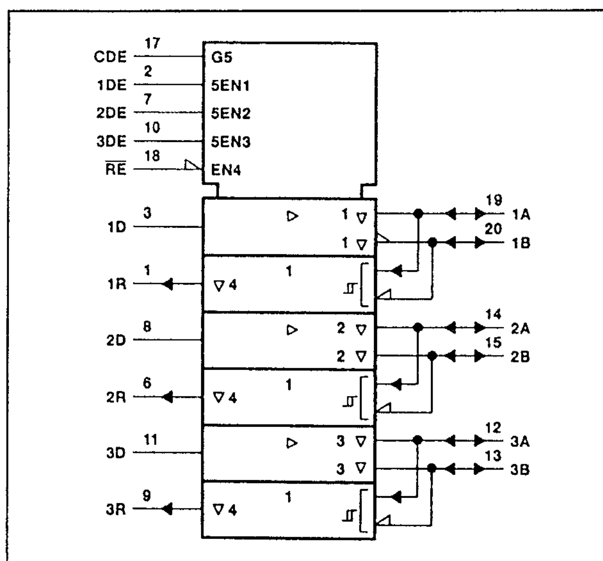
Figuur 20/2.3-111: Logisch schema (positieve logika) van de SN75ALS1711.

Supply voltage range, V_{CC} (see Note 1) .... −0.5 V to 7 V
Enable input voltage range, V_I .... −0.5 V to V_{CC} + 0.5 V
Input voltage range, V_I: Driver .... −0.5 V to V_{CC} + 0.5 V
Receiver .... −9 V to 14 V
Output voltage range, V_O: Driver .... −9 V to 14 V
Receiver .... −0.5 V to V_{CC} + 0.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds ..... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW
N	1150 mW	9.2 mW/°C	736 mW

Tabel 20/2.3-89: Maximaal toelaatbare waarden en dissipation derating table van de SN75ALS1711.



Figuur 20/2.3-110: Logisch symbool van de SN75ALS1711.

INPUT D	ENABLES DE	CDE	OUTPUTS A	B
H	H	H	H	L
L	H	H	L	H
X	L	X	Z	Z
X	X	L	Z	Z

EACH RECEIVER

DIFFERENTIAL INPUTS A − B	ENABLE RE	OUTPUT R
$V_{ID} \ge 0.2$ V	L	H
$V_{ID} = -0.2$ V to 0.2 V	L	?
$V_{ID} \le -0.2$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low-level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-112: Waarheidstabellen van driver en receiver van de SN75ALS1711.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage at any bus terminal, V_{IC} (see Note 2)		−7‡		12	V
High-level input voltage, V_{IH}	D, DE, $\overline{RE}$, CDE	2			V
Low-level input voltage, V_{IL}	D, DE, $\overline{RE}$, CDE			0.8	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	mA
Operating free-air temperature, T_A		0		70	°C

‡ The algebraic convention, in which the less-positive (more-negative) limit is designated minimum, is used in this data sheet for common-mode input voltage and threshold voltage levels only.

NOTE 2: Differential-input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

Tabel 20/2.3-90: Aanbevolen bedrijfscondities voor de SN75ALS1711.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	I_I = −18 mA				−1.5	V
V_O	Output voltage	I_O = 0		0		6	V
V_{OD1}	Differential output voltage	I_O = 0		1.5		5	V
V_{OD2}	Differential output voltage	R_L = 54 Ω,	See Figure 1	1.5		5	V
V_{OD3}	Differential output voltage	See Note 3 and Figure 2		1.5		5	V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage‡	R_L = 54 Ω,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage	R_L = 54 Ω,	See Figure 1			3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage‡	R_L = 54 Ω,	See Figure 1			±0.2	V
I_{OZ}	High-impedance state output current	Output disabled, V_{CC} = 5.25 V	V_O = 12 V			1	mA
			V_O = 7 V			−0.8	mA
I_{IH}	High-level input current, DE, EN, CDE	V_{IH} = 2.4 V				20	µA
I_{IL}	Low-level input current, DE, EN, CDE	V_{IL} = 0.4 V				−200	µA
I_{OS}	Short-circuit output current	V_O = 12 V				−250	mA
		V_O = 7 V				250	mA
I_{CC}	Supply current	No load	Outputs enabled		48	72	mA
			Outputs disabled		30	48	mA
t_{PLH}	Differential propagation delay time, low- to high-level output	R_L = 54 Ω, See Figure 3	C_L = 100 pF,	8	13	22	ns
t_{PHL}	Differential propagation delay time, high- to low-level output			8	15	22	ns
t_{PZH}	Output enable time to high level	R_L = 110 Ω, See Figure 4	S1 open, S2 closed	30	50	60	ns
t_{PHZ}	Output disable time from high level			4	16	30	ns
t_{PZL}	Output enable time to low level		S1 closed, S2 open	16	26	45	ns
t_{PLZ}	Output disable time from low level			4	8	20	ns

Tabel 20/2.3-91: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN75ALS1711.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 4 mA	−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)				50		mV
V_{IK}	Input clamp voltage, $\overline{RE}$	I_I = 18 mA				−1.5	V
V_{OH}	High-level output voltage	I_{OH} = −0.4 mA		2.4			V
V_{OL}	Low-level output voltage	I_{OL} = 4 mA				0.5	V
I_{OZ}	High-impedance-state output current	V_{CC} = 5.25 V,	V_O = 0.4 V to 2.4 V			±20	µA
I_I	Line input current	Other input at 0, See Note 3	V_I = 12 V			1	mA
			V_I = 7 V			−0.8	
I_{IH}	High-level input current, $\overline{RE}$	V_{IH} = 2.4 V				20	µA
I_{IL}	Low-level input current, $\overline{RE}$	V_{IL} = 0.4 V				−200	µA
r_i	Input resistance			12			kΩ
I_{OS}	Short-circuit output current§	V_O = 0		−15		−130	mA
I_{CC}	Supply current	No load	Outputs enabled		48	72	mA
			Outputs disabled		30	48	
t_{PLH}	Propagation delay time, low- to high-level output	See Figures 5 and 6		13	20	37	ns
t_{PHL}	Propagation delay time, high- to low-level output			13	20	37	
t_{PZH}	Output enable time to high level	See Figures 5 and 7	S1 to 1.5 V, S2 open, S3 closed	3	9	20	ns
t_{PHZ}	Output disable time from high level			8	15	22	
t_{PZL}	Output enable time to low level		S1 to −1.5 V, S2 closed, S3 open	5	10	20	
t_{PZL}	Output enable time to low level			5	9	16	

Tabel 20/2.3-92: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75ALS1711.

SN75LBC172

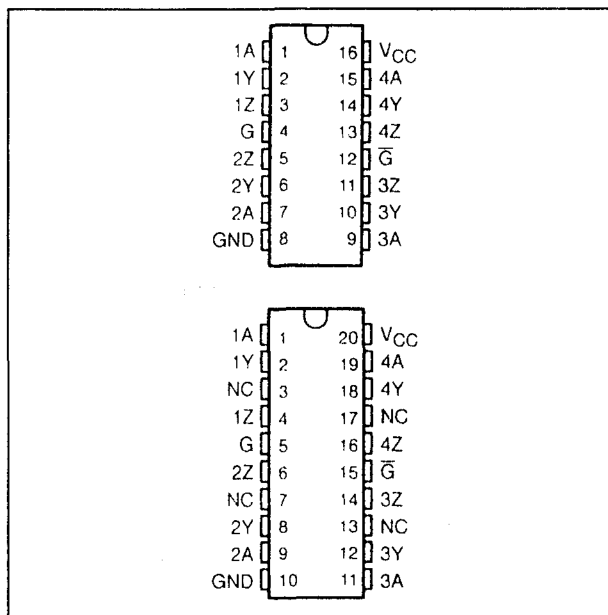
quad RS-485 lijn-driver

De SN75LBC172 is een viervoudige LinBICMOS lijn-driver met 3-state differentiële uitgangen. De drivers voldoen aan de EIA-standaard RS-485 en zijn geoptimaliseerd voor gebalanceerde multipoint bus-transmissie met snelheden tot 10 Mb/s en hoger. De uitgangen hebben een groot common-mode bereik, positieve en negatieve stroombegrenzing en zijn thermische beveiligd. Hierdoor is de SN75LBC172 zeer geschikt voor party-line toepassingen in storende omgevingen. De drivers hebben een gemeenschappelijke enable-ingang, die naar keuze aktief-LAAG of aktief-HOOG is.

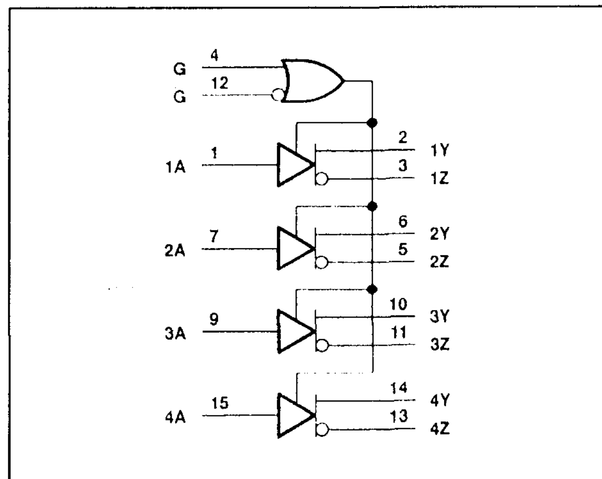
Technische gegevens

- 4 x RS-485 driver
- behuizing: DIL-16 of SOIC-20
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen met thermische beveiliging
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing
- maximale uitgangsstroom: +/-60 mA
- snelheid: 10 Mb/s
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

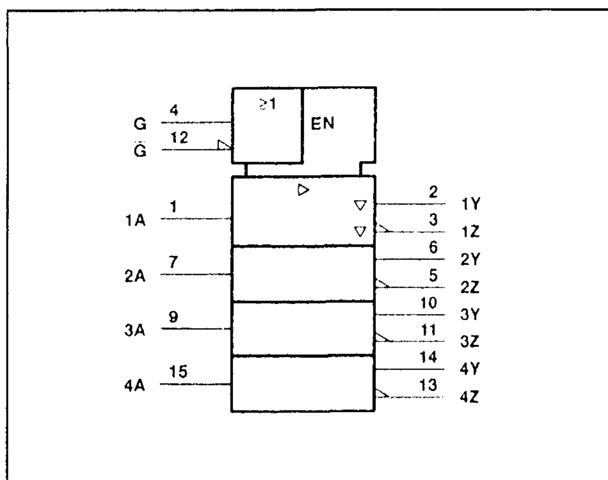
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-113: Aansluitingen van de SOIC-(DW), resp. DIL-versie (N) van de SN75LBC172.



Figuur 20/2.3-115: Logisch schema (positieve logika) van de SN75LBC172.



Figuur 20/2.3-114: Logisch symbool van de SN75LBC172.

INPUT	ENABLES		OUTPUTS	
A	G	G̅	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H = high level, L = low level,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-116: Waarheidstabel van de SN75LBC172.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage range, V_{CC} (see Note 1) .... −0.3 V to 7 V
Output voltage range, V_O .... −10 V to 15 V
Input voltage range, V_I .... −0.3 V to 7 V
Continuous power dissipation .... internally limited‡
Operating free-air temperature range, T_A: SN75LBC172 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds . −65°C to 150°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW	585 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-93: Maximaal toegelaten waarden en derating-table voor de SN75LBC172.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
Voltage at any bus terminal (separately or common mode), V_O	Y or Z			12	V
				−7	
High-level output current, I_{OH}	Y or Z			−60	mA
Low-level output current, I_{OL}	Y or Z			60	mA
Continuous total power dissipation		See Dissipation Rating Table			
Operating free-air temperature, T_A	SN65LBC172	−40		85	°C
	SN75LBC172	0		70	

Tabel 20/2.3-94: Aanbevolen bedrijfscondities.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
$\|V_{OD}\|$	Differential output voltage‡	$R_L = 54\ \Omega$, See Figure 1	SN65LBC172	1.1	1.8	5	V
			SN75LBC172	1.5	1.8	5	
		$R_L = 60\ \Omega$, See Figure 2	SN65LBC172	1.1	1.7	5	
			SN75LBC172	1.5	1.7	5	
$\Delta\|V_{OD}\|$	Change in magnitude of common-mode output voltage§	$R_L = 54\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current with power off	$V_{CC} = 0$,	$V_O = -7$ V to 12 V			±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	µA
I_{IH}	High-level input current	$V_I = 2.4$ V				−100	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V to 12 V				±250	mA
I_{CC}	Supply current (all drivers)	No load	Outputs enabled			7	mA
			Outputs disabled			1.5	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$,	See Figure 3	2	11	20	ns
$t_{t(OD)}$	Differential output transition time			10	15	25	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 4			30	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 5			30	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 4			50	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 5			30	ns

Tabel 20/2.3-95: Elektrische kenmerken en schakeltijden van de SN75LBC172.

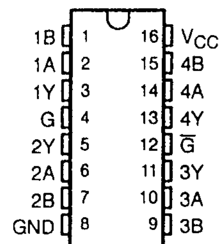
SN75LBC173

quad RS-485/RS-422B/RS-423B lijn-receiver

De SN75LBC173 is een LinBICMOS, vierkanaals differentiële lijn-receiver met 3-state uitgangen, die voldoet aan de ANSI-standaards EIA/TIA-422B, -423B en RS-485 en de ITU aanbevelingen V.10 en V.11. De ontvangers zijn geoptimaliseerd voor gebalanceerde multipoint bustransmissie met snelheden van 10 Mb/s en hoger. Ze hebben een gemeenschappelijke enable-ingang die naar keuze aktief-HOOG of aktief-LAAG kan zijn. De ontvangers hebben een hoge ingangsweerstand met 45 mV hysteresis en een gevoeligheid van +/-200 mV over een common-mode bereik van -7 V tot +12 V. Bij open ingangen zijn de betreffende uitgangen altijd HOOG (fail safe).

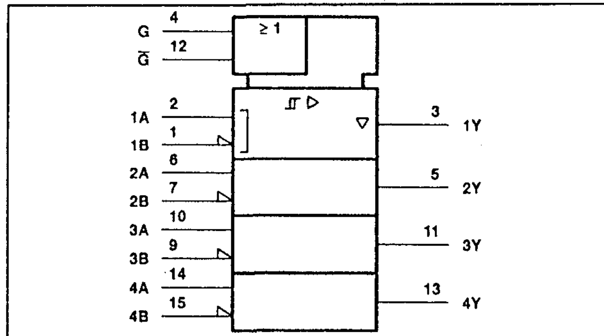
Technische gegevens

- 4 x RS-485/RS-422B/RS-423B receiver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen
- common-mode bereik ingangen: -7 V tot +12 V
- gevoeligheid: +/-200 mV
- ingangs-hysteresis: 45 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-117: Aansluitingen van de SN75LBC173 (zowel DIL als SOIC).

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

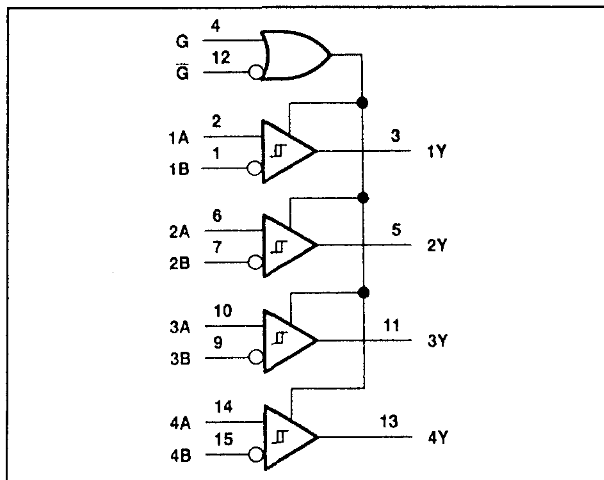


Figuur 20/2.3-118: Logisch symbool van de SN75LBC173.

DIFFERENTIAL INPUTS A–B	ENABLES G	ENABLES $\overline{G}$	OUTPUT Y
$V_{ID} \geq 0.2$ V	H X	X L	H H
$-0.2 V < V_{ID} < 0.2$ V	H X	X L	? ?
$V_{ID} \leq -0.2$ V	H X	X L	L L
X	L	H	Z
Open Circuit	H X	X L	H H

H = high level, L = low level, X = irrelevant,
Z = high impedance (off), ? = indeterminate

Figuur 20/2.3-120: Waarheidstabel van de SN75LBC173.



Figuur 20/2.3-119: Logisch schema (positieve logika) van de SN75LBC173.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage, V_{IC}		−7		12	V
Differential input voltage, V_{ID}				±6	V
High-level input voltage, V_{IH}	G inputs	2			V
Low-level input voltage, V_{IL}	G inputs			0.8	V
High-level output current, I_{OH}				−8	mA
Low-level output current, I_{OL}				16	mA
Operating free-air temperature, T_A	SN65LBC173	−40		85	°C
	SN75LBC173	0		70	°C

Tabel 20/2.3-97: Aanbevolen bedrijfscondities.

Supply voltage range, V_{CC} (see Note 1) .... −0.3 V to 7 V
Input voltage, V_I (A or B inputs) .... ±25 V
Differential input voltage, V_{ID} (see Note 2) .... ±25 V
Data and control voltage range .... −0.3 V to 7 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75LBC173 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE T_A = 25°C	T_A = 70°C POWER RATING	T_A = 85°C POWER RATING
D	1100 mW	8.7 mW/°C	708 mW	578 mW
N	1510 mW	12.1 mW/°C	965 mW	784 mW

Tabel 20/2.3-96: Maximaal toegelaten waarden en "derating-waarden" voor de SN75LBC173.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$I_O = -8$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	$I_O = 16$ mA	−0.2			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)			45		mV
V_{IK}	Enable input clamp voltage	$I_I = -18$ mA		−0.9	−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV, $I_{OH} = -8$ mA	3.5	4.5		V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV, $I_{OL} = 16$ mA		0.3	0.5	V
I_{OZ}	High-impedance-state output current	$V_O = 0$ V to V_{CC}			±20	µA
I_I	Bus input current, A or B inputs	$V_{IH} = 12$ V, $V_{CC} = 5$ V, Other inputs at 0 V		0.7	1	mA
		$V_{IH} = 12$ V, $V_{CC} = 0$ V, Other inputs at 0 V		0.8	1	mA
		$V_{IH} = -7$ V, $V_{CC} = 5$ V, Other inputs at 0 V		−0.5	−0.8	mA
		$V_{IH} = -7$ V, $V_{CC} = 0$ V, Other inputs at 0 V		−0.4	−0.8	mA
I_{IH}	High-level input current	$V_{IH} = 5$ V			±20	µA
I_{IL}	Low-level input current	$V_{IL} = 0$ V			−20	µA
I_{OS}	Short-circuit output current	$V_O = 0$		−80	−120	mA
I_{CC}	Supply current	Outputs enabled, $I_O = 0$, $V_{ID} = 5$ V		11	20	mA
		Outputs disabled		0.9	1.4	mA
t_{PHL}	Propagation delay time, high- to low-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 1	11	22	30	ns
t_{PLH}	Propagation delay time, low- to high-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 1	11	22	30	ns
t_{PZH}	Output enable time to high level	See Figure 2		17	30	ns
t_{PZL}	Output enable time to low level	See Figure 3		18	30	ns
t_{PHZ}	Output disable time from high level	See Figure 2		35	45	ns
t_{PLZ}	Output disable time from low level	See Figure 3		25	40	ns
$t_{sk(p)}$	Pulse skew ($\lvert t_{PHL} - t_{PLH}\rvert$)	See Figure 2		0.5	6	ns
t_t	Transition time	See Figure 1		5	10	ns

Tabel 20/2.3-98: Elektrische kenmerken en schakeltijden van de SN75LBC173.

SN75LBC174

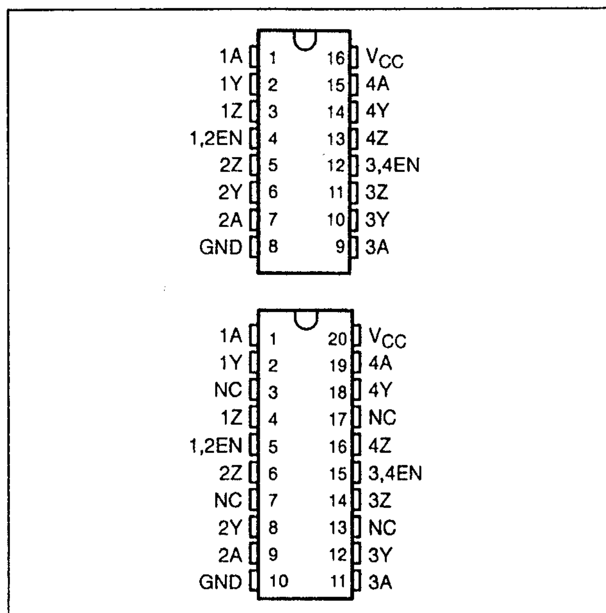
quad RS-485 lijn-driver

De SN75LBC174 is een 4-voudige, monolithische, differentiële lijn-driver met 3-state uitgangen, die voldoet aan de EIA-standaard RS-485. De LinBiCMOS driver is geoptimaliseerd voor gebalanceerde multipoint bus-transmissie met snelheden tot 10 Mb/s en hoger. Het grote common-mode bereik van de uitgangen plus de positieve en negatieve stroombegrenzing op 60 mA en een thermische beveiliging maken de drivers zeer geschikt voor party-line toepassingen in storende omgevingen. De drivers zijn per paar voorzien van een gebufferde enable-ingang.

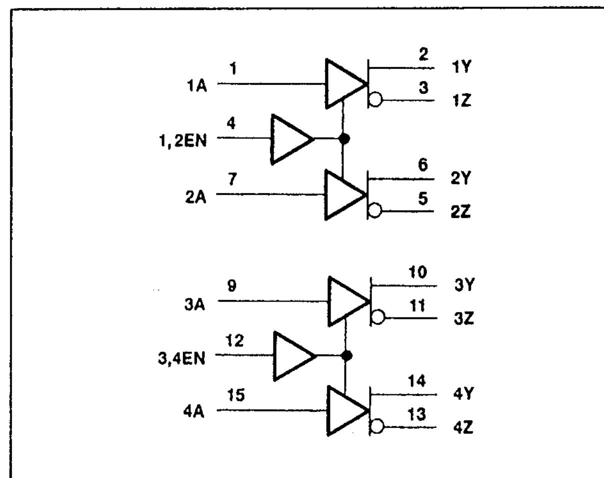
Technische gegevens

- 4 x RS-485 driver
- behuizing: DIL-16 of SOIC-20
- enkele voedingsspanning: 5 V +/-5 %
- snelheid: 10 Mb/s
- thermisch beveiligde 3-state uitgangen
- common-mode bereik uitgangen: -7 V tot +12 V
- positieve en negatieve stroombegrenzing (+/-60 mA)
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

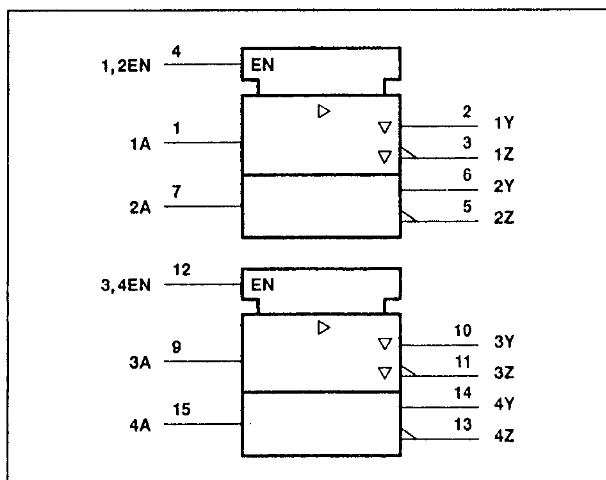
2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers



Figuur 20/2.3-121: Aansluitingen van de DIL- (N package) en SOIC-versie (DW package) van de SN75LBC174.



Figuur 20/2.3-123: Logisch schema (positieve logika) van de SN75LBC174.



Figuur 20/2.3-122: Logisch symbool van de SN75LBC174.

INPUT	ENABLE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

H = high level, L = low level,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-124: Waarheidstabel van de SN75LBC174.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage range, V_{CC} (see Note 1) .... −0.3 V to 7 V
Output voltage range, V_O .... −10 V to 15 V
Input voltage range, V_I .... −0.3 V to 7 V
Continuous total power dissipation .... internally limited‡
Operating free-air temperature range, T_A: SN75LBC174 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds −65°C to 150°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE T_A = 25°C	T_A = 70°C POWER RATING	T_A = 85°C POWER RATING
DW	1125 mW	9.0 mW/°C	720 mW	585 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-99: Maximaal toegelaten waarden en derating-waarden voor de SN75LBC174.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}		2			V
Low-level input voltage, V_{IL}				0.8	V
Voltage at any bus terminal (separately or common-mode), V_O	Y or Z			12	V
				−7	
High-level output current, I_{OH}	Y or Z			−60	mA
Low-level output current, I_{OL}	Y or Z			60	mA
Continuous total power dissipation		See Dissipation Rating Table			
Operating free-air temperature, T_A	SN65LBC174	−40		85	°C
	SN75LBC174	0		70	

Tabel 20/2.3-100: Aanbevolen bedrijfscondities.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
$\|V_{OD}\|$	Differential output voltage‡	$R_L = 54\ \Omega$, See Figure 1	SN65LBC174	1.1	1.8	5	V
			SN75LBC174	1.5	1.8	5	
		$R_L = 60\ \Omega$, See Figure 2	SN65LBC174	1.1	1.7	5	
			SN75LBC174	1.5	1.7	5	
$\Delta\|V_{OD}\|$	Change in magnitude of common-mode output voltage§	$R_L = 54\ \Omega$, See Figure 1				±0.2	V
V_{OC}	Common-mode output voltage					3 −1	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current with power off	$V_{CC} = 0$, $V_O = -7$ V to 12 V				±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	µA
I_{IH}	High-level input current	$V_I = 2.4$ V				−100	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V to 12 V				±250	mA
I_{CC}	Supply current (all drivers)	No load	Outputs enabled			7	mA
			Outputs disabled			1.5	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$, See Figure 3		2	11	20	ns
$t_{t(OD)}$	Differential output transition time			10	15	25	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$, See Figure 3				30	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$, See Figure 5				30	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$, See Figure 4				50	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$, See Figure 5				30	ns

Tabel 20/2.3-101: Elektrische kenmerken en schakeltijden van de SN75LBC174.

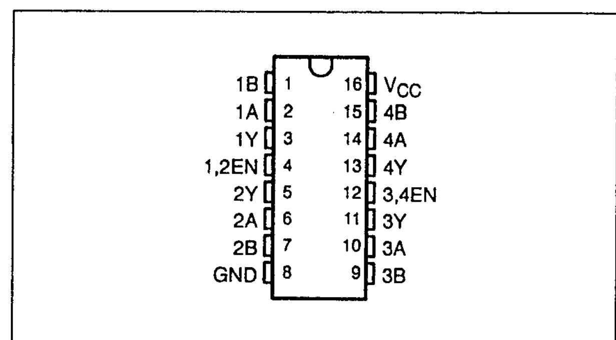
SN75LBC175

quad RS-485/RS-422A/RS-423A lijn-receiver

De SN75LBC175 is een monolithische, 4-kanaals differentiële lijn-receiver met 3-state uitgangen, die voldoet aan de EIA-standaards RS-422A,RS-423A en RS-485 plus de CCITT aanbeveling V.11. De LinBiCMOS ontvangers hebben een hoge ingangsimpedantie en per paar een aktief-HOGE enable-ingang. De gevoeligheid bedraagt +/-200 mV bij een common-mode bereik van -7 V tot +12 V, terwijl de hysteresis 45 mV bedraagt. De receiver is geoptimaliseerd voor gebalanceerde multipoint bustransmissie met snelheden van 10 Mb/s en hoger.

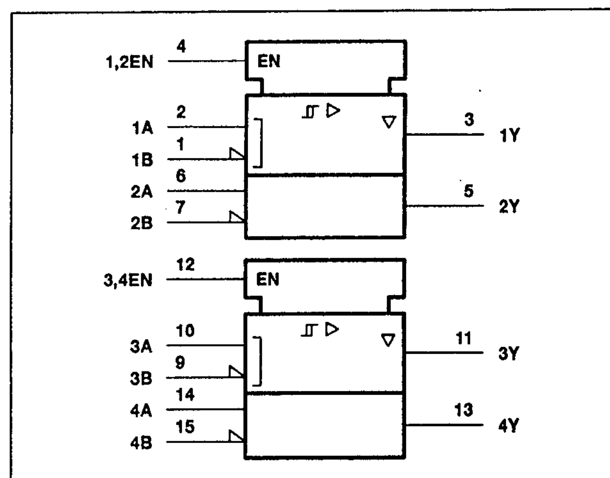
Technische gegevens

- 4 x RS-485/RS-422A/RS-423A receiver
- behuizing: DIL-16 of SOIC-16
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen (enabled per paar)
- common-mode bereik ingangen: -7 V tot +12 V
- gevoeligheid: +/-200 mV
- ingangs hysteresis: 45 mV
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

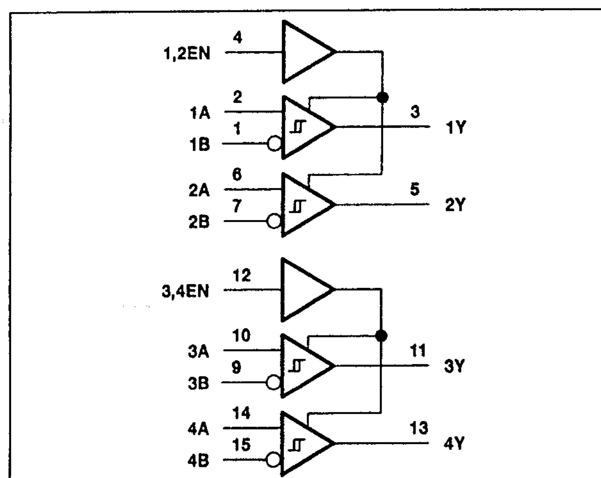


Figuur 20/2.3-125: Aansluitingen van de SN75LBC175 (DIL en SOIC).

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-126: Logisch symbool van de SN75LBC175.



Figuur 20/2.3-127: Logisch schema (positieve logika) van de SN75LBC175.

DIFFERENTIAL INPUTS A–B	ENABLE	OUTPUT Y
$V_{ID} \geq 0.2$ V	H	H
-0.2 V $< V_{ID} < 0.2$ V	H	?
$V_{ID} \leq -0.2$ V	H	L
X	L	Z
Open Circuit	H	H

H = high level, L = low level, X = irrelevant,
Z = high impedance (off), ? = indeterminate

Figuur 20/2.3-128: Waarheidstabel van de SN75LBC175.

Supply voltage range, V_{CC} (see Note 1) .... –0.3 V to 7 V
Input voltage, V_I (A or B inputs) .... ±25 V
Differential input voltage, V_{ID} (see Note 2) .... ±25 V
Data and control voltage range .... –0.3 V to 7 V
Continuous total dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75LBC175 .... 0°C to 70°C
Storage temperature range, T_{stg} .... –65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds.......... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	1100 mW	8.7 mW/°C	709 mW	578 mW
N	1510 mW	12.1 mW/°C	966 mW	784 mW

Tabel 20/2.3-102: Maximaal toegelaten waarden en dissipation derating table voor de SN75LBC175.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Common-mode input voltage, V_{IC}		−7		12	V
Differential input voltage, V_{ID}				±6	V
High-level input voltage, V_{IH}	EN inputs	2			V
Low-level input voltage, V_{IL}	EN inputs			0.8	V
High-level output current, I_{OH}				−8	mA
Low-level output current, I_{OL}				16	mA
Operating free-air temperature, T_A	SN65LBC175	−40		85	°C
	SN75LBC175	0		70	°C

Tabel 20/2.3-103: Aanbevolen bedrijfscondities.

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$I_O = -8$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	$I_O = 16$ mA	−0.2			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)			45		mV
V_{IK}	Enable input clamp voltage	$I_I = -18$ mA		−0.9	−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV, $I_{OH} = -8$ mA	3.5	4.5		V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV, $I_{OL} = 16$ mA		0.3	0.5	V
I_{OZ}	High-impedance-state output current	$V_O = 0$ V to V_{CC}			±20	µA
I_I	Bus input current, A or B inputs	$V_{IH} = 12$ V, $V_{CC} = 5$ V, Other inputs at 0 V		0.7	1	mA
		$V_{IH} = 12$ V, $V_{CC} = 0$ V, Other inputs at 0 V		0.8	1	mA
		$V_{IH} = -7$ V, $V_{CC} = 5$ V, Other inputs at 0 V		−0.5	−0.8	mA
		$V_{IH} = -7$ V, $V_{CC} = 0$ V, Other inputs at 0 V		−0.4	−0.8	mA
I_{IH}	High-level enable input current	$V_{IH} = 5$ V			±20	µA
I_{IL}	Low-level enable input current	$V_{IL} = 0$ V			−20	µA
I_{OS}	Short-circuit output current	$V_O = 0$		−80	−120	mA
I_{CC}	Supply current	Outputs enabled, $I_O = 0$, $V_{ID} = 5$ V		11	20	mA
		Outputs disabled		0.9	1.4	mA
t_{PHL}	Propagation delay time, high -to low-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 1	11	22	30	ns
t_{PLH}	Propagation delay time, low- to high-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 1	11	22	30	ns
t_{PZH}	Output enable time to high level	See Figure 2		17	30	ns
t_{PZL}	Output enable time to low level	See Figure 3		18	30	ns
t_{PHZ}	Output disable time from high level	See Figure 2		30	40	ns
t_{PLZ}	Output disable time from low level	See Figure 3		23	30	ns
$t_{sk(p)}$	Pulse skew ($\|t_{PHL} - t_{PLH}\|$)	See Figure 2		4	6	ns
t_t	Transition time	See Figure 1		3	10	ns

Tabel 20/2.3-104: Elektrische kenmerken en schakeltijden van de SN75LBC175.

SN75LBC176

RS-485 transceiver

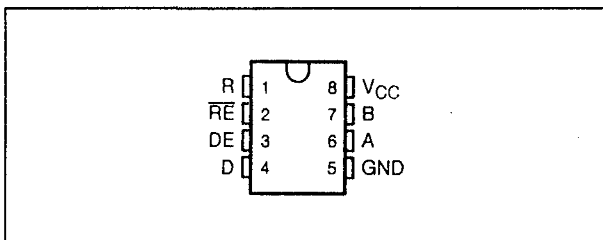
De SN75LBC176 is een differentiële bus-transceiver voor bidirectionele data-communicatie over multipoint bus-transmissielijnen, die voldoet aan de ANSI standaard RS-485 en ISO 8482:1987(E). De SN75LBC176 bevat een gecombineerde 3-state differentiële lijn-driver en een differentiële lijn-receiver die beide op een enkele voedingsspanning van 5V werken. De enable-ingang van de driver is aktief-HOOG en

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

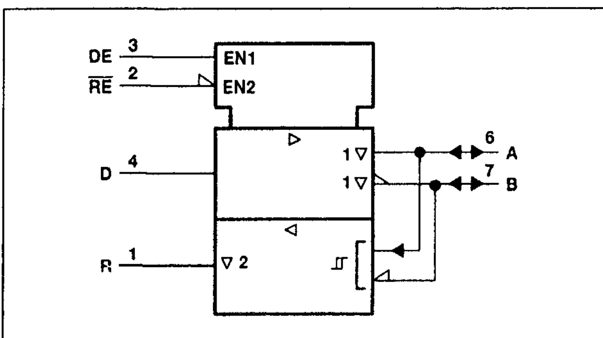
die van de receiver is aktief-LAAG. Wanneer deze extern worden verbonden, wordt een richtingsregeling gevormd. De driver-uitgangen en de receiver-ingangen zijn intern doorverbonden en vormen daardoor een differentiële (I/O) bus-poort.

Technische gegevens

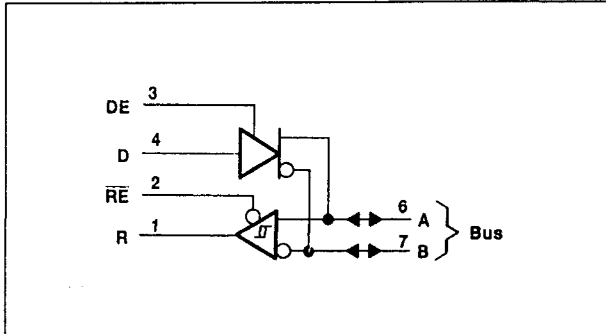
- RS-485 transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- 3-state uitgangen bij driver en receiver
- uitgangen stroombegrensd (+/-60 mA) en thermisch beveiligd
- gevoeligheid: +/-200 mV (hysteresis: 50 mV)
- receiver: fail-safe bij open ingangen
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-129: Aansluitingen van de DIL- en SOIC-versie van de SN75LBC176.



Figuur 20/2.3-130: Logisch symbool van de SN75LBC176.



Figuur 20/2.3-131: Logisch schema (positieve logika) van de SN75LBC176.

INPUT D	ENABLE DE	OUTPUTS A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A−B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
-0.2 V $< V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-132: Waarheidstabellen van driver en receiver van de SN75LBC176.

DATA SHEET PARAMETER	RS-485
V_O	V_{oa}, V_{ob}
$\lvert V_{OD1} \rvert$	V_o
$\lvert V_{OD2} \rvert$	V_t (R_L = 54 Ω)
$\lvert V_{OD3} \rvert$	V_t (test termination measurement 2)
$\Delta \lvert V_{OD} \rvert$	$\lvert \lvert V_t \rvert - \lvert \bar{V}_t \rvert \rvert$
V_{OC}	$\lvert V_{os} \rvert$
$\Delta \lvert V_{OC} \rvert$	$\lvert V_{os} - \bar{V}_{os} \rvert$
I_{OS}	None
I_O	I_{ia}, I_{ib}

Tabel 20/2.3-107: Symbool-equivalenten voor RS22 en RS-485 systemen.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A:SN75LBC176 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	377 mW	—
JG	1050 mW	8.4 mW/°C	672 mW	546 mW	210 mW
P	1000 mW	8.0 mW/°C	640 mW	520 mW	—

Tabel 20/2.3-105: Maximaal toelaatbare waarden en derating table van de SN75LBC176.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	SN55LBC176	4.5	5	5.5	V
	SN65/75LBC176	4.75	5	5.25	
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}				12	V
				−7	
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A	SN55LBC176	−55		125	°C
	SN65LBC176	−40		85	
	SN75LBC176	0		70	

NOTE 2: Differential input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

Tabel 20/2.3-106: Aanbevolen bedrijfscondities voor de SN75LBC176.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$			0	6	V
$\lvert V_{OD1} \rvert$	Differential output voltage	$I_O = 0$			1.5	6	V
$\lvert V_{OD2} \rvert$	Differential output voltage	$R_L = 54\ \Omega$, See Note 3	See Figure 1,	55LBC176	1.1		V
				65LBC176	1.1		
				75LBC176	1.5	5	
V_{OD3}	Differential output voltage	$V_{test} = -7$ V to 12 V, See Note 3	See Figure 2,	55LCB176	1.1		V
				65LBC176	1.1		
				75LBC176	1.5	5	
$\Delta\lvert V_{OD} \rvert$	Change in magnitude of differential output voltage†	$R_L = 54\ \Omega$ or $100\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					3	V
						−1	
$\Delta\lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage†					±0.2	V
I_O	Output current	Output disabled, See Note 4	$V_O = 12$ V			1	mA
			$V_O = -7$ V			−0.8	
I_{IH}	High-level input current	$V_I = 2.4$ V				−100	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V				−250	mA
		$V_O = 0$				−150	
		$V_O = V_{CC}$				250	
		$V_O = 12$ V					
I_{CC}	Supply current	$V_I = 0$ or V_{CC}, No load	Receiver disabled and driver enabled	55LBC176		1.75	mA
				65LBC176		1.5	
				75LBC176			
			Receiver and driver disabled	55LBC176		0.25	
				65LBC176			
				75LBC176		0.2	

$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$, $C_L = 50$ pF, See Figure 3	8		31	8		25	ns
$t_{t(OD)}$	Differential output transition time			12			12		ns
$t_{sk(p)}$	Pulse skew ($\lvert t_{d(ODH)} - t_{d(ODL)} \rvert$)				6		0	6	ns
t_{PLH}	Propagation time, low- to high-level single-ended output							26	ns
t_{PHL}	Propagation time, high- to low-level single-ended output							26	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$, See Figure 4			65			35	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$, See Figure 5			65			35	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$, See Figure 4			105			60	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$, See Figure 5			105			35	ns

† All typical values are at $V_{CC} = 5$ V, $T_A = 25°C$.

Tabel 20/2.3-108: Elektrische kenmerken en schakeltijden van het *driver*-gedeelte van de SN75LBC176.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$V_O = 2.7$ V,	$I_O = -0.4$ mA				0.2	V
V_{IT-}	Negative-going input threshold voltage	$V_O = 0.5$ V,	$I_O = 8$ mA		−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$) (see Figure 4)					50		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA					−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV, See Figure 6	$I_{OH} = -400$ µA,		2.7			V
V_{OL}	Low-level output voltage	$V_{ID} = 200$ mV, See Figure 6	$I_{OL} = 8$ mA,				0.45	V
I_{OZ}	High-impedance-state output current	$V_O = 0.4$ V to 2.4 V					±20	µA
I_I	Line input current	Other input = 0 V, See Note 5	$V_I = 12$ V				1	mA
			$V_I = -7$ V				−0.8	
I_{IH}	High-level enable-input current	$V_{IH} = 2.7$ V					−100	µA
I_{IL}	Low-level enable-input current	$V_{IL} = 0.4$ V					−100	µA
r_I	Input resistance				12			kΩ
I_{CC}	Supply current	$V_I = 0$ or V_{CC}, No load	Receiver enabled and driver disabled				3.9	mA
			Receiver and driver disabled	SN55LBC176			0.25	mA
				SN65LBC176				
				SN75LBC176			0.2	

PARAMETER		TEST CONDITIONS	MIN	MAX	MIN	TYP†	MAX	UNIT
t_{PLH}	Propagation delay time, low- to high-level single-ended output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 7	11	37	11		33	ns
t_{PHL}	Propagation delay time, high- to low-level single-ended output		11	37	11		33	ns
$t_{sk(p)}$	Pulse skew ($\lvert t_{d(ODH)} - t_{d(ODL)} \rvert$)			6		3	6	ns
t_{PZH}	Output enable time to high level	See Figure 8		35			35	ns
t_{PZL}	Output enable time to low level			35			30	ns
t_{PHZ}	Output disable time from high level	See Figure 8		35			35	ns
t_{PLZ}	Output disable time from low level			35			30	ns

† All typical values are at $V_{CC} = 5$ V, $T_A = 25$°C.

Tabel 20/2.3-109: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN75LBC176.

SN75LBC179

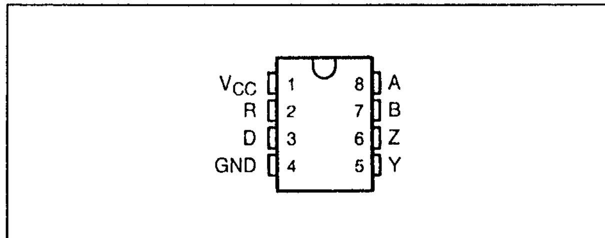
RS-485 driver/receiver

De SN75LBC179 bestaat uit een differentiële driver en -receiver voor bidirectionele datacommunicatie over gebalanceerde transmissielijnen. Het LinBiCMOS paar werkt op een enkele +5 V voedingsspanning en voldoet aan de ANSI standaard RS-485 en ISO 8482:1987(E). De SN75LBC179 is geschikt voor full-duplex datacommunicatie over lange buslijnen. De driver heeft een thermische beveiliging en positieve en negatieve stroombegrenzing op 60 mA. De receiver heeft een hoge ingangsimpedantie, een gevoeligheid van +/-200 mV en een hysteresis van 45 mV.

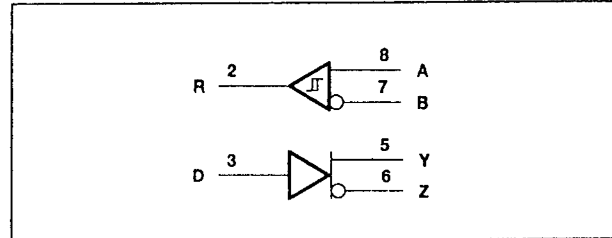
Technische gegevens

- RS-485 driver en receiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- maximale uitgangsstroom driver: +/-60 mA
- stroom-begrensd en thermisch beveiligd
- gevoeligheid receiver: +/-200 mV (hysteresis: 45 mV)

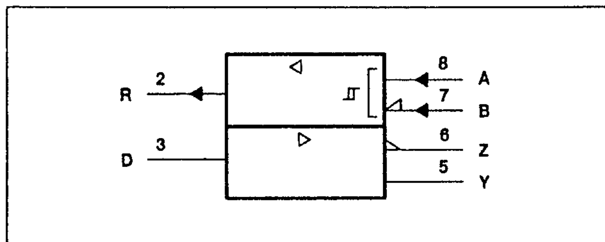
2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



Figuur 20/2.3-133: Aansluitingen van de SN75LBC179 (DIL en SOIC).



Figuur 20/2.3-135: Logisch schema (positieve logika) van de SN75LBC179.



Figuur 20/2.3-134: Logisch symbool van de SN75LBC179.

- bus-spanningsbereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments

INPUT D	OUTPUTS Y	OUTPUTS Z
H	H	L
L	L	H

RECEIVER

DIFFERENTIAL INPUTS A–B	OUTPUT R
$V_{ID} \geq 0.2$ V	H
-0.2 V $< V_{ID} < 0.2$ V	?
$V_{ID} \leq -0.2$ V	L
Open circuit	H

H = high level, L = low level,
? = indeterminate, Z = high impedance (off)

Figuur 20/2.3-136: Waarheidstabel driver en receiver van de SN75LBC179.

Supply voltage range, V_{CC}	−0.3 V to 7 V
Voltage range at A, B, Y, or Z (see Note 1)	−10 V to 15 V
Voltage range at D or R (see Note 1)	−0.3 V to 7 V
Continuous total power dissipation (see Note 2)	Internally limited
Total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75LBC179	0°C to 70°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	377 mW
P	1100 mW	8.8 mW/°C	704 mW	572 mW

Tabel 20/2.3-110: Maximaal toelaatbare waarden van de SN75LBC179.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}	D	2			V
Low-level input voltage, V_{IL}	D			0.8	V
Differential input voltage, V_{ID}		−6‡		6	V
Voltage at any bus terminal (separately or common-mode), V_O, V_I, or V_{IC}	A, B, Y, or Z	−7		12	V
High-level output current, I_{OH}	Y or Z			−60	mA
	R			−8	
Low-level output current, I_{OL}	Y or Z			60	mA
	R			8	
Operating free-air temperature, T_A	SN65LBC179	−40		85	°C
	SN75LBC179	0		70	

‡ The algebraic convention, in which the least positive (most negative) limit is designated as minimum, is used in this data sheet for differential input voltage, voltage at any bus terminal (separately or common mode), operating temperature, input threshold voltage, and common-mode output voltage.

Tabel 20/2.3-111: Aanbevolen bedrijfscondities voor de SN75LBC179.

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	I_I = −18 mA				−1.5	V
$\|V_{OD}\|$	Differential output voltage (see Note 3)	R_L = 54 Ω, See Figure 1	SN65LBC179	1.1	2.2	5	V
			SN75LBC179	1.5	2.2	5	
		R_L = 60 Ω, See Figure 2	SN65LBC179	1.1	2.2	5	
			SN75LBC179	1.5	2.2	5	
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage (see Note 4)	See Figures 1 and 2				±0.2	V
V_{OC}	Common-mode output voltage	R_L = 54 Ω,	See Figure 1	1	2.5	3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage (see Note 4)					±0.2	V
I_O	Output current with power off	V_{CC} = 0,	V_O = −7 V to 12 V			±100	μA
I_{OZ}	High-impedance-state output current	V_O = −7 V to 12 V				±100	μA
I_{IH}	High-level input current	V_I = 2.4 V				−100	μA
I_{IL}	Low-level input current	V_I = 0.4 V				−100	μA
I_{OS}	Short-circuit output current	$-7\ V \le V_O \le 12\ V$				±250	mA
I_{CC}	Supply current	No load			4.2	5	mA
$t_{d(OD)}$	Differential-output delay time	R_L = 54 Ω,	See Figure 3		7	18	ns
$t_{t(OD)}$	Differential transition time				5	20	ns

Tabel 20/2.3-112: Elektrische kenmerken en schakeltijden van de driver van de SN75LBC179.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$I_O = -8$ mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	$I_O = 8$ mA	−0.2			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)			45		mV
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV, $I_{OH} = -8$ mA	3.5	4.5		V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV, $I_{OL} = 16$ mA		0.3	0.5	V
I_I	Bus input current	$V_I = 12$ V, $V_{CC} = 5$ V, Other inputs at 0 V		0.7	1	mA
		$V_I = 12$ V, $V_{CC} = 0$ V, Other inputs at 0 V		0.8	1	
		$V_I = -7$ V, $V_{CC} = 5$ V, Other inputs at 0 V		−0.5	−0.8	
		$V_I = -7$ V, $V_{CC} = 0$ V, Other inputs at 0 V		−0.5	−0.8	
t_{PHL}	Propagation delay time, high- to low-level output	$V_{ID} = -1.5$ V to 1.5 V, See Figure 4	15		30	ns
t_{PLH}	Propagation delay time, low- to high-level output		15		30	ns
$t_{sk(p)}$	Pulse skew ($\lvert t_{PHL} - t_{PLH} \rvert$)	See Figure 4		3	6	ns
t_t	Transition time			3	5	ns

Tabel 20/2.3-113: Elektrische kenmerken en schakeltijden van de receiver van de SN75LBC179.

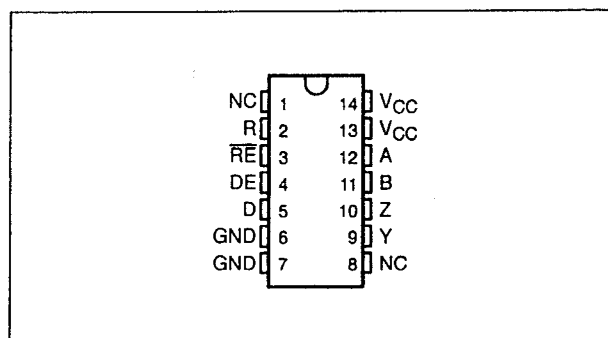
SN75LBC180

RS-485 driver/receiver

De SN75LBC180 bestaat uit een differentiële driver en een differentiële receiver voor bidirectionele data-communicatie over gebalanceerde transmissielijnen. Hij voldoet aan de ANSI standaard RS-485 en ISO 8482:1987(E) De SN75LBC180 is ontworpen voor full-duplex data-communicatie over lange buslijnen. De uitgangen van de driver hebben een aktief-HOGE enable, een thermische beveiliging en kunnen maximaal 60 mA sourcen en sinken. De receiver heeft een hoge ingangsimpedantie, een gevoeligheid van +/-200 mV en een hysteresis van 45 mV.

Technische gegevens

- RS-485 driver en -receiver
- behuizing: DIL-14 of SOIC-14
- enkele voedingsspanning: 5 V +/-5 %
- dubbele V_{CC}- en GND-aansluitingen
- minimale pulsbreedte: 30 ns
- maximale uitgangsstroom driver: +/-60 mA
- driver: stroom-begrensd en thermisch beveiligd
- gevoeligheid receiver: +/-200 mV (hysteresis: 45 mV)
- bus-spanningsbereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-137: Aansluitingen van de SN75LBC180 (DIL en SOIC).

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

Supply voltage range, V_{CC} (see Note 1) .... −0.3 V to 7 V
Input voltage range, V_I (A, B)(see Note 1) .... −10 V to 15 V
Input voltage range, V_I (DE, $\overline{RE}$, D, or R)(see Note 1) .... −0.3 V to 7 V
Continuous total power dissipation (see Note 2) .... internally limited
Total power dissipation .... See Dissipation Rating Table
Operating free-air temperature range, T_A: SN75LBC180 .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

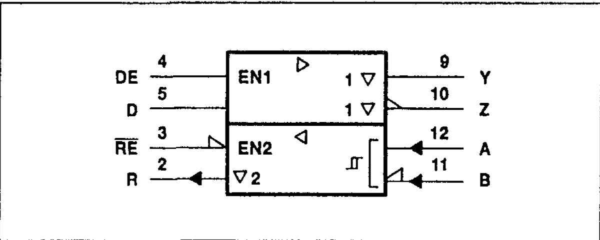
PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	950 mW	7.6 mW/°C	608 mW	494 mW
N	1150 mW	9.2 mW/°C	736 mW	598 mW

Tabel 20/2.3-114: Maximaal toelaatbare waarden en dissipation derating table van de SN75LBC180.

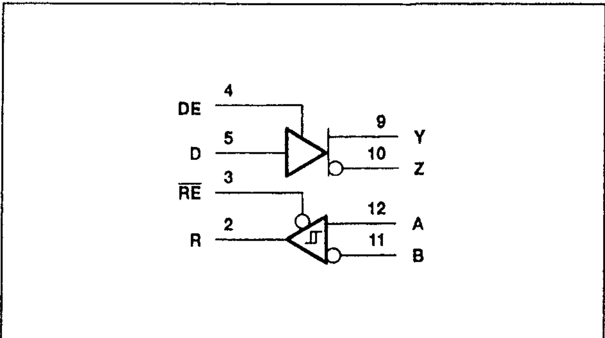
		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID}		−6‡		6	V
Voltage at any bus terminal (separately or common mode), V_O, V_I, or V_{IC}	A, B, Y, or Z	−7‡		12	V
High-level output current, I_{OH}	Y or Z			−60	mA
	R			−8	mA
Low-level output current, I_{OL}	Y or Z			60	mA
	R			8	mA
Operating free-air temperature, T_A	SN65LBC180	−40		85	°C
	SN75LBC180	0		70	°C

‡ The algebraic convention where the least positive (more negative) limit is designated minimum, is used in this data sheet for the differential input voltage, voltage at any bus terminal, operating temperature, input threshold voltage, and common-mode output voltage.

Tabel 20/2.3-115: Aanbevolen bedrijfscondities voor de SN75LBC180.



Figuur 20/2.3-138: Logisch symbool van de SN75LBC180.



Figuur 20/2.3-139: Logisch schema (positieve logika) van de SN75LBC180.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
$\lvert V_{OD} \rvert$	Differential output voltage magnitude (see Note 3)	$R_L = 54\ \Omega$, See Figure 1	SN65LBC180	1.1	2.5	5	V
			SN75LBC180	1.5	2.5	5	
		$R_L = 60\ \Omega$, See Figure 2	SN65LBC180	1.1	2	5	
			SN75LBC180	1.5	2	5	
$\Delta \lvert V_{OD} \rvert$	Change in magnitude of differential output voltage (see Note 4)	See Figures 1 and 2				±0.2	V
V_{OC}	Common-mode output voltage	$R_L = 54\ \Omega$,	See Figure 1	1	2.5	3	V
$\Delta \lvert V_{OC} \rvert$	Change in magnitude of common-mode output voltage (see Note 4)					±0.2	V
I_O	Output current with power off	$V_{CC} = 0$,	$V_O = -7$ V to 12 V			±100	µA
I_{OZ}	High-impedance-state output current	$V_O = -7$ V to 12 V				±100	µA
I_{IH}	High-level input current	$V_I = 2.4$ V				−100	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−100	µA
I_{OS}	Short-circuit output current	$-7\ V \le V_O \le 12$ V				±250	mA
I_{CC}	Supply current	Receiver disabled	Outputs enabled			5	mA
			Outputs disabled			3	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$,	See Figure 3	7	12	18	ns
$t_{t(OD)}$	Differential output transition time			5	10	20	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 4			35	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 5			35	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 4			50	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 5			35	ns

Tabel 20/2.3-116: Elektrische kenmerken en schakeltijden de driver van de SN75LBC180.

INPUT D	ENABLE DE	OUTPUTS Y	OUTPUTS Z
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A−B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \ge 0.2$ V	L	H
$-0.2\ V < V_{ID} < 0.2$ V	L	?
$V_{ID} \le -0.2$ V	L	L
X	H	Z
Open circuit	L	H

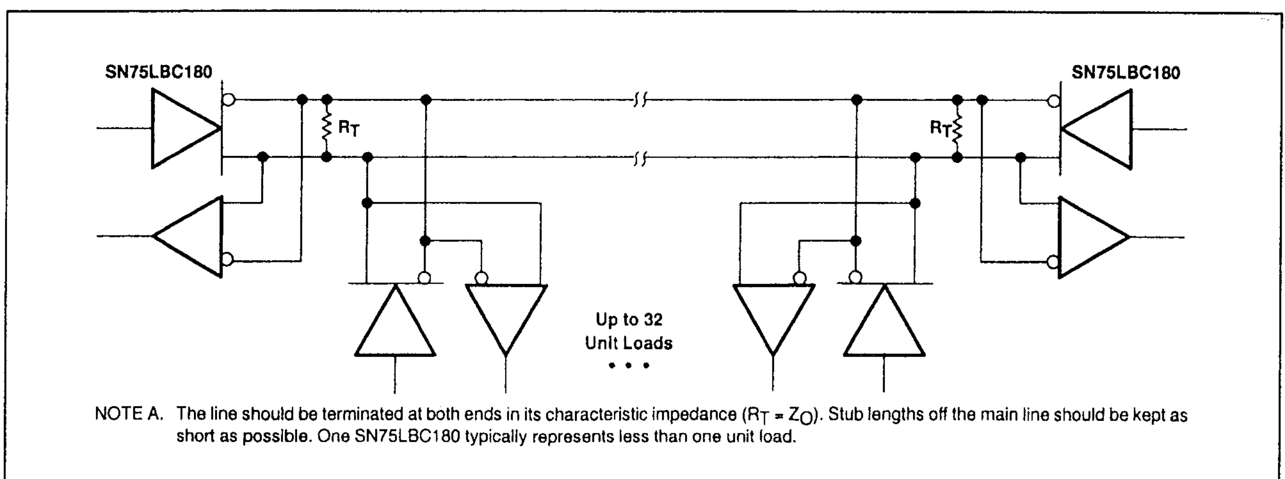
H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-140: Waarheidstabel van de driver en de receiver van de SN75LBC180.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS			MIN	TYP	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	$I_O = -8$ mA					0.2	V
V_{IT-}	Negative-going input threshold voltage	$I_O = 8$ mA			−0.2			V
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)					45		mV
V_{IK}	Enable-input clamp voltage	$I_I = -18$ mA					−1.5	V
V_{OH}	High-level output voltage	$V_{ID} = 200$ mV,	$I_{OH} = -8$ mA		3.5	4.5		V
V_{OL}	Low-level output voltage	$V_{ID} = -200$ mV,	$I_{OL} = 8$ mA			0.3	0.5	V
I_{OZ}	High-impedance-state output current	$V_O = 0$ V to V_{CC}					±20	µA
I_{IH}	High-level enable-input current	$V_{IH} = 2.4$ V					−50	µA
I_{IL}	Low-level enable-input current	$V_{IL} = 0.4$ V					−100	µA
I_I	Bus input current	$V_I = 12$ V, Other input at 0 V	$V_{CC} = 5$ V,			0.7	1	mA
		$V_I = 12$ V, Other input at 0 V	$V_{CC} = 0$ V,			0.8	1	mA
		$V_I = -7$ V, Other input at 0 V	$V_{CC} = 5$ V,			−0.5	−0.8	mA
		$V_I = -7$ V, Other input at 0 V	$V_{CC} = 0$ V,			−0.5	−0.8	mA
I_{CC}	Supply current	Driver disabled	Outputs enabled				5	mA
			Outputs disabled				3	mA
t_{PHL}	Propagation delay time, high- to low-level output	$V_{ID} = -1.5$ V to 1.5 V,	See Figure 6		11	22	33	ns
t_{PLH}	Propagation delay time, low- to high-level output				11	22	33	ns
$t_{sk(p)}$	Pulse skew (| $t_{PHL} - t_{PLH}$ |)					3	6	ns
t_t	Transition time					5	8	ns
t_{PZH}	Output enable time to high level	See Figure 7					35	ns
t_{PZL}	Output enable time to low level						30	ns
t_{PHZ}	Output disable time from high level						35	ns
t_{PLZ}	Output disable time from low level						30	ns

Tabel 20/2.3-117: Elektrische kenmerken en schakeltijden van de receiver van de SN75LBC180.



Figuur 20/2.3-141: Toepassingsvoorbeeld met enkele SN75LBC180.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

SN75LBC184

RS-485 transceiver met signaal-begrenzing

De SN75LBC184 is een differentiële transceiver voor bidirectionele data-communicatie over gebalanceerde transmissielijnen, met een interne beveiliging tegen stoorspanningen met hoge energie. Hierdoor is de bestandheid tegen "transients" verbeterd, zonder extra componenten te gebruiken, waardoor de betrouwbaarheid is toegenomen en de transceiver geschikt is voor goedkope, direct-gekoppelde datalijn-interfaces. De SN75LBC184 voldoet aan de EIA standaard RS-485 en ISO/IEC 8482:1993(E).

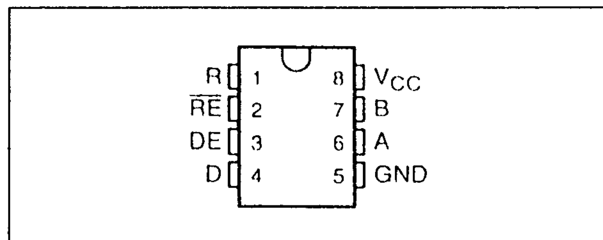
De SN75LBC184 bevat een gecombineerde 3-state differentiële lijn-driver en een differentiële lijn-receiver die beide op een enkele voedingsspanning van 5 V werken.

De enable-ingangen van driver en receiver zijn respectievelijk aktief-HOOG en aktief-LAAG.

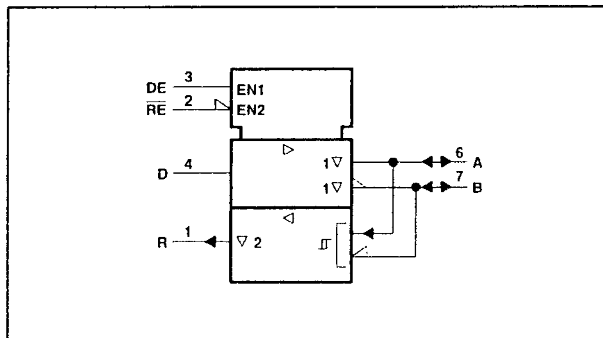
De SN75LBC184 is bestand tegen piekspanningen van 400 V zoals die beschreven zijn in de CEI IEC 1000-4-5 gecombineerde golfvorm (zie figuur 20/2.3-146). Bovendien kan van de driver de slew-rate worden ingesteld, waardoor data met een snelheid van 250 kbit/s over langere, niet-afgesloten lijnen kan worden getransporteerd.

Technische gegevens

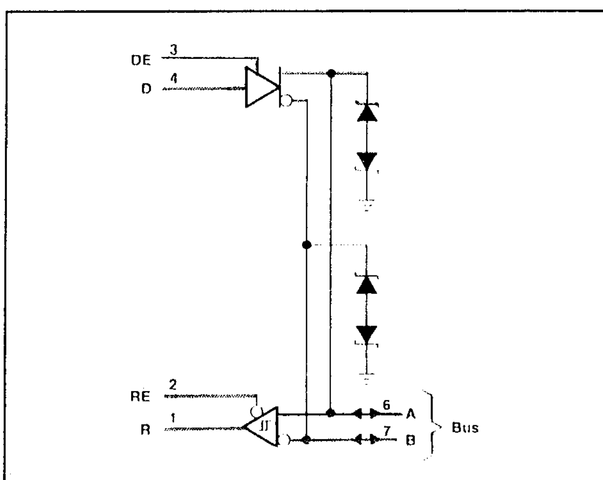
- RS-485 transceiver
- beveiligd tegen 400 V stoorpieken
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- 3-state uitgangen bij driver en receiver
- instelbare slew-rate
- snelheid: 250 kbit/s
- uitgangen thermisch beveiligd en stroombegrensd (+/-60 mA)
- gevoeligheid: +/-200 mV (hysteresis: 70 mV)
- receiver: fail-safe bij open ingangen
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-142: Aansluitingen van de DIL- en SOIC-versie van de SN75LBC184.



Figuur 20/2.3-143: Logisch symbool van de SN75LBC184.



Figuur 20/2.3-144: Logisch schema (positieve logika) van de SN75LBC184.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

INPUT	ENABLE	OUTPUTS	
D	DE	A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

RECEIVER FUNCTION TABLE

DIFFERENTIAL INPUTS	ENABLE	OUTPUT
A – B	$\overline{RE}$	R
$V_{ID} \geq 0.2$ V	L	H
$-0.2 \text{ V} < V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Open	L	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

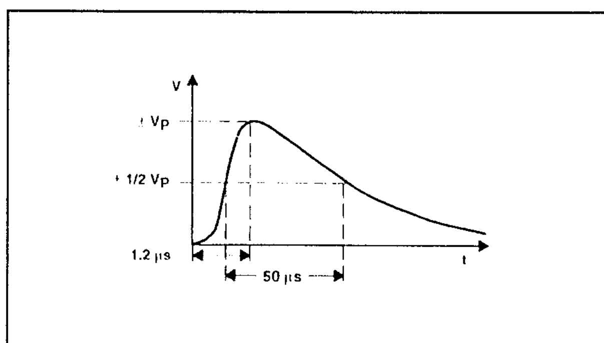
Figuur 20/2.3-145: Waarheidstabellen van driver en receiver van de SN75LBC184.

Supply voltage, V_{CC} (see Note 1) .... –0.5 V to 7 V
Continuous voltage range at any bus terminal .... –15 V to 15 V
Data input/output voltage .... –0.3 V to 7 V
Electrostatic discharge:
All Terminals (Class 3 A) (see Note 3) .... 8 kV
All Terminals (Class 3 B) (see Note 3) .... 1200 V
Continuous total power dissipation (see Note 2) .... Internally Limited
Operating free-air temperature range, T_A: SN75LBC184 .... 0°C to 70°C
Storage temperature range, T_{stg} .... –65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds .... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING
D	725 mW	5 8 mW/ C	464 mW	377 mW
P	1150 mW	9 2 mW/ C	736 mW	598 mW

Tabel 20/2.3-118: Maximaal toelaatbare waarden en derating table van de SN75LBC184.



Figuur 20/2.3-146: Standaard 1,2 μs/50 μs gecombineerde golfvorm voor het testen van de piekspanningsbeveiliging van de SN75LBC184.

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4 75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}		–7‡		12	V
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, $\lvert V_{ID} \rvert$				12	V
High-level output current, I_{OH}	Driver			–60	mA
	Receiver			–8	mA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			4	
Operating free-air temperature, T_A	SN75LBC184	0		70	°C
	SN65LBC184	–40‡		85	°C

Tabel 20/2.3-119: Aanbevolen bedrijfscondities voor de SN75LBC184.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

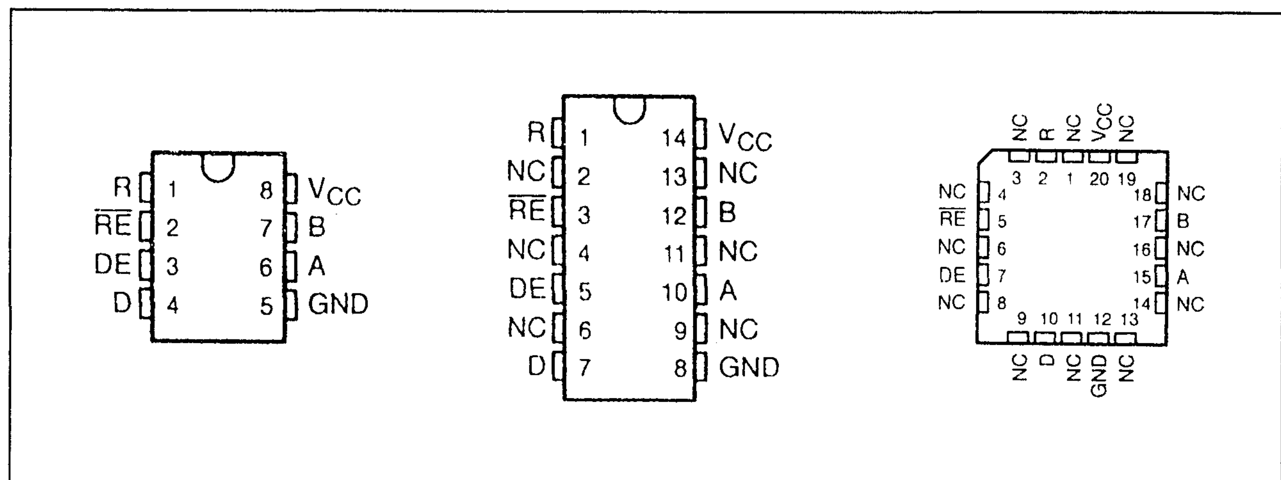
PARAMETER		ALTERNATE SYMBOLS	TEST CONDITIONS		MIN	TYP†	MAX	UNIT
I_{CC}	Supply current	NA	DE = RE = 5 V, No Load	SN75LBC184		12	25	mA
				SN65LBC184		12	30	
			DE = 0 V, RE = 5 V, No Load	SN75LBC184		175	300	µA
				SN65LBC184		175	300	
I_{IH}	High-level input current (D, DE, $\overline{RE}$)	NA	V_I = 2.4 V				±100	µA
I_{IL}	Low-level input current (D, DE, $\overline{RE}$)	NA	V_I = 0.4 V				±100	µA
I_{OS}	Short-circuit output current (see Note 5)	NA	V_O = −7 V			−120	−250	mA
			$V_O = V_{CC}$				250	
			V_O = 12 V				250	
I_{OZ}	High-impedance output current	NA			See Receiver I_I			mA
V_O	Output voltage	V_{oa}, V_{ob}	I_O = 0‡		0		6	V
$V_{OC(PP)}$	Peak-to-peak change in common-mode output voltage during state transitions	NA	See Figures 5 and 6			0.8		V
V_{OC}	Common-mode output voltage	$\lvert V_{os} \rvert$	See Figure 4		1		3	V
$\lvert \Delta V_{OC(SS)} \rvert$	Magnitude of change, common-mode steady-state output voltage	$\lvert V_{os} - \bar{V}_{os} \rvert$	See Figure 5				0.2	V
$\lvert V_{OD} \rvert$	Magnitude of differential output voltage $\lvert V_A - V_B \rvert$ (see Note 4)	V_o	I_O = 0		1.5		6	V
			R_L = 54 Ω, See Figure 4	T_A ≥ 0°C	1.5			V
				T_A < 0°C	1			V
$\Delta \lvert V_{OD} \rvert$	Change in differential voltage magnitude between logic states	$\lvert\lvert V_t \rvert - \lvert \bar{V}_t \rvert\rvert$	R_L = 54 Ω				0.2	V
$t_{d(DH)}$	Differential output delay time, low-to-high-level output		R_L = 54 Ω, C_L = 15 pF	See Figure 5			1.5	µs
$t_{d(DL)}$	Differential-output delay time, high-to-low-level output						1.5	µs
t_{PLH}	Propagation delay time, low-to-high-level output					0.5	1.5	µs
t_{PHL}	Propagation delay time, high-to-low-level output					0.5	1.5	µs
$t_{sk(p)}$	Pulse skew ($\lvert t_{d(DH)} - t_{d(DL)} \rvert$)					75	225	ns
t_r	Rise time, single ended		R_L = 54 Ω, C_L = 15 pF,	See Figure 5	0.25		1.8	µs
t_f	Fall time, single ended				0.25		1.8	µs
t_{PZH}	Output enable time to high level		R_L = 110 Ω,	See Figure 2			3.5	µs
t_{PZL}	Output enable time to low level		R_L = 110 Ω,	See Figure 3			3.5	µs
t_{PHZ}	Output disable time from high level		R_L = 110 Ω,	See Figure 2			2	µs
t_{PLZ}	Output disable time from low level		R_L = 110 Ω,	See Figure 3			2	µs

Tabel 20/2.3-120: Elektrische kenmerken en schakeltijden van de driver van de SN75LBC184.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
I_{CC}	Supply current (total package)	DE = RE = 0 V, No Load				3.9	mA
		RE = 5 V, No Load	DE = 0 V,			300	µA
I_I	Input current	Other input = 0 V	V_I = 12 V			500	µA
			V_I = 12 V, V_{CC} = 0			500	
			V_I = −7 V			−400	
			V_I = −7 V, V_{CC} = 0			−400	
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±100	µA
V_{hys}	Input hysteresis voltage				70		mV
V_{IT+}	Positive-going input threshold voltage					200	mV
V_{IT-}	Negative-going input threshold voltage			−200‡			mV
V_{OH}	High-level output voltage	I_{OH} = −8 mA	Figure 7	2.7			V
V_{OL}	Low-level output voltage	I_{OL} = 4 mA	Figure 7			0.5	V
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 50 pF,	See Figure 7			300	ns
t_{PHL}	Propagation delay time, high-to-low-level output					300	ns
$t_{sk(p)}$	Pulse skew ($\lvert t_{pHL} - t_{pLH} \rvert$)					100	ns
t_r	Rise time, single ended	See Figure 7			20		ns
t_f	Fall time, single ended				20		ns
t_{PZH}	Output enable time to high level	See Figure 8				300	ns
t_{PZL}	Output enable time to low level					300	ns
t_{PHZ}	Output disable time from high level					300	ns
t_{PLZ}	Output disable time from low level					300	ns

Tabel 20/2.3-121: Elektrische kenmerken en schakeltijden van de receiver van de SN75LBC184.



Figuur 20/2.3-147: Aansluitingen van de ceramische DIL-, ceramische dual-flat pack en LCC-versie van de SN95176B.

SN95176B

RS-485/RS-422A transceiver

De SN95176B is een monolithische bus-transceivers voor bidirectionele data-communicatie over multipoint bus-transmissielijnen.

De transceiver is geschikt voor RS-422A en RS-485 toepassingen en bevat een gecombineerde 3-state differentiële lijn-driver en een differentiële lijn-receiver die beide op +5 V werken. De aktief-HOGE enable-ingang van de driver kan extern met de aktief-LAGE van de receiver worden verbonden om zo een richtingsregeling te vormen. De uitgangen van de driver en de ingangen van de receiver zijn intern met elkaar doorverbonden en vormen een differentiële (I/O) bus-poort.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

Supply voltage, V_{CC} (see Note 1)	7 V
Voltage at any bus terminal	−10 V to 15 V
Enable input voltage, V_I	5.5 V
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, T_A	−40°C to 110°C
Storage temperature range, T_{stg}	−65°C to 150°C
Case temperature for 60 seconds, T_C: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: JG or W package	300°C

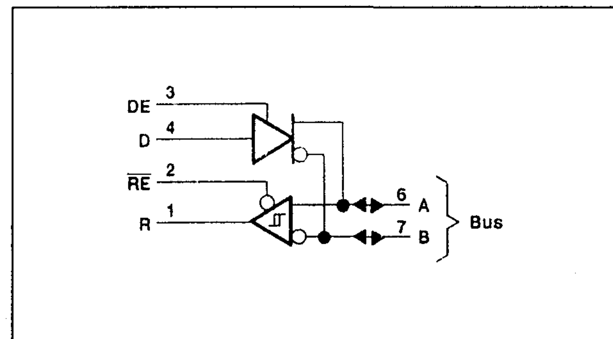
DISSIPATION RATING TABLE

PACKAGE	$T_A \le 25°C$ POWER RATING	DERATING FACTOR ABOVE T_A = 25°C	T_A = 70°C POWER RATING	T_A = 85°C POWER RATING	T_A = 110°C POWER RATING
FK	1375 mW	11.0 mW/°C	880 mW	715 mW	440 mW
JG	1050 mW	8.4 mW/°C	672 mW	546 mW	336 mW
W	1000 mW	8.0 mW/°C	640 mW	520 mW	320 mW

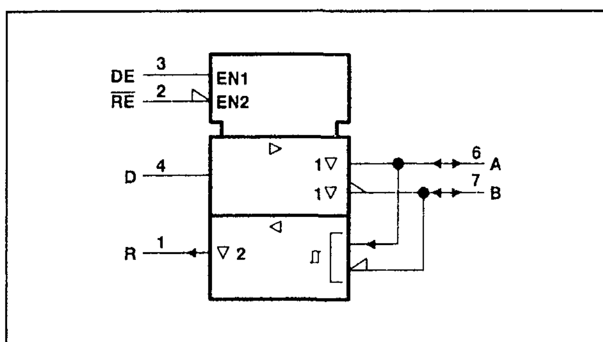
Tabel 20/2.3-122: Maximaal toelaatbare waarden en derating table van de SN95176B.

Technische gegevens

- RS-485/RS-422A transceiver
- behuizing: ceramisch DIL-8, flat pack-14 of LCC-20
- enkele voedingsspanning: 5 V +/-5 %
- 3-state uitgangen bij driver en receiver
- uitgangen stroombegrensd (60 mA) en thermisch beveiligd
- gevoeligheid: +/-200 mV (hysteresis: 50 mV)
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: -40 tot +110 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-149: Logisch schema (positieve logika) van de SN95176B.



Figuur 20/2.3-148: Logisch symbool van de SN95176B.

RECEIVER

DIFFERENTIAL INPUTS A – B	ENABLE RE	OUTPUT R
$V_{ID} \ge 0.2$ V	L	H
$-0.2 V < V_{ID} < 0.2$ V	L	?
$V_{ID} \le -0.2$ V	L	L
X	H	Z

DRIVER

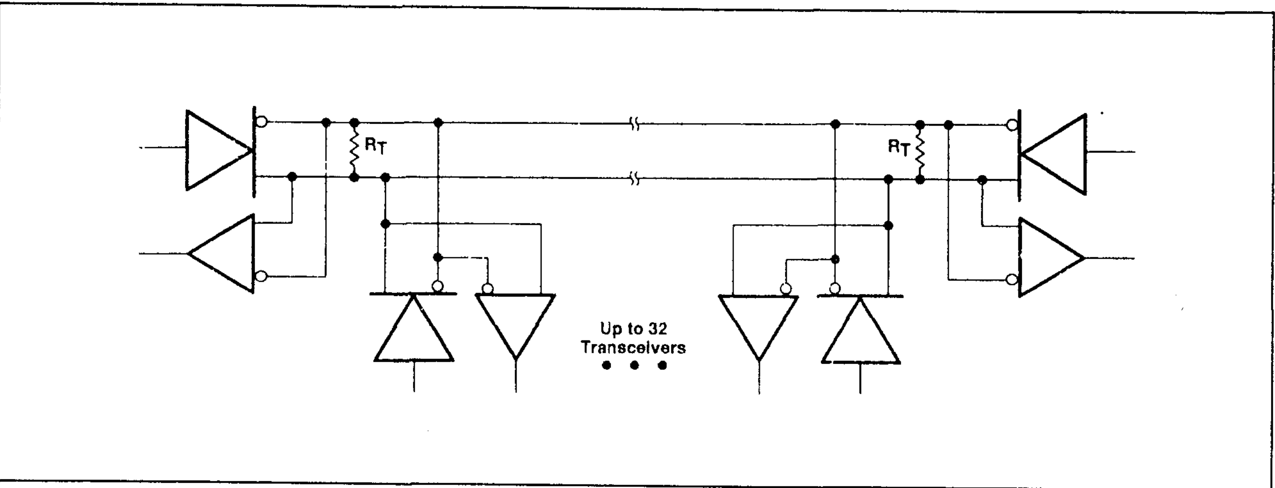
INPUT D	ENABLE DE	OUTPUTS A	OUTPUTS B
H	H	H	L
L	H	L	H
X	L	Z	Z

Figuur 20/2.3-150: Waarheidstabellen van driver en receiver van de SN95176B.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

		MIN	TYP	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common-mode), V_I or V_{IC}				12	V
				−7	
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		−40		110	°C

Tabel 20/2.3-123: Aanbevolen bedrijfscondities voor de SN95176B.



Figuur 20/2.3-151: Toepassing van enkele SN95176B's in een RS-485 verbinding.

DATA SHEET PARAMETER	RS-422-A	RS-485
V_O	V_{oa}, V_{ob}	V_{oa}, V_{ob}
$\lvert V_{OD1}\rvert$	V_o	V_o
$\lvert V_{OD2}\rvert$	V_t (R_L = 100 Ω)	V_t (R_L = 54 Ω)
$\lvert V_{OD3}\rvert$	None	V_t (Test Termination Measurement 2)
$\Delta\lvert V_{OD}\rvert$	$\lvert \lvert V_t\rvert - \lvert \bar{V}_t\rvert \rvert$	$\lvert \lvert V_t - \lvert \bar{V}_t\rvert \rvert$
V_{OC}	$\lvert V_{os}\rvert$	$\lvert V_{os}\rvert$
$\Delta\lvert V_{OC}\rvert$	$\lvert V_{os} - \bar{V}_{os}\rvert$	$\lvert V_{os} - \bar{V}_{os}\rvert$
I_{OS}	$\lvert I_{sa}\rvert, \lvert I_{sb}\rvert$	None
I_O	$\lvert I_{xa}\rvert, \lvert I_{xb}\rvert$	I_{ia}, I_{ib}

Tabel 20/2.3-124: Symbool-equivalenten voor RS-422 en RS-485 systemen.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$		1.5		6	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1	2			V
		$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage	See Note 3			4		V
$\Delta\|V_{OD}\|$	Change in magnitude of differential output voltage§	$R_L = 54\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					3	V
$\Delta\|V_{OC}\|$	Change in magnitude of common-mode output voltage§					±0.2	V
I_O	Output current	Output disabled, See Note 4	$V_O = 12$ V			1	mA
			$V_O = -7$ V			−0.8	
I_{IH}	High-level input current	$V_I = 2.4$ V				20	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−400	µA
I_{OS}	Short-circuit output current	$V_O = -7$ V				−250	mA
		$V_O = 0$				−150	
		$V_O = V_{CC}$				250	
		$V_O = 12$ V				250	
I_{CC}	Supply current (total package)	No load	Outputs enabled		42	70	mA
			Outputs disabled		26	35	
$t_{d(OD)}$	Differential output delay time	$R_L = 54\ \Omega$,	See Figure 3		15	22	ns
$t_{t(OD)}$	Differential output transition time				20	30	ns
t_{PZH}	Output enable time to high level	$R_L = 110\ \Omega$,	See Figure 4		85	120	ns
t_{PZL}	Output enable time to low level	$R_L = 110\ \Omega$,	See Figure 5		40	60	ns
t_{PHZ}	Output disable time from high level	$R_L = 110\ \Omega$,	See Figure 4		150	250	ns
t_{PLZ}	Output disable time from low level	$R_L = 110\ \Omega$,	See Figure 5		20	30	ns

Tabel 20/2.3-125: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de SN95176B.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA	−0.2‡			V
V_{hys}	Input hysteresis voltage ($V_{IT+} - V_{IT-}$)				50		mV
V_{IK}	Enable clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV, See Figure 2	I_{OH} = −400 µA,	2.7			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 2	I_{OL} = 8 mA,			0.45	V
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	µA
I_I	Line input current	Other input = 0 V, See Note 5	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	
I_{IH}	High-level enable input current	V_{IH} = 2.7 V				20	µA
I_{IL}	Low-level enable input current	V_{IL} = 0.4 V				−100	µA
r_i	Input resistance	V_I = 12 V		12			kΩ
I_{OS}	Short-circuit output current			−15		−85	mA
I_{CC}	Supply current (total package)	No load	Outputs enabled		42	70	mA
			Outputs disabled		26	35	
t_{PLH}	Propagation delay time, low- to high-level output	V_{ID} = 0 to 3 V, See Figure 6			21	35	ns
t_{PHL}	Propagation delay time, high- to low-level output				23	35	ns
t_{PZH}	Output enable time to high level	See Figure 7			10	20	ns
t_{PZL}	Output enable time to low level				12	20	ns
t_{PHZ}	Output disable time from high level	See Figure 7			20	35	ns
t_{PLZ}	Output disable time from low level				17	25	ns

Tabel 20/2.3-126: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de SN95176B.

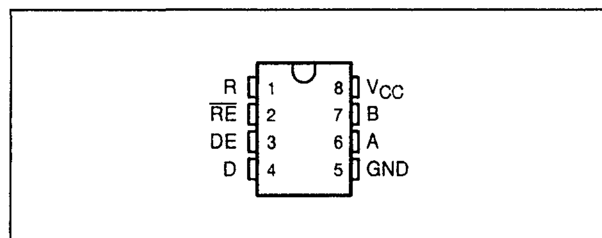
TL3695

RS-485/RS-422B transceiver

De TL3695 is een differentiële transceiver voor bidirectionele data-communicatie over multipoint bustransmissielijnen, die voldoet aan de ANSI standaards EIA/TIA-422B en RS-485 en de ITU aanbeveling V.11. De TL3695 bestaat uit een gecombineerde 3-state differentiële lijn-driver en een differentiële lijn-receiver die allebei werken op een enkele voedingsspanning van +5 V. De enable-ingangen van driver en receiver zijn respectievelijk aktief-HOOG en aktief-LAAG. Door deze extern te verbinden onstaat een richtingsregeling. De driver-uitgangen en de receiver-ingangen zijn intern verbonden en vormen daardoor een differentiële (I/O) buspoort.

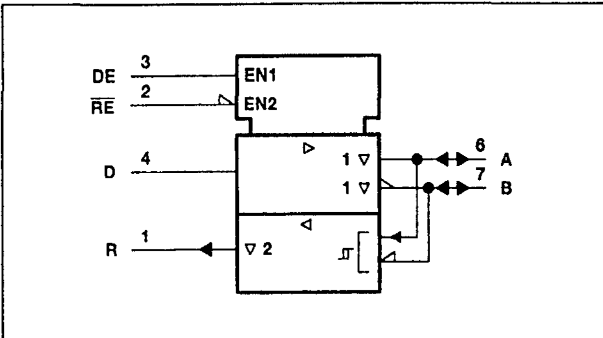
Technische gegevens

- RS-485/RS-422B transceiver
- behuizing: DIL-8 of SOIC-8
- enkele voedingsspanning: 5 V +/-5 %
- glitch-vrije power-up/power-down
- 3-state uitgangen bij driver en receiver
- uitgangen stroombegrensd (+/-60 mA) en thermisch beveiligd
- gevoeligheid: +/-200 mV (hysteresis: 120 mV)
- receiver: fail-safe bij open ingangen
- common-mode bereik: -7 V tot +12 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant: Texas Instruments



Figuur 20/2.3-152: Aansluitingen van de DIL- en SOIC-versie van de TL3695.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers



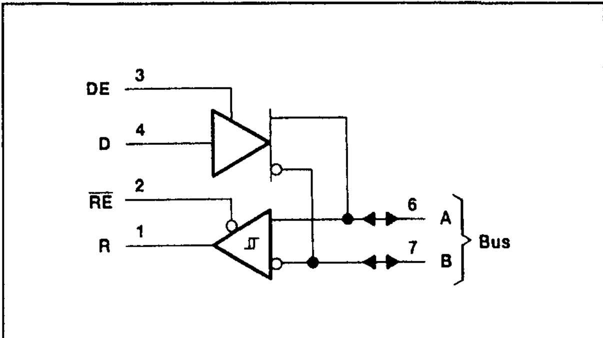
Figuur 20/2.3-153: Logisch symbool van de TL3695.

Supply voltage, V_{CC} (see Note 1) .... 7 V
Voltage range at any bus terminal .... −10 V to 15 V
Enable input voltage, V_I .... 5.5 V
Continuous total power dissipation .... *See Dissipation Rating Table*
Operating free-air temperature range, T_A .... 0°C to 70°C
Storage temperature range, T_{stg} .... −65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds ..... 260°C

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW
P	1000 mW	8.0 mW/°C	640 mW

Tabel 20/2.3-127: Maximaal toelaatbare waarden en derating table van de TL3695.



Figuur 20/2.3-154: Logisch schema (positieve logika) van de TL3695.

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), V_I or V_{IC}				12	V
				−7	
High-level input voltage, V_{IH}	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, V_{IL}	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, V_{ID} (see Note 2)				±12	V
High-level output current, I_{OH}	Driver			−60	mA
	Receiver			−400	µA
Low-level output current, I_{OL}	Driver			60	mA
	Receiver			8	
Operating free-air temperature, T_A		0		70	°C

Tabel 20/2.3-128: Aanbevolen bedrijfscondities voor de TL3695.

INPUT D	ENABLE DE	OUTPUTS A	OUTPUTS B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER

DIFFERENTIAL INPUTS A − B	ENABLE $\overline{RE}$	OUTPUT R
$V_{ID} \geq 0.2$ V	L	H
$-0.2 V < V_{ID} < 0.2$ V	L	?
$V_{ID} \leq -0.2$ V	L	L
X	H	Z
Inputs Open	L	H

H = high level, L = low level, ? = indeterminate,
X = irrelevant, Z = high impedance (off)

Figuur 20/2.3-155: Waarheidstabellen van driver en receiver van de TL3695.

2.3 Type-beschrijving RS-422A/484 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA				−1.5	V
V_O	Output voltage	$I_O = 0$		0		6	V
$\|V_{OD1}\|$	Differential output voltage	$I_O = 0$		1.5		5	V
$\|V_{OD2}\|$	Differential output voltage	$R_L = 100\ \Omega$,	See Figure 1	1/2 V_{OD1} or 2§			V
		$R_L = 54\ \Omega$,	See Figure 1	1.5	2.5	5	V
V_{OD3}	Differential output voltage	$V_{test} = -7$ V to 12 V,	See Figure 2	1.5		5	V
$\Delta \|V_{OD}\|$	Change in magnitude of differential output voltage¶	$R_L = 54\ \Omega$,	See Figure 1			±0.2	V
V_{OC}	Common-mode output voltage					3	V
$\Delta \|V_{OC}\|$	Change in magnitude of common-mode output voltage¶					±0.2	V
I_O	Output current	Output disabled, See Note 3	$V_O = 12$ V			1	mA
			$V_O = -7$ V			−0.8	
I_{IH}	High-level input current	$V_I = 2.4$ V				20	µA
I_{IL}	Low-level input current	$V_I = 0.4$ V				−200	µA
I_{OS}	Short-circuit output current	$V_O = -6$ V				−250	mA
		$V_O = 0$				−150	
		$V_O = V_{CC}$				250	
		$V_O = 8$ V				250	
I_{CC}	Supply current	No load	Outputs enabled		23	50	mA
			Outputs disabled		19	35	
$t_{d(OD)}$	Differential-output delay time	$C_{L1} = C_{L2} = 100$ pF, $R_L = 60\ \Omega$,	See Figure 3		8	22	ns
	Skew ($\|t_{d(ODH)} - t_{d(ODL)}\|$)				1	8	ns
$t_{t(OD)}$	Differential output transition time				8	18	ns
t_{PZH}	Output enable time to high level	$C_L = 100$ pF, $R_L = 500\ \Omega$,	See Figure 4			50	ns
t_{PZL}	Output enable time to low level	$C_L = 100$ pF, $R_L = 500\ \Omega$,	See Figure 5			50	ns
t_{PHZ}	Output disable time from high level	$C_L = 15$ pF, $R_L = 500\ \Omega$,	See Figure 4		8	30	ns
t_{PLZ}	Output disable time from low level	$C_L = 15$ pF, $R_L = 500\ \Omega$,	See Figure 5		8	30	ns

† All typical values are at $V_{CC} = 5$ V and $T_A = 25°C$.

Tabel 20/2.3-129: Elektrische kenmerken en schakeltijden van het driver-gedeelte van de TL3695.

2.3 Type-beschrijving RS-422A/485 lijn-drivers en -receivers

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{IT+}	Positive-going input threshold voltage	V_O = 2.7 V,	I_O = −0.4 mA			0.2	V
V_{IT-}	Negative-going input threshold voltage	V_O = 0.5 V,	I_O = 8 mA	−0.2‡			V
V_{hys}	Hysteresis voltage ($V_{IT+}-V_{IT-}$)	V_{OC} = 0			70		mV
V_{IK}	Enable-input clamp voltage	I_I = −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{ID} = 200 mV or inputs open, I_{OH} = −400 µA, See Figure 6		2.4			V
V_{OL}	Low-level output voltage	V_{ID} = −200 mV, See Figure 6	I_{OL} = 16 mA			0.5	V
			I_{OL} = 8 mA			0.45	
I_{OZ}	High-impedance-state output current	V_O = 0.4 V to 2.4 V				±20	µA
I_I	Line input current	Other input = 0, See Note 4	V_I = 12 V			1	mA
			V_I = −7 V			−0.8	
I_{IH}	High-level enable-input current	V_{IH} = 2.7 V				20	µA
I_{IL}	Low-level enable-input current	V_{IL} = 0.4 V				−100	µA
r_I	Input resistance			12			kΩ
I_{OS}	Short-circuit output current	V_O = 0		−15		−85	mA
I_{CC}	Supply current	No load	Outputs enabled		23	50	mA
			Outputs disabled		19	35	
t_{PLH}	Propagation delay time, low- to high-level output	V_{ID} = −1.5 V to 1.5 V, See Figure 7			14	37	ns
t_{PHL}	Propagation delay time, high- to low-level output				14	37	ns
t_{PZH}	Output enable time to high level	See Figure 8			7	20	ns
t_{PZL}	Output enable time to low level				7	20	ns
t_{PHZ}	Output disable time from high level	See Figure 8			7	16	ns
t_{PLZ}	Output disable time from low level				8	16	ns

† All typical values are at V_{CC} = 5 V and T_A = 25°C.

Tabel 20/2.3-130: Elektrische kenmerken en schakeltijden van het receiver-gedeelte van de TL3695.

20/4

Algemene lijn-drivers en -receivers

Inhoud

20/4.3 Type-beschrijving differentiële lijn-drivers en -receivers

(aanvulling 68)

DS3603	2 x lijn-receiver, 3-state
DS3650	4 x lijn-receiver, 3-state (actieve pull-up)
DS3652	4 x lijn-receiver, open-collector
DS8820A	zie SN75182
DS8830	zie SN75183
DS9614	zie SN75114
DS9615	zie SN75115
MC3450	zie DS3650
MC3452	zie DS3652
SN75107	2 x lijn-receiver
SN75108	2 x lijn-receiver, open-collector
SN75109A	2 x lijn-driver, 6 mA
SN75110A	2 x lijn-driver, 12 mA
SN75111	4 x lijn-driver (= 2 x SN75109A)
SN75112	2 x lijn-driver, 27 mA
SN75113	2 x lijn-driver, enkele voeding
SN75114	2 x lijn-driver, enkele voeding
SN75115	2 x lijn-receiver, enkele voeding
SN75116	1 x lijn-transceiver, enkele voeding
SN75117	1 x lijn-transceiver, enkele voeding
SN75118	SN75116 met 3-state receiver-uitgangen
SN75119	SN75117 met 3-state receiver-uitgangen
SN75182	2 x lijn-receiver, enkele voeding
SN75183	2 x lijn-driver, enkele voeding
SN75207	2 x lijn-receiver, 2 x sense-versterker voor MOS-geheugens
SN75208	2 x lijn-receiver, 2 x sense-versterker voor MOS-geheugens, open-collector

20/4.1

Achtergrond-informatie

Inleiding

Al tientallen jaren worden de ontwerpers van digitale systemen geconfronteerd met het transport van digitale signalen over allerlei afstanden met steeds hogere snelheden.
Op printkaarten vindt signaal-overdracht meestal direkt plaats van de ene logische poort naar de andere. Low Power Schottky TTL en HCMOS kunnen bijvoorbeeld werken bij klokfrequenties van maximaal 40 MHz. De overbrugde afstand van de signalen bedraagt dan meestal slechts enkele tientallen centimeter. Toch moet er daar al op worden gelet dat de verbindingen zo kort mogelijk zijn, dat de voeding ontkoppeld is en vooral dat er goede en laag-impedante aardverbindingen zijn. Met "aardverbindingen" wordt eigenlijk de nul van de voeding bedoeld, omdat het in de praktijk gebruikelijk is de hele schakeling tijdens de ontwerpfase te laten zweven, waarna het meest geschikte aardpunt kan worden gekozen. Uiteraard kan dan worden beslist dat eventueel alle nulpunten van alle printkaarten en connectoren met bijvoorbeeld de (geaarde) kast moeten worden verbonden. Wanneer een (gesloten) apparaat uit meerdere printkaarten of subsystemen is opgebouwd, wordt het datatransport al kritischer. De afstand die moet worden overbrugd is dan immers groter, waardoor de kans tot oppikken van stoorsignalen ook groter wordt. De gegarandeerde stoordrempel van +/-0,4 V van standaard TTL (figuur 20/4.1-1) is dan vaak onvoldoende, zodat speciale schakelingen, lijndrivers en -receivers genoemd, moeten worden toegepast. Daarnaast kan men de signaallijnen gaan afschermen of "twisten". Dit laatste (het strak om elkaar heen draaien van aderparen) heeft natuurlijk alleen zin als de signalen even groot maar tegengesteld zijn, zodat ze elkaar kunnen opheffen. En in plaats van afschermen wordt vaak een bandkabel gebruikt waarbij signaal en aarde elkaar telkens afwisselen. Dus: aarde-signaal1-aarde-signaal2-aarde-... Deze methode werd bijvoorbeeld reeds toegepast bij de "Unibus" in de PDP-11 computers van DEC.
De data-overdracht wordt natuurlijk nog kritischer wanneer verschillende apparaten op elkaar worden aangesloten. Een computer heeft bijvoorbeeld een monitor, een toetsenbord en een printer nodig. De signalen staan dan bloot aan storingen van buitenaf en door de grotere lengte van de kabels is de kans op oppikken nog groter. Dan wordt de toevlucht genomen tot speciale maatregelen: standaard protocollen, zoals RS-232, -422, -423 of -485 (en binnenkort de USB, oftewel de Universele Seriële Bus) en het gebruik van speciale drivers en receivers daarvoor.

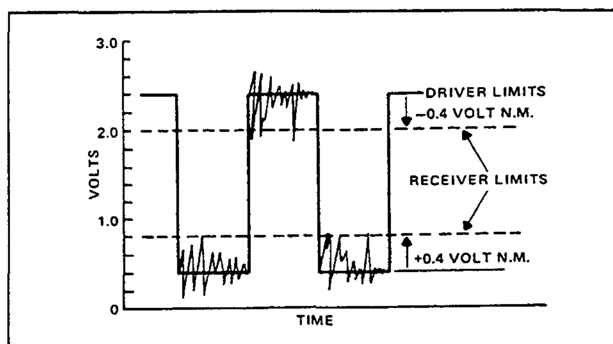
Algemene eisen

Een goed data-transmissie systeem moet aan een aantal eisen voldoen:

- Snelheid:
  De snelheid van de data-overdracht moet hoog genoeg zijn voor de geleverde dienst. Op dit moment zijn 20 kbps (20 duizend bit/seconde) voor single-ended systemen en 10 Mbps voor gebalanceerde systemen normale eisen.
- Voedingen:

Het gebruik van een enkele voedingsspanning van +5 V heeft de voorkeur, maar soms zijn dubbele spanningen, zoals +/-5 V, +/-9 V of +/-12 V nodig.

- Logische compatibiliteit:
  Hieronder wordt over het algemeen "compatibel met TTL" verstaan, hoewel veel schakelingen ook compatibel zijn met low-power/low-level CMOS.
- Drivers:
  Schakelingen die geschikt zijn voor het aansturen van laag-impedante transmissielijnen. Zij moeten ook bestand zijn tegen hogere spanningen dan de V_{CC}-niveaus.
- Receivers:
  Moeten een goede ingangsgevoeligheid hebben (gewoonlijk minder dan 500 mV). Ook moeten zij ongevoelig zijn voor storingen (door middel van common-mode rejectie of het gebruik van een hysteresisch).
- Lijnen:
  De data-transmissielijnen moeten over de gehele lengte uniforme impedantie-karakteristieken hebben, zodat afsluiting met de juiste impedantie hoge snelheden zonder reflecties garandeert.



Figuur 20/4.1-1: De storingsmarges van TTL-schakelingen.

Twee soorten data-overdracht

Data-overdracht kan op twee manieren plaatsvinden: single-ended of differentieel. Bij single-ended data-transport wordt het signaal ten opzichte van aarde (de nul van de voeding) getransporteerd. Bij differentieel data-transport vindt de signaal-overdracht gebalanceerd plaats: er worden dan een signaaldraad plus een signaal-retourdraad gebruikt die beide "los van aarde" zijn.

Single-ended transmissie

- Voordelen:
  - eenvoudig;
  - goedkoop.
- Nadelen:
  - zendt gemakkelijk stoorsignalen uit;
  - storingsgevoelig (wordt met coax verbeterd, maar is dan wel duur);
  - beperkte afstanden en data-snelheden.

Differentiële (gebalanceerde) transmissie

- Voordelen:
  - hoge common-mode storingsonderdrukking;
  - minder uitstraling en RFI;
  - hogere data-snelheden mogelijk;
  - grotere afstanden mogelijk.
- Nadelen:
  - (soms) iets duurder;
  - getwiste paren of andere typen gebalanceerde transmissielijnen nodig.

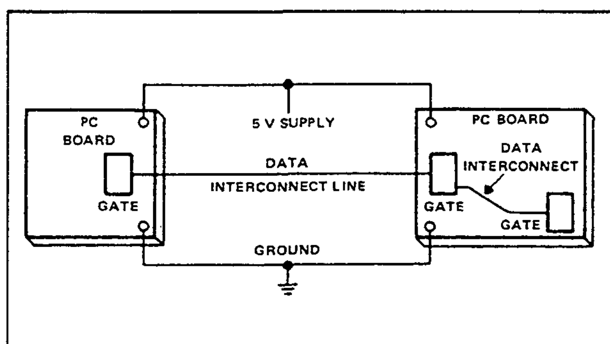
Typen transmissielijnen

Het zal duidelijk zijn dat de verbindingslijnen voor het datatransport een zeer belangrijke rol spelen. Er kan (afgezien van optische glasvezel-verbindingen) een keuze gemaakt worden uit enkele draden, getwiste aderparen, afgeschermde getwiste paren, coaxiale kabel en (platte) bandkabel.

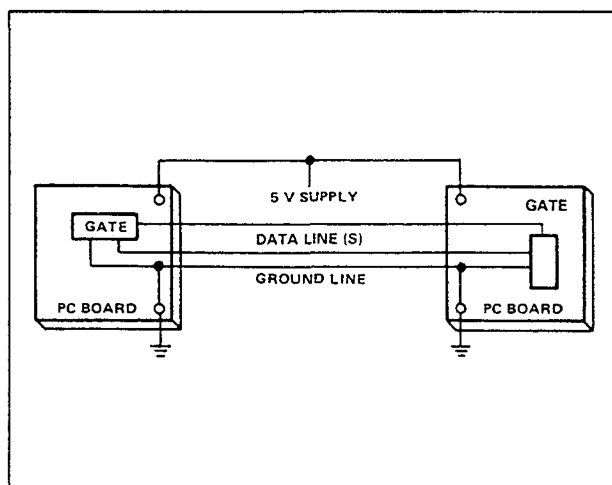
Enkele lijn plus aarde

Het eenvoudigst en meest kwetsbaar is de enkele draad verbinding tussen driver en receiver, waarbij de aarde (nul) als retourleiding voor het signaal werkt (figuur 20/4.1-2). In sommige gevallen (korte afstand, lage transmissie-snelheid) kan deze oplossing ruim voldoende zijn. Het is hierbij zeer be-

langrijk dat de weerstand van de aardverbinding klein is. Is de ontvanger bijvoorbeeld een standaard TTL-poort, dan zal de ingangsstroom 1,6 mA bedragen. Omdat deze stroom ook door de retourleiding loopt, zal hierover een spanningsverlies optreden. Wanneer deze retourleiding een weerstand van 500 Ω heeft, zal dit spanningsverlies al 800 mV bedragen. Dit betekent dat het signaal aan de ingang van de ontvanger altijd als HOOG wordt gezien!



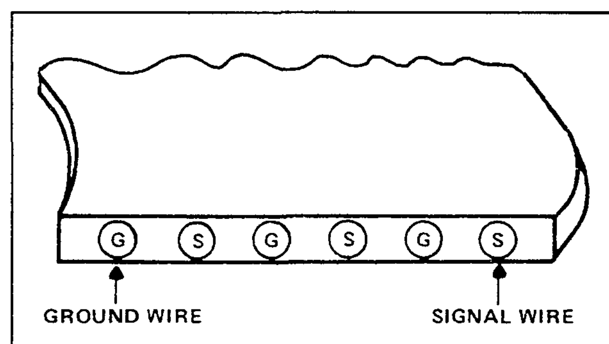
Figuur 20/4.1-2: Enkele signaaldraad tussen zender en ontvanger. De retourverbinding van het signaal is GROUND.



Figuur 20/4.1-3: Multi-signaalleiding tussen zender en ontvanger. De retourverbinding van de signalen is GROUND.

Multi-lijn plus aarde

Binnen apparaten worden vaak niet-getwiste multi-lijn verbindingen gebruikt om parallelle data, bijvoorbeeld van de ene print naar de andere, te transporteren (figuur 20/4.1-3). Elke signaalleiding zorgt hierbij voor de overdracht van informatie, terwijl een gemeenschappelijke retourleiding wordt gebruikt. Zoals hierboven al werd vermeld, is het van groot belang dat de weerstand hiervan klein genoeg is. Worden bijvoorbeeld 8 bit data parallel getransporteerd en zijn die allemaal LAAG, dan is de som van de ingangsstromen (bij standaard TTL) 12,8 mA en bedraagt het spanningsverlies over een weerstand van 100 Ω dus 1,28 V. Dit is ontoelaatbaar hoog. Het spanningsverlies kan op twee manieren worden verlaagd: door de weerstand van de retourleiding te verlagen en/of door de ingangsstroom van de ontvanger te verkleinen. De meeste lijn-receivers hebben daarom een zeer hoge ingangsimpedantie, waardoor de ingangsstroom per kanaal slechts enkele tientallen of honderdtallen µA bedraagt.



Figuur 20/4.1-4: Bandkabel-verbinding met gesplitste retourverbinding van de signalen.

Platte bandkabel

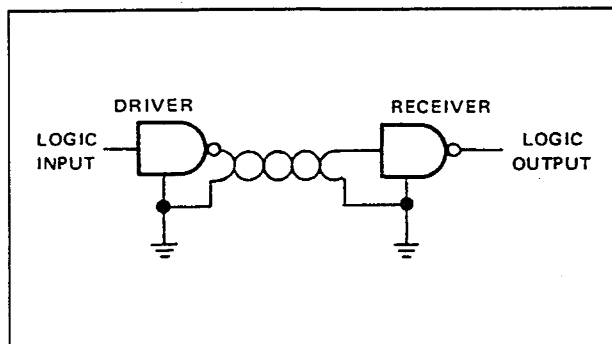
Een variatie op deze multi-lijn verbinding is de platte bandkabel (figuur 20/4.1-4). Deze wordt, vanwege het gemak, veel in computers gebruikt. Deze verbinding kan sterk worden verbeterd door data en retourleidingen om-en-om aan te sluiten. Wanneer de data-

4.1 Achtergrond-informatie

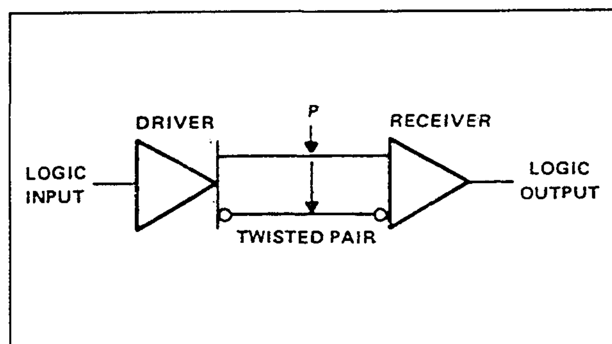
lijnen dan ook nog correct worden afgesloten, zijn relatief hoge data-snelheden mogelijk zonder dat reflecties of uitslingeringen optreden.

Getwiste paren

Hetzelfde geldt voor de verbinding met getwiste paren (figuur 20/4.1-5) die overigens ook zeer geschikt zijn voor gebalanceerde transmissie. Hierbij zijn beide draden "los van aarde" en werken ze beide als signaallijn (figuur 20/4.1-6).



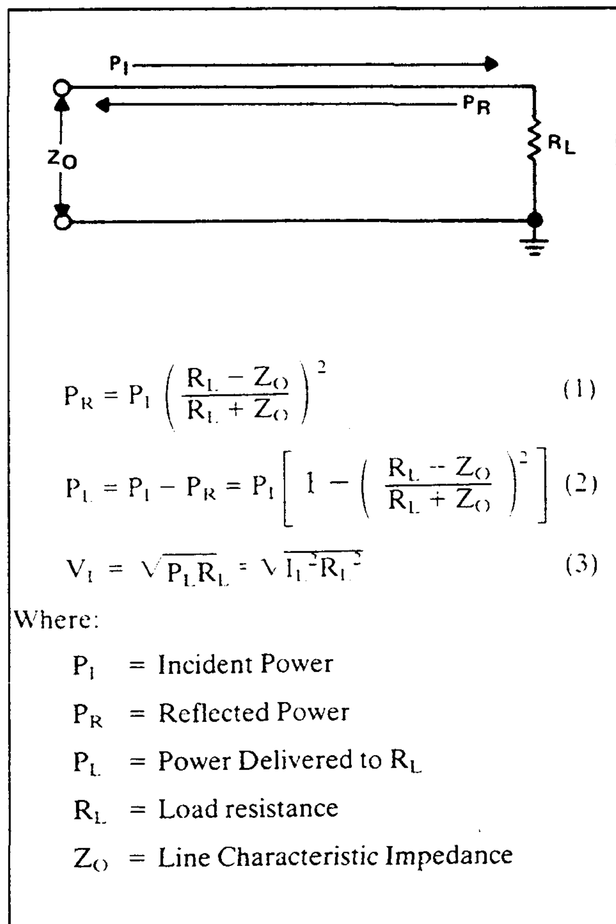
Figuur 20/4.1-5: Signaal-overdracht tussen zender en ontvanger met behulp van getwiste paren.



Figuur 20/4.1-6: Gebalanceerde (differentiële) data-overdracht met behulp van getwiste paren.

Lijn-afsluiting en reflectie

De spanning over de impedantie waarmee een transmissielijn wordt afgesloten, is afhankelijk van de reële en de imaginaire bestanddelen van die impedantie, de karakteristieke impedantie van de lijn en het toegevoerde vermogen. Als de afsluitende impedantie zuiver Ohms is (in de praktijk kunnen de reactieve bestanddelen hiervan inderdaad worden verwaarloosd) zijn de formules in figuur 20/4.1-7 geldig voor de transmissielijn.



$$P_R = P_I \left(\frac{R_L - Z_O}{R_L + Z_O} \right)^2 \quad (1)$$

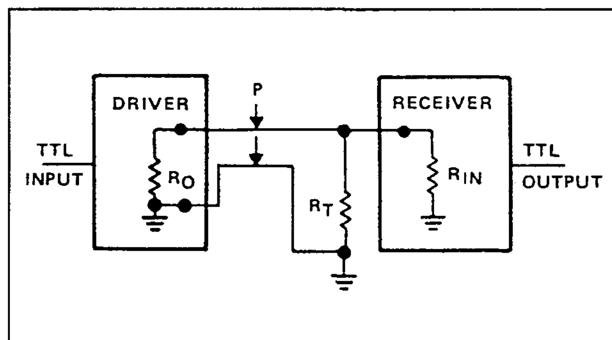
$$P_L = P_I - P_R = P_I \left[1 - \left(\frac{R_L - Z_O}{R_L + Z_O} \right)^2 \right] \quad (2)$$

$$V_L = \sqrt{P_L R_L} = \sqrt{I_L^2 R_L^2} \quad (3)$$

Figuur 20/4.1-7: Schematische voorstelling en bijbehorende formules van een transmissielijn met toegevoerd vermogen (Pi), gereflecteerd vermogen (Pr), afsluit-impedantie (Rl) en karakterisitieke lijnimpedantie (Zo).

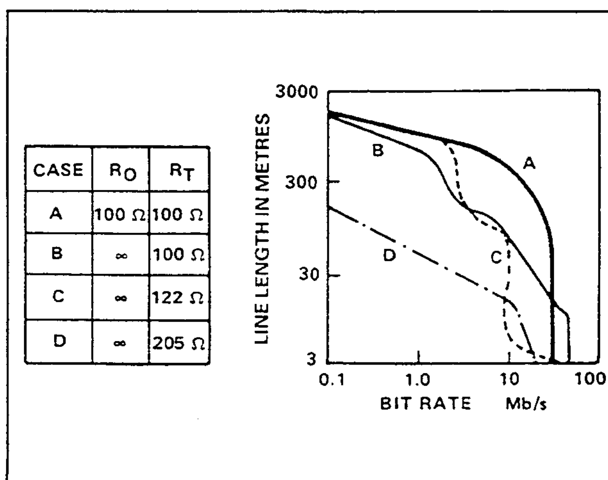
Wanneer Rl = Zo worden de tellers van de formules 1 en 2 nul en is het gereflecteerde vermogen dus nul. Hierdoor wordt een belangrijke bron van signaal-vervorming en storingen geëlimineerd en wordt alle vermogen aan de belasting overgedragen (Pl = Pi).

4.1 Achtergrond-informatie



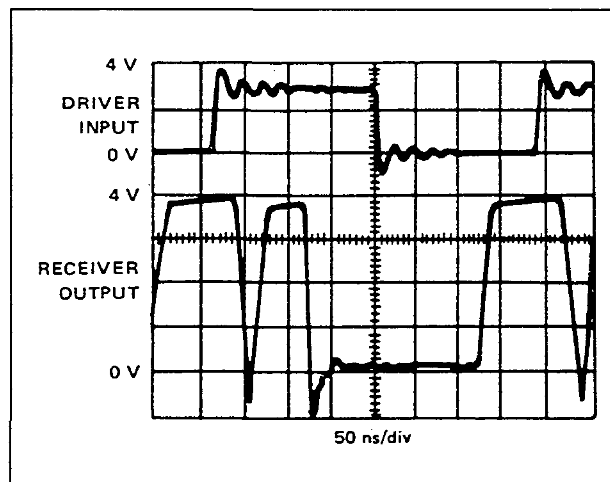
Figuur 20/4.1-8: Single-ended lijn-afsluitingen.

In de praktijk bestaat Rl uit de parallelschakeling van afsluitweerstand (Rt) en ingangsweerstand van de lijn-ontvanger (Rin) (zie figuur 20/4.1-8). Wanneer Rin>>Rt, worden grote geïnduceerde storingen door Rt naar aarde afgevoerd, waardoor de ingang van de ontvanger wordt beveiligd. Zoals in figuur 20/4.1-9 te zien is, hebben de waarden van Ro en Rt een grote invloed op het gedrag van de schakeling. Hierin wordt een 100 Ω getwist paar als datalijn gebruikt. In geval A wordt de lijn correct afgesloten en worden de beste prestaties geleverd. De onregelmatige vormen in de andere gevallen zijn het gevolg van reflecties.



CASE	RO	RT
A	100 Ω	100 Ω
B	∞	100 Ω
C	∞	122 Ω
D	∞	205 Ω

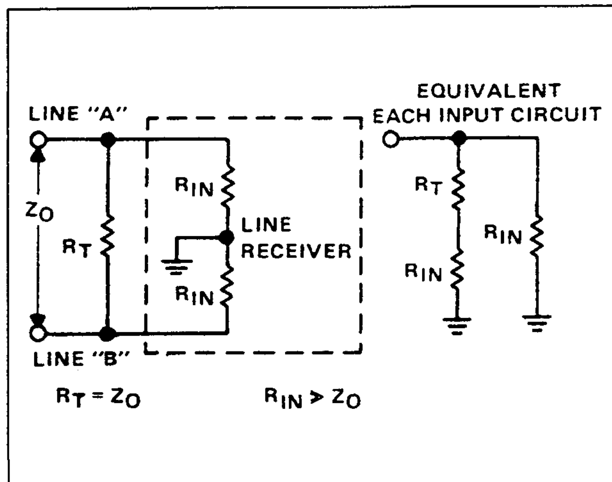
Figuur 20/4.1-9: De effecten van verschillende lijn-afsluitingen.



Figuur 20/4.1-10: Oscillogrammen van in- en uitgangssignaal van de ontvanger in geval C.

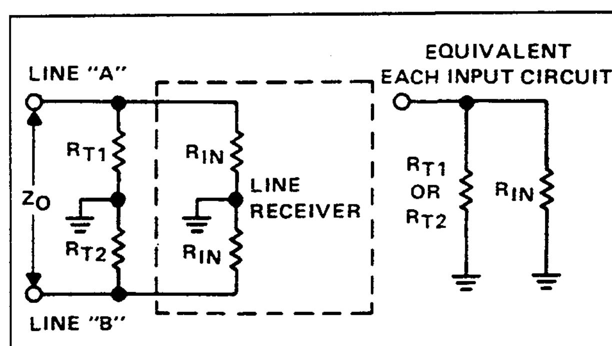
In figuur 20/4.1-10 is het resultaat te zien van signaaloverdracht in geval C, wanneer de lijnlengte 15 m bedraagt en de datasnelheid 5,4 Mbps. Hoewel de bit-snelheid bij deze verkeerd afgesloten verbinding hoog kan zijn, ontstaan door de reflecties uitslingeringen op het signaal die verkeerd triggeren van de ontvanger tot gevolg kunnen hebben.
Stoorsignalen en interferenties die verlies van data of verkeerd gelezen data tot gevolg hebben, kunnen op vele manieren ontstaan. Stoorsignalen, afkomstig van elektromagnetische of elektrostatische bronnen, wekken interferentiespanningen op die evenredig zijn met de impedantie tussen lijn en aarde. Bij korte verbindingen met lage interferentie-niveaus worden gebalanceerde lijnen meestal direkt met Rt van lijn A naar lijn B afgesloten (figuur 20/4.1-11). De waarde van de afsluitweerstand (Rt) moet gelijk zijn aan de karakteristieke impedantie van de lijn (Zo), wanneer mag worden aangenomen dat de ingangsweerstand van de ontvanger (Rin) veel groter is dan Zo. Zoals uit het vervangingsschema in figuur 20/4.1-11 blijkt, is (door Rin) de weerstand van elke lijn naar aarde zeer groot. Hierdoor zullen hoge stoorspanningen worden geïnduceerd.

4.1 Achtergrond-informatie



Figuur 20/4.1-11: Eenvoudige lijn-naar-lijn afsluiting.

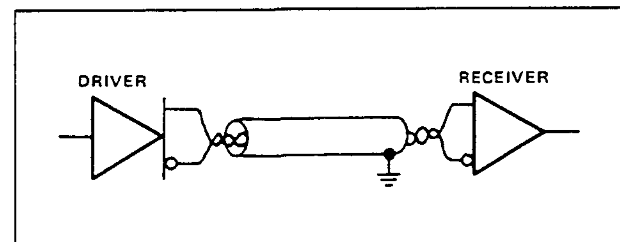
Bij de afsluit-techniek van figuur 20/4.1-12 wordt de afsluitweerstand van de lijnen in tweeën gesplitst in waarden van 1/2*Zo. In dit geval is de weerstand naar aarde klein (ongeveer Rt1 of Rt2), waardoor de resulterende common-mode spanning veel lager is dan bij het schema van figuur 20/4.1-11. Een getwiste paar-verbinding heeft meestal een karakteristieke impedantie van ongeveer 120 Ω, zodat Rt1 = Rt2 = 62 Ω.



Figuur 20/4.1-12: Verbeterde lijn-afsluiting.

Common-mode spanning

Hoewel door gebalanceerde getwiste paarlijnen opgepikte storingen aanzienlijke stoorspanningen kunnen ontstaan, leveren die weinig problemen op omdat ze voor beide lijnen hetzelfde zijn. Deze soort stoorspanning, die op elk moment op beide lijnen dezelfde amplitude heeft, wordt common-mode spanning genoemd. Door differentiële drivers en receivers worden common-mode spanningen onderdrukt. Getwiste paren zijn verkrijgbaar als bandkabel, als aparte paren of als afgeschermde paren. Door afscherming, mits goed geaard, worden storingen beter onderdrukt maar hierdoor wordt de gedistribueerde capaciteit ook veel groter, waardoor het signaal bij hoge frequenties sterk wordt verzwakt. Wanneer een afgeschermde, getwiste kabel wordt gebruikt, zal het signaal het minst worden verzwakt en zullen ongewenste signalen het best worden onderdrukt als de mantel alleen bij de ontvanger wordt geaard (figuur 20/4.1-13).



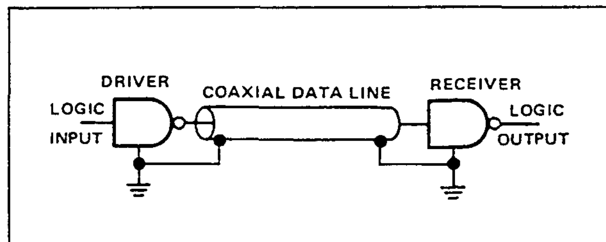
Figuur 20/4.1-13: Data-overdracht met behulp van een afgeschermd, getwist paar.

De populaire 50 tot 200 Ω kabels hebben een zeer uniforme en exacte impedantie en bieden de beste karakteristieken als transmissielijn voor single-ended toepassingen (figuur 20/4.1-14). De voordelen zijn:

- geringe verliezen;
- goede afscherming tegen elektromagnetische storingen.

De signaalstroom moet zowel door de binnenader als door de afscherming vloeien om goed afgeschermd te zijn. Aan beide einden van de kabel dient een goede afsluiting aanwezig te zijn, terwijl problemen met betrekking tot aardlussen alleen kunnen worden opgelost door binnen het dynamisch bereik van het single-ended systeem te blijven of door te isoleren (bijvoorbeeld met transformatoren of opto-isolatoren).

4.1 Achtergrond-informatie



Figuur 20/4.1-14: Signaal-overdracht met een coaxiale kabel.

4.1 Achtergrond-informatie

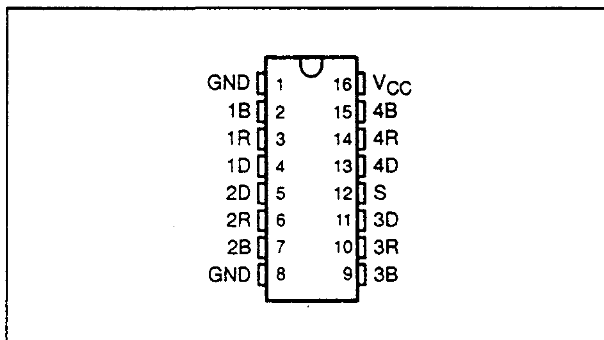
20/4.2

Type-beschrijving single-ended lijn-drivers en -receivers

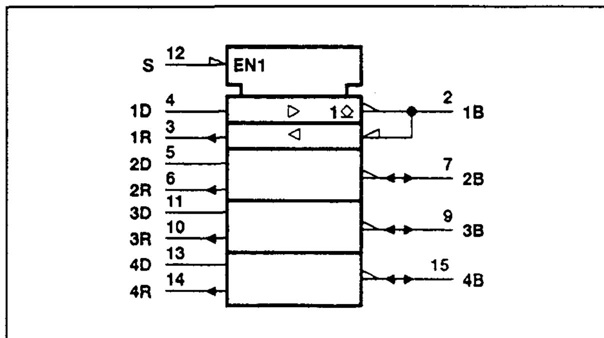
AM26S10C

quad bus transceiver

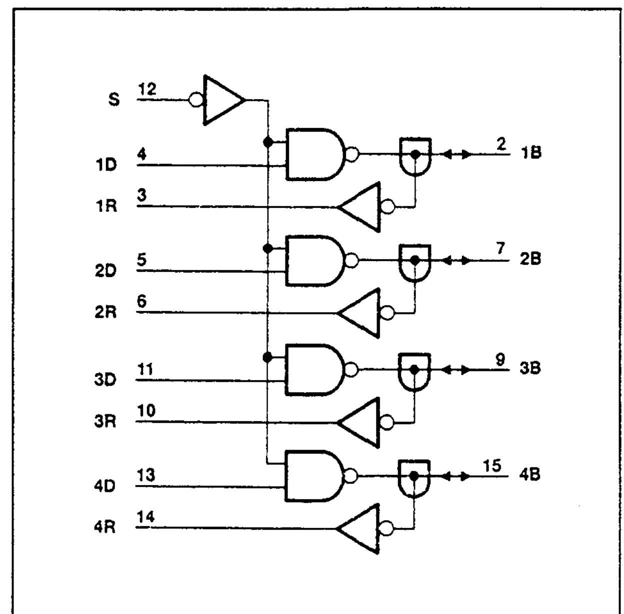
De Am26S10C is een viervoudige, inverterende bus-transceiver met Schottky-geclampte open-collector uitgangen voor hoge snelheid. De driver- en strobe-ingangen zijn voorzien van PNP-transistoren om de belasting te verlagen. De Am26S10C heeft twee GND-aansluitingen die met elkaar moeten worden doorverbonden.



Figuur 20/4.2-1: Aansluitingen van de Am26S10C.



Figuur 20/4.2-2: Logisch symbool van de Am26C10C.



Figuur 20/4.2-3: Logisch schema van de Am26C10C.

(receiving)

INPUTS			OUTPUT
S	B	D	R
H	H	X	L
H	L	X	H

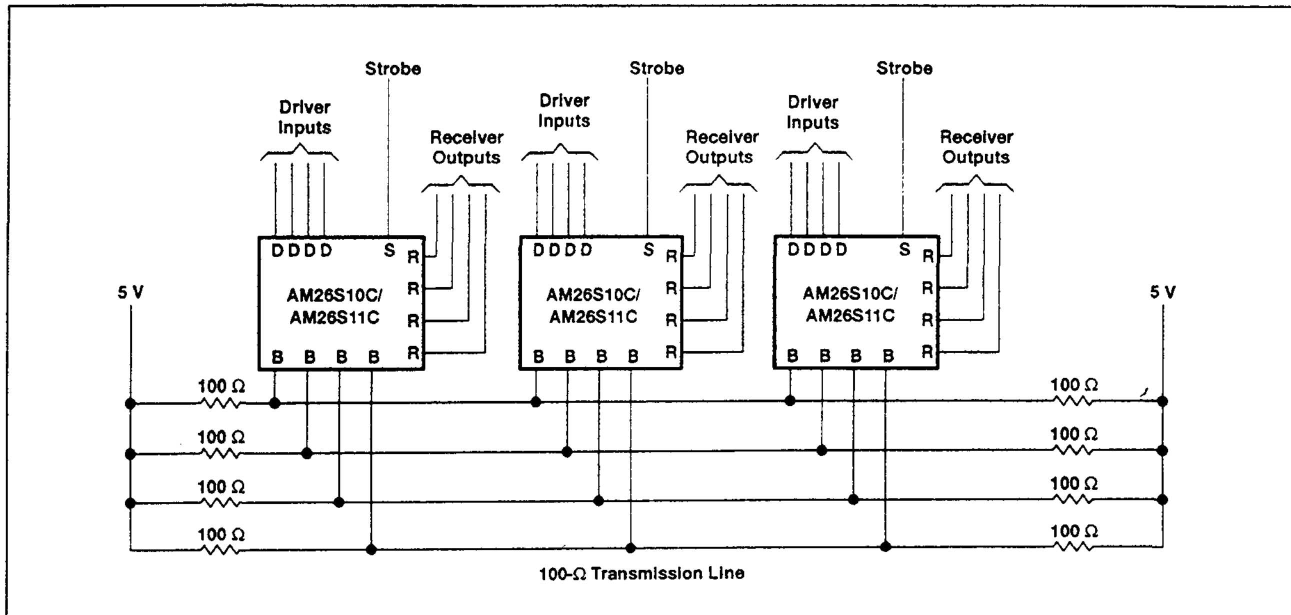
H = high level, L = low level, X = irrelevant

(transmitting)

INPUTS		OUTPUTS	
S	D	B	R
L	H	L	H
L	L	H	L

Figuur 20/4.2-4: Waarheidstabellen van de Am26C10C.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-5: Toepassingsvoorbeeld van de Am26S10C en/of Am26S11C (party-line systeem).

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-1
- logisch symbool: figuur 20/4.2-2
- logisch schema (positieve logica): figuur 20/4.2-3
- waarheidstabellen: figuur 20/4.2-4
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -0,36 mA/20 μA
- uitgangsspanning L/H: 0,8 V/V_{CC}
- uitgangsstroom driver: 100 mA max.
- uitgangsstroom receiver: 20 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- toepassingsvoorbeeld: figuur 20/4.2-5
- high speed: typ. 12 ns vertraging
- fabrikanten:
  Texas Instruments
  Advanced Micro Devices

AM26S11C

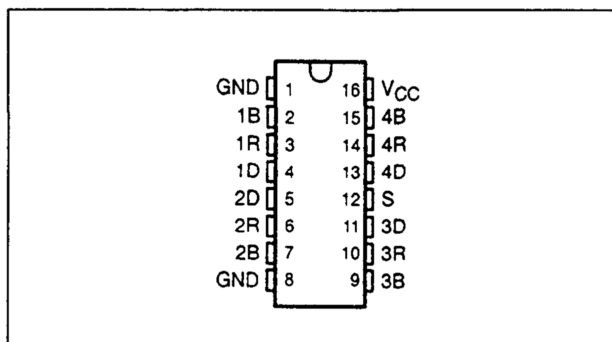
quad bus transceiver

De Am26S11C is een viervoudige, niet-inverterende bus-transceiver met Schottky-geclampte open-collector uitgangen voor hoge snelheid. De driver-uitgangen kunnen maximaal 200 mA leveren (100 mA aanbevolen). De driver- en strobe-ingangen zijn voorzien van PNP-transistoren om de belasting te verlagen. Beide GND-aansluitingen van de Am26S11C moeten met elkaar worden doorverbonden.
De Am26S11C is niet geschikt voor nieuwe ontwerpen!

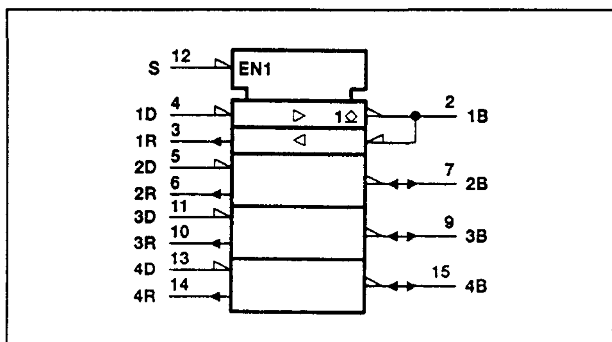
Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-6
- logisch symbool: figuur 20/4.2-7
- logisch schema (positieve logica): figuur 20/4.2-8
- waarheidstabellen: figuur 20/4.2-9
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -0,36 mA/20 μA
- uitgangsspanning L/H: 0,8 V/V_{CC}
- uitgangsstroom driver: 100 mA max.
- uitgangsstroom receiver: 20 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 12 ns vertraging
- fabrikanten:
  Texas Instruments
  Advanced Micro Devices

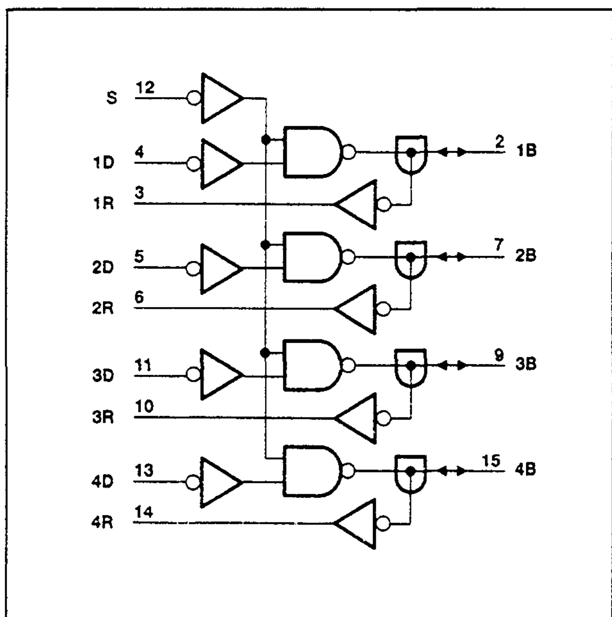
4.2 Type-beschrijving single-ended lijn-drivers en -receivers



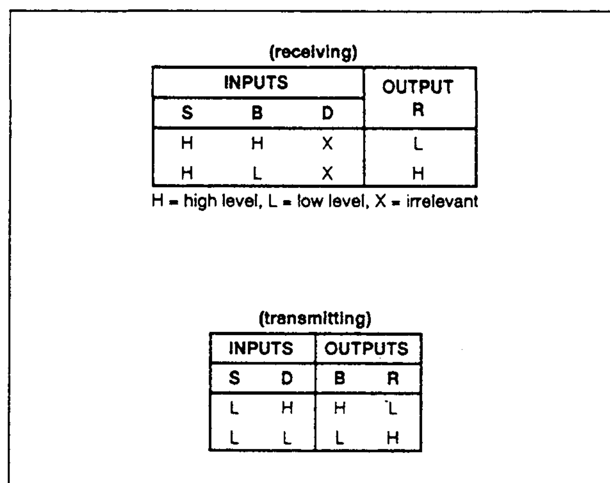
Figuur 20/4.2-6: Aansluitingen van de Am26S11C.



Figuur 20/4.2-7: Logisch symbool van de Am26C11C.



Figuur 20/4.2-8: Logisch schema van de Am26C11C.



(receiving)

INPUTS			OUTPUT
S	B	D	R
H	H	X	L
H	L	X	H

H = high level, L = low level, X = irrelevant

(transmitting)

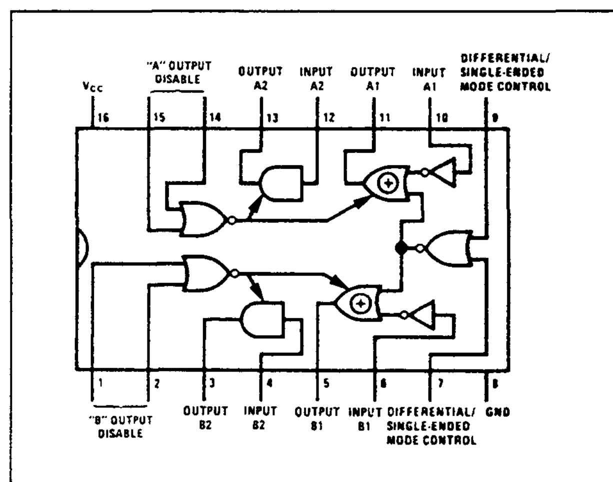
INPUTS		OUTPUTS	
S	D	B	R
L	H	H	L
L	L	L	H

Figuur 20/4.2-9: Waarheidstabellen van de Am26C11C.

DS8831, DS8832

quad tri-state lijn-drivers

De tri-state lijn-drivers DS8831 en DS8832 kunnen als viervoudig single-ended of als tweevoudig differentieel worden ingesteld. Ze zijn speciaal ontworpen voor gebruik in zogenaamde party-line systemen. De DS8831 heeft clamp-dioden aan de uitgangen en de DS8832 niet.



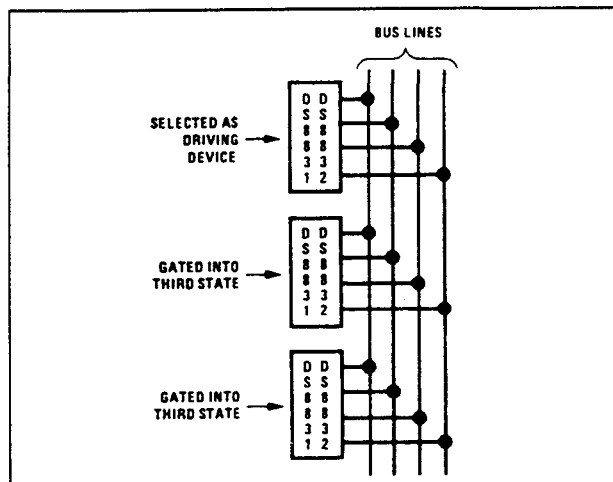
Figuur 20/4.2-10: Aansluitingen en logisch schema van de DS8831/DS8832.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

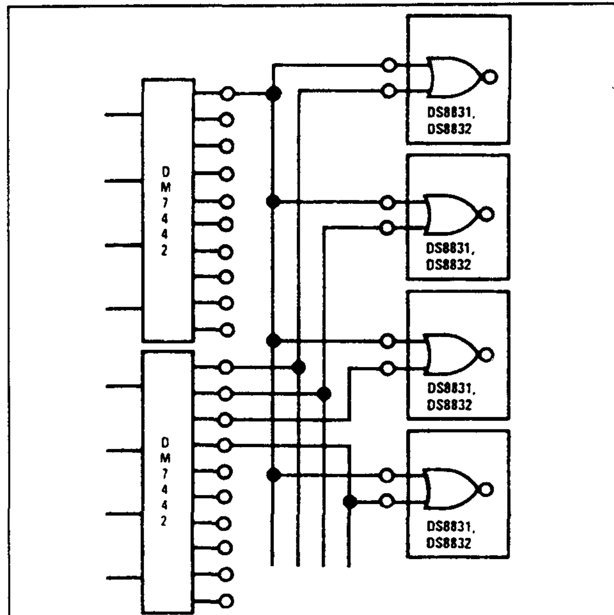
"A" Output Disable		Differential/ Single-Ended Mode Control		Input A1	Output A1	Input A2	Output A2
0	0	0	0	Logical "1" or Logical "0"	Same as Input A1	Logical "1" or Logical "0"	Same as Input A2
0	0	X 1	1 X	Logical "1" or Logical "0"	Opposite of Input A1	Logical "1" or Logical "0"	Same as Input A2
1 X	X 1	X	X	X	High Impedance State	X	High Impedance State

X = Don't Care

Figuur 20/4.2-11: Waarheidstabel van de DS8831/DS8832 (geldt ook voor de B-kanalen).



Figuur 20/4.2-12: Toepassing van de DS8831/32 in een bussysteem. Alle uitgangen op één na moeten hoogimpedant zijn door middel van "output disable".



Figuur 20/4.2-13: Door gebruik te maken van de NOR-functie van de "output disable" zijn voor het decoderen van maximaal 100 DS8831/32's slechts twee BCD-naar-decimaal decoders 7442 nodig.

Technische gegevens

- tri-state single-ended/differentiële drivers
- behuizing: DIL-16
- aansluitgegevens en logisch schema: figuur 20/4.2-10
- waarheidstabel: figuur 20/4.2-11
- voedingsspanning: 5 V +/-10 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -1,6 mA/40 μA
- uitgangsspanning L/H: 0,5 V/2,5 V
- uitgangsstroom: -120 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 17 ns vertraging
- fabrikant: National Semiconductor

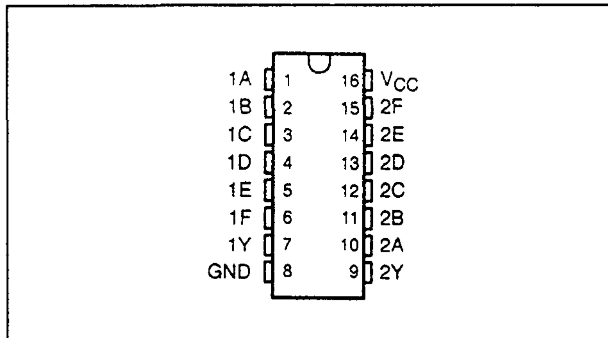
SN75121, N8T13

dual lijn-drivers

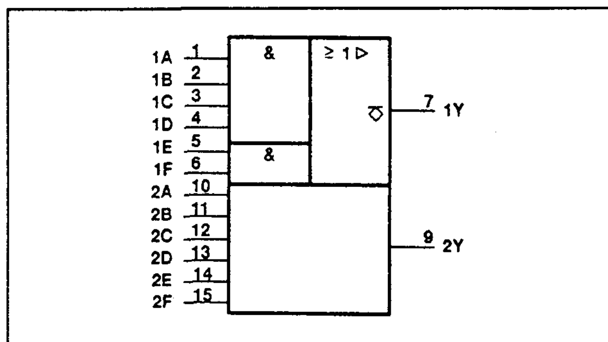
De SN75121 (N8T13) is een tweekanaals lijn-driver voor transport van digitale data over 50 tot 500 Ω coaxiale kabel, stripline of getwist paar. Deze driver is ook compatibel met standaard TTL-niveaus. De laagimpedante emittervolger uitgangen zijn kortsluitvast door middel van een interne bevei-

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

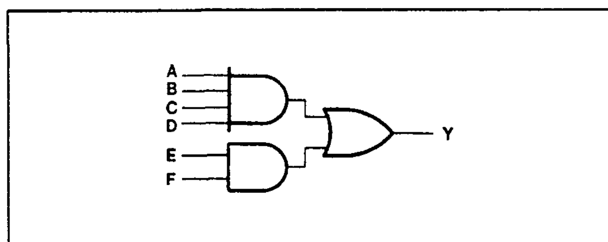
liging die in werking treedt als de uitgangsspanning lager wordt dan 1,5 V. De SN75121 (N8T13) is ontworpen voor gebruik in zogenaamde party-line systemen.



Figuur 20/4.2-14: Aansluitingen van de SN75121 (N8T13).



Figuur 20/4.2-15: Logisch symbool van de SN75121 (N8T13).



Figuur 20/4.2-16: Logisch schema van de SN75121 (N8T13) (positieve logica).

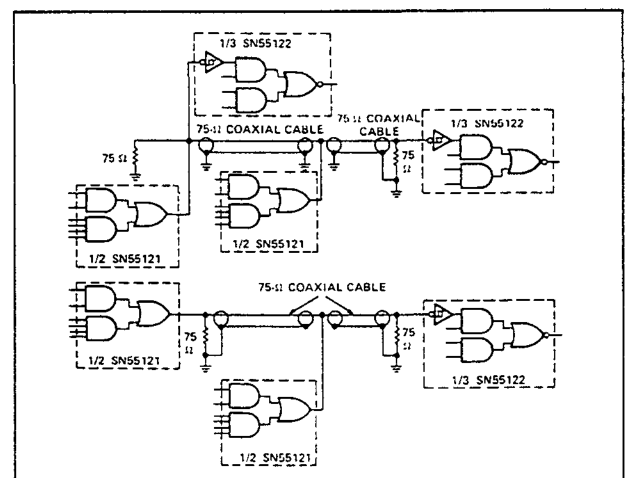
Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-14
- logisch symbool: figuur 20/4.2-15
- logisch schema: figuur 20/4.2-16
- waarheidstabel: figuur 20/4.2-17
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -1,6 mA/40 µA
- uitgangsspanning L/H: 1,5 V/2,4 V
- uitgangsstroom: -250 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 20 ns vertraging
- vervanging voor N8T13
- fabrikanten:
  Texas Instruments
  Signetics

INPUTS						OUTPUT
A	B	C	D	E	F	Y
H	H	H	H	X	X	H
X	X	X	X	H	H	H
All other input combinations						L

H = high level, L = low level, X = irrelevant

Figuur 20/4.2-17: Waarheidstabel van de SN75121 (N8T13).



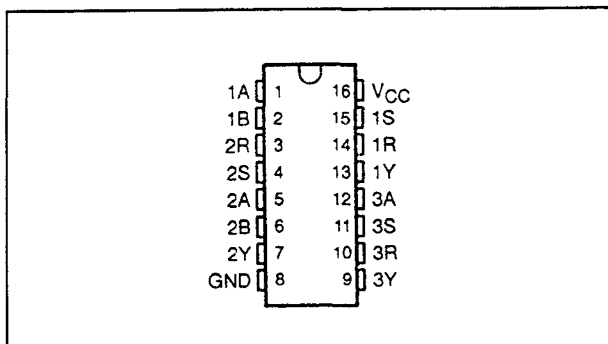
Figuur 20/4.2-18: Toepassing van de SN75121 en SN75122 in een party-line bussysteem.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

SN75122, N8T14

triple lijn-receivers

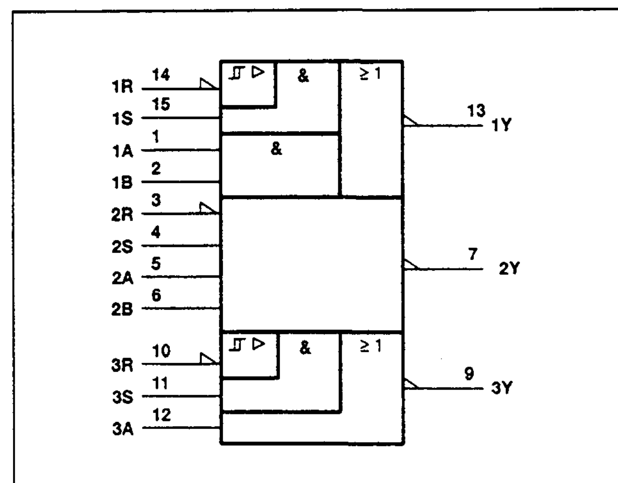
De SN75122 (N8T14) is een driekanaals lijn-ontvanger voor digitale data via 50 tot 500 Ω coaxiale kabel, stripline of getwist paar. Deze receiver is bovendien compatibel met standaard TTL-niveaus. De receiver-ingangen hebben een ingebouwde hysteresisch om de ongevoeligheid voor storingen in single-ended systemen te vergroten. De hoge impedantie van deze ingang vormt een minimale belasting voor de driver en maakt afsluiting van de transmissielijn met de karakteristieke impedantie mogelijk om zodoende reflecties te voorkomen. Een open ingang wordt door de ontvanger gezien als LAAG, terwijl een ingangsspanning van -0,15 V bij in- of uitgeschakelde voeding is toegestaan. De andere ingangen zijn als TTL geconfigureerd. De S-ingang moet HOOG zijn om de ontvanger te laten werken. Twee van de ontvangers hebben A- en B-ingangen die de uitgang LAAG houden, zolang zij beide HOOG zijn. De derde ontvanger heeft alleen een A-ingang met dezelfde functie.



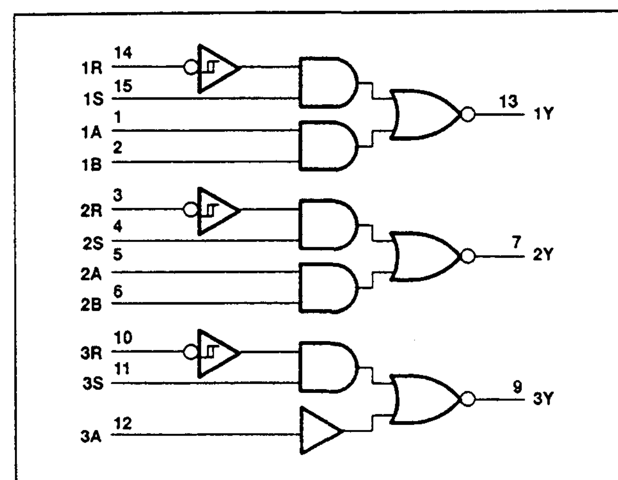
Figuur 20/4.2-19: Aansluitingen van de SN75122 (N8T14).

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-19
- logisch symbool: figuur 20/4.2-20
- logisch schema: figuur 20/4.2-21
- waarheidstabel: figuur 20/4.2-22
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -1,6 mA/40 μA
- uitgangsspanning L/H: 0,4 V/2,6 V
- uitgangsstroom: -100 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 20 ns vertraging
- vervanging voor N8T14
- fabrikanten:
  Texas Instruments
  Signetics



Figuur 20/4.2-20: Logisch symbool van de SN75122 (N8T14).



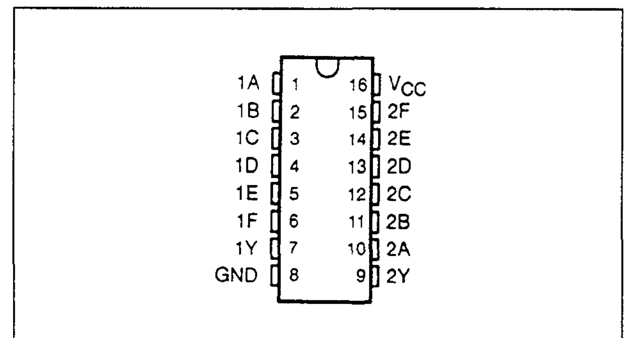
Figuur 20/4.2-21: Logisch schema (positieve logica) van de SN75122 (N8T14).

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

INPUTS				OUTPUT
A	B†	R	S	Y
H	H	X	X	L
X	X	L	H	L
L	X	H	X	H
L	X	X	L	H
X	L	H	X	H
X	L	X	L	H

† B input and last two lines of the function table are applicable to receivers 1 and 2 only

Figuur 20/4.2-22: Waarheidstabel van de SN75122 (N8T14).



Figuur 20/4.2-23: Aansluitingen van de SN75123 (N8T23).

SN75123, N8T23

dual lijn-drivers

De SN75123 (N8T23) is een tweekanaals lijn-driver die speciaal werd ontwikkeld als input/output interface voor het IBM-systeem 360. Deze driver is tevens compatibel met standaard TTL-niveaus. De laag-impedante emittervolger uitgangen zijn geschikt voor afgesloten lijnen, zoals coaxiale kabel en getwiste paren. De ongebonden uitgangen die "wired-OR" logica mogelijk maken (zoals in party-line systemen) zijn kortsluitvast door middel van een interne beveiliging die in werking treedt als de uitgangsspanning lager wordt dan 1,5 V.

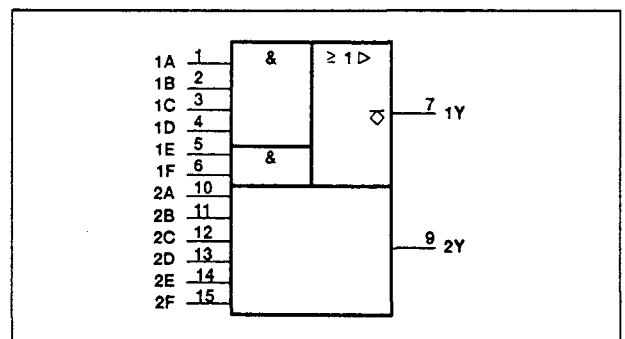
Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-23
- waarheidstabel: figuur 20/4.2-24
- logisch symbool: figuur 20/4.2-25
- logisch schema: figuur 20/4.2-26
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -1,6 mA/40 μA
- uitgangsspanning L/H: 1,5 V/3,11 V
- uitgangsstroom: -100 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 12 ns vertraging
- equivalent met N8T23
- fabrikanten:
  Texas Instruments
  Signetics

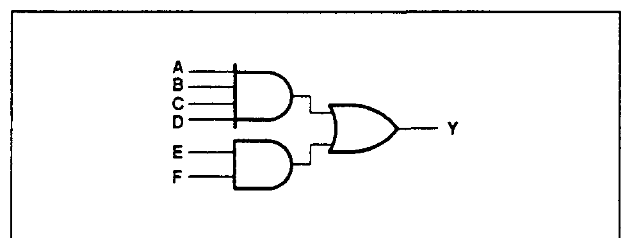
INPUTS						OUTPUT
A	B	C	D	E	F	Y
H	H	H	H	X	X	H
X	X	X	X	H	H	H
All other input combinations						L

H = high level, L = low level, X = irrelevant

Figuur 20/4.2-24: Waarheidstabel van de SN75123 (N8T23).

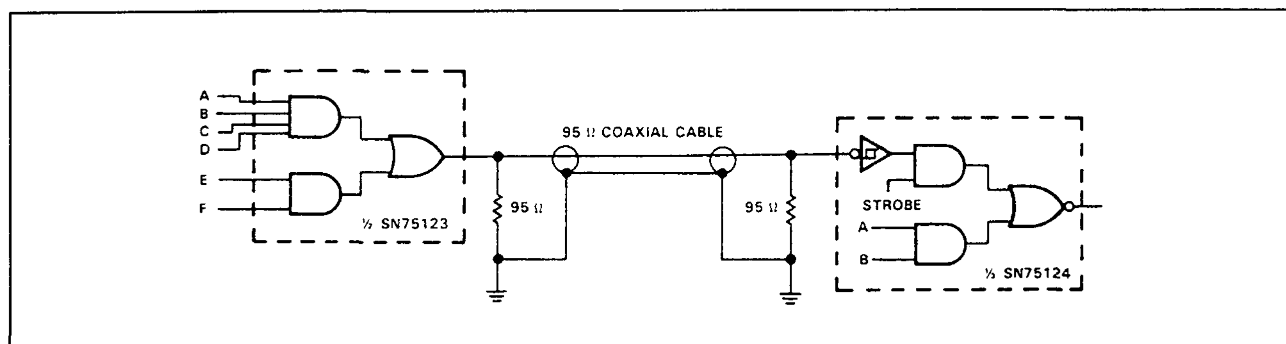


Figuur 20/4.2-25: Logisch symbool van de SN75123 (N8T23).



Figuur 20/4.2-26: Logisch schema (positieve logica) van één kanaal van de SN75123 (N8T23).

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-27: Communicatie van de SN75123 naar de SN75124 over een niet-gebalanceerd lijn.

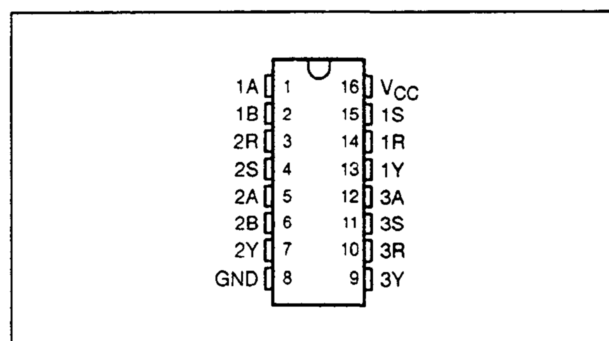
SN75124, N8T24

triple lijn-receivers

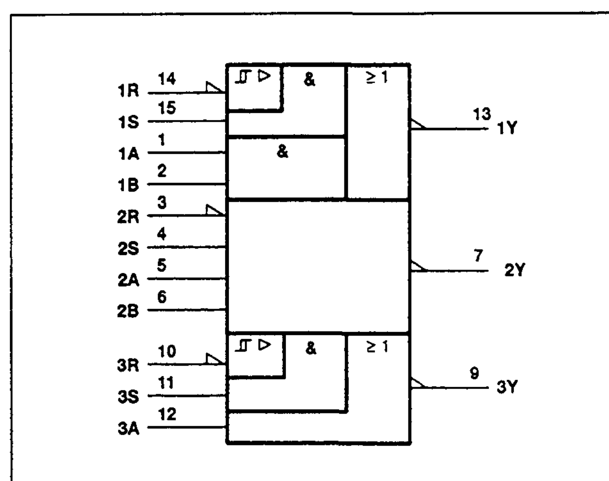
De SN75124 (N8T24) is een driekanaals lijn-ontvanger die speciaal werd ontwikkeld als input/output interface voor het IBM-systeem 360. Deze receiver is tevens compatibel met standaard TTL-niveaus. De receiver-ingangen hebben een ingebouwde hysteresisch voor een betere ongevoeligheid voor storingen in single-ended systemen. Een open ingang wordt door de ontvanger gezien als LAAG, terwijl de ingangsspanning -0,15 V mag zijn bij in- of uitgeschakelde voeding. De andere ingangen zijn als TTL geconfigureerd. Als de S-ingang HOOG is, is de ontvanger vrij gegeven. Twee ontvangers hebben A- en B-ingangen die de uitgang LAAG houden als zij beide HOOG zijn. De derde ontvanger heeft alleen een A-ingang met dezelfde functie.

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-28
- logisch symbool: figuur 20/4.2-29
- logisch schema: figuur 20/4.2-30
- waarheidstabel: figuur 20/4.2-31
- voedingsspanning: 5 V +/-5 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -1,6 mA/40 µA
- uitgangsspanning L/H: 0,4 V/2,6 V
- uitgangsstroom: -100 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 20 ns vertraging
- equivalent met N8T24
- fabrikanten:
  Texas Instruments
  Signetics

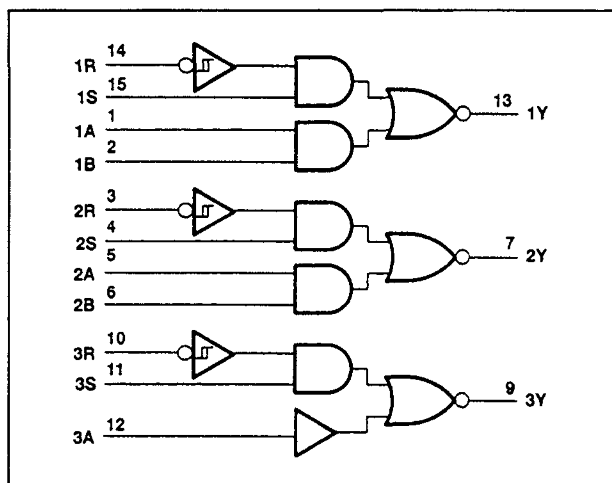


Figuur 20/4.2-28: Aansluitingen van de SN75124 (N8T24).



Figuur 20/4.2-29: Logisch symbool van de SN75124 (N8T24).

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-30: Logisch schema (positieve logica) van de SN75124 (N8T24).

INPUTS				OUTPUT
A	B†	R	S	Y
H	H	X	X	L
X	X	L	H	L
L	X	H	X	H
L	X	X	L	H
X	L	H	X	H
X	L	X	L	H

† B input and last two lines of the function table are applicable to receivers 1 and 2 only

Figuur 20/4.2-31: Waarheidstabel van de SN75124 (N8T24).

SN75125

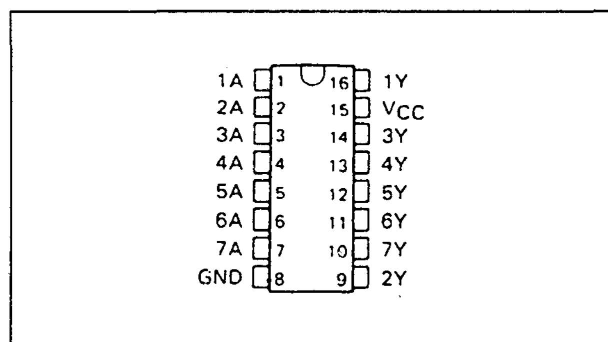
7-kanaals lijn-receiver

De SN75125 is een monolithische zevenkanaals lijn-ontvanger die speciaal werd ontwikkeld als input/output interface voor het IBM-systeem 360/370.

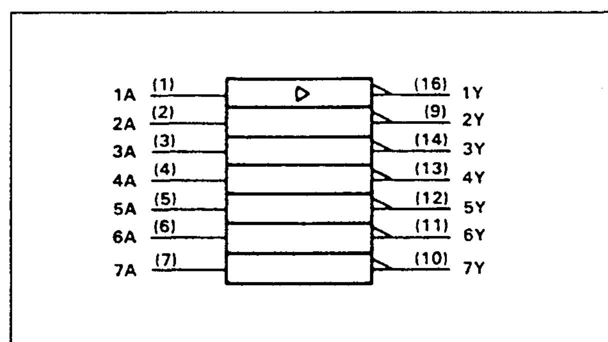
Door het speciale low-power ontwerp en de Schottky-geclampte transistoren is het energieverbruik laag, terwijl toch hoge schakelsnelheden mogelijk zijn en de uitgangen TTL-compatibel zijn.

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-32
- logisch symbool: figuur 20/4.2-33
- voedingsspanning: 5 V +/-10 %
- ingangsweerstand: 7 tot 20 kΩ
- ingangsspanning L/H: 0,7 V/1,7 V
- ingangsstroom L/H: 30 μA/0,3 mA
- uitgangsspanning L/H: 0,4 V/3,1 V
- uitgangsstroom: -60 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 18 ns vertraging
- fabrikant:
  Texas Instruments



Figuur 20/4.2-32: Aansluitingen van de SN75125.



Figuur 20/4.2-33: Logisch symbool van de SN75125.

SN75126, MC3481

quad lijn-drivers

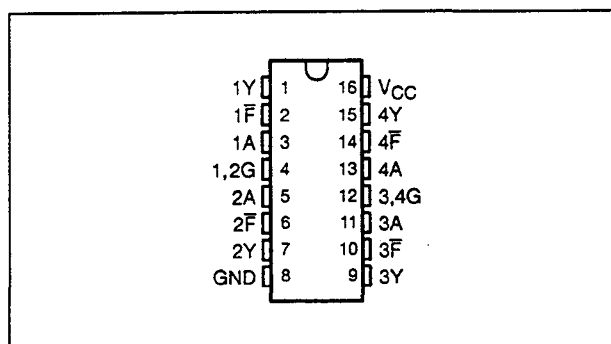
De SN75126 (MC3481) is een viervoudige lijn-driver die speciaal werd ontwikkeld om te voldoen aan de specificaties van het IBM-systeem 360/370. De uitgangsspanning is

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

minimaal 3,11 V (bij I_{OH} = -59,3 mA) in de aanbevolen temperatuur- en voedingsspanningsgebieden. De driver-uitgangen zijn voorzien van stroombegrenzende foutdetectie-schakelingen. Hierdoor is het mogelijk dat de uitgangen wel veel stroom leveren, maar dat de dissipatie beperkt blijft bij kortsluiting. De 75126 is compatibel met standaard TTL-niveaus. De foutdetectie kan een kortsluiting detecteren op iedere willekeurige Y-lijn. Is dat het geval dan gaat die uitgang LAAG, terwijl ook de bijbehorende fout-vlag LAAG gaat. De 75126 is geschikt voor 50 Ω of 90 Ω belastingen.

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-34
- waarheidstabel: figuur 20/4.2-35
- logisch symbool: figuur 20/4.2-36
- logisch schema: figuur 20/4.2-37
- voedingsspanning: 5 V +/-10 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -500 µA/40 µA
- uitgangsspanning L/H: 0,15 V/3,11 V
- uitgangsstroom: -59,3 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 40 ns vertraging
- fabrikanten:
  Texas Instruments
  Motorola (MC3481)

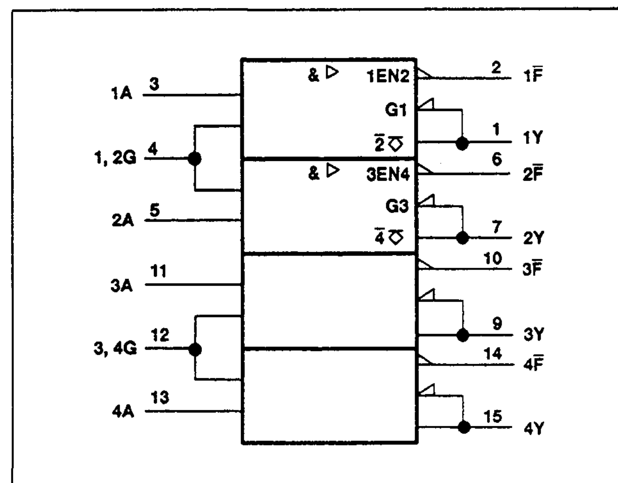


Figuur 20/4.2-34: Aansluitingen van de SN75126 (MC3481).

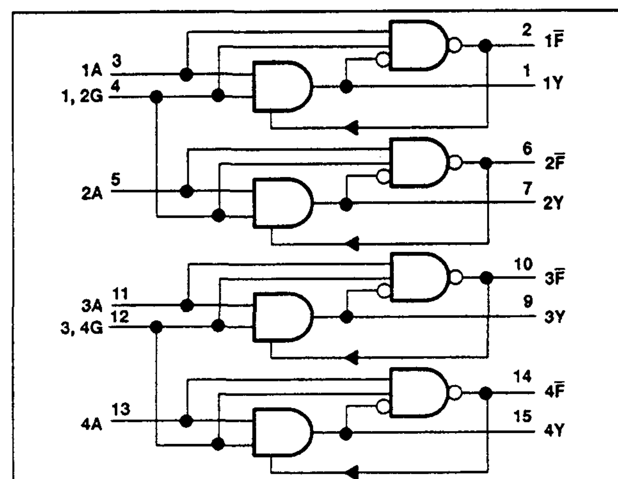
INPUTS		OUTPUTS	
G	A	Y	F̄
L	X	L	H
H	H	H	H
H	H	S	L

H = high level,
L = low level,
X = irrelevant,
S = shorted to ground

Figuur 20/4.2-35: Waarheidstabel van de SN75126 (MC3481).



Figuur 20/4.2-36: Logisch symbool van de SN75126 (MC3481).



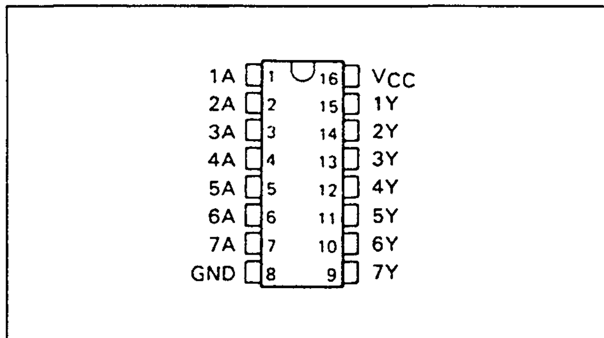
Figuur 20/4.2-37: Logisch schema (positieve logica) van de SN75126 (MC3481).

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

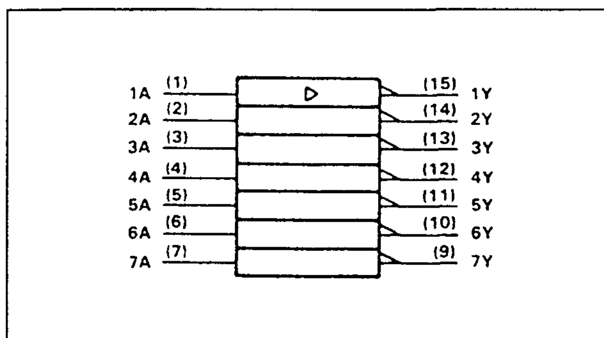
SN75127

7-kanaals lijn-receiver

De SN75127 is, net als de 75125, een monolithische zevenkanaals lijn-ontvanger die speciaal werd ontwikkeld voor input/output interface-doeleinden voor het IBM-systeem 360/370. Door het speciale low-power ontwerp en de Schottky-geclampte transistoren is het energieverbruik laag, terwijl toch hoge schakelsnelheden mogelijk zijn en de uitgangen TTL-compatibel zijn. De 75127 heeft standaard V_{CC}- en GND-aansluitingen.



Figuur 20/4.2-38: Aansluitingen van de SN75127.



Figuur 20/4.2-39: Logisch symbool van de SN75127.

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-38
- logisch symbool: figuur 20/4.2-39
- voedingsspanning: 5 V +/-10 %
- ingangsweerstand: 7 tot 20 kΩ
- ingangsspanning L/H: 0,7 V/1,7 V
- ingangsstroom L/H: 30 µA/0,3 mA
- uitgangsspanning L/H: 0,4 V/3,1 V
- uitgangsstroom: -60 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 18 ns vertraging
- fabrikant:
  Texas Instruments

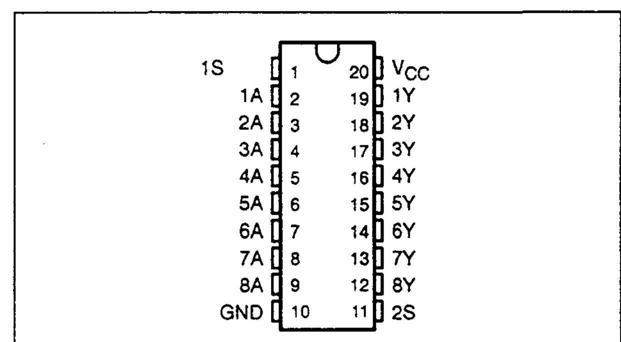
SN75128

8-kanaals lijn-receiver

De SN75128 is een achtkanaals lijn-ontvanger die speciaal werd ontwikkeld om te voldoen aan de eisen voor de input /output interface van het IBM-systeem 360/370. Per groep van vier receivers is één gemeenschappelijke aktief-HOGE strobe opgenomen. Door het speciale low-power ontwerp en de Schottky-geclampte transistoren zijn hoge schakelsnelheden mogelijk bij een laag energieverbruik.

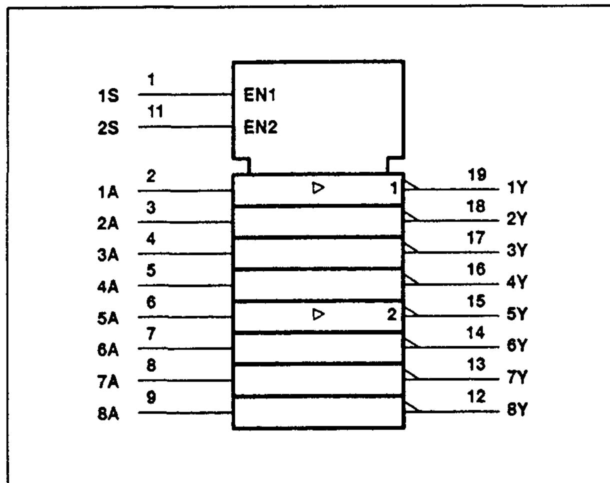
Technische gegevens

- behuizing: DIL-20
- aansluitgegevens: figuur 20/4.2-40
- logisch symbool: figuur 20/4.2-41
- logisch schema: figuur 20/4.2-42
- voedingsspanning: 5 V +/-10 %
- ingangsweerstand: 7 tot 20 kΩ
- ingangsspanning L/H: 0,7 V/1,7 V
- ingangsstroom L/H: 30 µA/0,3 mA
- uitgangsspanning L/H: 0,4 V/3,1 V
- uitgangsstroom: -60 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 18 ns vertraging
- fabrikant:
  Texas Instruments

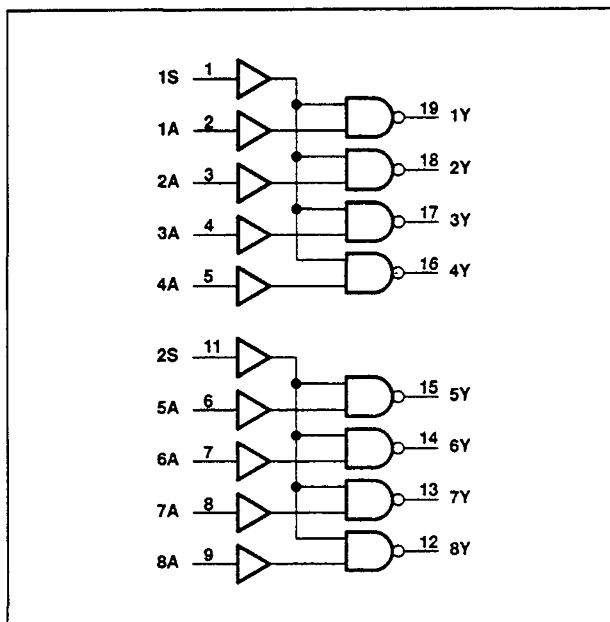


Figuur 20/4.2-40: Aansluitingen van de SN75128.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-41: Logisch symbool van de SN75128.

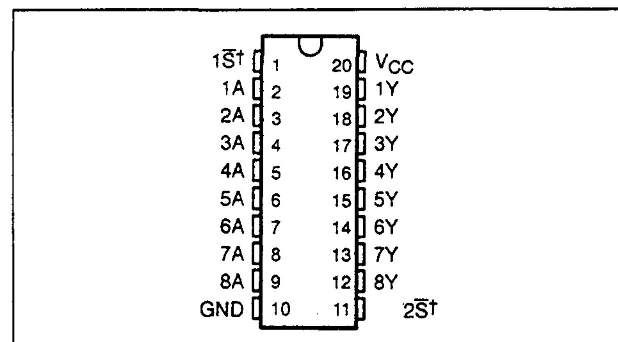


Figuur 20/4.2-42: Logisch schema (positieve logica) van de SN75128.

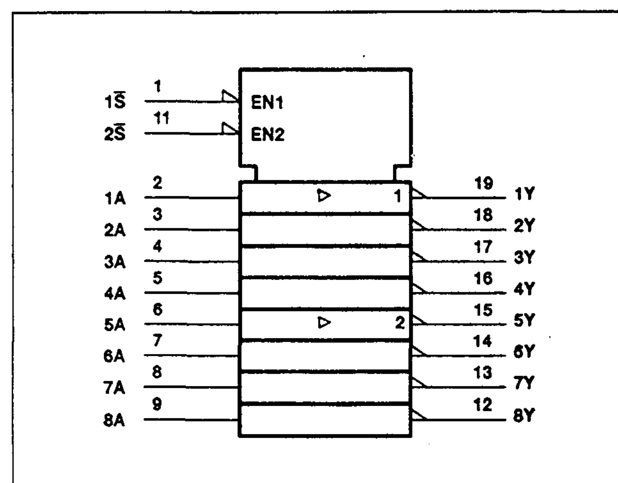
SN75129

8-kanaals lijn-receiver

De SN75129 is, net als de SN75128, een speciaal voor de input/output interface van het IBM-systeem 360/370 ontwikkelde acht-kanaals lijn-ontvanger. Per groep van vier receivers is één gemeenschappelijke aktief-LAGE strobe aanwezig. Het speciale low-power ontwerp en de Schottky-geclampte transistoren maken hoge schakelsnelheden mogelijk bij een laag energieverbruik.



Figuur 20/4.2-43: Aansluitingen van de SN75129.

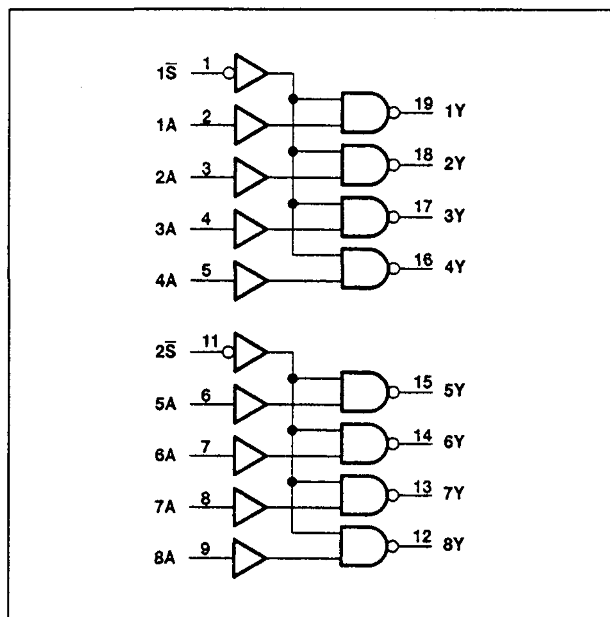


Figuur 20/4.2-44: Logisch symbool van de SN75129.

Technische gegevens

- behuizing: DIL-20
- aansluitgegevens: figuur 20/4.2-43
- logisch symbool: figuur 20/4.2-44
- logisch schema: figuur 20/4.2-45
- voedingsspanning: 5 V +/-10 %
- ingangsweerstand: 7 tot 20 kΩ
- ingangsspanning L/H: 0,7 V/1,7 V
- ingangsstroom L/H: 30 µA/0,3 mA
- uitgangsspanning L/H: 0,4 V/3,1 V
- uitgangsstroom: -60 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 18 ns vertraging
- fabrikant:
  Texas Instruments

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-45: Logisch schema (positieve logica) van de SN75129.

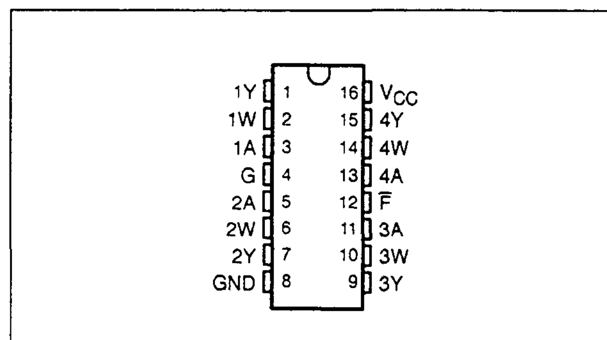
SN75130, MC3485

quad lijn-drivers

De SN75130 (MC3485) is een verbeterde viervoudige lijn-driver die voldoet aan de specificaties van het IBM-systeem 360/370. De uitgangsspanning is minimaal 3,11 V (bij I_{OH} = -59,3 mA) over de gehele aanbevolen temperatuur- en voedingsspanningsgebieden. Omdat de driver-uitgangen zijn voorzien van stroombegrenzende foutdetectieschakelingen is het mogelijk dat de uitgangen veel stroom kunnen leveren, terwijl de dissipatie bij kortsluiting beperkt blijft. De 75130 is compatibel met standaard TTL-niveaus. De foutdetectie kan een kortsluiting detecteren op elke Y-lijn. De betreffende uitgang wordt dan uitgeschakeld (LAAG), terwijl zijn fout-vlag (W) LAAG gaat. De 75130 is geschikt voor 50 Ω of 90 Ω belastingen en kan daardoor worden toegepast in veel I/O-systemen.

Technische gegevens

- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.2-46
- waarheidstabel: figuur 20/4.2-47



Figuur 20/4.2-46: Aansluitingen van de SN75130 (MC3485).

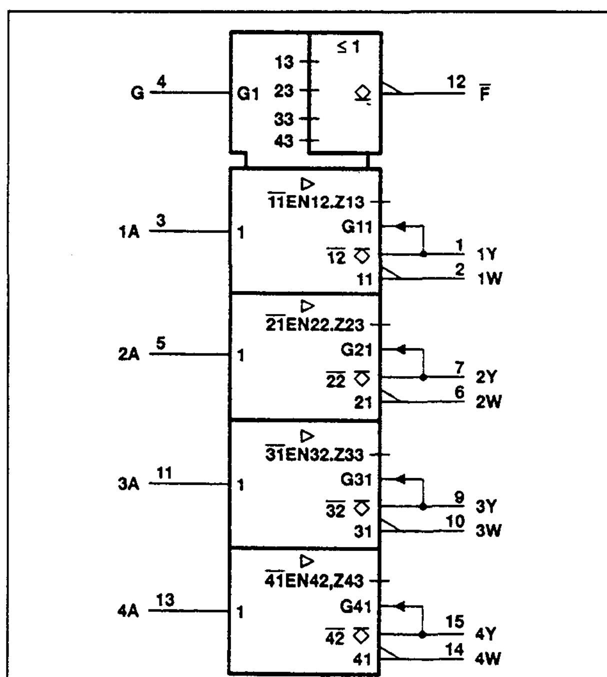
FUNCTION TABLE, EACH DRIVER

INPUTS		OUTPUTS		
G†	A	Y	F̄	W
L	X	L	H	H
X	L	L	H	H
H	H	H	H	L
H	H	S	L	H

H = high level, L = low level, X = irrelevant,
S = shorted to ground

† G and F̄ are common to the four drivers. If any of the four Y outputs is shorted, the fault flag will respond.

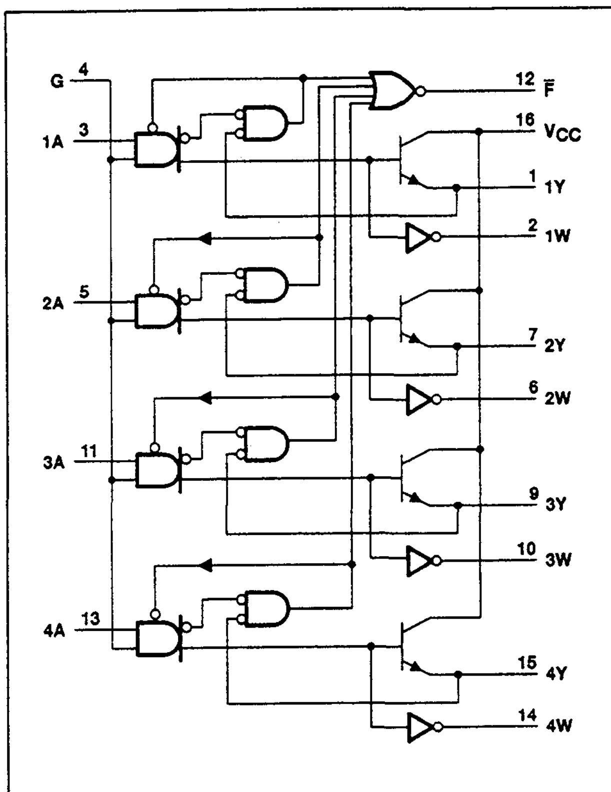
Figuur 20/4.2-47: Waarheidstabel van de SN75130 (MC3485).



Figuur 20/4.2-48: Logisch symbool van de SN75130 (MC3485).

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

- logisch symbool: figuur 20/4.2-48
- logisch schema: figuur 20/4.2-49
- voedingsspanning: 5 V +/-10 %
- ingangsspanning L/H: 0,8 V/2 V
- ingangsstroom L/H: -250 µA/20 µA
- uitgangsspanning L/H: 0,15 V/3,11 V
- uitgangsstroom: -59,3 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 40 ns vertraging
- equivalent met MC3485
- fabrikanten:
  Texas Instruments
  Motorola MC3485

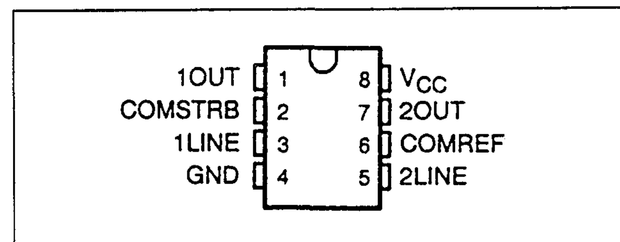


Figuur 20/4.2-49: Logisch schema (positieve logica) van de SN75130 (MC3485).

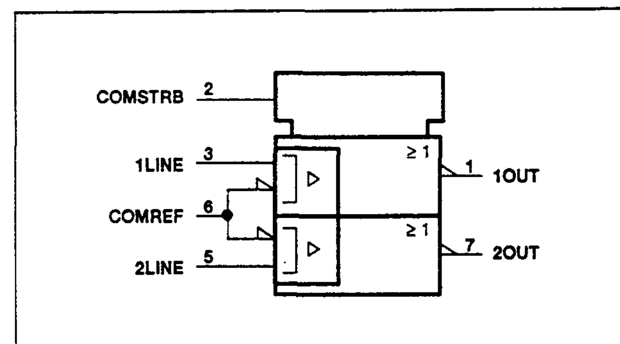
SN75140, SN75141

dual lijn-receivers

De SN75140 en SN75141 zijn tweekanaals lijn-ontvangers die behalve als lijn-ontvanger ook als "gated oscillator" of als "level comparator" kunnen worden gebruikt. De uitgangen en strobes van deze receiver zijn compatibel met standaard TTL-niveaus, terwijl de referentiespanning (schakeldrempel) extern moet worden aangeboden. Deze drempel is instelbaar tussen 1,5 V en 3,5 V en kan zodoende worden aangepast aan de behoefte voor storingsongevoeligheid van een systeem. De SN75140 en de SN75141 zijn in zoverre gelijk dat de SN75141 beveiligingsdioden aan de ingangen heeft en de SN75140 niet.



Figuur 20/4.2-50: Aansluitingen van de SN75140/75141.

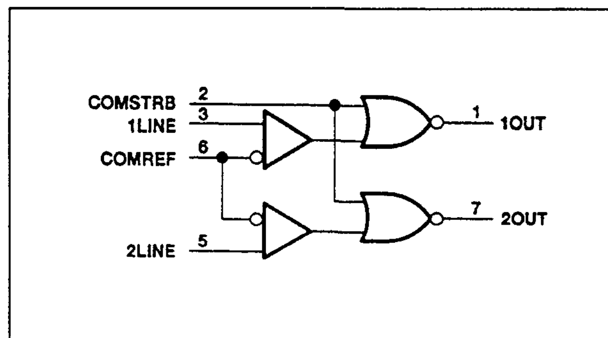


Figuur 20/4.2-51: Logisch symbool van de SN75140 en SN75141.

Technische gegevens

- behuizing: DIL-8
- aansluitgegevens: figuur 20/4.2-50
- logisch symbool: figuur 20/4.2-51
- logisch schema: figuur 20/4.2-52
- waarheidstabel: figuur 20/4.2-53
- voedingsspanning: 5 V +/-10 %
- ingangsspanning L/H:
  V_{ref} - 0,1 V/V_{ref} + 0,1 V
- gevoeligheid: +/-100 mV

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



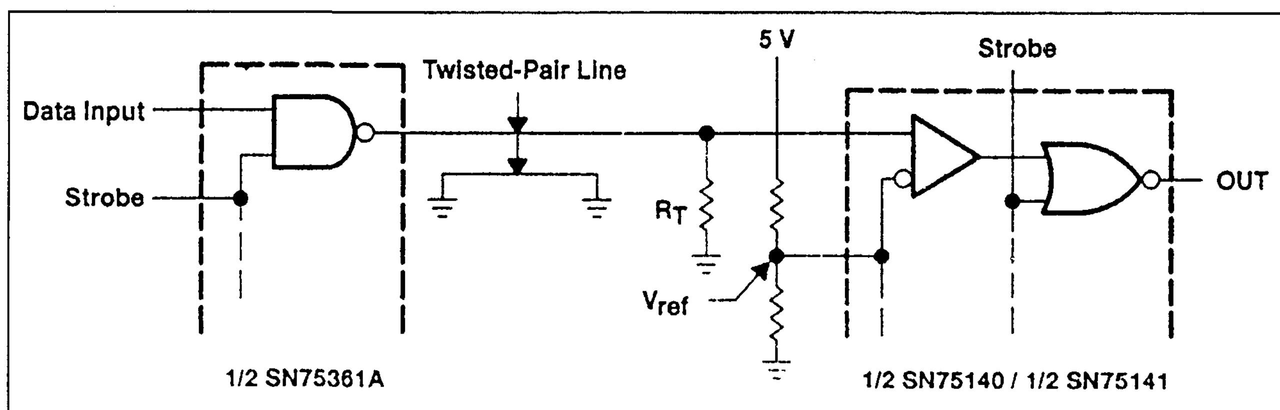
Figuur 20/4.2-52: Logisch schema (positieve logica) van de SN75140/75141.

(each receiver)

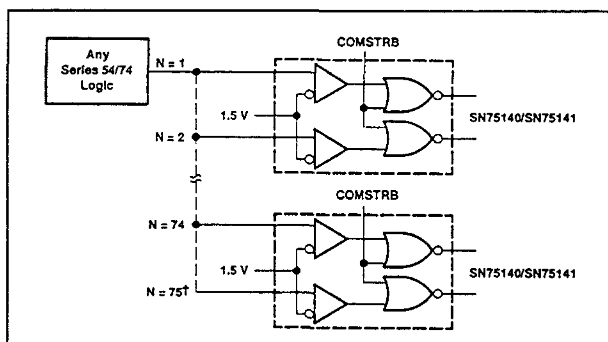
LINE INPUT	STROBE	OUTPUT
≤ V_{ref} − 100 mV	L	H
≥ V_{ref} + 100 mV	X	L
X	H	L

H = high level, L = low level, X = irrelevant

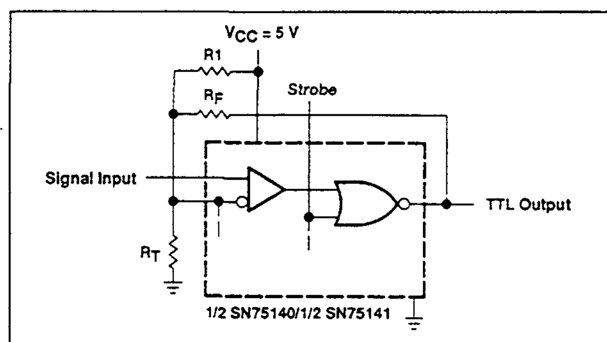
Figuur 20/4.2-53: Waarheidstabel van de SN75140 en SN75141.



Figuur 20/4.2-54: De SN75140/75141 toegepast als lijn-ontvanger.



Figuur 20/4.2-55: Gebruik van de SN75140/75141 om de fan-out van een standaard TTL-poort te vergroten.



Figuur 20/4.2-56: De SN75140/75141 toegepast als Schmitt-trigger.

- ingangsstroom L/H: -10 μA/35 μA
- uitgangsspanning L/H: 0,4 V/2,4 V
- uitgangsstroom: -55 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 22 ns vertraging
- gemeenschappelijke strobe
- fabrikanten:
  Texas Instruments
  NatSemi DS75141/141

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

Figuur 20/4.2-57: Toepassing van de SN75140/75141 als gated oscillator.

SN75142A, SN75143A

dual lijn-receivers

De SN75142A en SN75143A zijn (niet meer leverbare) tweekanaals lijn-ontvangers die grotendeels overeenkomen met de SN75140/75141. Doordat zij zich in een 14-pens DIL-behuizing bevinden is er ook ruimte voor individuele strobes en is een interne referentiespanning van 2,5 V aanwezig. Ook deze receivers kunnen naast lijn-ontvanger ook als "gated oscillator" of "level comparator" worden gebruikt. De uitgangen en strobes zijn compatibel met standaard TTL-niveaus. De SN75143A heeft beveiligingsdioden aan de ingangen en de SN75142A niet.

Figuur 20/4.2-58: Aansluitingen en logisch schema (positieve logica) van de SN75142A en SN75143A.

Technische gegevens

- behuizing: DIL-14
- aansluitgegevens en logisch schema: figuur 20/4.2-58
- waarheidstabel: figuur 20/4.2-59
- voedingsspanning: 5 V +/-10 %
- ingangsspanning L/H: V_{ref} - 0,1 V/V_{ref} + 0,1 V
- gevoeligheid: +/-100 mV
- ingangsstroom L/H: -10 µA/35 µA
- uitgangsspanning L/H: 0,4 V/2,4 V
- uitgangsstroom: -55 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 22 ns vertraging
- fabrikant: Texas Instruments

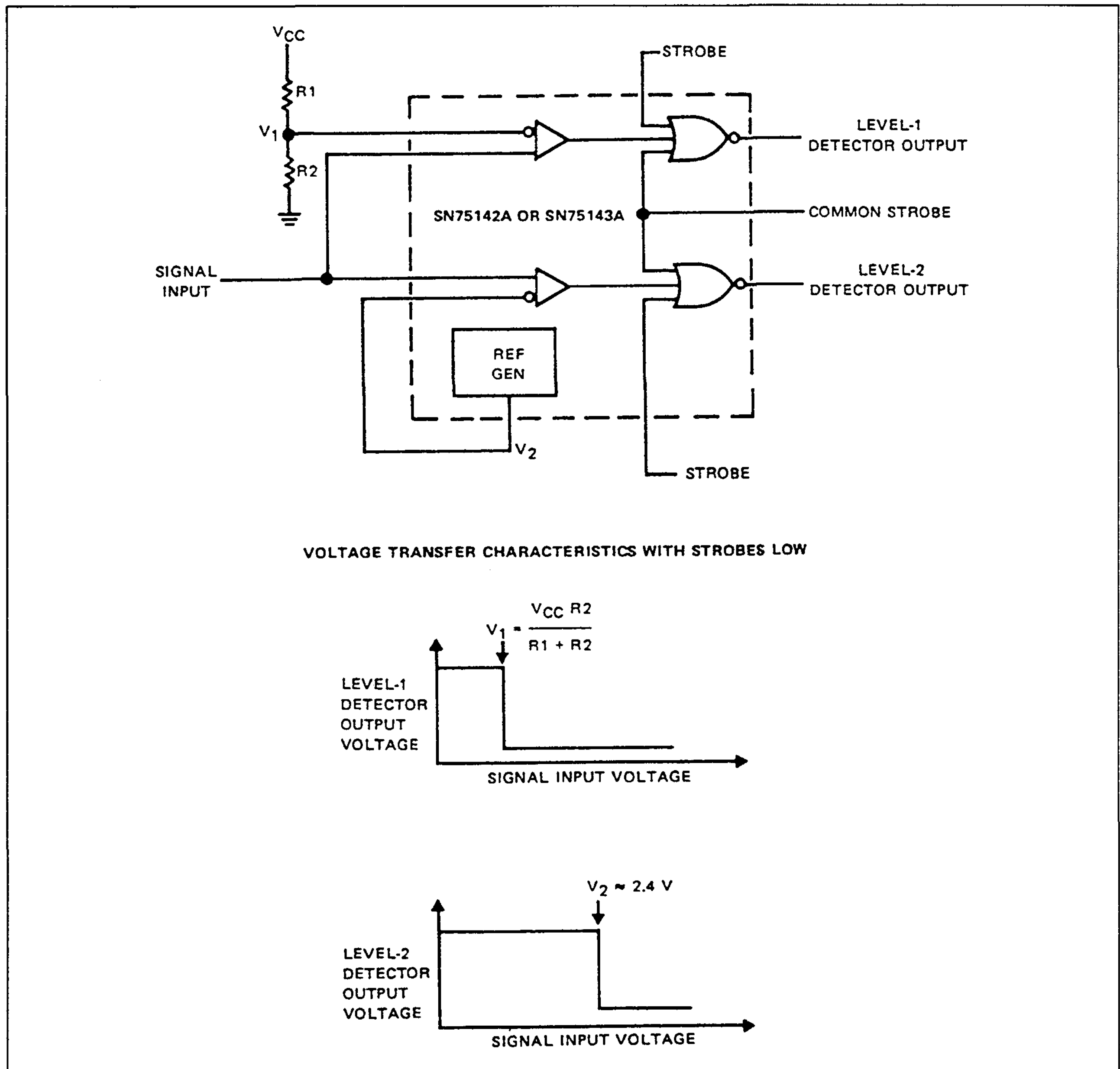
(EACH RECEIVER)

LINE INPUT	INDIVIDUAL STROBE	COMMON STROBE	OUTPUT
< V_{REF} − 100 mV	L	L	H
> V_{REF} + 100 mV	X	X	L
X	H	X	L
X	X	H	L

H = high level, L = low level, X = irrelevant

Figuur 20/4.2-59: Waarheidstabel van de SN75142A en SN75143A.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers



Figuur 20/4.2-60: De SN75142A/75143A toegepast als level-detector.

4.2 Type-beschrijving single-ended lijn-drivers en -receivers

20/4.3

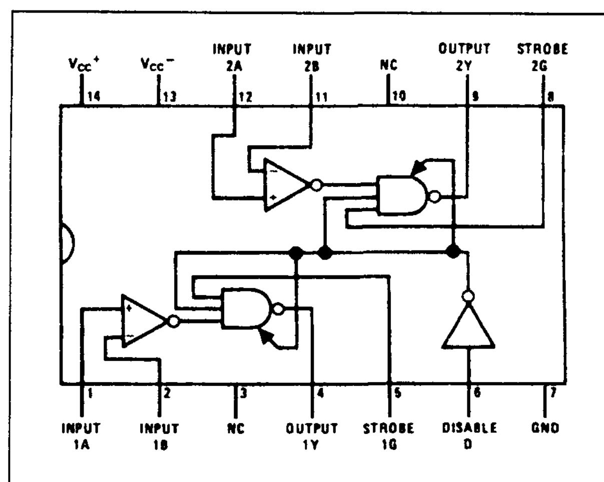
Type-beschrijving differentiële lijn-drivers en -receivers

DS3603

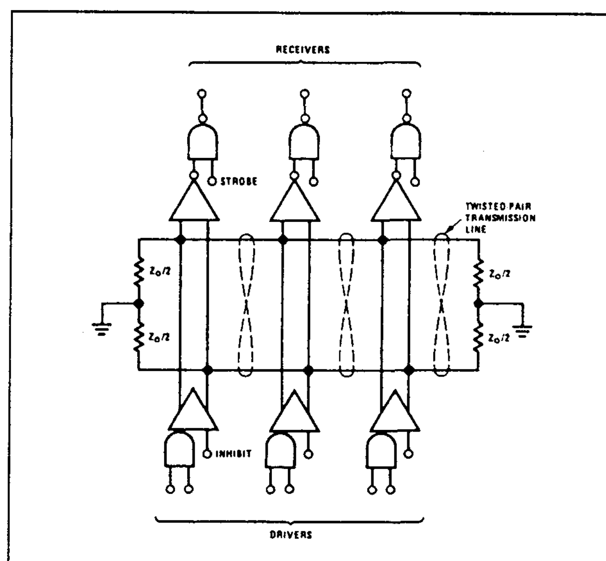
dual lijn-receiver

De DS3603 is een 2-kanaals differentiële lijn-ontvanger met 3-state uitgang. Door de hoge ingangsimpedantie is de DS3603 zeer geschikt voor party-line systemen en andere toepassingen, zoals transducer-voorversterker, level-translator en comparator. De ontvanger heeft een ingangsgevoeligheid van +/-25 mV bij een common-mode bereik van +/-3 V. In serie met de collectoren van de differentiële trap zijn beveiligingsdioden opgenomen, die nuttig zijn wanneer met meerdere V_{CC}'s wordt gewerkt of wanneer de voedingsspanning wordt afgeschakeld (geen signaal-clamping).

De uitgangen en strobes van deze receiver zijn TTL-compatibel. De DS3603 is pen-compatibel met de SN75107, SN75108 en SN75208.



Figuur 20/4.3-1: Aansluitingen en logisch schema (positieve logica) van de DS3603.



Figuur 20/4.3-2: De DS3603 toegepast als (party-) lijn-ontvanger.

Technische gegevens

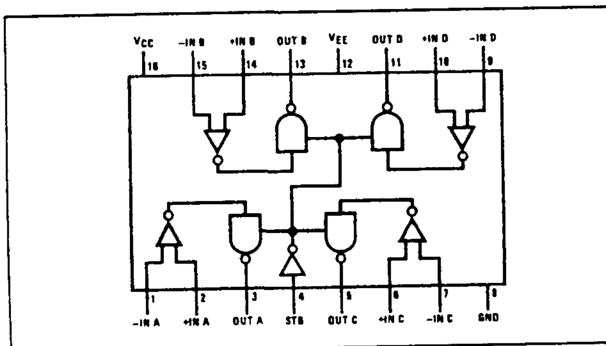
- behuizing: DIL-14
- aansluitgegevens en logisch schema (positieve logica):
  figuur 20/4.3-1
- dubbele voedingsspanning: +/-5 V +/-5 %
- ingangs-gevoeligheid: +/-25 mV
- common-mode bereik: +/-3 V
- ingangsstroom L/H: -10 µA/30 µA
- 3-state uitgangen
- uitgangsspanning L/H: 0,4 V/2,4 V
- uitgangsstroom: -70 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 17 ns vertraging
- fabrikant:
  NatSemi

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

DS3650, DS3652

quad lijn-receivers

De DS3650 en DS3652 zijn 4-kanaals differentiële lijn-ontvangers. De DS3650 heeft aktieve pull-up uitgangen een heeft een 3-state strobe, terwijl de DS3652 met zijn open-collector uitgangen "implied AND" operaties mogelijk maakt. De DS3652 kan daardoor bijvoorbeeld gebruikt worden als adresdecoder: alle uitgangen zijn met elkaar doorverbonden en hebben een gemeenschappelijke optrekweerstand. De verzamelde uitgang gaat nu alleen HOOG als alle adreslijnen "waar" zijn. De DS3650 is pen- en functie-compatibel met de MC3450; de DS3652 met de MC3452.



Figuur 20/4.3-3: Aansluitingen en logisch schema (positieve logica) van de DS3650 en DS3652.

Technische gegevens

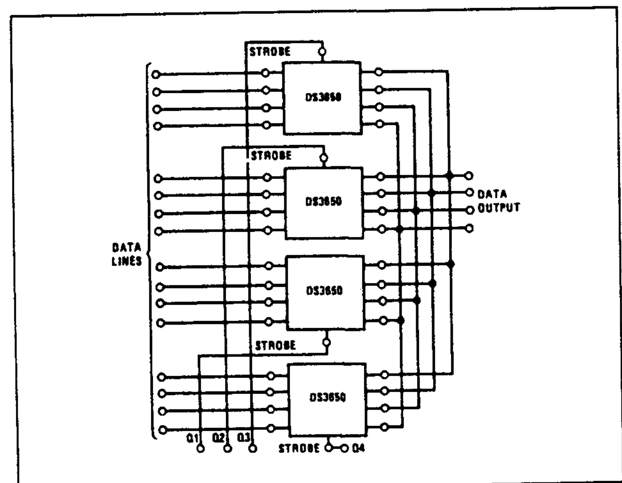
- behuizing: DIL-16
- aansluitgegevens en logisch schema (positieve logica):
  figuur 20/4.3-3
- dubbele voedingsspanning: +/-5 V +/-5 %
- ingangs-gevoeligheid: +/-25 mV
- common-mode bereik: +/-3 V
- ingangsstroom L/H: -10 µA/75 µA
- uitgangsstructuur:
  DS3650: 3-state uitgangen
  DS3652: open-collector
- uitgangsspanning L/H: 0,45 V/2,4 V
- uitgangsstroom: -70 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 20 ns vertraging
- fabrikanten:

NatSemi
Motorola (MC3450, MC3452)

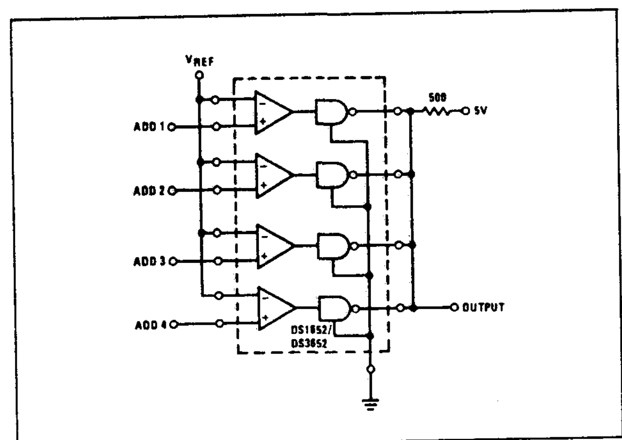
Input	Strobe	Output	
		DS3650	DS1652/ DS3652
$V_D \geq 25$ mV	L	H	Open
	H	Open	Open
-25 mV $\leq V_{ID} \leq 25$ mV	L	X	X
	H	Open	Open
$V_{ID} \leq -25$ mV	L	L	L
	H	Open	Open

L = Low Logic State Open = TRI-STATE
H = High Logic State X = Indeterminate State

Figuur 20/4.3-4: Waarheidstabel van de DS3650 en DS3652.



Figuur 20/4.3-5: Data-selectie met de DS3650: "wired-OR".



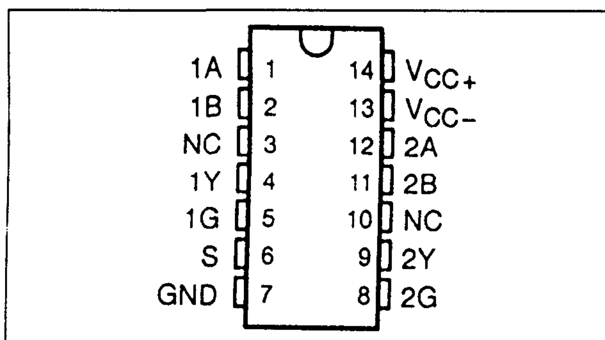
Figuur 20/4.3-6: De DS3652 toegepast als adres-decoder: "implied-AND".

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

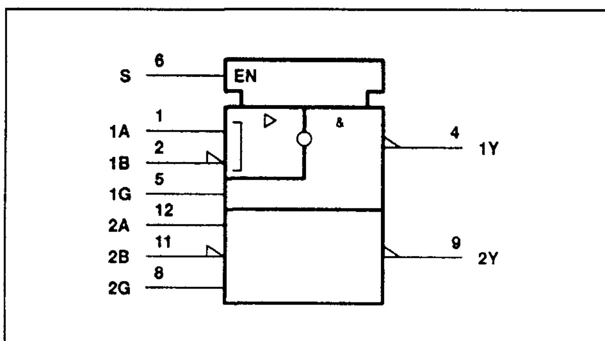
SN75107(A/B), SN75108(A/B)

dual lijn-receivers

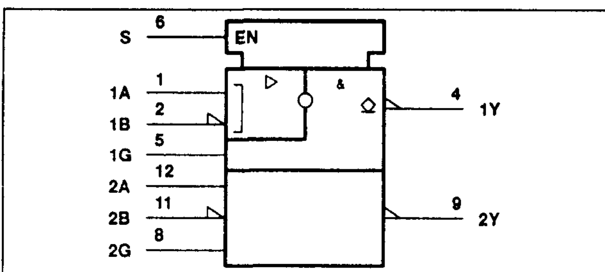
De SN75107 en SN75108 zijn 2-kanaals differentiële lijn-ontvangers. De SN75107 heeft "totempaal" uitgangen en de SN75108 heeft open-collector uitgangen. Alle ingangen van deze onafhankelijk van elkaar werkende ontvangers zijn TTL-compatibel en de uitgangen zijn geschikt voor gebalanceerde, niet-gebalanceerde en party-line transmissie-systemen.



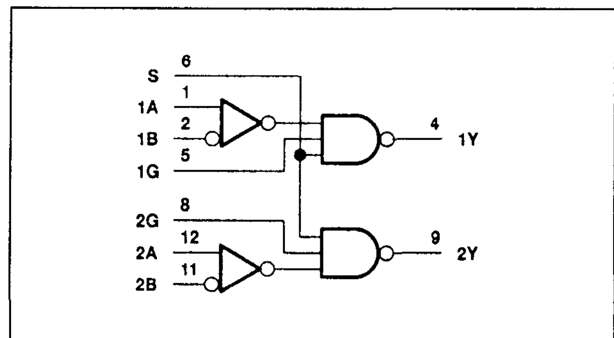
Figuur 20/4.3-7: Aansluitingen van de SN75107 en SN75108.



Figuur 20/4.3-8: Logisch symbool van de SN75107.



Figuur 20/4.3-9: Logisch symbool van de SN75108.



Figuur 20/4.3-10: Logisch schema (positieve logica) van de SN75107/75108.

DIFFERENTIAL INPUTS A – B	STROBES G	STROBES S	OUTPUT Y
$V_{ID} \geq 25$ mV	X	X	H
-25 mV $< V_{ID} < 25$ mV	X	L	H
	L	X	H
	H	H	Indeterminate
$V_{ID} \leq -25$ mV	X	L	H
	L	X	H
	H	H	L

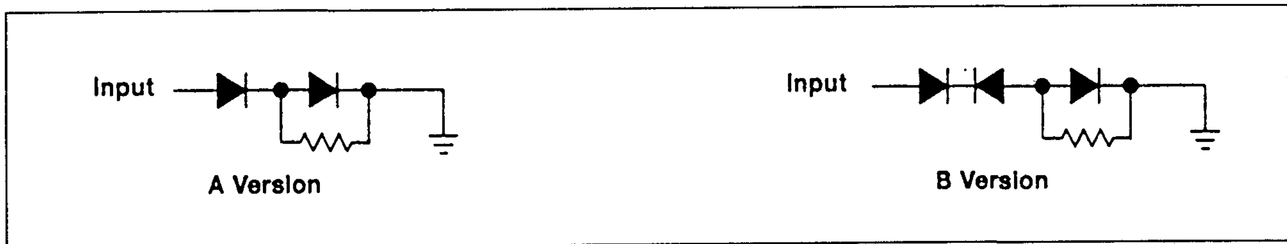
H = high level, L = low level, X = irrelevant

Figuur 20/4.3-11: Waarheidstabel van de SN75107/75108.

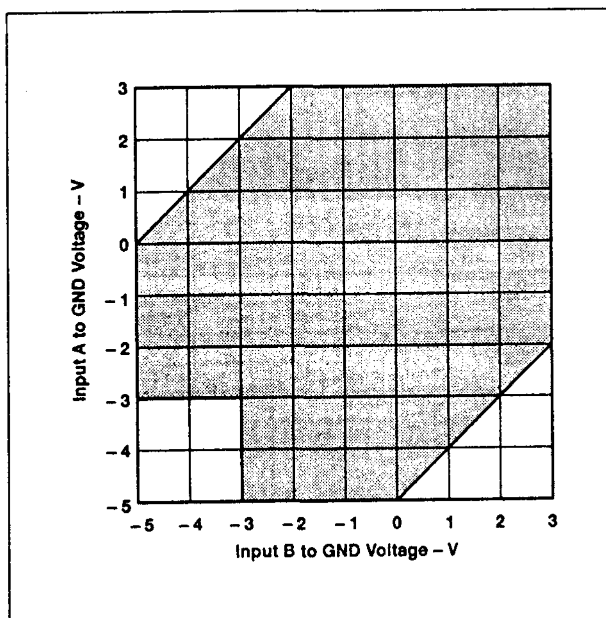
Technische gegevens

- behuizing: DIL-14
- aansluitgegevens: figuur 20/4.3-7
- logisch symbool:
  SN75107: figuur 20/4.3-8
  SN75108: figuur 20/4.3-9
- logisch schema (positieve logica): figuur 20/4.3-10
- dubbele voedingsspanning: +/-5 V +/-5 %
- ingangs-gevoeligheid: +/-25 mV
- common-mode bereik: +/-3 V
- ingangsstroom L/H: -10 µA/30 µA
- uitgangsstructuur:
  SN75107: totempaal uitgangen
  SN75108: open-collector
- uitgangsspanning L/H: 0,4 V/2,4 V
- uitgangsstroom: -70 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 19 ns vertraging
- fabrikant: Texas Instruments

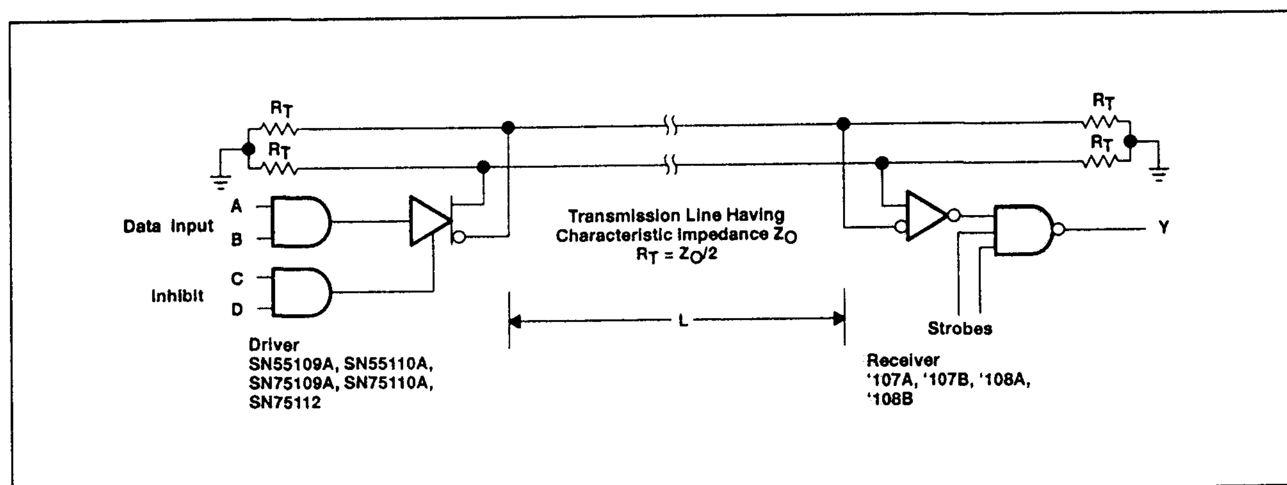
4.3 Type-beschrijving differentiële lijn-drivers en -receivers



Figuur 20/4.3-12: Het verschil tussen de A- en B-versie: equivalent schema van een ingang bij afgeschakelde voedingsspanning. De SN75107 en SN75108 hebben geen beveiligingsdioden aan de ingangen.



Figuur 20/4.3-13: Aanbevolen combinaties van ingangsspanningen van de SN75107 en SN75108.



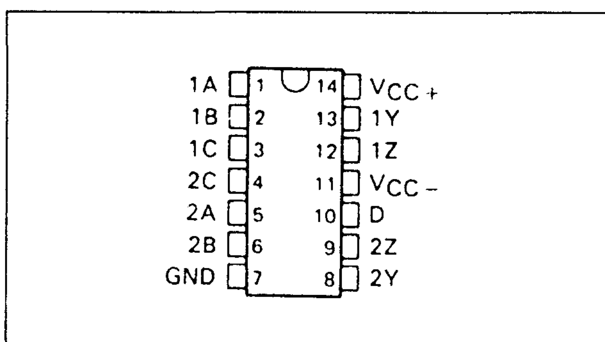
Figuur 20/4.3-14: De SN75107/75108 toegepast bij datatransport over differentiële lijnen.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

SN75109A, SN75110A, SN75112

dual lijn-drivers

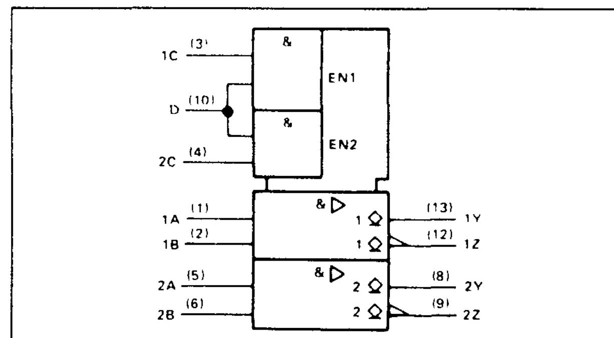
De SN75109A, SN75110A en SN75112 zijn 2-kanaals differentiële lijn-drivers met verbeterde regeling van de uitgangsstromen bij verschillende voedingsspanningen en temperaturen. Het grootste verschil tussen de drivers is de (constante) uitgangsstroom: de SN75109A kan nominaal 6 mA leveren, de SN75110A 12 mA en de SN75112 is geschikt voor 27 mA. De schakelingen zijn voorzien van enable/inhibit functies zodat toepassing in party-line of databus systemen mogelijk is. Bovendien is een gemeenschappelijke strobe (enable D) aanwezig. In de inhibit-mode is de uitgangsimpedantie van de driver zeer hoog. De driver-uitgangen hebben een common-mode bereik van -3 V tot +10 V. Alle ingangen zijn TTL-compatibel en zijn voorzien clamp-dioden.



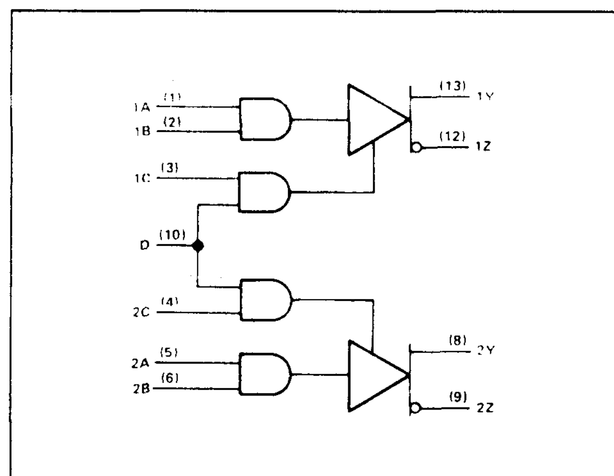
Figuur 20/4.3-15: Aansluitingen van de SN75109A, SN75110A en SN75112.

Technische gegevens

- behuizing: DIL-14 (ook SOIC)
- aansluitgegevens: figuur 20/4.3-15
- logisch symbool: figuur 20/4.3-16
- logisch schema (positieve logica): figuur 20/4.3-17
- waarheidstabel: figuur 20/4.3-18
- voedingsspanningen: +5 V +/-5 % en -5V +/-5 %
- ingangen TTL-compatibel
- constante uitgangsstroom:
  SN75109A: 6 mA
  SN75110A: 12 mA
  SN75112: 27 mA
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 9 ns vertraging
- fabrikant:
  Texas Instruments
- gebruiken met SN75107A of SN75108A



Figuur 20/4.3-16: Logisch symbool van de SN75109A, SN75110A en SN75112.



Figuur 20/4.3-17: Logisch schema (positieve logica) van de SN75109A, SN75110A en SN75112.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

(each driver)

LOGIC INPUTS		ENABLE INPUTS		OUTPUTS†	
A	B	C	D	Y	Z
X	X	L	X	Off	Off
X	X	X	L	Off	Off
L	X	H	H	On	Off
X	L	H	H	On	Off
H	H	H	H	Off	On

H = high level, L = low level, X = irrelevant

† When using only one channel of the line drivers, the other channel should be inhibited and/or have its outputs grounded.

Figuur 20/4.3-18: Waarheidstabel van de SN75109A, SN75110A en SN75112.

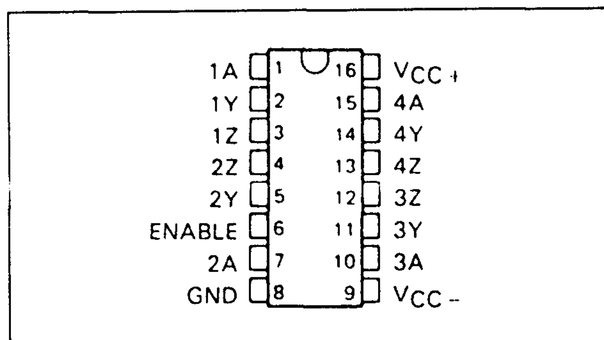
SN75111

quad lijn-driver

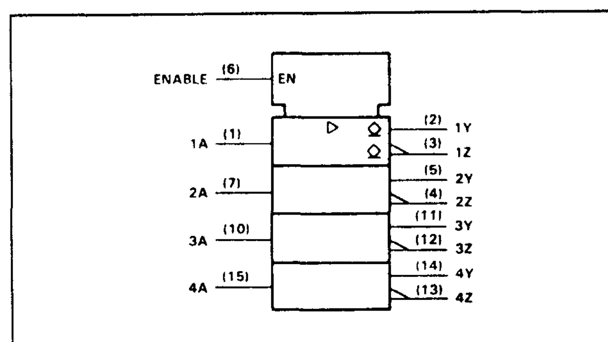
De SN75111 is een 4-kanaals differentiële lijn-driver met constante-stroom uitgangen (5,5 mA). De vier drivers hebben een gemeenschappelijke enable-ingang. Wanneer deze enable-ingang HOOG is, wordt tussen elk paar van de uitgangen een constante uitgangsstroom ingeschakeld, afhankelijk van het ingangssignaal voor het betreffende kanaal. Als enable LAAG is, zijn alle uitgangstransistoren uitgeschakeld. Hierdoor wordt de belasting voor party-line systemen verkleind. De driver-uitgangen hebben een common-mode bereik van -3 V tot +10 V. Alle diode-geclampte ingangen zijn TTL-compatibel.

Technische gegevens

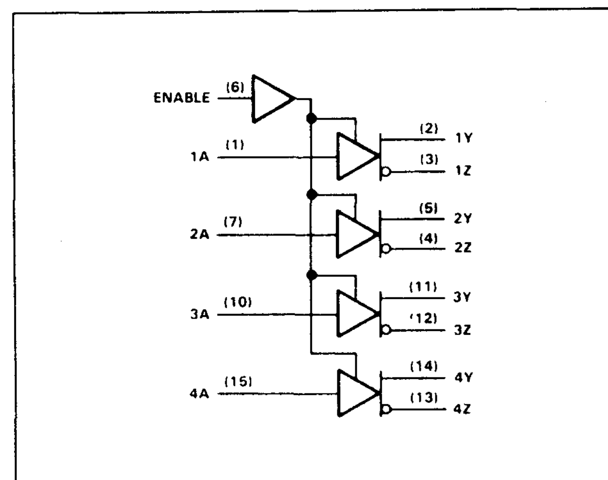
- behuizing: DIL-16
- aansluitgegevens: figuur 20/4.3-19
- logisch symbool: figuur 20/4.3-20
- logisch schema (positieve logica): figuur 20/4.3-21
- waarheidstabel: figuur 20/4.3-22
- dubbele voedingsspanningen: +/-5 V +/-5 %
- alle ingangen TTL-compatibel
- gemeenschappelijke enable-ingang
- constante uitgangsstroom: 5,5 mA typ.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 9 ns vertraging
- fabrikant: Texas Instruments



Figuur 20/4.3-19: Aansluitingen van de SN75111.



Figuur 20/4.3-20: Logisch symbool van de SN75111.



Figuur 20/4.3-21: Logisch schema (positieve logica) van de SN75111.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

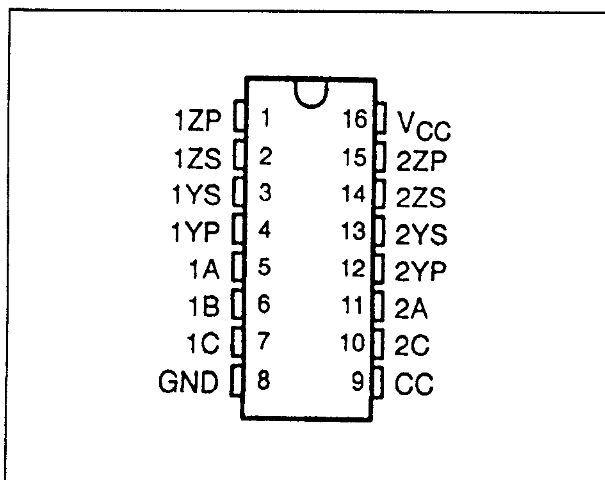
LOGIC INPUT	ENABLE INPUT	OUTPUT CURRENT Z	Y
H	H	ON	OFF
L	H	OFF	ON
H	L	OFF	OFF
L	L	OFF	OFF

L = low logic level
H = high logic level

Figuur 20/4.3-22: Waarheidstabel van de SN75111.

SN75113
dual lijn-driver

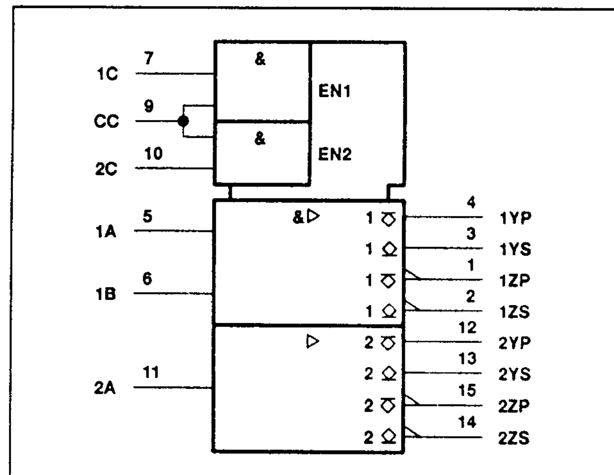
De SN75113 is een 2-kanaals differentiële lijn-driver die behalve de eigenschappen van de SN75114 ook nog de mogelijkheid tot besturing van de driver-uitgangen heeft. Elk uitgangspaar beschikt dus over een eigen besturing, terwijl beide uitgangsparen ook nog een gemeenschappelijke besturing hebben. Als één of meerdere van deze ingangen LAAG is, zijn de bijbehorende uitgangen hoog-impedant: 3-state.



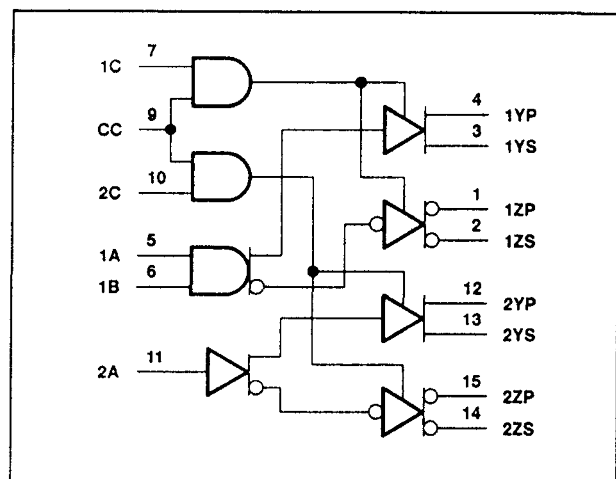
Figuur 20/4.3-23: Aansluitingen van de SN75113.

Technische gegevens

- behuizing: DIL-16 (ook SOIC)
- aansluitgegevens: figuur 20/4.3-23
- logisch symbool: figuur 20/4.3-24
- logisch schema (positieve logica): figuur 20/4.3-25
- waarheidstabel: figuur 20/4.3-26
- enkele voedingsspanning: 5 V +/-5 %
- TTL-compatibel
- uitgangsstroom: 40 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 13 ns vertraging
- fabrikant: Texas Instruments
- gebruiken met SN75115



Figuur 20/4.3-24: Logisch symbool van de SN75113.



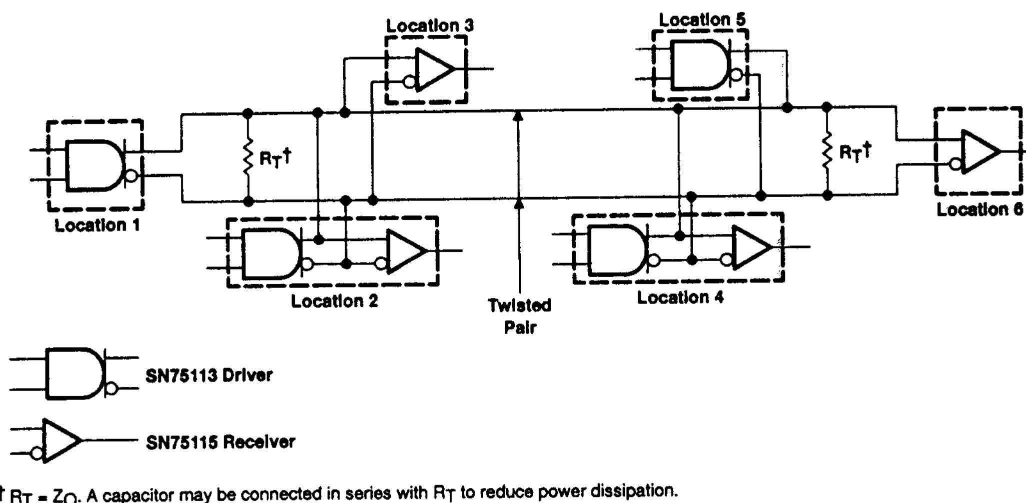
Figuur 20/4.3-25: Logisch schema (positieve logica) van de SN75113.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

INPUTS				OUTPUTS	
OUTPUT C	CONTROL CC	DATA A	DATA B†	AND Y	NAND Z
L	X	X	X	Z	Z
X	L	X	X	Z	Z
H	H	L	X	L	H
H	H	X	L	L	H
H	H	H	H	H	L

H = high level, L = low level, X = irrelevant,
Z = high impedance (off)
† B input and 4th line of function table are applicable only to driver number 1.

Figuur 20/4.3-26: Waarheidstabel van de SN75113.



Figuur 20/4.3-27: Toepassing van de SN75113 en de SN75115 in een "party-line".

SN75114

dual lijn-driver

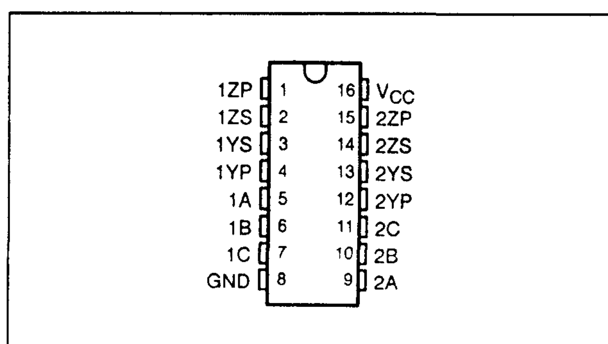
De SN75114 is een 2-kanaals differentiële lijn-driver voor de aansturing van gebalanceerde lijnen, zoals getwiste paren met normale impedanties. Aangezien de uitgangen signalen leveren op TTL-niveau kan de SN75114 ook worden toegepast als TTL-expander of als fase-splitter.

Technische gegevens

- behuizing: DIL-16 (ook SOIC)
- aansluitgegevens: figuur 20/4.3-28
- waarheidstabel: figuur 20/4.3-29
- logisch symbool: figuur 20/4.3-30
- logisch schema (positieve logica): figuur 20/4.3-31
- enkele voedingsspanning: 5 V +/-5 %
- in- en uitgangen TTL-compatibel
- uitgangsstroom: 40 mA max.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 15 ns vertraging
- fabrikant:
  Texas Instruments
- equivalent van DS9614 (NatSemi)
- gebruiken met SN75115

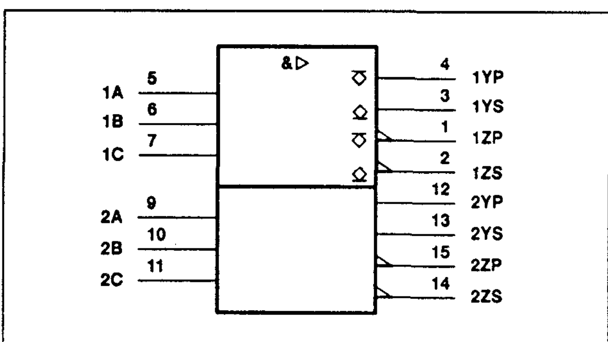


Figuur 20/4.3-28: Aansluitingen van de SN75114.

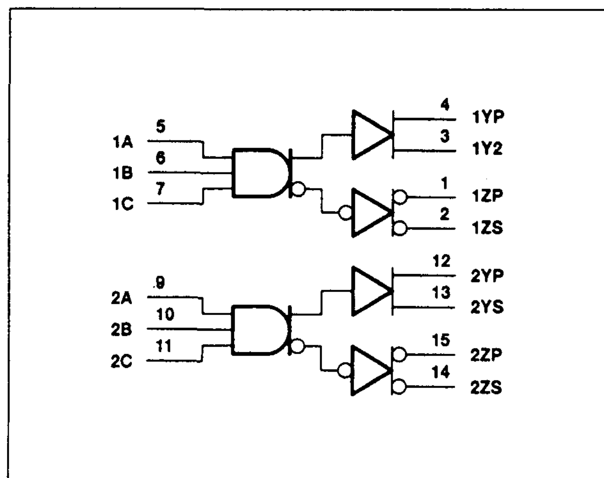
INPUTS			OUTPUTS	
A	B	C	Y	Z
H	L	H	H	L
All other inputs combinations			L	H

H = high level, L = low level

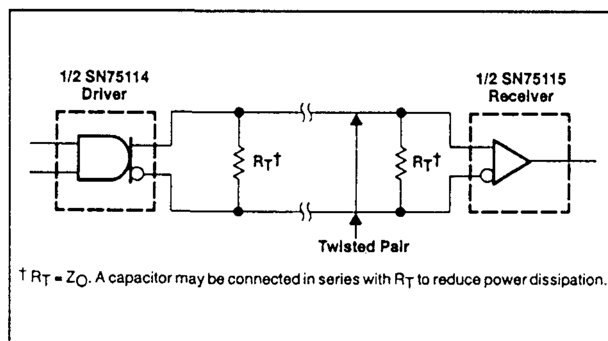
Figuur 20/4.3-29: Waarheidstabel van de SN75114.



Figuur 20/4.3-30: Logisch symbool van de SN75114.



Figuur 20/4.3-31: Logisch schema (positieve logica) van de SN75114.



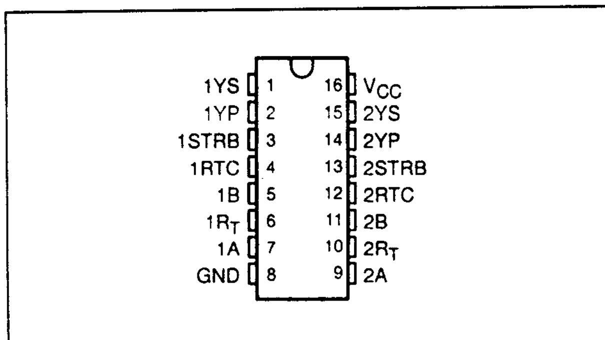
Figuur 20/4.3-32: Toepassing van de SN75114 en de SN75115 bij differentiële data-transmissie of in een "party-line" systeem.

SN75115

dual lijn-receiver

De SN75115 is een 2-kanaals differentiële lijn-ontvanger die in staat is kleine differentiële signalen te detecteren, terwijl grote common-mode stoorsignalen aanwezig zijn. Het uitgangssignaal van deze ontvanger komt overeen met de verschilspanning aan de ingang. Zowel open-collector uitgangen als actief opgetrokken (totempaal) uitgangen staan ter beschikking. De open-collector configuratie maakt "wired-AND" aansluiting van de uitgangen mogelijk, waardoor een

extra logische trap (zonder extra vertraging) ontstaat. Door middel van een externe condensator kunnen de frequentie-karakteristiek en de storingsongevoeligheid worden ingesteld. Elk kanaal heeft zijn eigen strobe-ingang: als STRB = LAAG dan is de ontvanger disabled en zijn de uitgangen HOOG.



Figuur 20/4.3-33: Aansluitingen van de SN75115.

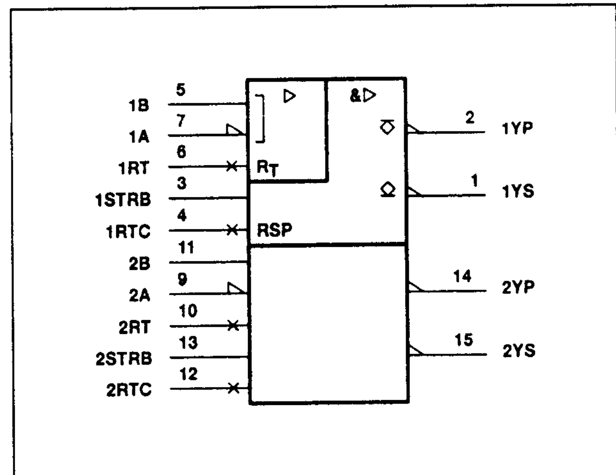
STRB	DIFF INPUT (A AND B)	OUTPUT (YP AND YS TIED TOGETHER)
L	X	H
H	L	H
H	H	L

H = $V_I \geq V_{IH}$ min or V_{ID} more positive than V_{T+} max
L = $V_I \leq V_{IL}$ max or V_{ID} more negative than V_{T-} max
X = irrelevant

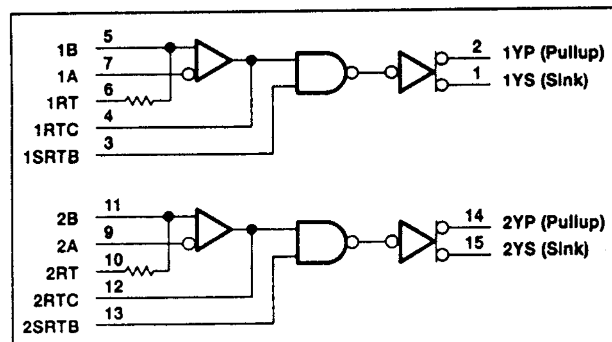
Figuur 20/4.3-34: Waarheidstabel van de SN75115.

Technische gegevens

- behuizing: DIL-16 (ook SOIC)
- aansluitgegevens: figuur 20/4.3-33
- waarheidstabel: figuur 20/4.3-34
- logisch symbool: figuur 20/4.3-35
- logisch schema (positieve logica): figuur 20/4.3-36
- enkele voedingsspanning: 5 V +/-5 %
- in- en uitgangen TTL-compatibel
- interne 130 Ω weerstand voor lijnafsluiting
- common-mode bereik: +/-15 V
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 18 ns vertraging, maar snelheid instelbaar
- fabrikant: Texas Instruments
- equivalent van DS9615 (NatSemi)
- gebruiken met SN75113 of SN75114 drivers



Figuur 20/4.3-35: Logisch symbool van de SN75115.



Figuur 20/4.3-36: Logisch schema (positieve logica) van de SN75115.

SN75116, SN75117, SN75118, SN75119

lijn-transceivers

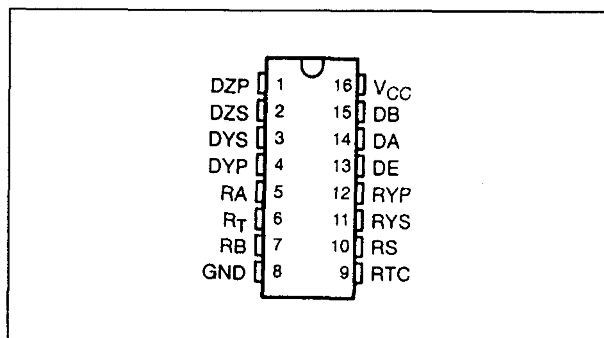
De SN75116, SN75117, SN75118 en SN75119 zijn bestemd voor interface-

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

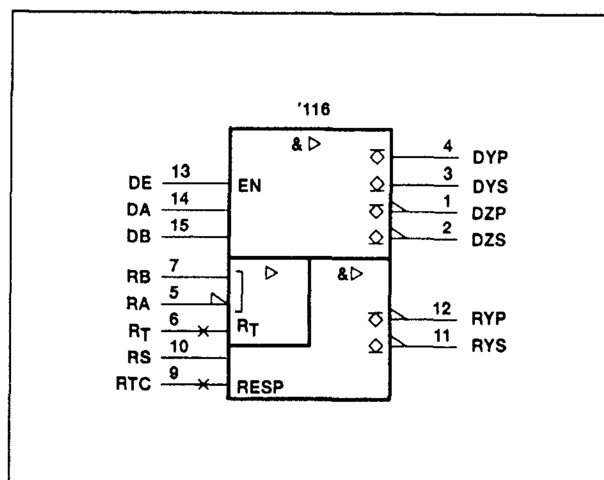
doeleinden in TTL-systemen en differentiële transmissielijnen. Ze zijn vooral geschikt voor "party-line" (data-bus) toepassingen. Alle typen hebben een 3-state differentiële lijn-driver en een differentiële lijn-ontvanger in één behuizing. De ingangen van de driver en de uitgangen van de ontvanger zijn TTL-compatibel.
De gebruikte driver komt overeen met de SN75113 3-state lijn-driver en de ontvanger met de SN75115 lijnontvanger.
De SN75116 en SN75118 hebben alle eigenschappen van de SN75113 en de SN75115 in zich gecombineerd. De ontvanger van de SN75116 heeft bovendien een uitgangs-strobe en een "split totem-pole" uitgang. De ontvanger van de SN75118 heeft een output-enable voor de 3-state split totem-pole uitgang. Van beide typen werkt de ontvanger onafhankelijk van de driver.
De SN75117 en SN75119 voorzien in dezelfde basisfuncties als de SN75116/75118, maar bevinden zich in een tweemaal kleinere behuizing.
Omdat de uitgangen van de driver inwendig zijn doorverbonden met de ingangen van de ontvanger, kunnen deze schakelingen alleen worden gebruikt voor party-line of bus-verbindingen. De driver heeft een enkele data-ingang en een enkele enable-ingang. De ontvanger van de SN75117 heeft een uitgangs-strobe en de SN75119 een 3-state output-enable.

Technische gegevens

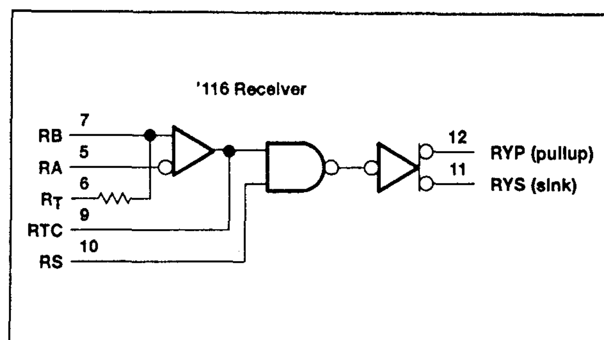
- behuizingen:
  SN75116 en SN75118: DIL-16 (ook SOIC)
  SN75117 en SN75119: DIL-8 (ook SOIC)
- enkele voedingsspanning: 5 V +/-10 %
- ingangen driver en uitgangen receiver TTL-compatibel
- SN75116/75118 voorzien van interne 130 Ω weerstand
- common-mode bereik ontvanger: +/-15 V
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant:
  Texas Instruments



Figuur 20/4.3-37: Aansluitingen van de SN75116.



Figuur 20/4.3-38: Logisch symbool van de SN75116.



Figuur 20/4.3-39: Logisch schema (positieve logica) van de ontvanger van de SN75116.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

'116, SN75118
DRIVER

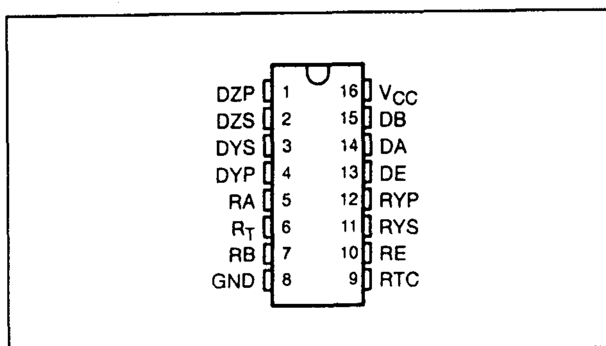
INPUTS			OUTPUTS	
DE	DA	DB	DY	DZ
L	X	X	Z	Z
H	L	X	L	H
H	X	L	L	H
H	H	H	H	L

'116, SN75118
RECEIVER

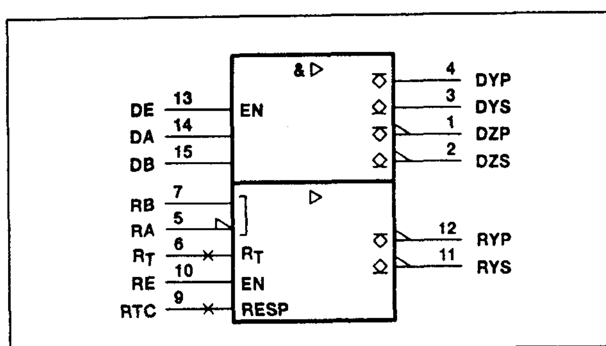
RS/RE	DIFF INPUT	OUTPUTS RY	
		'116	SN75118
L	X	H	Z
H	L	H	H
H	H	L	L

H = high level ($V_I \geq V_{IH}$ min or V_{ID} more positive than V_{TH} max)
L = low level ($V_I \leq V_{IL}$ max or V_{ID} more negative than V_{TL} max)
X = irrelevant
Z = high impedance (off)

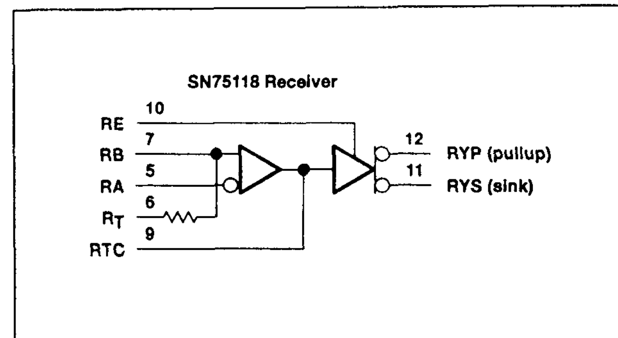
Figuur 20/4.3-40: Waarheidstabellen van de SN75116 en de SN75118.



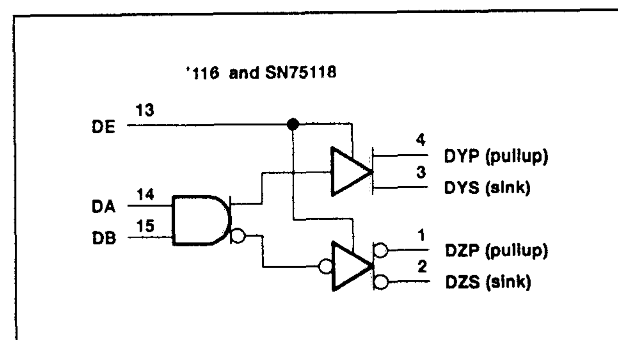
Figuur 20/4.3-41: Aansluitingen van de SN75118.



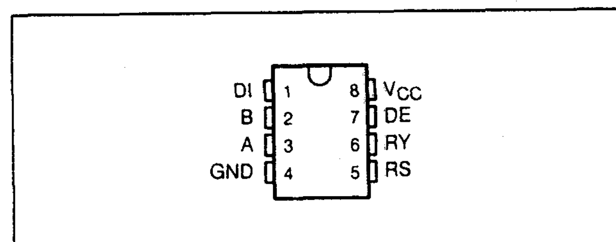
Figuur 20/4.3-42: Logisch symbool van de SN75118.



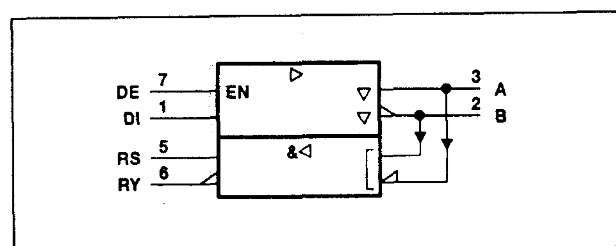
Figuur 20/4.3-43: Logisch schema (positieve logica) van de ontvanger van de SN75118.



Figuur 20/4.3-44: Logisch schema (positieve logica) van de driver van de SN75116 en de SN75118.

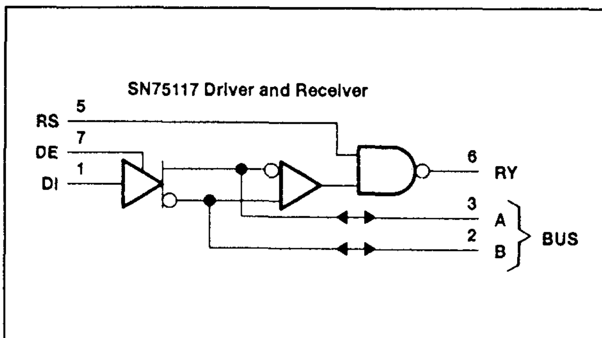


Figuur 20/4.3-45: Aansluitingen van de SN75117.

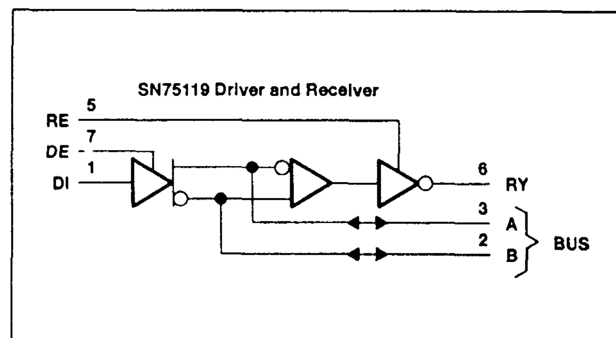


Figuur 20/4.3-46: Logisch symbool van de SN75117.

4.3 Type-beschrijving differentiële lijn-drivers en -receivers



Figuur 20/4.3-47: Logisch schema (positieve logica) van de SN75117.



Figuur 20/4.3-51: Logisch schema (positieve logica) van de SN75119.

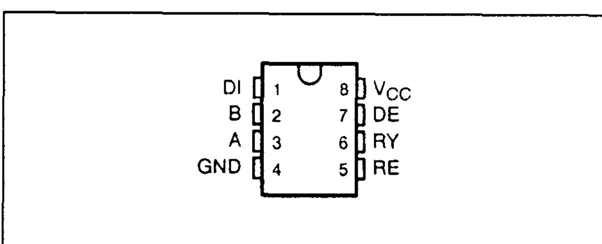
SN75117, SN75119
DRIVER

INPUTS		OUTPUTS	
DI	DE	A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

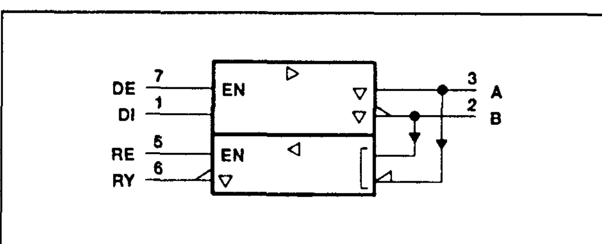
SN75117, SN75119
RECEIVER

INPUTS			OUTPUT RY	
A	B	RS/RE	SN75117	SN75119
H	L	H	H	H
L	H	H	L	L
X	X	L	H	Z

Figuur 20/4.3-48: Waarheidstabellen van de SN75117 en de SN75119.



Figuur 20/4.3-49: Aansluitingen van de SN75119.



Figuur 20/4.3-50: Logisch symbool van de SN75119.

SN75182, DS8820A

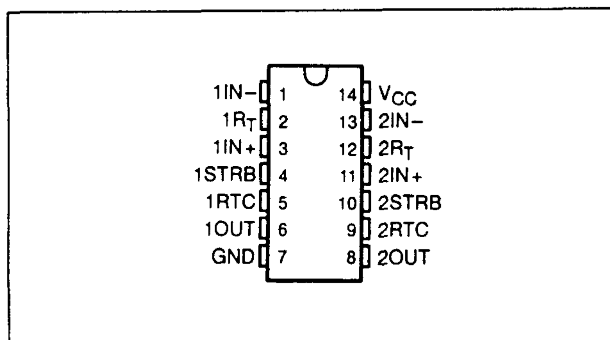
dual lijn-receivers

De SN75182 is een differentiële lijn-ontvanger met twee volledig onafhankelijke kanalen op dezelfde chip. De ingangen zijn geschikt voor getwiste datalijnen: ze zijn gevoelig voor kleine differentiële signalen bij grote common-mode stoor-signalen. De afsluit-weerstanden voor getwiste paren zijn ook op de chip aanwezig. Bovendien kan de reactietijd met een externe condensator worden ingesteld om stoorpieken op het ingangssignaal te onderdrukken. De uitgangen worden HOOG bij open ingangen of wanneer het strobe-signaal LAAG is. De SN75182 kan worden vervangen door de DS8820A.

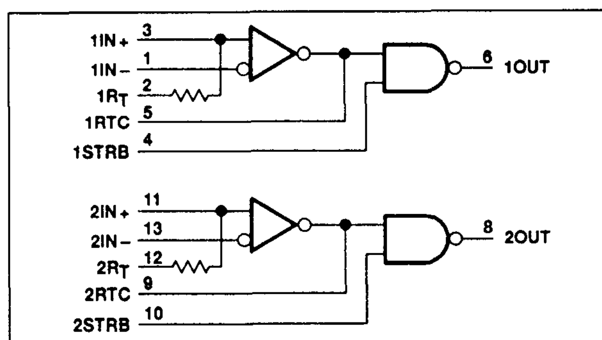
Technische gegevens

- behuizing: DIL-14
- aansluitgegevens: figuur 20/4.3-52
- enkele voedingsspanning: 5 V +/-10 %
- ingangs-gevoeligheid: +/-60 mV
- ingangsspanningsbereik: +/-15 V
- common-mode bereik: +/-15 V
- weerstand voor lijn-afsluiting aanwezig
- uitgang HOOG bij strobe = LAAG
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 30 ns vertraging
- gebruiken met SN75183 (DS8830)
- fabrikanten:
  Texas Instruments
  NatSemi: DS8820A

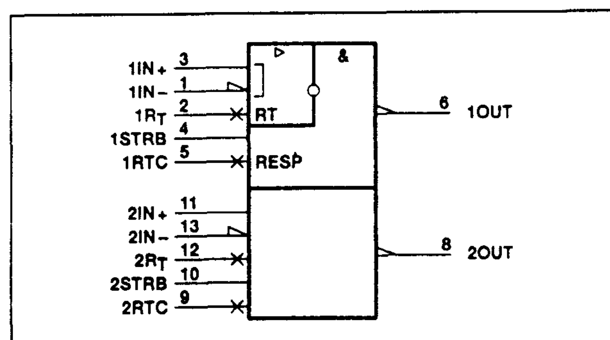
4.3 Type-beschrijving differentiële lijn-drivers en -receivers



Figuur 20/4.3-52: Aansluitingen van de SN75182 (DS8820A).



Figuur 20/4.3-54: Logisch schema (positieve logica) van de SN75182 (DS8820A).

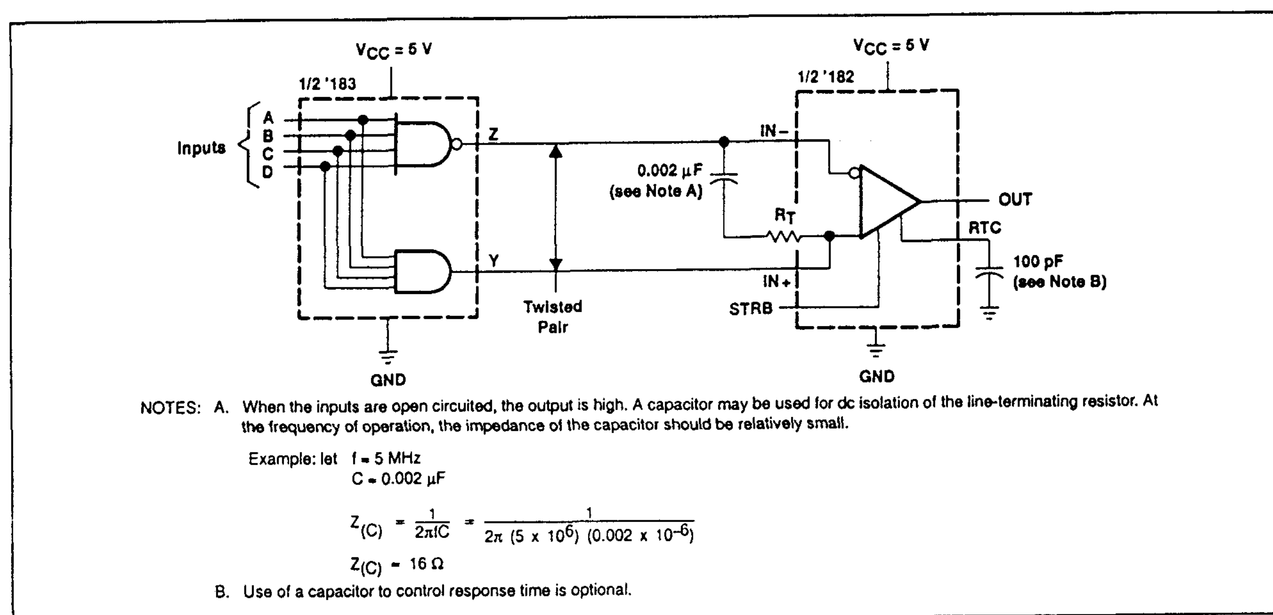


Figuur 20/4.3-53: Logisch symbool van de SN75182 (DS8820A).

STRB	V_{ID}	OUT
L	X	H
H	H	H
H	L	L

H = $V_I \geq V_{IH}$ min or V_{ID} more positive than V_{TH} max
L = $V_I \leq V_{IL}$ max or V_{ID} more negative than V_{TL} max
X = irrelevant

Figuur 20/4.3-55: Waarheidstabel van de SN75182 (DS8820A).



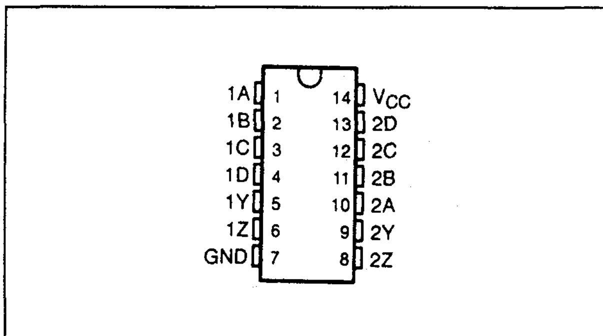
Figuur 20/4.3-56: Toepassing van de SN75182 ontvanger en de SN75183 driver bij de overdracht van digitale data via een getwist paar.

SN75183, DS8830

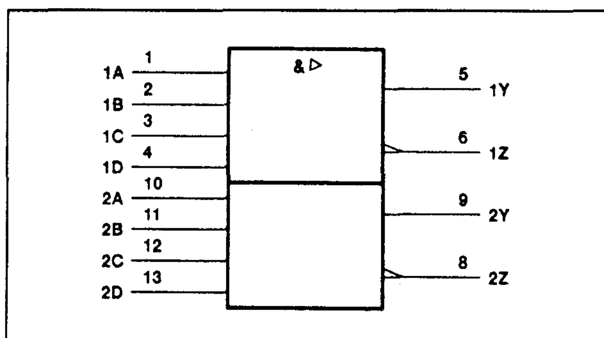
dual lijn-drivers

De DS8830 is een 2-kanaals differentiële lijn-driver die tevens een 4-input NAND of 4-input AND functie vervult. De differentiële uitgangen zijn gebalanceerd en kunnen grote lengten coaxiale kabel, stripline of getwiste paren met karakteristieke impedanties van 50 Ω tot 500 Ω aansturen.

Door de differentiële uitgangen worden aardfouten vermeden. Aangezien de uitgangen TTL-compatibel zijn, kan deze schakeling ook worden gebruikt als TTL-expander of als fase-splitter. De SN75183 is equivalent aan de DS8830.



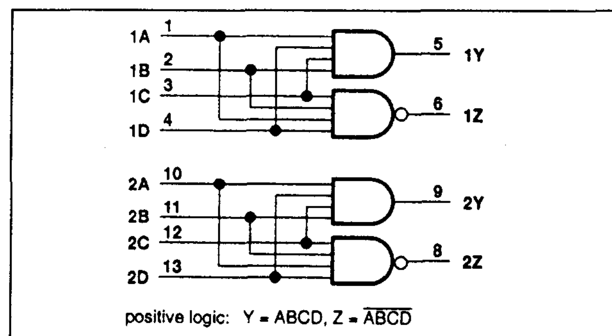
Figuur 20/4.3-57: Aansluitingen van de SN75183 (DS8830).



Figuur 20/4.3-58: Logisch symbool van de SN75183 (DS8830).

Technische gegevens

- behuizing: DIL-14
- aansluitgegevens: figuur 20/4.3-57
- enkele voedingsspanning: 5 V +/-5 %
- in- en uitgangen: TTL-compatibel
- uitgangen: single-ended of AND/NAND differentieel
- bedrijfstemperatuur: 0 tot 70 °C
- high speed: typ. 11 ns vertraging
- gebruiken met SN75182
- fabrikanten: Texas Instruments NatSemi: DS8830



Figuur 20/4.3-59: Logisch schema (positieve logica) van de SN75183 (DS8830).

SN75207(B), SN75208(B)

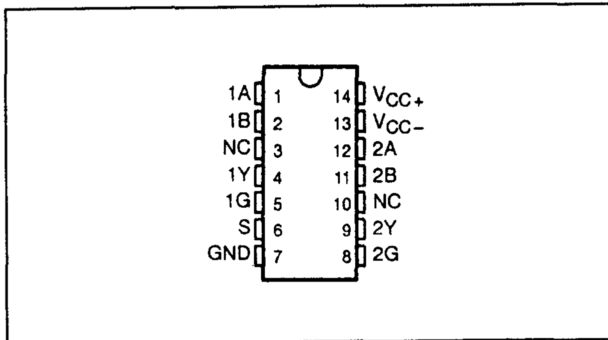
dual lijn-receivers, dual sense-amplifiers

De 2-kanaals differentiële lijn-ontvangers SN75207, SN75207B, SN75208 en SN75208(B) zijn pen-voor-pen vervangingstypen van respectievelijk de SN75107, SN75107B, SN75208 en SN75208B. Door de verbeterde ingangsgevoeligheid zijn ze zeer geschikt voor gebruik als senseversterker voor MOS-geheugens. Dezelfde gevoeligheid maakt ze ook geschikt als lijnontvanger over grotere afstanden. De SN75207-typen hebben TTL-compatibele totempaal-uitgangen met aktieve pull-up en de SN75208-typen hebben open-collector uitgangen.

Technische gegevens

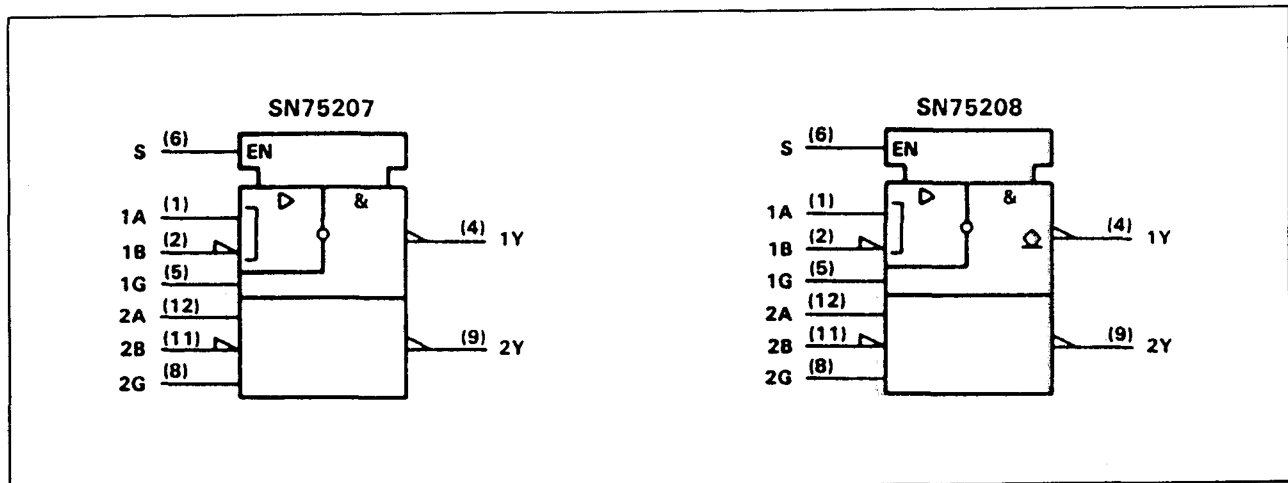
- behuizing: DIL-14
- aansluitgegevens: figuur 20/4.3-60
- logisch symbool: SN75207(B): figuur 20/4.3-61a SN75208(B): figuur 20/4.3-61b
- logisch schema (positieve logica):

4.3 Type-beschrijving differentiële lijn-drivers en -receivers

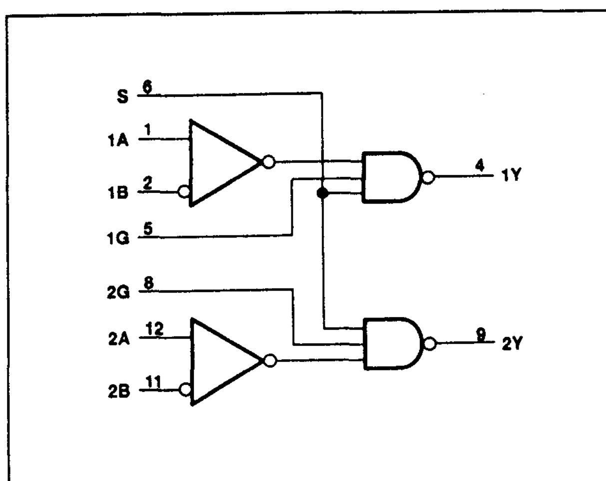


Figuur 20/4.3-60: Aansluitingen van de SN75207(B) en SN75208(B).

figuur 20/4.3-62
- dubbele voedingsspanning: +/-5 V +/-5 %
- ingangs-gevoeligheid: +/-10 mV
- common-mode bereik: +/-3 V
- uitgangsstroom: -70 mA max.
- bedrijfstemperatuur: 0 tot 70 °C
- fabrikant:
  Texas Instruments



Figuur 20/4.3-61: Logisch symbool van de SN75207(B) en van de SN75208(B).



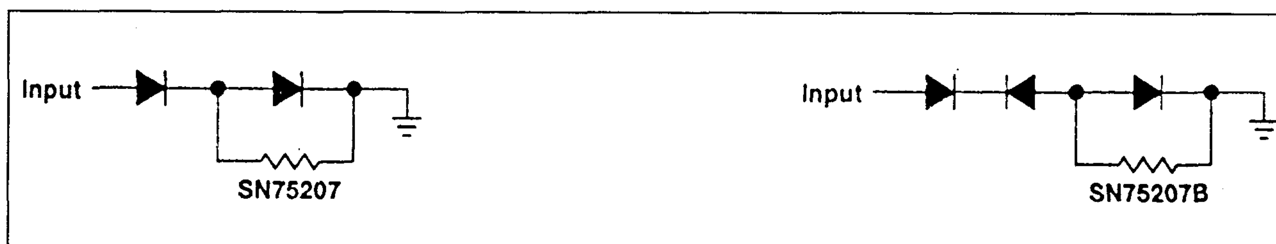
Figuur 20/4.3-62: Logisch schema (positieve logica) van de SN75207(B) en SN75208(B).

DIFFERENTIAL INPUTS A-B	STROBES G	STROBES S	OUTPUT Y
$V_{ID} \geq 10$ mV	X	X	H
-10 mV < V_{ID} < 10 mV	X	L	H
	L	X	H
	H	H	Indeterminate
$V_{ID} \leq -10$ mV	X	L	H
	L	X	H
	H	H	L

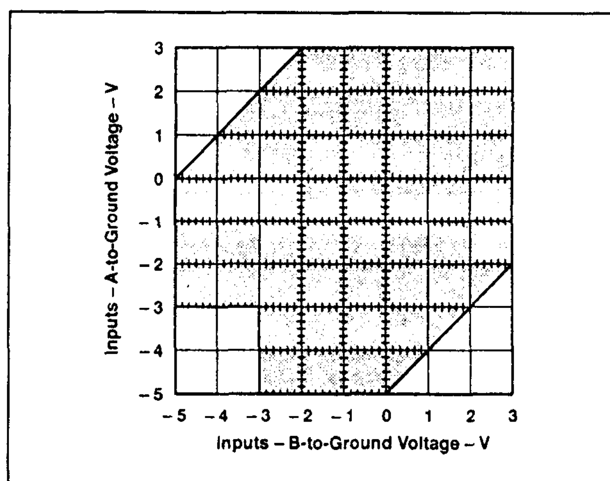
H = high level, L = low level, X = irrelevant

Figuur 20/4.3-63: Waarheidstabel van de SN75207(B) en van de SN75208(B).

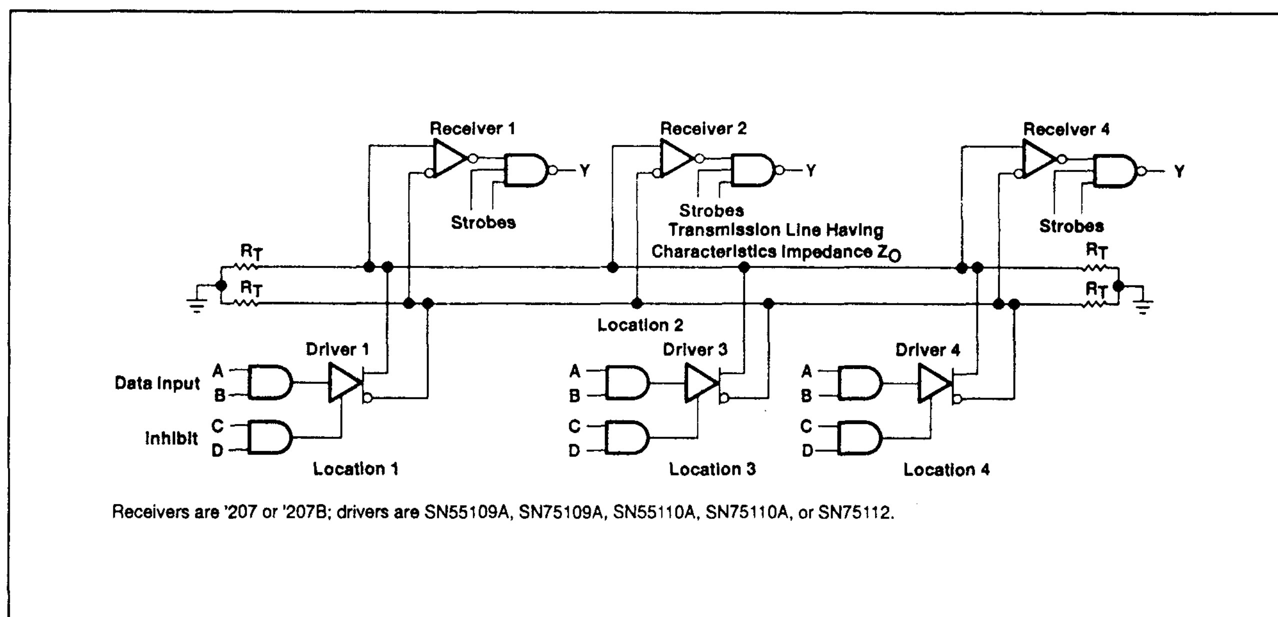
4.3 Type-beschrijving differentiële lijn-drivers en -receivers



Figuur 20/4.3-64: Het verschil tussen de SN75207 (SN75208) en de SN75207B (SN75208B): vereenvoudigd schema van één ingang bij afgeschakelde voedingsspanning.

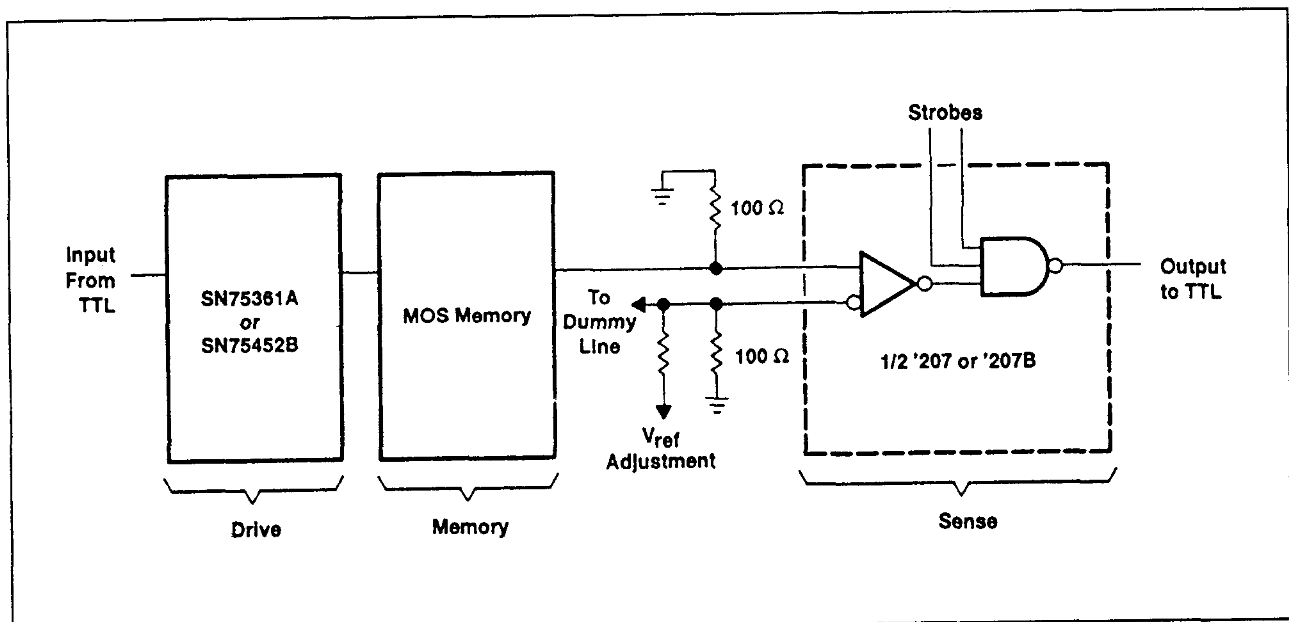


Figuur 20/4.3-65: Aanbevolen combinaties van ingangsspanningen.



Figuur 20/4.3-66: Toepassing van de SN75207(B)/SN75208(B) bij datatransport over differentiële lijnen (party-line systeem).

4.3 Type-beschrijving differentiële lijn-drivers en -receivers



Figuur 20/4.3-67: De SN75207(B)/SN75208(B) als sense-versterker voor MOS-geheugens.

20/5

Phase locked loops (PLL)

Inhoud

20/5.1

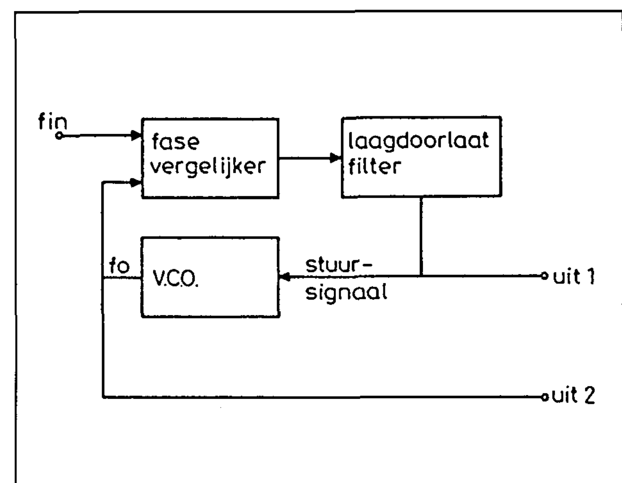
Achtergrond-informatie

Inleiding

Basis-principe

Letterlijk vertaald betekent "Phase Locked Loop" "fasevergrendelde lus". Zo'n vergrendelde lus kan gebruikt worden om de frequentie of de fase van twee wisselspanningssignalen aan elkaar te vergrendelen. Dat wil zeggen dat als de frequentie of de fase van het eerste signaal varieert de schakeling de frequentie of de fase van het tweede signaal automatisch aan de variatie van het eerste signaal zal aanpassen.

Het blokschema van een PLL is getekend in figuur 20/5.1-1.
Hart van de schakeling is een VCO, een spanningsgestuurde oscillator. Deze wekt een uitgangssignaal f_0 op, waarvan de frequentie wordt bepaald door een stuurspanning op de ingang van de VCO.
Het uitgangssignaal van deze VCO wordt in een zogenaamde fasevergelijker vergeleken met de fase en de frequentie van het ingangssignaal van de PLL. Deze vergelijker zal een gelijkspanning opwekken, waarvan de waarde en de polariteit recht evenredig zijn met het frequentie- of faseverschil tussen beide ingangssignalen.
Het uitgangssignaal van deze fasevergelijker is echter in de meeste gevallen een blokpuls en is niet zonder meer geschikt voor het besturen van de VCO, die immers met een gelijkspanning bestuurd wil worden. Vandaar dat er tussen beide schakelingen een laagdoorlaatfilter is opgenomen, dat de blokspanning op de uitgang van de fasecomparator omzet in een mooie gelijkspanning. Met deze gelijkspanning wordt de frequentie van de VCO geregeld.



Figuur 20/5.1-1: Het principiële blokschema van een Phase Locked Loop.

Een PLL is dus een in zichzelf teruggekoppeld systeem, waarbij de terugkoppeling er voor zorgt dat iedere wijziging in fase of frequentie van het ingangssignaal onmiddellijk wordt teruggekoppeld naar de eigen VCO. Deze past zijn eigen frequentie of fase aan, de gelijkheid tussen beide grootheden wordt hersteld.

De principiële schakeling

Zoals reeds gezegd bestaat de meest principiële PLL-schakeling uit slechts drie blokken:
- een fase-vergelijker aan de ingang;
- een laagdoorlaatfilter;
- een spanningsgestuurde oscillator.

5.1 Achtergrond-informatie

Deze drie blokken zijn op de in figuur 20/5.1-1 geschetste manier met elkaar verbonden. Deze basis-opzet is specifiek voor een PLL en zal steeds worden teruggevonden, hoe ingewikkeld de schakeling ook is. In de volgende subkopjes wordt de werking van deze blokken eerst afzonderlijk besproken, nadien zullen deze in hun teruggekoppelde situatie worden beschreven. Aan deze terugkoppeling dankt een PLL immers zijn unieke eigenschappen!

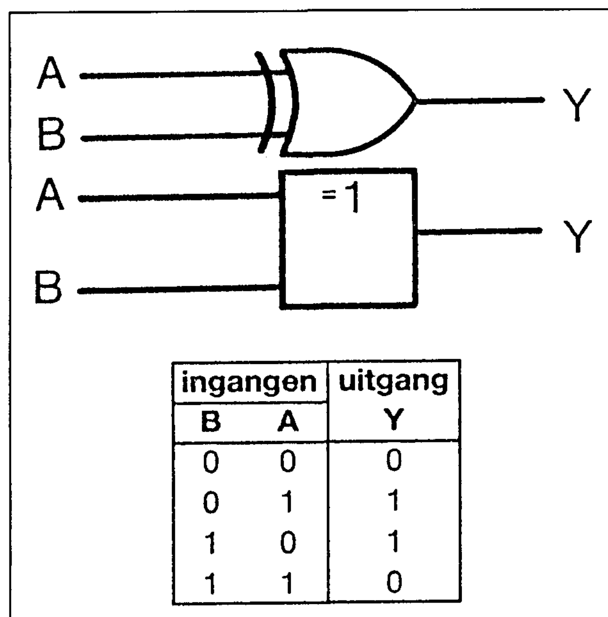
De fase-vergelijker

Inleiding

Er worden verschillende systemen toegepast om de fase-vergelijker op te bouwen. De drie meest voorkomende schakelingen, namelijk:

- de EXOR-poort;
- de edge-controlled fase-vergelijker;
- de analoge vermenigvuldiger;

zullen in de volgende paragrafen met hun voor- en nadelen worden beschreven.



ingangen		uitgang
B	A	Y
0	0	0
0	1	1
1	0	1
1	1	0

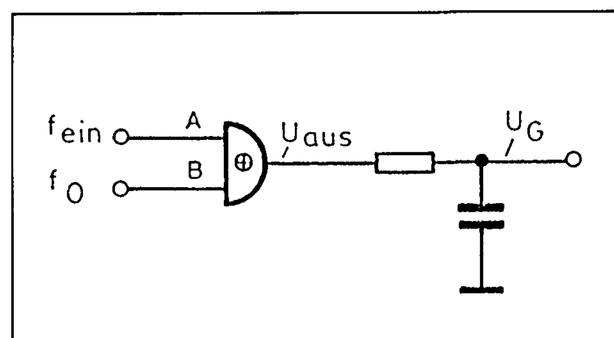
Figuur 20/5.1-2: De symbolen en de waarheidstabel van een EXOR-poort.

De EXOR-poort

In de meest eenvoudige uitvoering bestaat de fase-vergelijker van een PLL uit niets meer dan een eenvoudige EXOR-poort. De symbolen en de waarheidstabel van een dergelijke digitale schakeling zijn getekend in figuur 20/5.1-2.

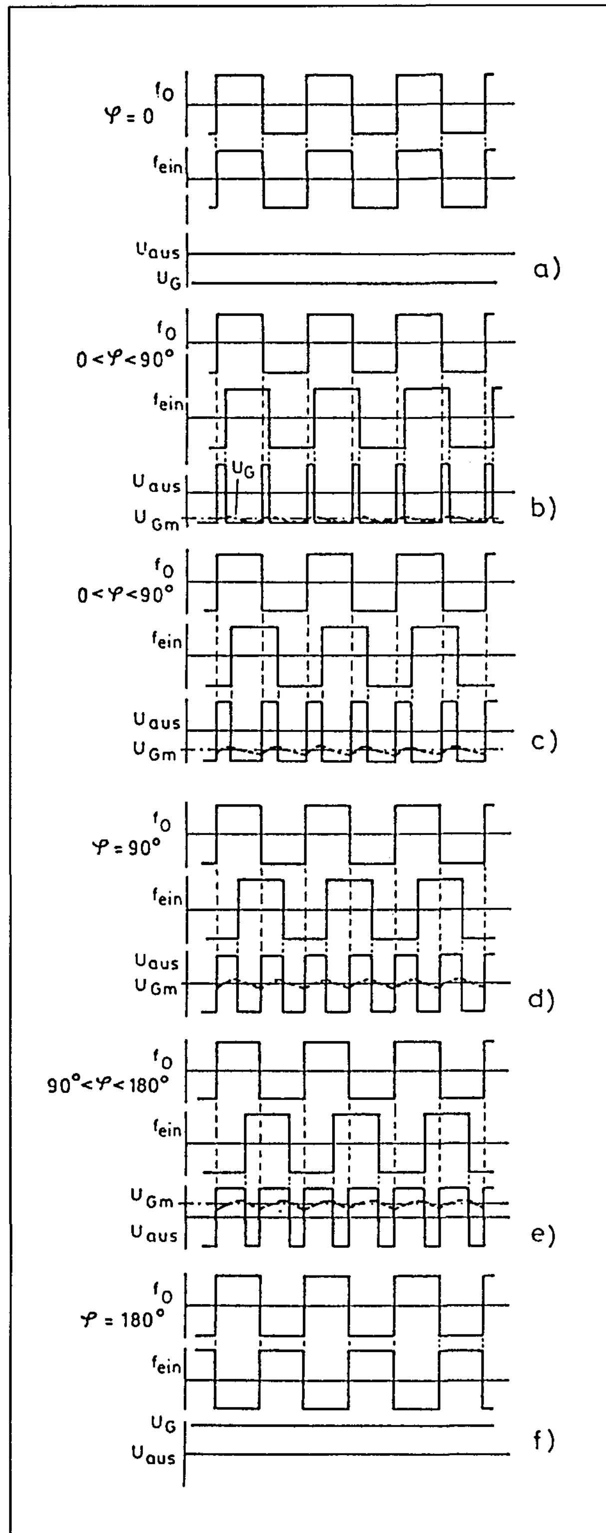
De fundamentele eigenschap van een EXOR-poort is dat de uitgang "H" is als beide ingangen aan elkaar gelijk zijn.
Als bijgevolg aan beide ingangen blokvormige signalen liggen die precies dezelfde frequentie hebben, maar die ook nog eens in fase verlopen, dan zullen beide ingangen steeds dezelfde waarde hebben, namelijk of "L", of "H".
De uitgang van de poort zal dan steeds "L" zijn. Bij de minste of geringste fase- of frequentie-afwijking tussen beide ingangssignalen zullen er momenten zijn dat de twee ingangen elkaars inverse zijn. De uitgang reageert daarop door smalle positief gerichte pulsjes te genereren.
De aanwezigheid van deze pulsjes duidt dus op een frequentie- of fase-ongelijkheid aan de ingang.

Deze smalle pulsjes moeten door middel van het laagdoorlaatfilter worden omgezet in een stuurspanning voor de VCO.
In figuur 20/5.1-3 is de meest eenvoudige uitvoering van een dergelijk filter getekend.



Figuur 20/5.1-3: De EXOR-poort wordt gecombineerd met het meest eenvoudige laagdoorlaatfilter.

5.1 Achtergrond-informatie



Figuur 20/5.1-4: De werking van de combinatie EXOR-poort plus laagdoorlaatfilter.

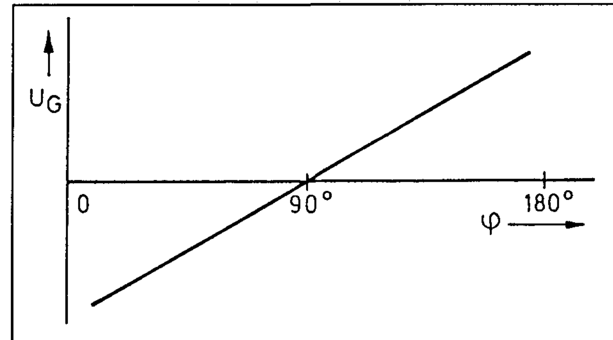
De werking van de combinatie EXOR-poort en laagdoorlaatfilter kan het best en eenvoudigst grafisch verklaard worden. In de grafieken van figuur 20/5.1-4 worden zes situaties vergeleken.

Bij het bestuderen van deze grafieken wordt er van uit gegaan dat een logische "H" overeen komt met een positieve spanning en een logische "L" met een negatieve spanning.
In de bovenste grafieken (a) bestaat er geen frequentie- en faseverschil tussen beide ingangssignalen van de poort. De uitgang staat continu op "L", de condensator laadt zich tot deze negatieve spanning op. Het filter levert dus een grote negatieve gelijkspanning af.
In de grafieken (b) bestaat er een kleine fase-verschuiving tussen beide signalen. Op de uitgang van de poort ontstaan smalle positieve pulsjes, het gevolg is dat de condensator zich tijdens deze pulsjes positief oplaadt. De gemiddelde spanning over de condensator wordt iets positiever, dus iets minder negatief dan in het geval van signalen in fase.
In de grafieken (c) neemt de faseverschuiving toe. Het gevolg is dat de positieve pulsen op de uitgang van de poort breder worden en de condensator zich meer oplaadt tussen de ontlaadperioden. De gemiddelde gelijkspanning over dat onderdeel wordt nog minder negatief. In de grafieken (d) is de situatie getekend, waarbij er een faseverschil van precies 90° bestaat tussen beide ingangssignalen. Het gevolg is dat de pulsen op de uitgang van de poort symmetrische worden. De condensator kan zich nu even lang opladen als ontladen, met als logisch gevolg dat de gemiddelde spanning over dat onderdeel gelijk wordt aan 0 V.
In de grafieken (e) neemt de faseverschuiving nog meer toe. De positieve pulsen op de uitgang van de poort worden nu breder dan de negatieve, met als logisch gevolg dat de gemiddelde spanning over de condensator positief wordt. Deze toestand is nog meer uitgesproken in de grafieken (f). Nu bestaat

5.1 Achtergrond-informatie

er een faseverschil van 180° tussen beide ingangsspanningen. De uitgang van de poort staat dan continu op "H", met als gevolg dat de condensator zich tot deze grote positieve spanning oplaadt.

Men kan de werking van de schakeling samenvatten in een grafiek, waarin het verband wordt gegeven tussen de spanning over de condensator en de faseverschuiving tussen beide ingangssignalen. Dit is getekend in figuur 20/5.1-5.

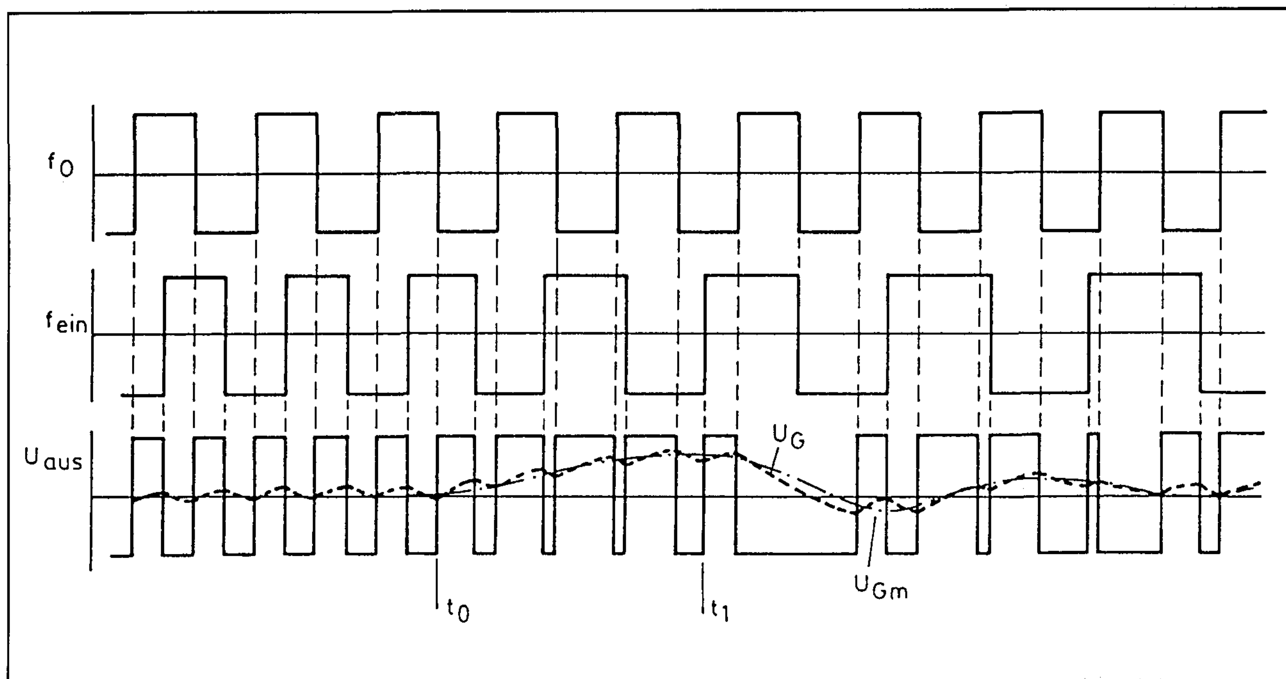


Figuur 20/5.1-5: Het verband tussen de condensatorspanning en het faseverschil tussen beide ingangssignalen.

De spanning over de condensator stijgt lineair tussen een maximale negatieve waarde en een maximale positieve waarde als het faseverschil tussen beide ingangsspanningen toeneemt van 0° tot 180°. Bij een faseverschil van 90° staat over de condensator een spanning van 0 V.

Wat er gebeurt als niet de fase, maar de frequentie van beide signalen varieert is grafisch voorgesteld in figuur 20/5.1-6.

Een van de signalen heeft een constante frequentie f_0. De bespreking start met gelijke, maar 90° in fase verschoven frequenties aan de ingang. De spanning over de condensator is dan 0 V. Als de frequentie van het tweede signaal langzaam daalt (tijdstip t0), zal men vaststellen dat de spanning over de condensator positief wordt.



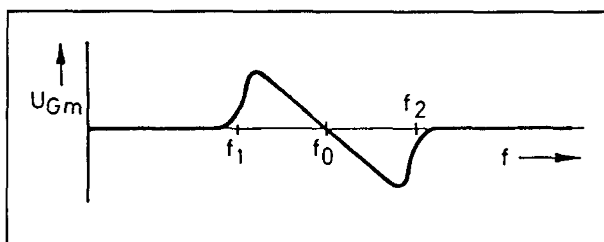
Figuur 20/5.1-6: Het verloop van de condensatorspanning als de twee ingangssignalen afwijkende frequenties hebben.

5.1 Achtergrond-informatie

Dat is logisch, want de frequentie-afwijking heeft onmiddellijk een faseverschuiving tot gevolg. Maar als het frequentieverschil tussen beide signalen blijft stijgen zal men vaststellen dat op een bepaald moment, t1 in de grafiek, de condensatorspanning niet verder toeneemt maar weer gaat dalen. Deze daling gaat zelfs vrij snel.
Dat is ook logisch, want als de frequenties van beide ingangssignalen te ver uit elkaar lopen, dan zullen hun perioden zo asynchroon verlopen dat er het ene moment sprake is van een positief faseverschil en het andere moment van een negatief faseverschil.
De condensator zal afwisselend op- en ontladen, met als gevolg dat de gemiddelde spanning weer naar nul gaat.

Hetzelfde grafiekje zou men kunnen opstellen voor een ingangssignaal waarvan de frequentie groter wordt dan deze van het referentiesignaal. Men zou dan vaststellen dat er over de condensator dan weer een gelijkspanning wordt opgebouwd, maar nu een negatieve. Tot uiteraard het frequentieverschil te groot wordt en de condensatorspanning weer naar nul gaat.

Het verband tussen de spanning over de condensator en de frequentie-afwijking van het tweede signaal ten opzichte van de vaste frequentie f_0 van het eerste signaal kan grafisch weergegeven worden door de grafiek van figuur 20/5.1-7.



Figuur 20/5.1-7 De relatie tussen de condensatorspanning en het frequentieverschil tussen beide ingangssignalen.

Het gebied van f_1 tot f_2 noemt men het **vanggebied** van de schakeling, een van de belangrijkste eigenschappen van een PLL-schakeling.

De nadelen van de EXOR-methode

De combinatie van EXOR-poort met laagdoorlaatfilter werkt uitstekend en er zijn dan ook tal van PLL-IC's die met deze schakeling werken. Nadeel van de EXOR is echter dat deze schakeling met mooie digitale blokpulsen gestuurd moet worden. Bovendien verlangt de EXOR-oplossing dat de signalen symmetrisch in de tijd verlopen. De blokpulsen moeten dus echt volledig vierkantvormig zijn! Nu zal men echter in praktische toepassingen van PLL's vrijwel nooit de beschikking hebben over signalen die voldoen aan deze eisen.

Vandaar dat men een aantal alternatieve schakelingen heeft ontwikkeld, die als voordeel hebben dat men er rechtstreeks of niet blokvormige of niet tijd-symmetrische signalen kan op aansluiten.
Belangrijk daarbij is dat het verband tussen de uitgangsspanning van het achter de fasecomparator geschakeld filter en de fase- en frequentie-relatie tussen beide ingangssignalen niet altijd gelijk is aan deze die besproken is bij het EXOR-systeem. Nu is deze karakteristiek een zeer belangrijk gegeven van iedere PLL. Men moet er bij het toepassen van PLL-IC's dus altijd goed op letten welke fase-comparator gebruikt wordt!

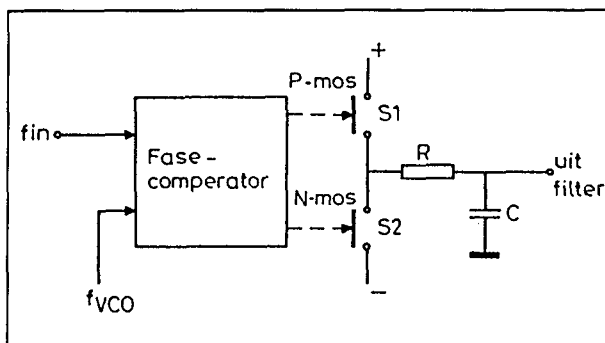
De edge-controlled fase-comparator

De edge-controlled fase-comparator is een schakeling die wel met digitale signalen gestuurd moet worden, maar waarbij het niet noodzakelijk is dat deze signalen symmetrisch in de tijd verlopen. Men kan dus twee smalle pulsjes aan deze schakeling aanbieden en het systeem zal toch keurig de fase en de frequentie van deze signalen gaan vergelijken.
Dat is een rechtstreeks gevolg van het feit dat deze schakeling alleen gevoelig is voor

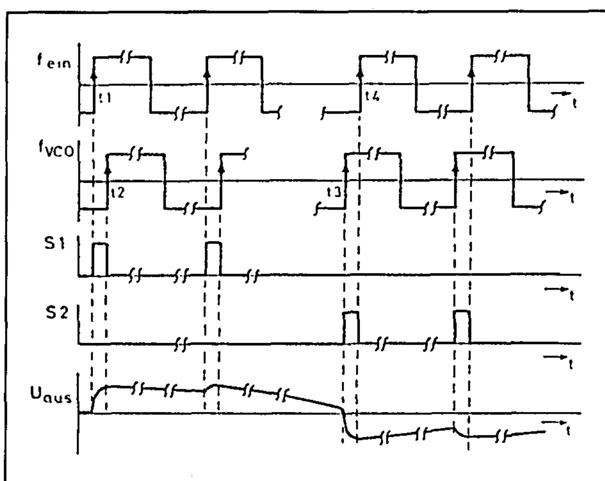
5.1 Achtergrond-informatie

de voorflanken van de signalen. Het systeem meet als het ware het tijdverschil dat verloopt tussen de voorflank van het eerste signaal en de voorflank van het tweede signaal. Uit dit verschil en uit de volgorde van de flanken worden twee stuursignalen opgewekt, waarmee twee elektronische schakelaars worden gestuurd. Deze schakelaars laden de condensator van het filter op of ontladen dit onderdeel.

Het blokschema van het systeem is getekend in figuur 20/5.1-8, de werking wordt toegelicht aan de hand van de grafieken van figuur 20/5.1-9.



Figuur 20/5.1-8: Het blokschema van een edge-controlled fase-vergelijker.



Figuur 20/5.1-9: De werking van de edge-controlled fase-vergelijker grafisch toegelicht.

De fase-comparator is een ingewikkelde schakeling die uit meer dan vier flip-flop's bestaat. De werking is gecompliceerd en vandaar dat hier alleen gekeken wordt naar de manier waarop de twee elektronische schakelaars S1 en S2 gestuurd worden. Duidelijk is dat als S1 gesloten wordt de condensator C van het RC-filter zal opladen naar de positieve voedingsspanning. Als daarentegen S2 gesloten wordt, dan zal de condensator ontladen worden naar de negatieve voedingsspanning.

Als de frequentie van het ingangssignaal vele malen kleiner is dan de frequentie van de VCO van de PLL, dan zal schakelaar S2 zowat continu gesloten worden. De condensator van het filter ontlaadt tot een negatieve spanning en in de gesloten lus van de PLL wordt deze spanning gebruikt om de frequentie van de VCO te verlagen.
Als de frequentie van het ingangssignaal vele malen hoger is dan deze van de eigen VCO, dan zal schakelaar S1 vrijwel continu sluiten. De condensator van het filter wordt nu opgeladen tot een positieve spanning en deze spanning wordt gebruikt voor het verhogen van de eigen frequentie van de PLL-schakeling.

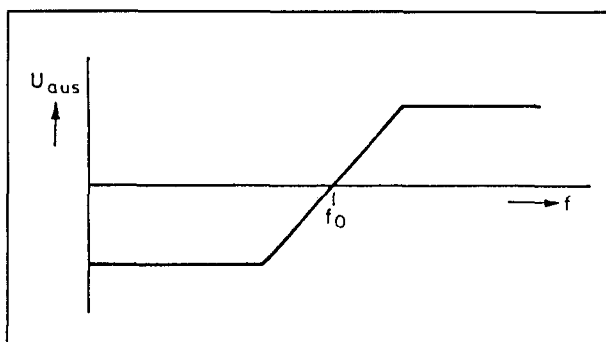
Als de frequentie van het ingangssignaal ongeveer gelijk wordt aan deze van de eigen VCO, dan zal de edge-controlled fase-vergelijker de onderlinge relatie van de voorflanken van de twee signalen gaan vergelijken. Als de voorflank van het ingangssignaal het eerst komt, zoals getekend in de linker grafieken van figuur 20/5.1-9, dan zal schakelaar S1 gesloten worden. Deze schakelaar sluit bij het verschijnen van de voorflank van het ingangssignaal en opent bij het verschijnen van de voorflank van het VCO-signaal. De condensator van het filter wordt dus opgeladen tot een positieve spanning, waarvan de grootte rechtstreeks afhankelijk is van het tijdverschil tussen beide voorflanken. Deze positieve spanning zorgt ervoor dat de frequentie van de eigen VCO iets wordt ver-

hoogd, waardoor het faseverschil tussen beide signalen wordt verkleind of zelfs volledig verdwijnt.

Als de voorflank van het VCO-signaal het eerst verschijnt, zoals getekend in de rechter grafieken van figuur 20/5.1-9, dan zal schakelaar S2 gesloten worden. Ook nu opent deze schakelaar weer als de voorflank van het tweede signaal arriveert. De condensator wordt nu dus ontladen tot een negatieve spanning en deze stuurspanning zorgt ervoor dat de eigen frequentie van de VCO iets wordt verlaagd, zodat ook nu het faseverschil wordt weggeregeld.

Als er geen frequentie- en faseverschil tussen beide signalen aanwezig is, dan verschijnen beide voorflanken op precies hetzelfde moment en zal noch S1, noch S2 gestuurd worden. Over de condensator van het filter wordt geen spanning opgebouwd, de VCO zal oscilleren op zijn eigen frequentie.

Aan de hand van deze bespreking kan men een grafiek opstellen, die het verband geeft tussen het frequentie- of fase-verschil en de uitgangsspanning van de fase-comparator. Deze grafiek is getekend in figuur 20/5.1-10 en ziet er zeer fundamenteel anders uit dan dezelfde grafiek van het EXOR-systeem!



Figuur 20/5.1-10: Het verband tussen de uitgangsspanning van het filter en de frequentie- en fase-verhouding van de twee ingangssignalen bij de edge-controlled fase-comparator.

Een PLL, uitgerust met een dergelijke fase-comparator, zal er dan ook steeds voor zorgen dat zowel de frequentie als de fase van beide signalen aan elkaar gelijk zijn.

Een tweede verschil met het EXOR-systeem is dat de VCO op zijn minimale frequentie zal oscilleren als er geen ingangssignaal wordt aangelegd. De uitgangsspanning van het filter is dan immers maximaal negatief. Deze minimale frequentie wordt bepaald door het regelbereik van de VCO en door de maximale negatieve spanning die uit het filter komt.

De analoge vermenigvuldiger als fase-comparator

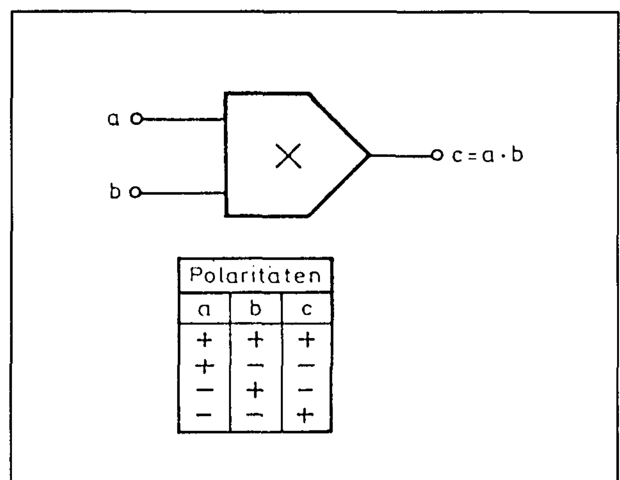
Een analoge vermenigvuldiger is een analoge schakeling, die in staat is de wiskundige bewerking:

C = A x B

uit te voeren.

Hierbij zijn A en B de momentele waarden van twee analoge ingangsspanningen en C de momentele productwaarde van die twee ingangsgrootheden.

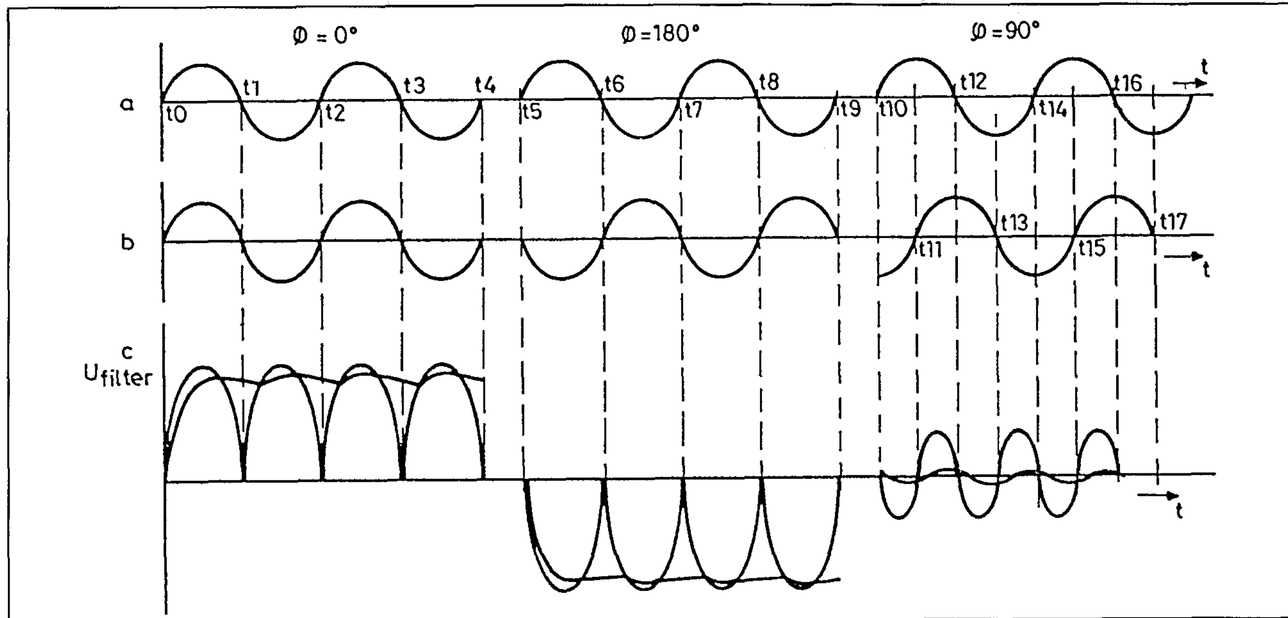
De schakeling houdt rekening met de algebraïsche tekenwetten. De eigenschappen en het algemeen symbool van de analoge vermenigvuldiger zijn samengevat in figuur 20/5.1-11.



a	b	c
+	+	+
+	−	−
−	+	−
−	−	+

Figuur 20/5.1-11: Het symbool en de fundamentele werking van een analoge vermenigvuldiger.

5.1 Achtergrond-informatie



Figuur 20/5.1-12: De werking van de analoge vermenigvuldiger grafisch toegelicht.

Dank zij deze eigenschappen kan men een analoge vermenigvuldiger gebruiken als fase-comparator. Het grote voordeel van de schakeling is dat men kan werken met sinusvormige spanningen!

De werking wordt toegelicht aan de hand van de grafieken in figuur 20/5.1-12.

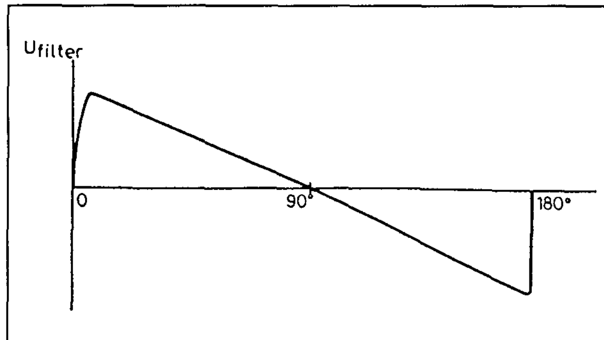
In de linker grafieken wordt de situatie geschetst als beide ingangssignalen in fase zijn. Op de tijdstippen t0, t1, t2, t3 en t4 gaan de ingangssignalen door nul. Het gevolg is dat de uitgangsspanning van de analoge vermenigvuldiger dan ook nul zal zijn. Tussen t0 en t1 zijn beide ingangssignalen positief. Het gevolg is dat ook de uitgangsspanning positief zal zijn. Tussen t1 en t2 zijn beide ingangssignalen negatief. De uitgangsspanning zal nu dus ook positief variëren.
Als de ingangssignalen in fase zijn zal de uitgang van de analoge vermenigvuldiger bestaan uit een steeds positief variërend signaal. Ook nu wordt de uitgang van de analoge vermenigvuldiger afgesloten door een RC-filter. Dit filter zal deze positieve halve sinussen afvlakken, met als gevolg dat er over de condensator van het filter een positieve spanning ontstaat.

In de middelste grafieken wordt de situatie geschetst als beide ingangssignalen in tegenfase zijn. Omdat de momentele waarden van de twee spanningen nu steeds een tegengestelde polariteit hebben zal de uitgangsspanning van de analoge vermenigvuldiger tussen de nulpunten steeds negatief zijn. De condensator van het filter wordt nu dus maximaal negatief geladen.

In de rechter grafieken is de situatie getekend als er een faseverschil van 90° bestaat tussen de twee ingangsspanningen. De uitgangsspanning van de analoge vermenigvuldiger gaat nu dubbel zo vaak door nul, omdat de nulpunten van de ingangsspanningen niet samenvallen. Tussen deze nulpunten zal de uitgangsspanning afwisselend positief en negatief zijn, omdat de polariteiten van de ingangsspanningen afwisselend gelijk en tegengesteld zijn. Op de uitgang van de analoge vermenigvuldiger ontstaat een soort sinusspanning met de dubbele frequentie, met als gevolg dat het gemiddelde gelijkspanningsniveau van dit signaal nul is.

5.1 Achtergrond-informatie

Als men de resultaten van de drie besproken situaties samenvat ontstaat de grafiek van figuur 20/5.1-13. Een resultaat dat zeer vergelijkbaar is met de karakteristiek van de EXOR fase-comparator!



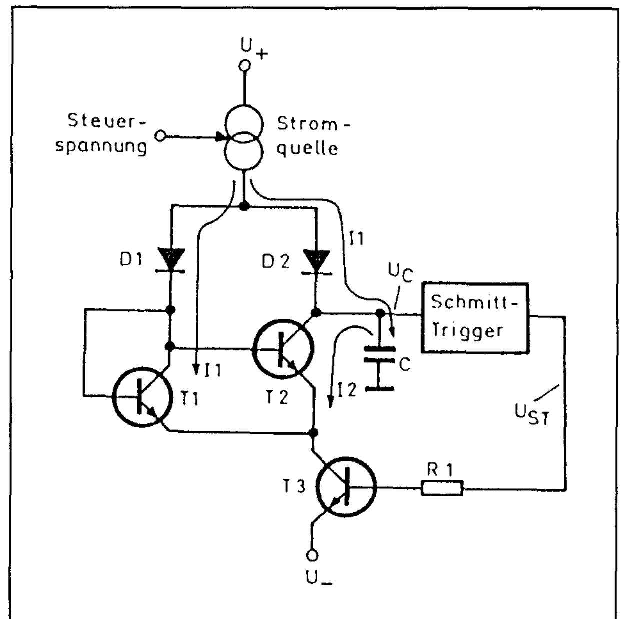
Figuur 20/5.1-13: Het verband tussen de faseverschuiving tussen de twee ingangssignalen en de uitgangsspanning van het filter bij een analoge vermenigvuldiger als fase-comparator.

Met kan besluiten dat een analoge vermenigvuldiger een ideale fase-comparator is, met als groot voordeel dat gestuurd kan worden met sinusoidale signalen. Daar is echter een maar aan verbonden. Het zal duidelijk zijn dat de uitgangsspanning van de analoge vermenigvuldiger, wat grootte betreft, afhankelijk is van de grootte van de ingangsspanningen. Als deze dus geen constante amplitude hebben, dan zal ook de uitgangsspanning van de analoge vermenigvuldiger een variërende amplitude hebben. De uitgangsspanning van het filter is rechtstreeks afhankelijk van de grootte van deze uitgangsspanning. Het stuursignaal voor de VCO is dus niet alleen afhankelijk van de frequentie- en fase-relatie tussen de twee ingangsspanningen, maar ook van hun grootte! Een zeer vervelende eigenschap, omdat de grootte van de ingangsspanningen dus een rol gaat spelen bij de werking van de PLL. In de praktijk kan men een dergelijke schakeling dus alleen gebruiken als men er zeker van is dat de amplitude van beide ingangssignalen over het gehele werkingsgebied van de PLL constant is.

De VCO

De VCO met één stroombron

Een van de eenvoudigste uitvoeringen van een VCO, die werkt met één constante stroombron, is getekend in figuur 20/5.1-14.



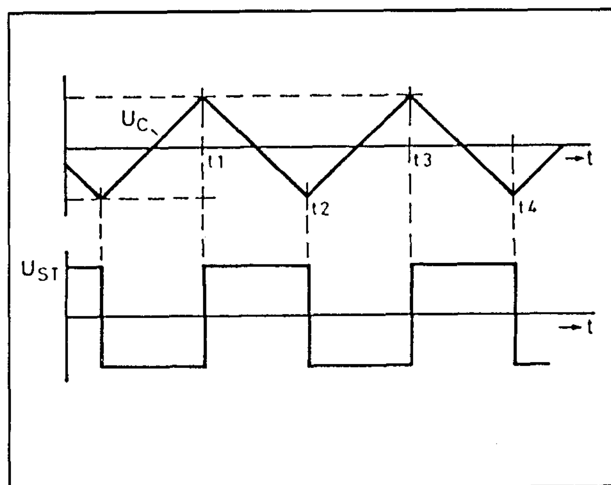
Figuur 20/5.1-14: VCO met één constante stroombron.

De schakeling bestaat uit een bestuurbare stroombron I, die zijn uitgangsstroom via twee dioden D1 en D2 kan afvoeren.
De werking van deze schakeling wordt verklaard aan de hand van de grafieken in figuur 20/5.1-15.

Belangrijk onderdeel is de condensator C. Deze wordt in eerste instantie opgeladen door de stroom I van de constante stroombron. De spanning over de condensator gaat lineair stijgen. Op de condensator is echter een Schmitt-trigger aangesloten, met twee symmetrische omschakeldrempels. Als de spanning over de condensator gelijk wordt

5.1 Achtergrond-informatie

aan de bovenste drempel, dan wordt de uitgang van de Schmitt-trigger "H". Het gevolg is dat de transistor T3 in geleiding wordt gestuurd. De stroom van de stuurbare stroombron wordt nu via de geleidende transistor T1 afgevoerd naar de negatieve voedingsaansluiting. De basis-emitter juncties van de transistoren T1 en T2 zijn echter parallel geschakeld. Het gevolg is dat beide transistoren even zeer in geleiding worden gestuurd en dat door T2 een stroom zal vloeien die precies even groot is als de stroom die door T1 vloeit. Deze stroom kan alleen maar afkomstig zijn van de condensator. De condensator gaat zich dus ontladen met een stroom I2 die gelijk is aan de stroom die door T1 vloeit. Omdat deze stroom volledig bepaald wordt door de bestuurbare stroombron zal de condensator met een zelfde stroom ontladen als waarmee hij daarvoor geladen werd. Het gevolg is dat de condensatorspanning even snel lineair gaat dalen als hij daarvoor gestegen is. Dit proces gaat door totdat de condensatorspanning gelijk wordt aan de onderste drempel van de Schmitt-trigger. De uitgang van dat blok wordt weer laag, transistor T3 spert, stuurt de twee andere transistoren ook in sper en de condensator kan weer opladen.



Figuur 20/5.1-15: Grafische verklaring van de werking van de VCO met één stroombron.

Het gevolg is dat over de condensator een driehoekvormige volledig symmetrische spanning ontstaat en dat op de uitgang van de Schmitt-trigger een vierkantspanning ontstaat, die uiteraard volledig synchroon verloopt met de driehoek.
Deze blokspanning wordt gebruikt als de VCO wordt ingezet in een PLL. De spanning stuurt één van de ingangen van de fasevergelijker en in de meeste gevallen wel deze die op een constante frequentie f_0 wordt ingesteld.

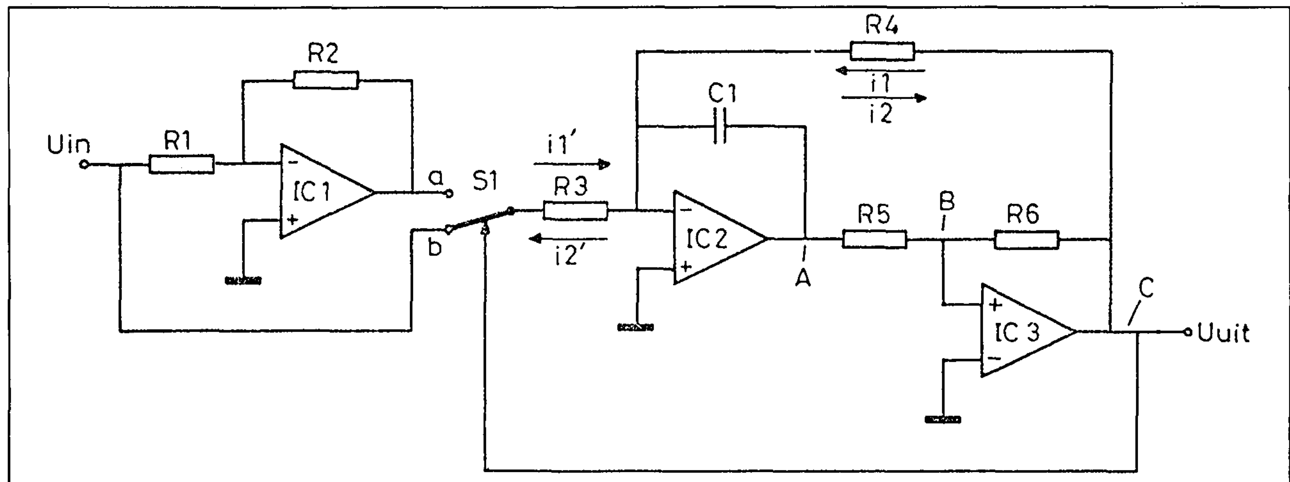
De integrator/comparator schakeling
Een vaak toegepast VCO-principe is dat van de integrator/comparator. Dezelfde schakeling die het hart vormt van de meeste functie-generatoren! Het principiële blokschema is getekend in figuur 20/5.1-16.

De werking van de schakeling wordt verklaard aan de hand van de grafieken in figuur 20/5.1-17.

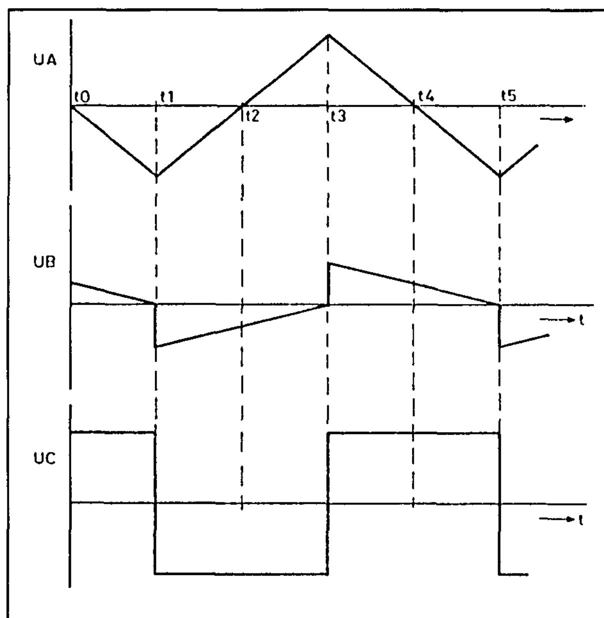
De schakeling is samengesteld rond drie operationele versterkers. De eerste, IC1, is geschakeld als inverterende versterker met een versterking van exact -1. De tweede, IC2, is geschakeld als integrator. De ingang van deze integrator wordt via de elektronische omschakelaar S1 gestuurd met het ingangssignaal (stand b) of met het geïnverteerde ingangssignaal (stand a).
De derde operationele versterker, IC3, is geschakeld als comparator. Deze vergelijkt de uitgangsspanning van de integrator (punt A) met de massa.
De ingangsspanning U_{in} is de stuurspanning van de schakeling, die de frequentie van de VCO bepaalt en die geleverd wordt door het filter van de fase-comparator.

Stel dat deze spanning gelijk is aan 0 V. De twee contacten van de schakelaar S1 staan dan beide op 0 V.
Er vloeit dan geen stroom door de weerstand R3, want de inverterende ingang van IC2 ligt ook op massa-potentiaal.

5.1 Achtergrond-informatie



Figuur 20/5.1-16: Het principiële schema van de VCO volgens het integrator/comparator principe.



Figuur 20/5.1-17: De werking van de integrator/comparator.

De niet-inverterende ingang van deze schakeling is immers rechtstreeks met de massa verbonden en iedere teruggekoppelde operationele versterker streeft ernaar het spanningsverschil tussen beide ingangen gelijk te maken aan nul.

De bespreking van de werking van de schakeling gaat uit van de veronderstelling dat op tijdstip t0 de uitgangsspanning U_C van de comparator positief is. Deze spanning stuurt een stroom i_1 door de weerstand R4. Deze stroom zal de integrator voeden, waardoor de uitgangsspanning van deze schakeling lineair gaat dalen. Dat kan als volgt verklaard worden. De stroom i_1 kan alleen via de condensator verder vloeien. De operationele versterker heeft immers een zeer hoge ingangsimpedantie. De stroom die door de condensator vloeit heeft tot gevolg dat dit onderdeel lineair gaat opladen. Maar omdat de linker plaat van dit onderdeel aan de massa ligt (aan de inverterende ingang van IC2) kan het niet anders of de uitgangsspanning van de condensator gaat dalen.

Tussen de punten A en C staat een spanningsdeler, samengesteld uit de weerstanden R5 en R6. De spanning op punt B wordt bepaald door de spanningen op de uitgangen van IC2 en IC3. Op tijdstip t0 is deze spanning positief.
Punt A staat immers op 0 V, punt B op een positieve spanning. Naarmate de uitgangsspanning van de integrator daalt, zal de spanning op punt B steeds minder positief worden. Op tijdstip t1 is de spanning op dat punt gedaald tot 0 V. De comparator IC3 slaat dan om. De inverterende ingang is immers met de massa verbonden. Het gevolg is dat de uitgangsspanning van IC3 negatief wordt. Dat heeft twee gevolgen. Op de eerste plaats

5.1 Achtergrond-informatie

springt de spanning op punt B ook naar een negatieve waarde. De punten A en C staan nu immers allebei ingesteld op een negatieve spanning, het kan dus niet anders dan dat het knooppunt van de spanningsdeler tussen deze twee punten ook op een negatieve spanning staat. Op de tweede plaats gaat er nu een stroom i_2 door de weerstand R4 vloeien, die even groot is als i_1, maar in de tegengestelde richting door de weerstand vloeit. De integrator rond IC2 wordt nu gestuurd met een geïnverteerde stroom. Het gevolg is dat de condensator nu gaat ontladen en dat de uitgangsspanning van de integrator gaat stijgen. Naarmate de uitgang van de integrator positiever wordt zal de spanning op punt B steeds meer de nul naderen. Op tijdstip t3 wordt de spanning op punt B gelijk aan 0 V en slaat de comparator weer om naar een positieve spanning op zijn uitgang.

De VCO-schakeling wekt op de uitgang van IC2 een driehoekvormige spanning op en op de uitgang van IC3 een blokvormige spanning. De frequentie van deze signalen wordt bepaald door de waarde van de weerstand R4 en de waarde van de condensator C1.

Tot nu toe is uitgegaan van een ingangsspanning van 0 V. Stel nu echter dat aan de ingang van de schakeling een positieve spanning wordt gelegd. De combinatie IC1 plus S1 zal er voor zorgen dat de ingangsstroom van de integrator toeneemt. Als de comparator IC3 de stroom i_1 via weerstand R4 aan de ingang van de integrator aanbiedt, dan zullen de genoemde onderdelen er voor zorgen dat via R3 een tweede stroom i_1' naar de ingang van de integrator vloeit. Beide stromen hebben dezelfde richting, met als gevolg dat de totaal-stroom van de integrator stijgt. Als de uitgangsspanning van de comparator omklapt klapt ook de schakelaar S1 om, met als gevolg dat er nu via R3 een geïnverteerde stroom i_2' uit de integrator wordt getrokken.

In beide gevallen neemt dus de laad- of ontlaadstroom van de condensator C1 in dezelfde mate toe. Het gevolg is dat deze condensator sneller wordt geladen of ontladen. De frequentie van de schakeling stijgt.

Het zal duidelijk zijn dat deze frequentiestijging alleen afhankelijk is van de waarde van de weerstand R3 en de grootte van de ingangsspanning. Er bestaat dus een lineair verband tussen de frequentiestijging van de schakeling en de grootte van de positieve ingangsspanning.

Op dezelfde manier kan men aantonen dat de frequentie van de schakeling daalt als aan de ingang een negatieve gelijkspanning wordt gelegd. Ook nu bestaat er een lineair verband tussen de grootte van deze spanning en de frequentiedaling.

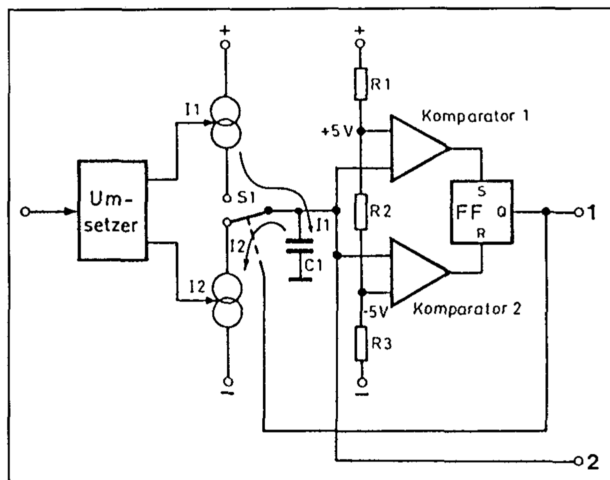
De symmetrische VCO

Bij de symmetrische VCO, waarvan het blokschema getekend is in figuur 20/5.1-18, wordt uitgegaan van twee stroombronnen, die een condensator om de beurt laden en ontladen. De twee stroombronnen worden via een omzetter gestuurd uit het ingangssignaal.

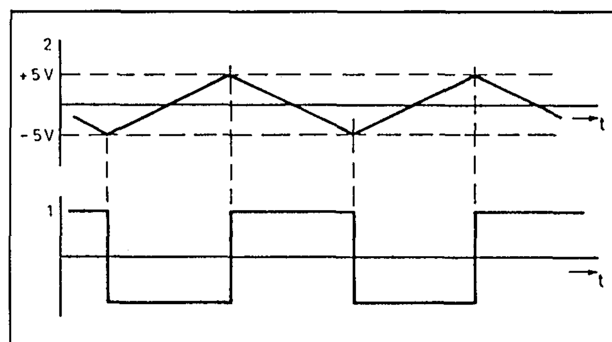
Deze schakeling zal ervoor zorgen dat beide stroombronnen door even grote stromen worden doorlopen, die echter een tegengestelde polariteit hebben. De waarde van deze stromen is afhankelijk van de grootte van de ingangsspanning. De spanning over de condensator wordt in twee comparatoren vergeleken met twee symmetrische drempelspanningen, in het getekende voorbeeld +5 V en -5 V. De uitgangen van deze comparatoren sturen de Set en de Reset van een type-D flip-flop. De Q-uitgang van deze schakeling stuurt de elektronische omschakelaar die de stroombronnen naar de condensator schakelt.

De werking van de schakeling wordt toegelicht aan de hand van de grafieken in figuur 20/5.1-19.

5.1 Achtergrond-informatie



Figuur 20/5.1-18: Het blokschema van de symmetrische VCO.



Figuur 20/5.1-19: De werking van de symmetrische VCO.

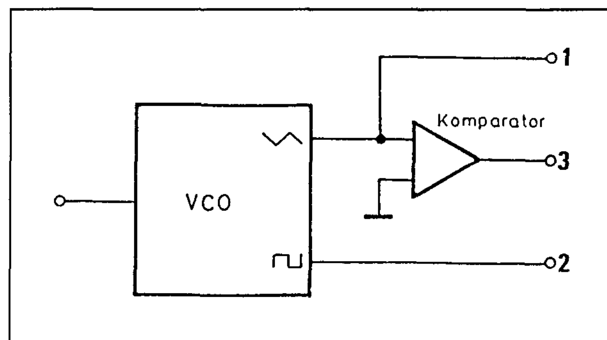
Stel dat de condensator volledig ontladen is en dat de schakelaar S1 in de bovenste stand staat. De bovenste stroombron levert dan een stroom I_1 die de condensator lineair gaat laden. Na een bepaalde tijd is de spanning over de condensator gestegen tot +5 V. De bovenste comparator klapt om, zijn uitgang stuurt de Set van de flip-flop, de uitgang Q van deze schakeling wordt positief. Deze spanning stuurt de elektronische omschakelaar met als gevolg dat deze omklapt. De condensator wordt nu ontladen door de onderste stroombron met een stroom I_2. Na een bepaalde tijd wordt deze spanning gelijk aan -5 V. De onderste comparator klapt om, zijn uitgang stuurt de Reset van de flip-flop. De Q-uitgang wordt negatief, de omschakelaar klapt om en schakelt weer de laadstroom I_1 in.

Over de condensator ontstaat dus een driehoekvormige, volledig symmetrische spanning, terwijl de uitgang van de flip-flop een mooie symmetrische blokspanning levert.

Het begrip "quadrature output"
De drie besproken VCO-schakelingen leveren een driehoekvormige en een blokvormige spanning af, met een identieke faserelatie. Als de driehoekvormige spanning stijgt, dan is de blokspanning negatief. Als de driehoek daalt, dan schakelt de blok om naar een positieve spanning. Er bestaat dus als het ware een fase-verschuiving van 90° tussen beide uitgangsspanningen van de VCO's.

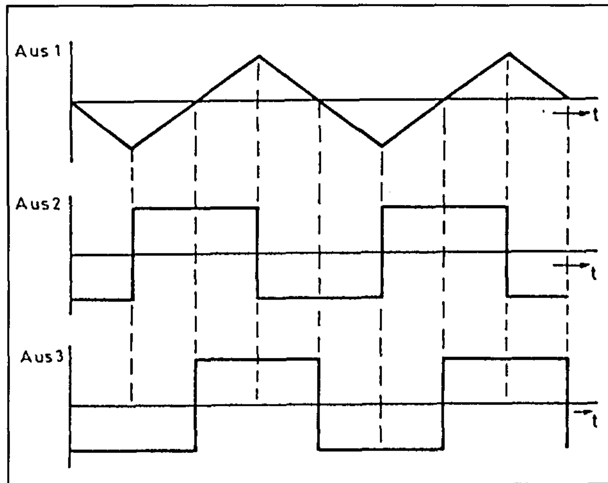
Voor sommige PLL-toepassingen is het echter gewenst dat er een faseverschil van 0° bestaat tussen beide uitgangen. Vandaar dat een aantal PLL-IC's een derde uitgang heeft die de "quadrature output" wordt genoemd. Op deze uitgang staat een tweede blokvormige spanning, die echter in fase verloopt met de driehoek.

Het eenvoudige principe voor het genereren van deze derde uitgang is getekend in figuur 20/5.1-20, terwijl de grafieken die bij deze schakeling horen zijn ondergebracht in figuur 20/5.1-21.



Figuur 20/5.1-20: De schakeling voor het genereren van de "quadrature uitgang".

5.1 Achtergrond-informatie



Figuur 20/5.1-21: De werking van de "quadrature uitgang" grafisch verklaard.

De driehoek-uitgang van de VCO wordt aangesloten op een extra comparator, waarin de driehoek vergeleken wordt met de massa. Als de driehoek positief is, dan levert de comparator een positieve spanning. Duikt de driehoek echter onder de nul, dan slaat de comparator om en levert de schakeling een negatieve spanning. Op deze manier ontstaat dus een extra vierkantgolf, die in fase verloopt met de driehoek.

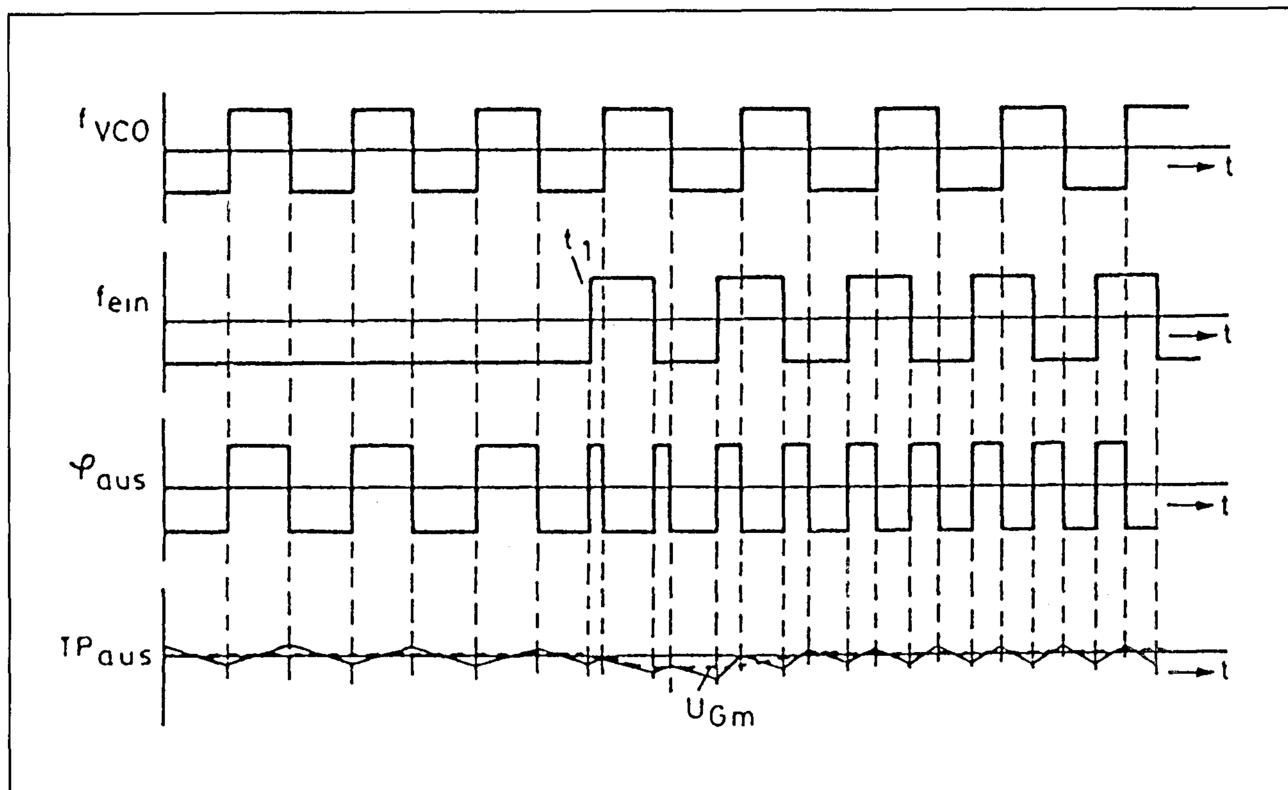
De werking van de PLL

Inleiding

Aan de hand van de tot nu toe vergaarde kennis kan de werking van het teruggekoppelde systeem fase-vergelijker + filter + VCO verklaard worden. Ook dat gaat het gemakkelijkst op een grafische manier. Daarbij wordt uitgegaan van een fase-comparator die met een EXOR-poort is uitgevoerd.

De PLL met ingangssignaal met een frequentie f_0

Wat er gebeurt als aan de ingang van de PLL een ingangssignaal met de eigen frequentie f_0 van de VCO wordt gelegd is getekend in figuur 20/5.1-22.



Figuur 20/5.1-22: De reaktie van een PLL als er opeens een ingangssignaal met frequentie f_0 verschijnt.

5.1 Achtergrond-informatie

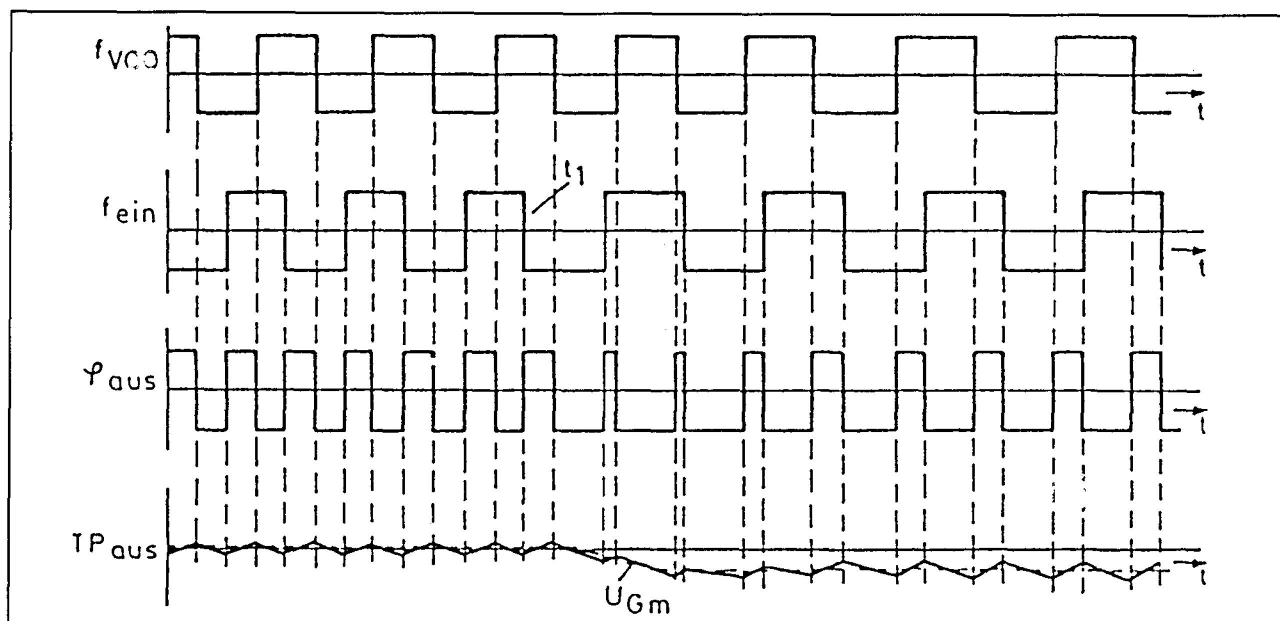
Voor tijdstip t1 is er geen ingangssignaal aanwezig. De fase-vergelijker wordt nu alleen gestuurd met de uitgangsspanning van de VCO. Op de uitgang verschijnt dus hetzelfde signaal, een symmetrische blokspanning. Deze spanning doorloopt het filter en wordt op de bekende manier omgezet in een gelijkspanning van 0 V. Deze spanning stuurt de VCO, maar daar de spanning 0 V is zal deze geen effect hebben op de frequentie. De VCO wekt zijn eigen frequentie f_0 op.

Op tijdstip t1 verschijnt een ingangssignaal op de tweede ingang van de fase-vergelijker met dezelfde frequentie f_0. Uiteraard bestaat er op dat moment een willekeurige faserelatie tussen beide signalen. Het gevolg is dat op de uitgang van de EXOR-poort smalle positieve of negatieve pulsen ontstaan. De spanning over de condensator zal stijgen of dalen, afhankelijk van de faserelatie tussen beide signalen. Deze spanning stuurt de VCO. Het gevolg is dat de frequentie van het signaal van deze oscillator gaat stijgen of dalen. Door deze frequentiewijziging zal de faserelatie tussen beide signalen gaan veranderen. Het teruggekoppelde systeem zorgt er nu voor dat deze faserelatie zich zo zal instellen dat de regelspanning van de VCO weer nul wordt. Zoals bij de bespreking van de EXOR-comparator werd vermeld is dat het geval als er een constante faserelatie van 90° tussen beide signalen ontstaat. De PLL regelt dus de uitgangsfrequentie van de VCO zo dat aan de genoemde faserelatie voldaan is.

Besluit: als aan de ingang van de PLL een signaal wordt gelegd met een frequentie die gelijk is aan de eigen frequentie van de VCO van de PLL, dan zal de schakeling zichzelf zo regelen dat er een constant faseverschil ontstaat van 90° tussen het ingangssignaal en het uitgangssignaal van de VCO.

De PLL met ingangssignaal met afwijkende frequentie

Wat er gebeurt als aan de ingang van een PLL een signaal wordt gelegd met een frequentie die afwijkt van de eigen frequentie f_0 van de VCO van de PLL is getekend in figuur 20/5.1-23.



Figuur 20/5.1-23: Het gedrag van een PLL als aan de ingang een signaal met van f_0 afwijkende frequentie wordt gelegd.

Tot voor tijdstip t1 is de frequentie van het ingangssignaal gelijk aan f_0, de eigen frequentie van de VCO. De uitgangsspanning van het filter is nul, het systeem is in evenwicht.
Op tijdstip t1 wordt de frequentie van het ingangssignaal gevarieerd. Het gevolg is dat er een van 90° afwijkende faserelatie ontstaat tussen beide signalen en dat de fasevergelijker smalle positieve of negatieve pulsen gaat genereren. Deze beïnvloeden de spanning over de condensator op de bekende manier, de gelijkspanning over de condensator neemt een van 0 V afwijkende waarde aan. Het gevolg is dat de VCO wordt gestuurd, zodat deze schakeling zijn frequentie gaat verhogen of verlagen. Uit de grafieken volgt dat de PLL nu een nieuwe evenwichtstoestand opzoekt. De schakeling past zijn eigen frequentie aan deze van het ingangssignaal aan. Het gevolg is dat de VCO blijvend voorzien moet worden van een van nul afwijkend stuursignaal en dat de PLL een gelijkspanning genereert, die een maat is voor het frequentieverschil tussen f_0 en f_1, de nieuwe frequentie van het ingangssignaal.

Toepassingen van PLL's

Inleiding
PLL's worden tegenwoordig in talrijke analoge technieken gebruikt. In dit subhoofdstuk wordt een kort overzicht gegeven van een aantal PLL-applicaties.

FM-demodulatie
De VCO wordt afgeregeld op de draaggolf frequentie van het te demoduleren signaal. Iedere afwijking van de frequentie van het ingangssignaal, als gevolg van de FM-modulatie, levert een afwijking op in de stuurspanning van de VCO.
Dit signaal is proportioneel aan de frequentie-deviatie en is dus in feite een representatie het modulatie-signaal dat op de draaggolf werd gemoduleerd. Op deze eenvoudige manier kan men, zonder gebruik te maken van dure en grote spoelen, FM-gemoduleerde signalen terug winnen. Een principe waarvan in iedere moderne FM-ontvanger gebruik wordt gemaakt!

FSK-demodulatie
FSK is een systeem waarbij digitale signalen worden omgezet in wisselspanningen. Een overgang van een "L" naar een "H" en vice versa wordt op de wisselspanning gemoduleerd door de fase van dat signaal 180° in fase te draaien.
Doordat een PLL in staat is faseverschuivingen te detecteren kan een dergelijke schakeling worden ingezet om de digitale informatie weer uit de in fase gemoduleerde wisselspanning te herwinnen.

Toon-decodering
Een andere methode die vaak wordt gebruikt om digitale signalen langs bijvoorbeeld een telefoonlijn te versturen is het omzetten van de "L"- en "H"-niveaus in een signaal met twee verschillende frequenties. Dat systeem wordt tegenwoordig toegepast bij alle modem-protocollen.
De PLL is de voor de hand liggende schakeling om deze frequentieverschillen te detecteren en weer om te zetten in een bruikbaar digitaal signaal.

Frequentie-vermenigvuldiging
Door het uitbreiden van de basisschakeling met een aantal frequentiedelers tussen de uitgang van de VCO en de ingang van de fase-comparator ontstaat een systeem waarmee men de frequentie van een ingangssignaal met een bepaalde factor kan vermenigvuldigen. Zo kan men bijvoorbeeld uit de nauwkeurige frequentie van een ijkkristal een heleboel frequenties afleiden, die allemaal dezelfde nauwkeurigheid hebben als de basisfrequentie. Deze toepassing, die bekend staat onder de naam "frequentie-synthese" wordt tegenwoordig vaak gebruikt bij het afstemmen van TV- en FM-ontvangers op een zender.

5.1 Achtergrond-informatie

Afgestemde filters

Met een uitgebreide PLL-schakeling kan men filters opbouwen met zeer steile doorlaat- of sperbanden. Als het noodzakelijk is kan men op een dergelijke manier banddoorlaatfilters ontwerpen met een bandbreedte van slechts enige tientallen Hz, iets dat met normale filtertechnieken absoluut onmogelijk is.

Signal conditioning

Een zeer belangrijke toepassing van PLL's, waarmee het mogelijk is een signaal terug te winnen uit een ruissignaal dat veel groter is dan het signaal zelf.

Stereo-demodulatie

Bij het uitzenden van een stereosignaal worden beide kanalen gecodeerd verstuurd middels de som- en verschilsignalen L+R en L-R.

Het L-R signaal is gemoduleerd op een onderdrukte draaggolf van 38 kHz. Om deze draaggolf in de ontvanger weer te kunnen herstellen wordt een piloottoon met een frequentie van 19 kHz mee verzonden. Door middel van een PLL kan men uit dit signaal de draaggolf van 38 kHz zeer nauwkeurig terug winnen, zonder dat gebruik gemaakt moet worden van afgestemde filters met spoelen en condensatoren.

5.1 Achtergrond-informatie

20/5.2

Type-beschrijving

XR-210

20 MHz, speciaal voor FSK

Vergelijkbaar met de XR-215, maar de operationele versterker uit de XR-215 is vervangen door een speciale snelle comparator.

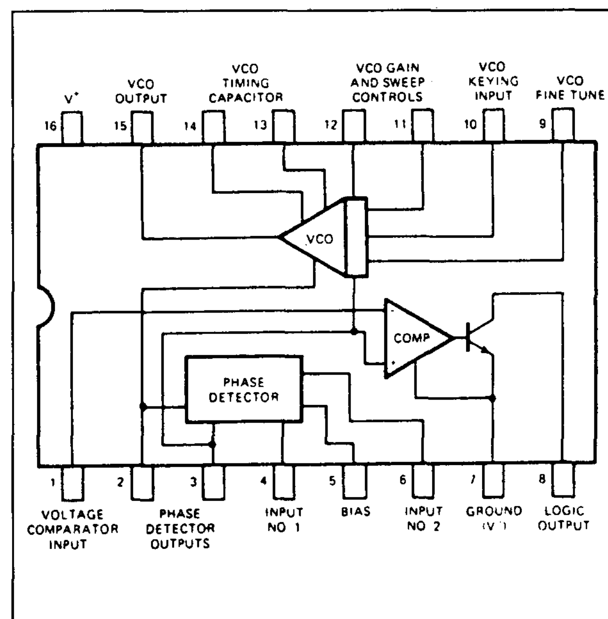
Technische gegevens
- fabrikant: Exar
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-1
- intern blokschema: figuur 20/5.2-1
- voedingsspanning:
  5 V min.
  26 V max.
- voedingsstroom: 15 mA max.
- temperatuurbereik: 0 tot +75 °C
- maximale VCO-frequentie: 20 MHz min.
- temp.coëf. VCO: 600 ppm/°C max.

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de XR-215.

XR-215

20 MHz, TTL/ECL-compatibel

PLL voor algemene toepassingen tot 20 MHz, bestaande uit een fase-comparator, VCO en een snelle operationele versterker, die intern met een van de uitgangen van de fase-comparator verbonden is. Ook de verbinding tussen fase-comparator en VCO is reeds intern aangebracht.
De VCO heeft een "gain-control" en een "range select" ingang (zie later). De operationele versterker kan gebruikt worden als laagfrequent voorversterker bij FM-demodulatie of als snelle comparator bij FSK-toepassingen.



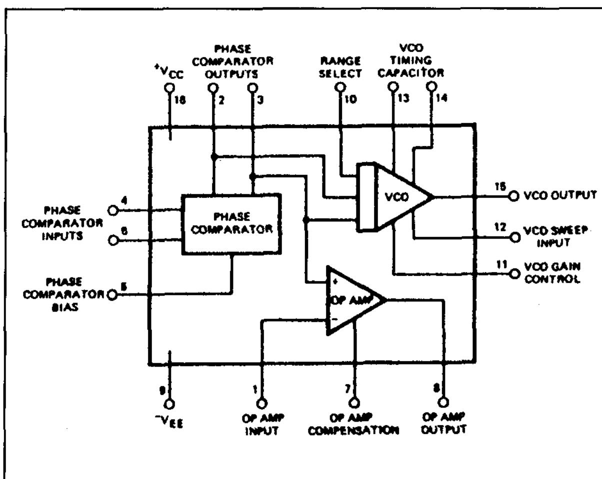
Figuur 20/5.2-1: Aansluitgegevens en intern blokschema van de XR-210.

De schakeling kan zowel asymmetrisch als symmetrisch gevoed worden uit maximaal 26 V of +/-13 V.

Technische gegevens
- fabrikant: Exar
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-2
- intern blokschema: figuur 20/5.2-2
- voedingsspanning:
  5 V min.
  26 V max.

5.2 Type-beschrijving

- voedingsstroom: 15 mA max.
- temperatuurbereik: 0 tot +75 °C
- maximale VCO-frequentie: 20 MHz min.
- temp.coëf. VCO: 600 ppm/°C max.
- capture-bereik: 50 % van f_0 typisch
- signaal-ruis verhouding: 65 dB typisch
- AM-onderdrukking: 40 dB typisch
- principe fase-comparator: dubbel-gebalanceerde modulator
- versterking op-amp: 80 dB typisch
- slew-rate op-amp: 2,5 V/µs typisch
- ingangsimpedantie op-amp: 2 MΩ
- uitgangsimpedantie op-amp: 2 kΩ
- uitgang op-amp: 10 V_{ttt} max.



Figuur 20/5.2-2: Aansluitgegevens en intern blokschema van de XR-215.

Nadere gegevens

- Fase-comparator ingangen 4 en 6
  Beide ingangen moeten AC-gekoppeld worden.
  Bij symmetrische voeding worden deze ingangen ingesteld via weerstanden naar de massa. Bij asymmetrische voeding moeten de ingangen via een weerstandsdeler op de helft van de voedingsspanning worden ingesteld.
- Fase-comparator bias 5
  Wordt ingesteld op de helft van de voedingsspanning (asymmetrische voeding) of via een weerstand met de massa verbonden (symmetrische voeding). Wordt ontkoppeld met een condensator naar de massa.
- Fase-comparator uitgangen 2 en 3
  Tussen deze twee pennen moet de condensator van het laagdoorlaatfilter worden aangesloten.
- VCO-condensator 13 en 14
  Het verband tussen frequentie en waarde van deze condensator is gegeven in de grafiek van figuur 20/5.2-3.
- VCO-uitgang 15
  Deze uitgang levert een signaal van ongeveer 2,5 V_{ttt}, gesuperponeerd op een gelijkspanning die ongeveer 2 V onder de voedingsspanning zit. Een weerstand van 10 kΩ tussen pennen 15 en 9 verbetert het uitsturingsbereik van de schakeling.
- VCO-sweep 12
  Deze ingang heeft een impedantie van slechts 50 Ω zodat in alle gevallen een serieweerstand moet worden opgenomen.
  Het sweepbereik f/f_0 bedraagt ongeveer een factor 5, met een sweepspanning tussen 0 tot -10 V ten opzichte van V_{CC}.
- VCO range select 10
  Via deze ingang kan men twee frequentiebereiken selecteren. Het basisschema daarvoor is getekend in figuur 20/5.2-4. Het tweede frequentie-bereik ontstaat door een weerstand R_X tussen de pennen 10 en 9 te schakelen.
- Operationele versterker (alleen voor XR-215)
  Deze kan gecompenseerd worden door een condensator van 300 pF tussen pen 7 en de massa te schakelen.

Voorbeeld-schakelingen

- figuur 20/5.2-5:

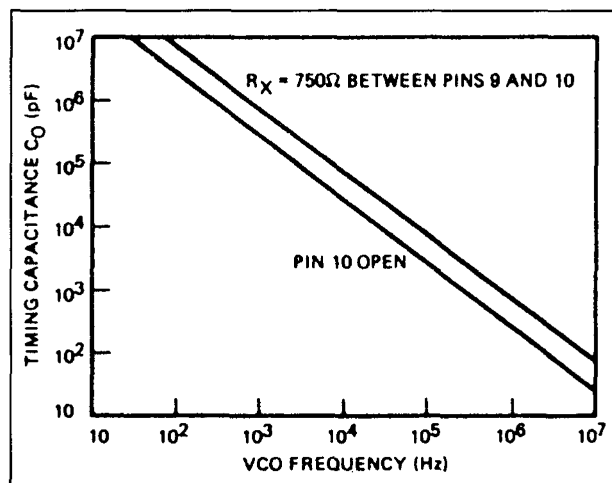
FM-demodulator met een voedingsspanning van +12 V.
Met behulp van C0 wordt de VCO afgeregeld op de draaggolffrequentie.
Condensator C1 bepaalt de eigenschappen van het laagdoorlaatfilter. Voor frequenties tussen 1 en 10 MHz is de waarde van deze condensator ongeveer 10 tot 30 x C0. De

5.2 Type-beschrijving

weerstand RF bepaalt de amplitude van het gedemoduleerde signaal.

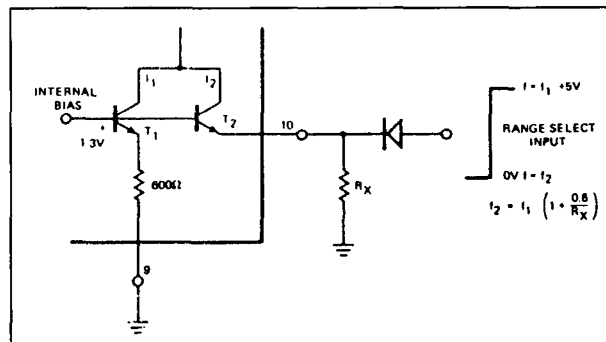
– figuur 20/5.2-6:
Dezelfde schakeling, maar nu ontworpen voor twee omschakelbare draaggolffrequenties. Het voorbeeld werkt op draaggolven van 1,0 en 1,1 MHz. Het omschakelen gebeurt door het aanleggen van een puls met spanningswaarden van 0 V en -5 V op pen 10.

– figuur 20/5.2-7:
FSK-demodulator waarbij de interne operationele versterker wordt gebruikt als comparator.
Deze schakeling zet de polariteits-shift op de uitgangen van de fase-comparator om in eenduidige digitale signalen. De comparator wordt ingesteld via het signaal dat van uitgang 3 van de fase-comparator komt.

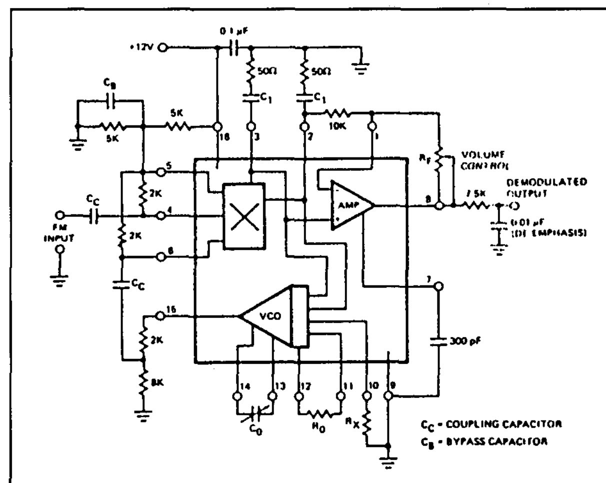


Figuur 20/5.2-3: Het frequentiebereik van de VCO in functie van de condensator.

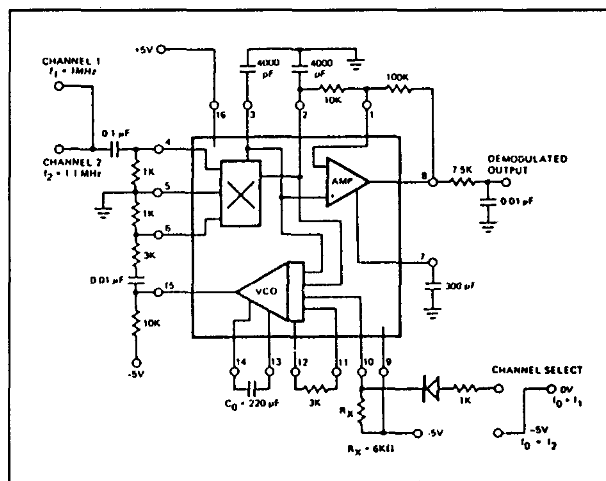
– figuur 20/5.2-8:
FSK-modulator, waarbij de VCO twee verschillende frequenties genereert via de range select faciliteit van het IC. De lage uitgangsspanning van de VCO op pen 15 wordt door de interne operationele versterker versterkt, zodat op pen 8 een blokspanning van 10 V ter beschikking staat.



Figuur 20/5.2-4: Het instellen van de range select faciliteit.

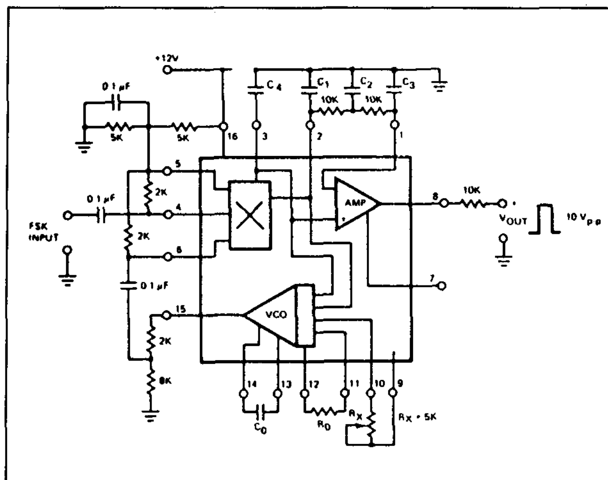


Figuur 20/5.2-5: FM-demodulator met een XR-215.

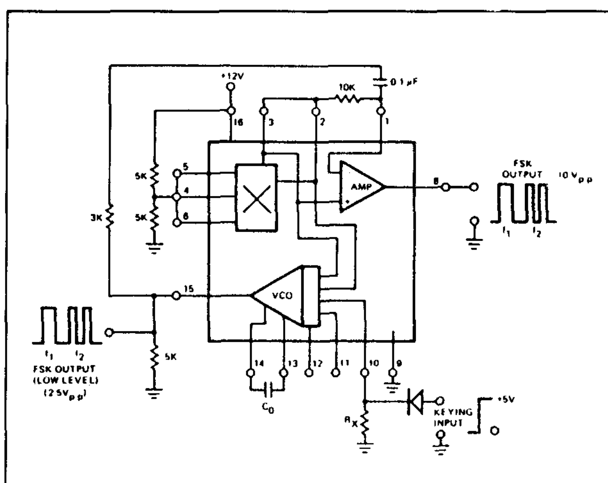


Figuur 20/5.2-6: FM-demodulator met twee draaggolffrequenties.

5.2 Type-beschrijving



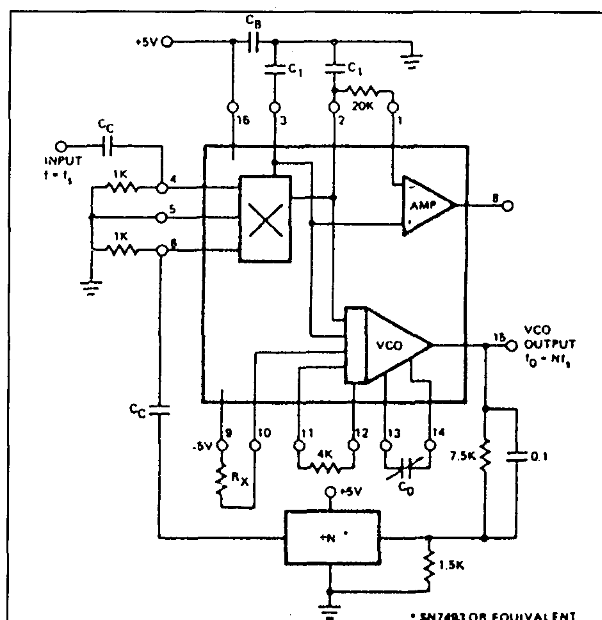
Figuur 20/5.2-7: FSK-demodulator met een XR-215.



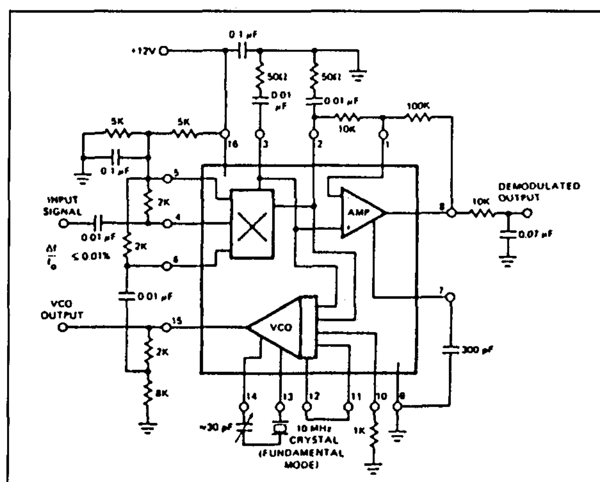
Figuur 20/5.2-8: FSK-modulator met twee verschillende uitgangssignalen.

– figuur 20/5.2-9:
In dit voorbeeld wordt de XR-215 gebruikt als frequentie synthesizer. Een deler, bijvoorbeeld 7493, wordt tussen de uitgang van de VCO en de ingang van de fase-comparator geschakeld. De VCO genereert een signaal met een frequentie gelijk aan N x f_{in}, waarbij N de deelfactor van de frequentiedeler is en f_{in} de frequentie van het ingangssignaal voorstelt.

– figuur 20/5.2-10:
Een FM-demodulator, waarbij de VCO wordt afgestemd door middel van een kristal. Het kristal wordt op zijn fundamentele frequentie afgestemd, waarbij de seriecondensator zorgt voor het afregelen van kristaltoleranties.



Figuur 20/5.2-9: Frequentie synthesizer met de XR-215.



Figuur 20/5.2-10: FM-detector met een f_0 die door een kristal wordt vast gelegd.

5.2 Type-beschrijving

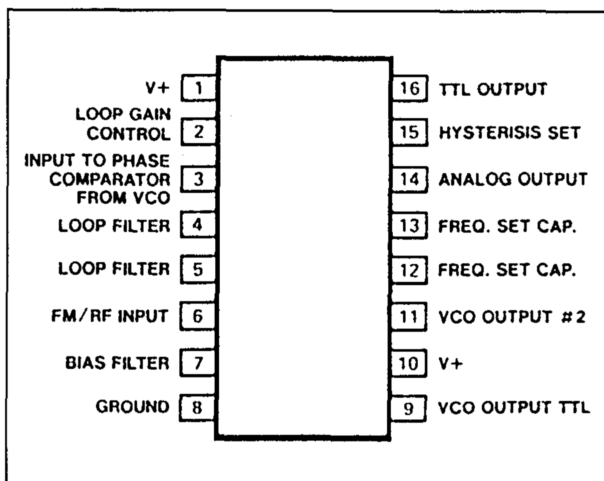
NE 564

45 MHz, TTL-compatibel

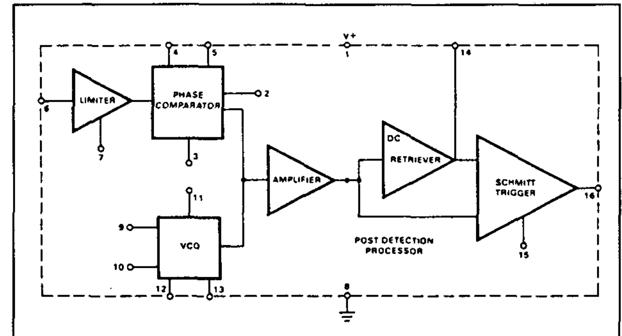
PLL voor algemene toepassingen tot 45 MHz, bestaande uit een limiter aan de ingang, een fase-comparator, VCO en een "Post Detection Processor". Dit blok is opgebouwd uit een transconductance versterker en comparator met instelbare hysteresisch. De in- en uitgangen zijn TTL-compatibel.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-11
- intern blokschema: figuur 20/5.2-12
- voedingsspanning:
  +14 V max.
  +5 V typisch
- voedingsstroom: 60 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 45 MHz min.
- temp.coëf. VCO: 1250 ppm/°C max.
- lock-bereik: 70 % van f_0 typisch
- capture-bereik: 30 % van f_0 typisch
- demodulatie-uitgang:
  24 mV_{eff} bij 2 % modulatie
- vervorming: 1 % typisch
- signaal-ruis verhouding: 40 dB typisch
- AM-onderdrukking: 35 dB typisch
- principe fase-comparator:
  dubbel-gebalanceerde modulator



Figuur 20/5.2-11: Aansluitgegevens van de NE 564.



Figuur 20/5.2-12: Intern blokschema van de NE 564.

Voorbeeld-schakelingen

- figuur 20/5.2-13:

FM-demodulator met een voedingsspanning van +5 V. Het ingangssignaal moet via een scheidingscondensator worden aangeboden.

Het gedemoduleerde signaal staat ter beschikking op pen 14. De twee condensatoren tussen de pennen 4 en 5 en de massa verzorgen de filtering van het uitgangssignaal van de fase-detector. De schakeling is afgestemd op een frequentie van 5 MHz, de ingangsfrequentie moet minstens met 1 % gemoduleerd worden.

- figuur 20/5.2-14:

Dezelfde schakeling, maar nu ontworpen voor een voedingsspanning van +12 V.

- figuur 20/5.2-15:

Frequentie-modulator die staat afgestemd op een f_0 van 5 MHz. De schakeling wordt gemoduleerd met een signaal van 1 kHz.

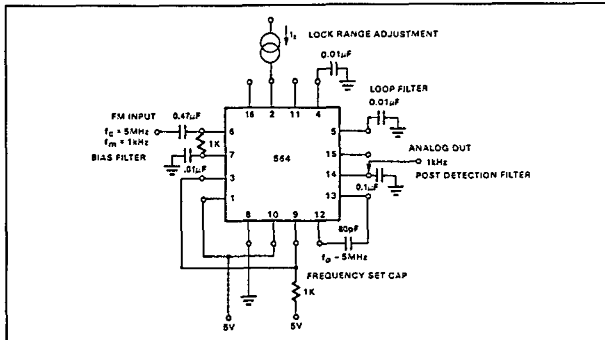
- figuur 20/5.2-16:

FSK-demodulator met een centrale frequentie van 10,8 MHz en een frequentie-afwijking van +/-1 MHz.

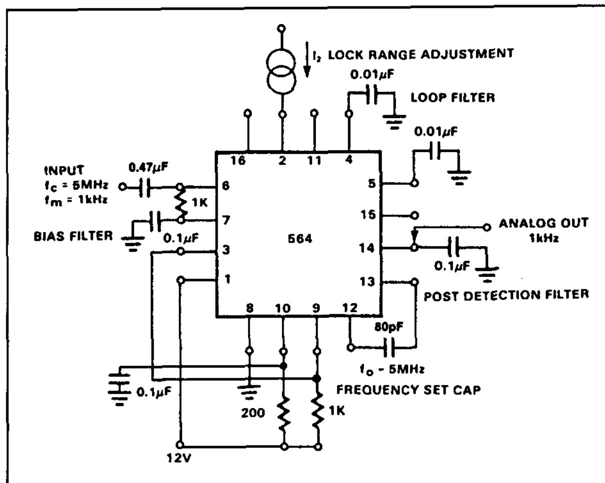
De centrale frequentie wordt afgeregeld met behulp van de twee condensatoren tussen de pennen 12 en 13. De hysteresisch van de schakeling moet experimenteel met behulp van de instelpotentiometer van 10 kΩ worden ingesteld.

Het bereik van de schakeling omvat het gebied tussen 20 kBd en 2 MBd.

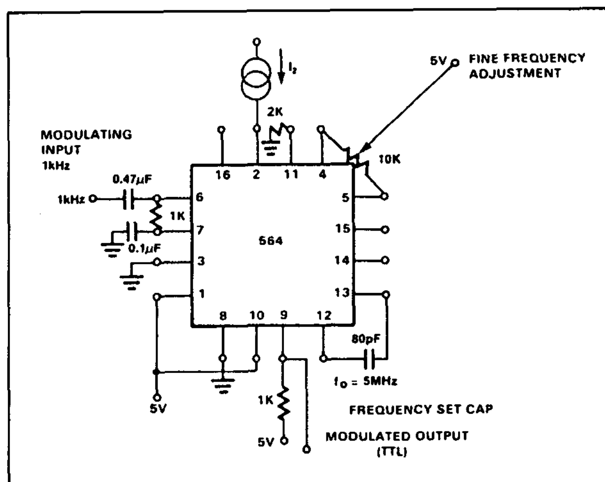
5.2 Type-beschrijving



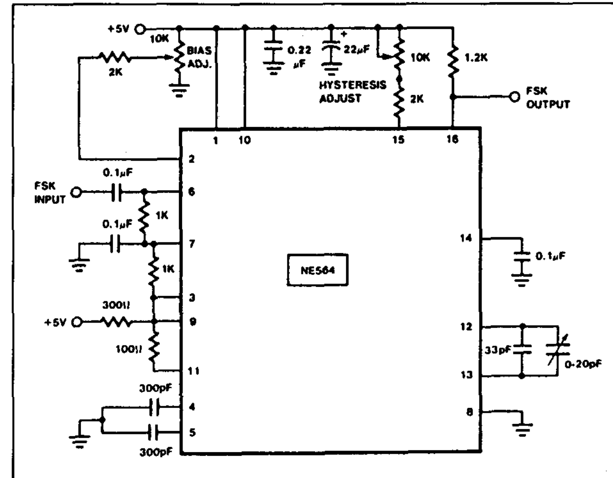
Figuur 20/5.2-13: FM-demodulator voor +5 V.



Figuur 20/5.2-14: FM-demodulator voor +12 V.



Figuur 20/5.2-15: FM-modulator met een centrale frequentie van 5 MHz.



Figuur 20/5.2-16: FSK-demodulator met een basis-frequentie van 10,8 MHz.

SE 564

50 MHz, TTL-compatibel

PLL voor algemene toepassingen tot 50 MHz, bestaande uit een limiter aan de ingang, een fase-comparator, VCO en een "Post Detection Processor". Dit blok is opgebouwd uit een transconductance versterker en comparator met instelbare hysteresisch. De in- en uitgangen zijn TTL-compatibel.

De schakeling is in hoge mate vergelijkbaar met de NE 564, maar heeft op enige punten afwijkende specificaties.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-11
- intern blokschema: figuur 20/5.2-12
- voedingsspanning:
  +14 V max.
  +5 V typisch
- voedingsstroom: 60 mA max.
- temperatuurbereik: -55 tot +125 °C
- maximale VCO-frequentie: 50 MHz min.
- temp.coëf. VCO: 1000 ppm/°C max.

Voor de overige gegevens en voorbeeldschakelingen, zie de NE 564.

5.2 Type-beschrijving

LM 565 CN

250 kHz, TTL-compatibel

PLL voor algemene toepassingen tot 250 kHz, bestaande uit een fase-comparator, VCO en een eenvoudige uitgangsversterker.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 20/5.2-17
- intern blokschema: figuur 20/5.2-18
- voedingsspanning:
  +/-12 V max.
  +/-5 V min.
- voedingsstroom: 12,5 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 250 kHz min.
- temp.coëf. VCO: 200 ppm/°C max.
- lock-bereik: 60 % van f_0 typisch
- demodulatie-uitgang:
  300 mV_{ttt} bij +/-10 % modulatie
- vervorming: 0,2 % typisch
- AM-onderdrukking: 40 dB typisch
- principe fase-comparator:
  dubbel-gebalanceerde modulator
- uitgangsimpedantie: 3,5 kΩ typisch
- VCO-bereik: 6,6 kHz/V

Nadere gegevens

De frequentie van de VCO wordt gegeven door de formule

$f_0 = 0{,}3 / [R_0 \cdot C_0]$

In de eenvoudigste vorm bestaat het laagdoorlaatfilter uit een condensator, geschakeld tussen de pennen 10 en 7.

Voorbeeld-schakelingen

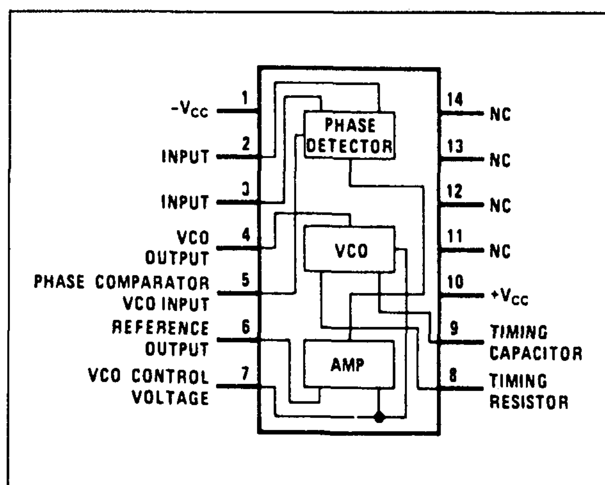
- figuur 20/5.2-19:

Eenvoudige FM-demodulator, waarbij het te demoduleren signaal rechtstreeks aan een van de ingangen van de fase-comparator wordt aangesloten. De tweede ingang (pen 3) wordt kortgesloten naar de massa.

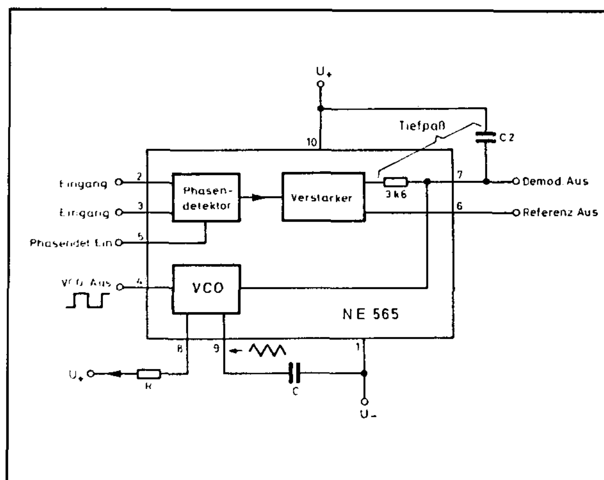
- figuur 20/5.2-20:

FM-demodulator voor een draaggolffrequentie van 60 kHz. De schakeling wordt unipolair gevoed met een spanning tussen +10 en +24 V. Vandaar dat de ingang via een spanningsdeler R1/R2 op een instelspanning moet worden gezet. Het signaal moet dan uiteraard capacitief gekoppeld worden. De frequentie van de eigen VCO wordt met behulp van de onderdelen R5, C2 en RV1 op 60 kHz afgeregeld.

Het uitgangssignaal wordt door een drievoudig laagdoorlaatfilter gevoerd en is zo rimpelvrij dat het voor allerlei besturingstaken kan worden gebruikt.

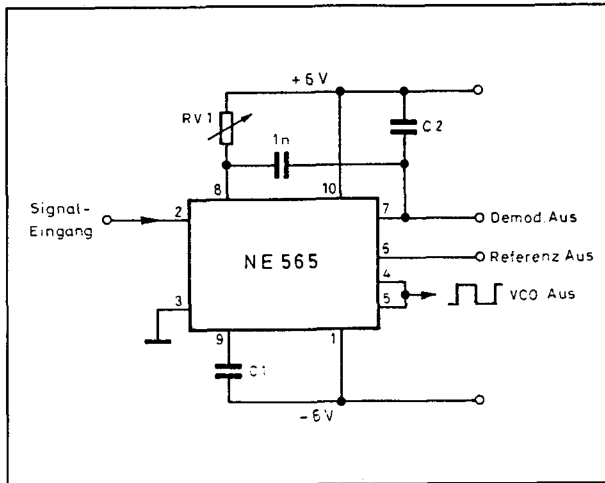


Figuur 20/5.2-17: Aansluitgegevens van de LM 565 CN.

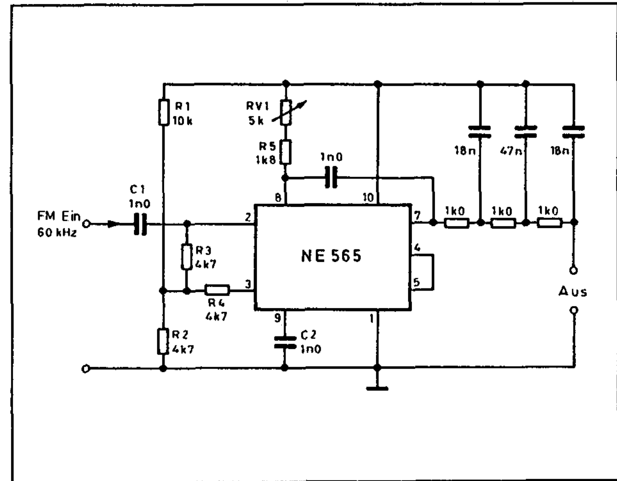


Figuur 20/5.2-18: Blokschema van de LM 565 CN.

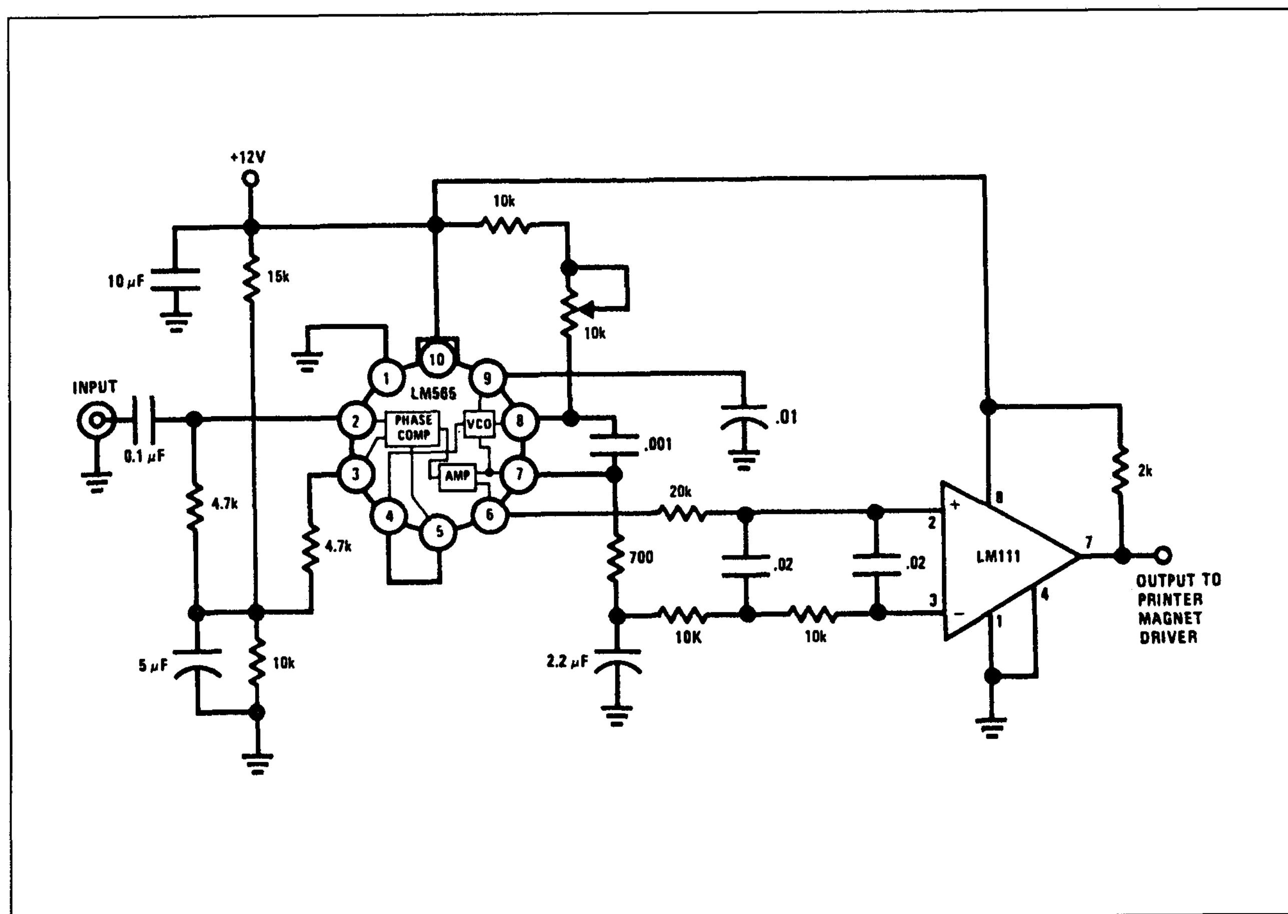
5.2 Type-beschrijving



Figuur 20/5.2-19: Eenvoudige FM-demodulator met een 565.

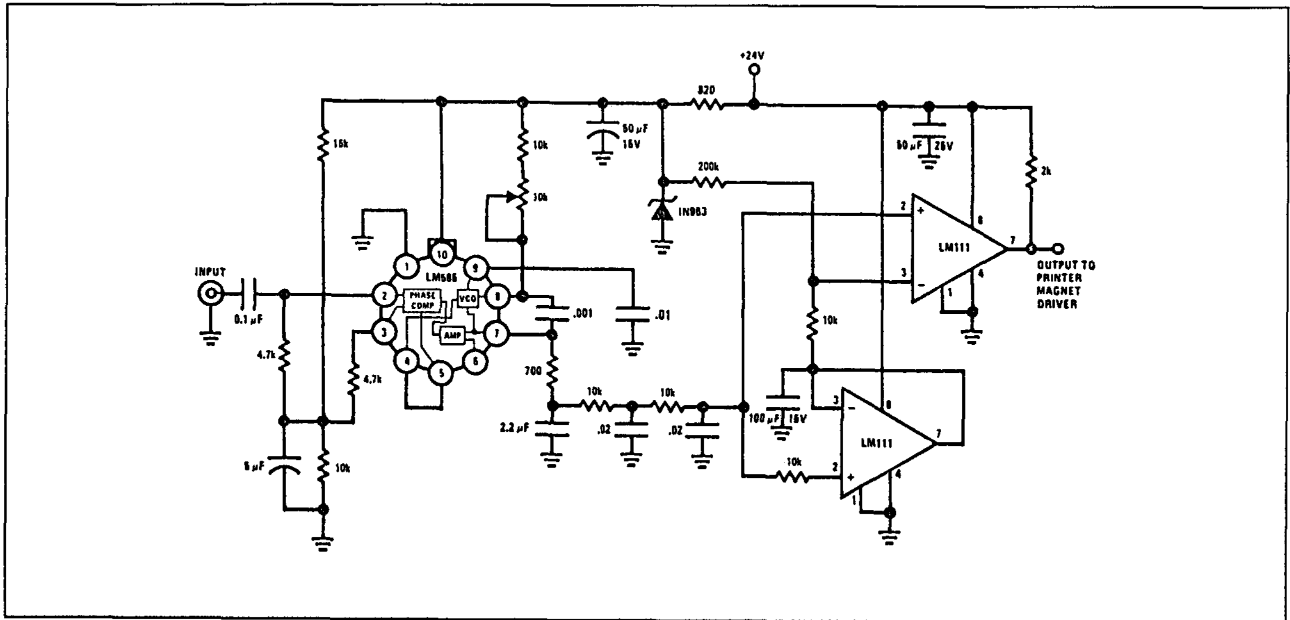


Figuur 20/5.2-20: FM-demodulator voor 60 kHz met uitgebreid laagdoorlaatfilter.

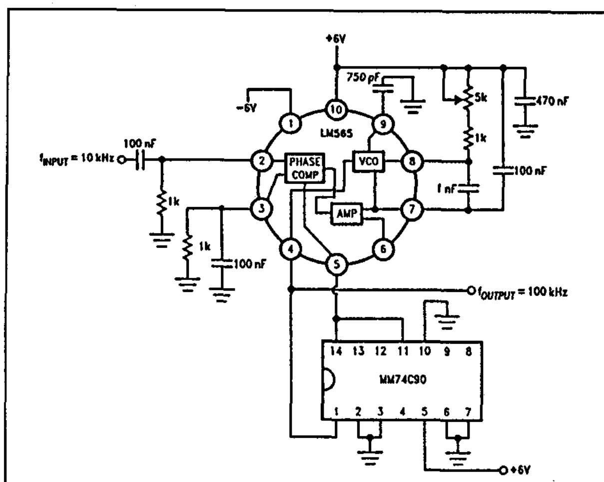


Figuur 20/5.2-21: FSK-demodulator met nageschakelde op-amp als comparator.

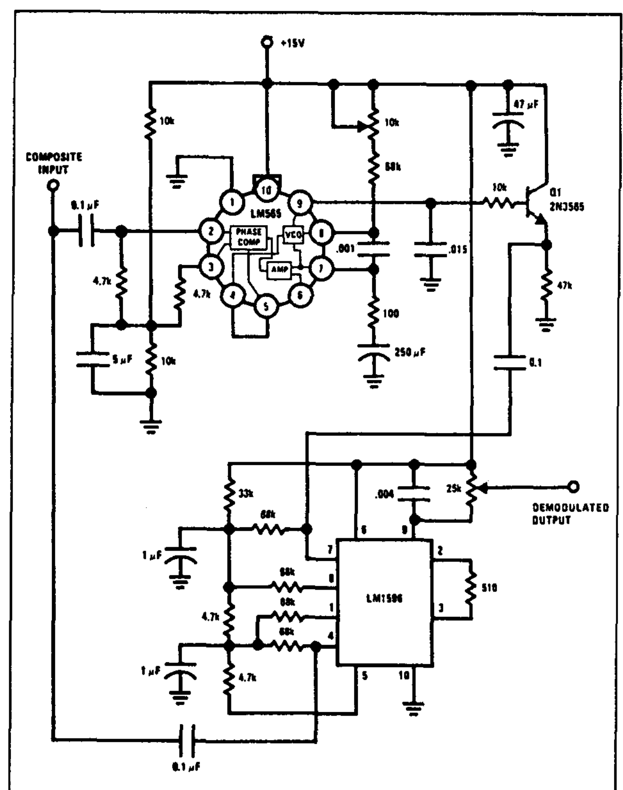
5.2 Type-beschrijving



Figuur 20/5.2-22: FSK-demodulator met gelijkspannings-restauratie.



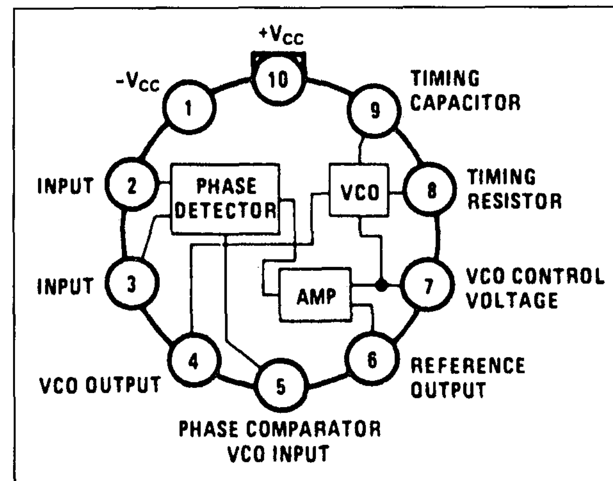
Figuur 20/5.2-23: Frequentie-vermenigvuldiger met een vermenigvuldigingsfactor van tien.



Figuur 20/5.2-24: AM-demodulator, afgeregeld op een draaggolf van 2,4 kHz.

- figuur 20/5.2-21:
FSK-demodulator met als frequenties 2,025 en 2,225 kHz. Na het uitgangsfilter volgt een als comparator geschakelde operationele versterker van het type LM 111. Op pen 6 staat een gelijkspanning die gelijk is aan de gemiddelde gelijkspanning op pen 7. Deze spanning op pen 6 kan dus gebruikt worden voor het instellen van de drempel van de comparator.
- figuur 20/5.2-22:
Identieke schakeling, maar nu met DC-restauratie.
- figuur 20/5.2-23:
Frequentie synthesizer met een vermenigvuldigingsfactor van 10. Deze schakeling is uitstekend bruikbaar om lage frequenties goed op een digitale frequentiemeter af te kunnen lezen.
- figuur 20/5.2-24:
AM-detector, afgestemd op een draaggolffrequentie van 2,4 kHz.

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 565 CN.



Figuur 20/5.2-25: Aansluitgegevens en intern blokschema van de LM 565 H/CH.

LM 565 H/CH

300 kHz, TTL-compatibel

PLL voor algemene toepassingen tot 300 kHz, bestaande uit een fase-comparator, VCO en een uitgangsversterker.

De schakeling is in grote lijnen vergelijkbaar met de LM 565 CN, maar heeft een andere behuizing en iets andere specificaties.

Technische gegevens
- fabrikant: National Semiconductor
- behuizing: TO-100
- aansluitgegevens: figuur 20/5.2-25
- intern blokschema: figuur 20/5.2-25
- voedingsspanning:
  +/-5 V min.
  +/-12 V max.
- voedingsstroom: 12,5 mA max.
- temperatuurbereik:
  LM 565 CH: 0 tot +70 °C
  LM 565 H: -55 tot +125 °C
- maximale VCO-frequentie: 300 kHz min.
- temp.coëf. VCO: 100 ppm/°C max.

NE 565

500 kHz, TTL-compatibel

PLL voor algemene toepassingen tot 500 kHz, bestaande uit een fase-comparator, VCO en een eenvoudige uitgangsversterker.

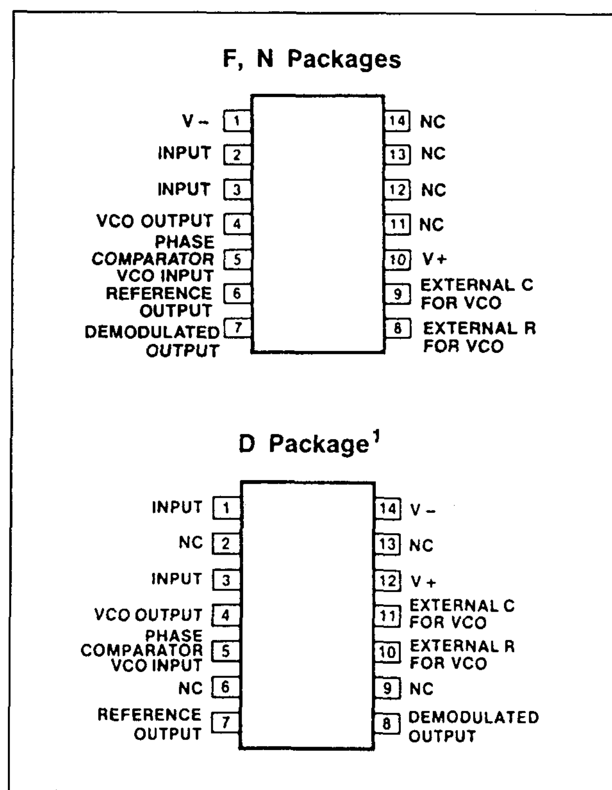
Dit IC is schakeltechnisch compatibel met de LM 565 CN, maar heeft echter afwijkende specificaties.

Technische gegevens
- fabrikant: Philips
- behuizing: DIL-14, SO-14
- aansluitgegevens: figuur 20/5.2-26
- intern blokschema: figuur 20/5.2-18
- voedingsspanning:
  +/-12 V max.
  +/-6 V min.
- voedingsstroom: 12,5 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 500 kHz min.
- temp.coëf. VCO: 600 ppm/°C max.

5.2 Type-beschrijving

- lock-bereik: 60 % van f_0 typisch
- demodulatie-uitgang: 300 mV_{ttt} bij +/-10 % modulatie
- vervorming: 0,4 % typisch
- AM-onderdrukking: 40 dB typisch
- principe fase-comparator: dubbel-gebalanceerde modulator
- uitgangsimpedantie: 3,6 kΩ typisch

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 565 CN.



Figuur 20/5.2-26: Aansluitgegevens van de twee uitvoeringen van de NE 565.

SE 565

500 kHz, TTL-compatibel

PLL voor algemene toepassingen tot 500 kHz, bestaande uit een fase-comparator, VCO en een eenvoudige uitgangsversterker.

Dit IC is schakeltechnisch compatibel met de NE 565, maar heeft echter afwijkende specificaties.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-14, SO-14
- aansluitgegevens: figuur 20/5.2-26
- intern blokschema: figuur 20/5.2-18
- voedingsspanning:
  +/-12 V max.
  +/-6 V min.
- voedingsstroom: 12,5 mA max.
- temperatuurbereik: -55 tot +125 °C
- maximale VCO-frequentie: 500 kHz min.
- temp.coëf. VCO: 500 ppm/°C max.
- lock-bereik: 60 % van f_0 typisch
- demodulatie-uitgang: 300 mV_{ttt} bij +/-10 % modulatie
- vervorming: 0,2 % typisch
- AM-onderdrukking: 40 dB typisch
- principe fase-comparator: dubbel-gebalanceerde modulator
- uitgangsimpedantie: 3,6 kΩ typisch

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 565 CN.

TDB 0565

500 kHz, TTL-compatibel

PLL voor algemene toepassingen tot 500 kHz, bestaande uit een fase-comparator, VCO en een eenvoudige uitgangsversterker.

Dit IC is schakeltechnisch compatibel met de LM 565 CN, maar heeft echter afwijkende specificaties.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: DIL-14
- aansluitgegevens: figuur 20/5.2-17
- intern blokschema: figuur 20/5.2-18
- voedingsspanning:
  +/-12 V max.

5.2 Type-beschrijving

+/-5 V min.
- voedingsstroom: 12,5 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 500 kHz min.
- temp.coëf. VCO: 200 ppm/°C max.
- lock-bereik: 60 % van f_0 typisch
- demodulatie-uitgang:
  300 mV_{tt} bij +/-10 % modulatie
- vervorming: 0,2 % typisch
- AM-onderdrukking: 40 dB typisch
- principe fase-comparator:
  dubbel-gebalanceerde modulator
- uitgangsimpedantie: 3,6 kΩ typisch

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 565 CN.

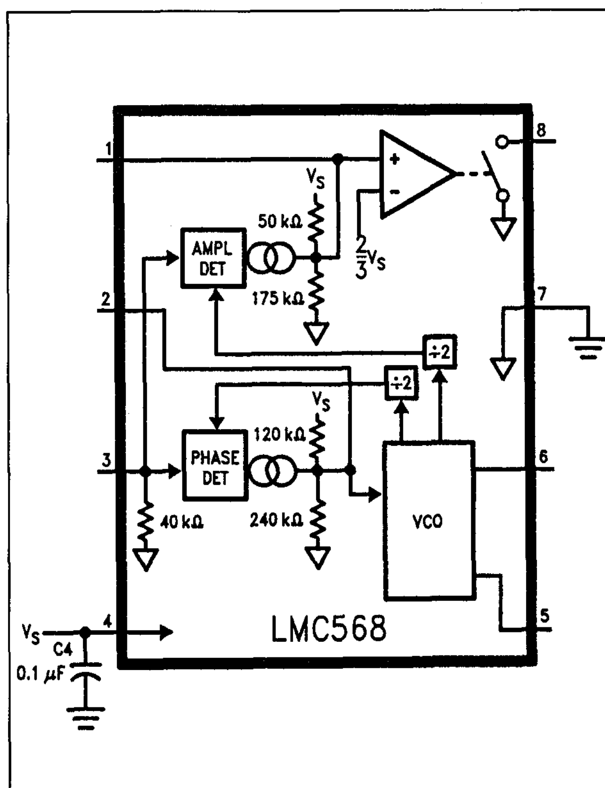
LMC 568

500 kHz, CMOS Low Power

PLL in CMOS-technologie, met een zeer laag stroomverbruik van maximaal 2,4 mA bij de maximale voedingsspanning van 9 V. Het IC is ondergebracht in een DIL-8 behuizing en bestaat uit een VCO, een fasecomparator, twee tweedelers en een uitgangsversterker.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 20/5.2-27
- intern blokschema: figuur 20/5.2-27
- voedingsspanning:
  +9 V max.
  +2 V min.
- voedingsstroom:
  2,4 mA max. bij 9 V
  350 µA min. bij 2 V
- temperatuurbereik: -25 tot +125 °C
- maximale VCO-frequentie: 500 kHz min.
- temp.coëf. VCO: niet gespecificeerd!
- demodulatie-uitgang:
  270 mV_{eff} bij 10 % modulatie
- lock-bereik: bij 26 mV_{rms} aan ingang
- vervorming: 0,5 % typisch
- signaal-ruis verhouding: 65 dB typisch
- AM-onderdrukking: 35 dB typisch
- principe fase-comparator:
  dubbel-gebalanceerde modulator



Figuur 20/5.2-27: Aansluitgegevens en intern blokschema van de LMC 568.

Nadere gegevens

- VCO
  De interne VCO moet worden afgeregeld op de dubbele frequentie van het ingangssignaal, dit vanwege de tweedelers die achter de VCO-uitgangen zijn geschakeld.
  Het netwerk voor het instellen van de frequentie is vrij ingewikkeld en wordt gegeven bij de voorbeeld-schakeling. Als men geen prijs stelt op minimale vervorming kan de diode tussen de pennen 5 en 6 worden weggelaten.
  De frequentie wordt gegeven door de formule:
  $f = 1 / [1,4 . R_t . C_t]$ (Hz)

5.2 Type-beschrijving

- Ingang 3
  De ingang op pen 3 is intern gerefereerd naar de massa via een weerstand van 40 kΩ. Symmetrische signalen mogen rechtstreeks aan de ingang worden aangelegd.
- CARRIER DETECT 8
  Deze uitgang bestaat uit een N-kanaals FET die naar de massa geschakeld wordt als het IC in lock is.
- Amplitude detector 1
  Deze uitgang is aangesloten op een interne amplitude-detector die normaliter op een spanning van 7/9 van de voeding staat.
  Als aan de ingang een signaal met voldoende amplitude staat valt deze spanning terug naar ongeveer 2/3 van de voeding.

Voorbeeld-schakeling

- figuur 20/5.2-28:

Standaard toepassing van de LMC 568 als frequentie-demodulator, afgestemd op 100 kHz.

Let op de manier waarop de frequentie van de VCO wordt ingesteld met behulp van Ct, Rt en het diodenetwerk tussen de pennen 5 en 6.

NE 568

150 MHz

Speciale hoogfrequent PLL, opgebouwd uit een begrenzer, een ICO (current controlled oscillator), een fase-comparator diverse level-shifters en U/I- en I/U-omzetters en een uitgangsbuffer. De schakeling is speciaal ontworpen voor het demoduleren van FM-signalen.

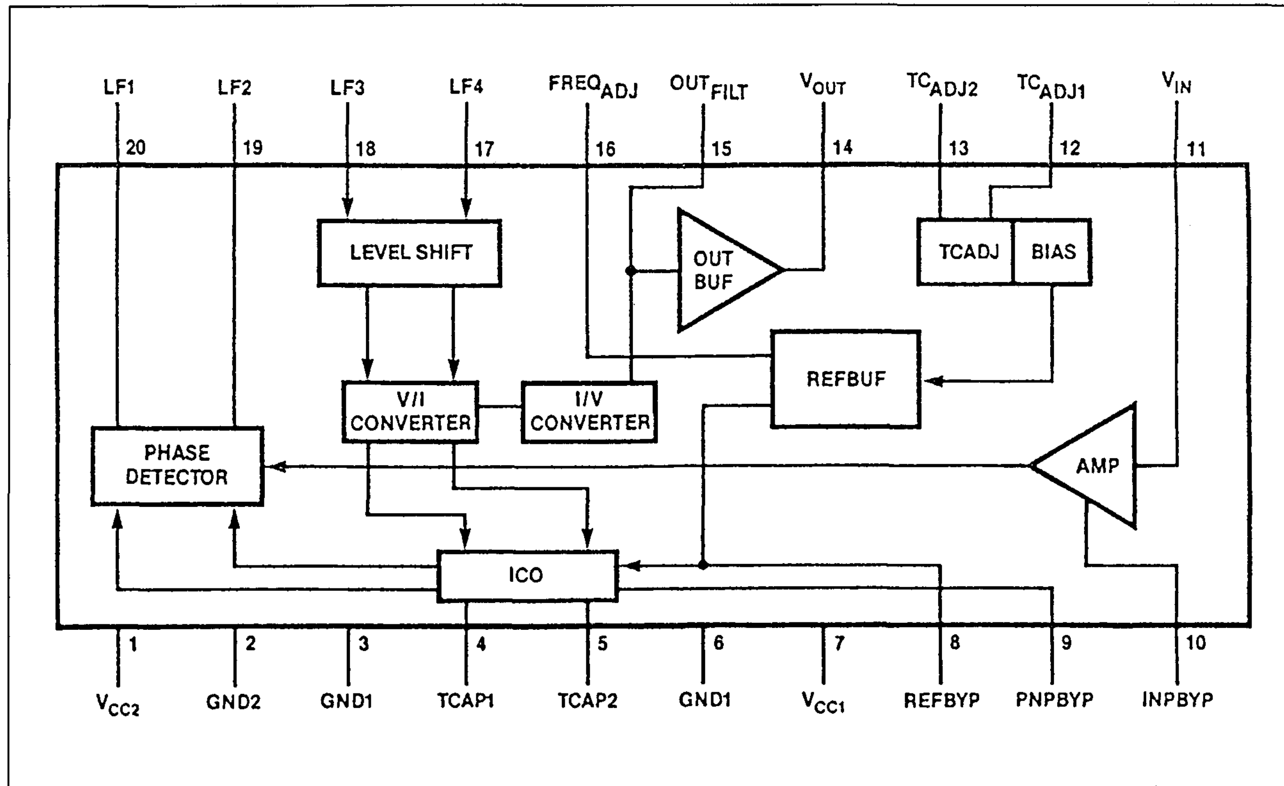
Technische gegevens

- fabrikant: Philips
- behuizing: DIL-20
- aansluitgegevens: figuur 20/5.2-29
- intern blokschema: figuur 20/5.2-30
- voedingsspanning:
  +6 V max.
  +5 V typisch
- voedingsstroom: 75 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 150 MHz min.
- temp.coëf. VCO: 100 ppm/°C max.
- lock-bereik: 35 % van f_0 typisch
- capture-bereik: 30 % van f_0 typisch
- demodulatie-uitgang:
  520 mV_{ttt} bij 20 % modulatie
- vervorming: 1 % typisch
- AM-onderdrukking: 50 dB typisch
- principe fase-comparator:
  analoge multiplier

Figuur 20/5.2-28: FM-demodulator met de LMC 568, afgestemd op 100 kHz.

Figuur 20/5.2-29: Aansluitgegevens van de NE 568.

5.2 Type-beschrijving



Figuur 20/5.2-30: Intern blokschema van de NE 568.

Nadere gegevens

- Ingangen

  De differentiële ingangen 10 en 11 gaan naar een begrenzende versterker met een versterking van 200. Als men niet differentieel werkt, moet men sturen op pen 11 en moet pen 10 ontkoppeld worden naar de massa.

  De ingangsimpedantie bedraagt slechts 500 Ω. Deze ingang kan via een scheidingscondensator rechtstreeks uit een 75 Ω bron worden gevoed.

- ICO

  De uitgangsspanning van de fasecomparator wordt intern omgezet in een stroom, die de ICO stuurt.

  De frequentie van de ICO wordt bepaald door de condensator tussen de pennen 4 en 5 en wel volgens de formule:

  $f = 0{,}0014 / C$

  Een weerstand R4 wordt toegevoegd voor het minimaliseren van de temperatuurscoëfficiënt van de ICO.

- Filter

  Tussen de vier LF-pennen kan het laagdoorlaatfilter worden aangebracht. Zie voorbeeld-schakeling voor nadere gegevens.

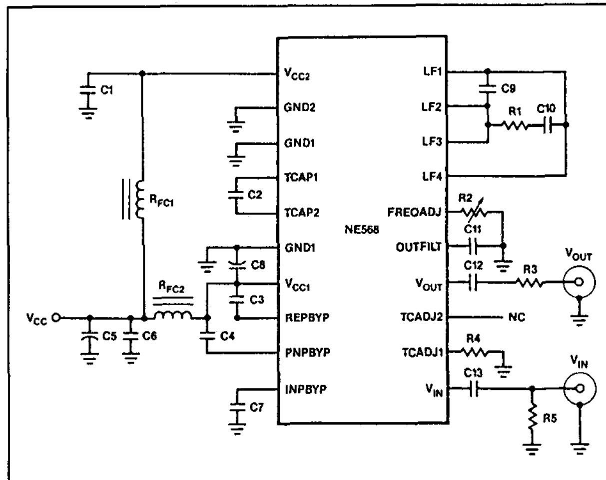
  Op pen 15 kan eventueel nog een filtercondensator naar massa worden geschakeld, hetgeen vooral bij FM-demodulatie wordt aanbevolen.

Voorbeeld-schakeling

- figuur 20/5.2-31:

FM-demodulator met een voedingsspanning van +5 V, die is afgestemd op een draaggolffrequentie van 70 MHz. De waarden van de onderdelen zijn samengevat in de tabel van figuur 20/5.2-32.

5.2 Type-beschrijving



Figuur 20/5.2-31: FM-demodulator met een draaggolffrequentie van 70 MHz.

C_1	100nF	± 10%	Ceramic chip	1206
C_2[1]	18pF	± 2%	Ceramic chip	0805
C_2[2]	34pF	± 2%	Ceramic OR chip	
C_3	100nF	± 10%	Ceramic chip	1206
C_4	100nF	± 10%	Ceramic chip	1206
C_5	6.8μF	± 10%	Tantalum	35V
C_6	100nF	± 10%	Ceramic chip	1206
C_7	100nF	± 10%	Ceramic chip	1206
C_8	100nF	± 10%	Ceramic chip	1206
C_9	56pF	± 2%	Ceramic chip	0805 or 1206
C_{10}	560pF	± 2%	Ceramic chip	0805 or 1206
C_{11}	47pF	± 2%	Ceramic chip	0805 or 1206
C_{12}	100nF	± 10%	Ceramic chip	1206
C_{13}	100nF	± 10%	Ceramic chip	1206
R_1	27Ω	± 10%	Chip	⅛W
R_2	1.2kΩ		Trim pot	⅛W
R_3[3]	43Ω	± 10%	Chip	⅛W
R_4[4]	4.7kΩ	± 10%	Chip	⅛W
R_5[3]	· 50Ω	± 10%	Chip	⅛W
RFC_1[5]	10μH	± 10%	Surface mount	
RFC_2[5]	10μH	± 10%	Surface mount	

NOTES:
1. $C_2 + C_{STRAY} = 20pF$.
2. $C_2 + C_{STRAY} = 36pF$ for temperature-compensated configuration with $R_4 = 4.7k\Omega$.
3. For 50Ω setup, $R_1 = 62\Omega$, $R_3 = 62\Omega$, $R_5 = 75\Omega$ for 75Ω application.
4. For test configuration $R_4 = 0\Omega$ (GND) and $C_2 = 18pF$.
5. 0Ω chip resistors (jumpers) may be substituted with minor degradation of performance.

Figuur 20/5.2-32: Onderdelenlijst van het schema uit figuur 20/5.2-31.

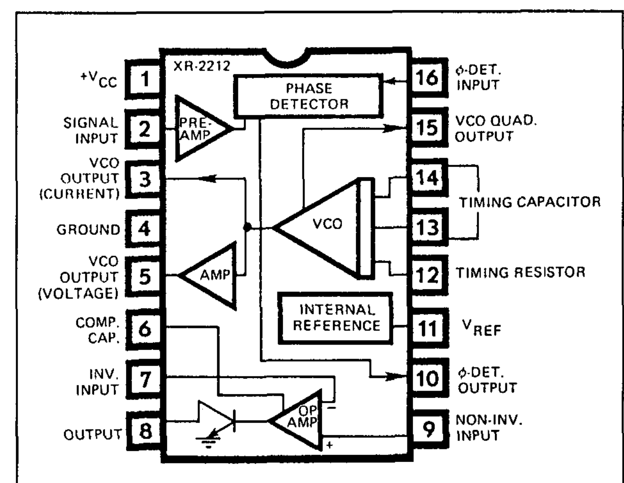
XR-2212

300 kHz, TTL/MOS-compatibel

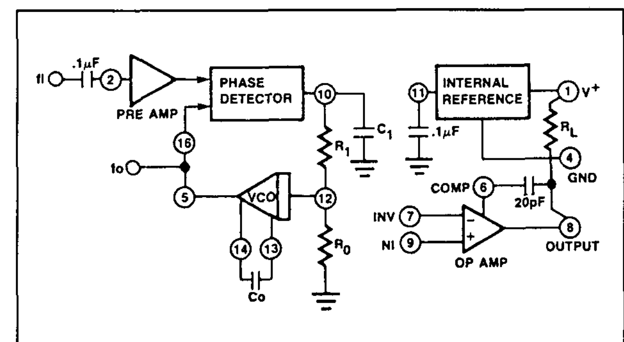
PLL voor algemene toepassingen tot 50 MHz, bestaande uit een voorversterker aan de ingang, een fase-comparator, een VCO, een operationele versterker met schakeltrap en een interne referentie. Ook de VCO heeft een eigen uitgangsversterker.

Technische gegevens

- fabrikant: Exar
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-33
- intern blokschema: figuur 20/5.2-34
- voedingsspanning:
  +20 V max.
  +4,5 V min.
- temperatuurbereik: figuur 20/5.2-35
- maximale VCO-frequentie: 300 kHz min.
- temp.coëf. VCO: 20 ppm/°C max.



Figuur 20/5.2-33: Aansluitgegevens van de XR-2212.



Figuur 20/5.2-34: Intern blokschema van de XR-2212.

5.2 Type-beschrijving

Part Number	Package	Operating Temperature
XR-2212M	Ceramic	−55°C to +125°C
XR-2212N	Ceramic	−40°C to +85°C
XR-2212P	Plastic	−40°C to +85°C
XR-2212CN	Ceramic	0°C to +75°C
XR-2212CP	Plastic	0°C to +75°C

Figuur 20/5.2-35: Temperatuurbereik van de verschillende uitvoeringen van de XR-2212.

Nadere gegevens

- VCO

  De VCO in de XR-2212 is in feite een stroomgestuurde schakeling. Pen 12 wordt door middel van een spanningsdeler ingesteld op de helft van de voedingsspanning.

  De stroom die uit deze ingang wordt betrokken bepaalt de frequentie van de ICO.

  De frequentie van de schakeling wordt gegeven door de formule:

  $f_O = 1 / [R_O \cdot C_O]$

  De uitgang van de fase-comparator staat in lock op dezelfde gelijkspanning als pen 12.

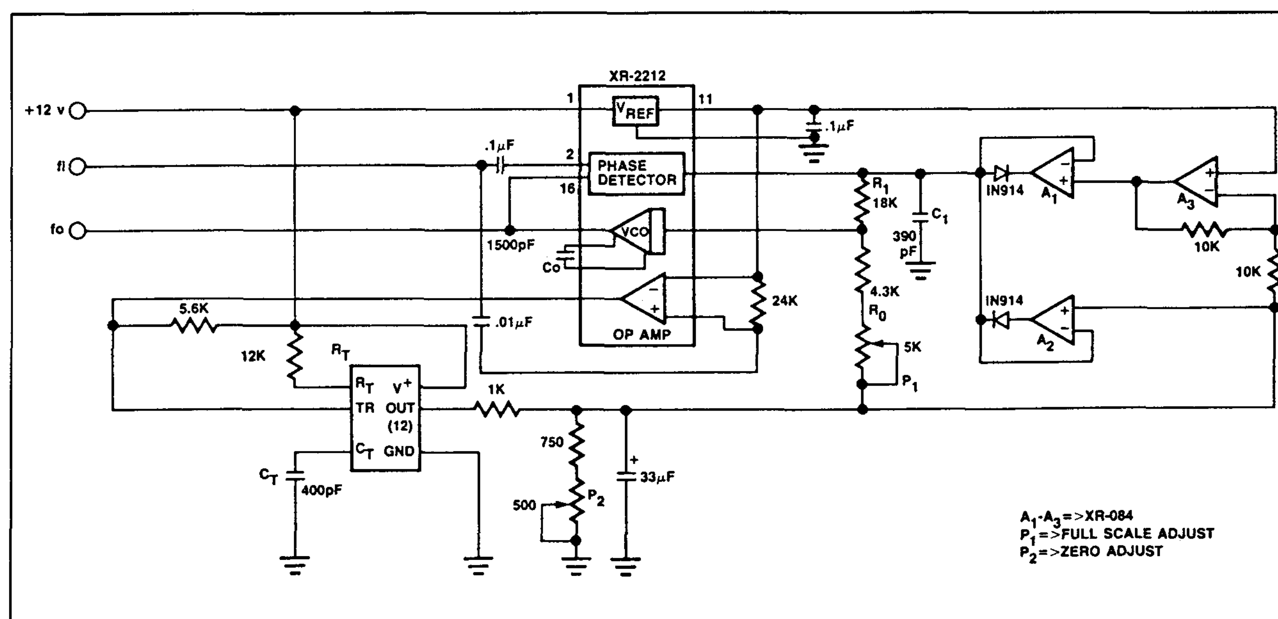
Voorbeeld-schakelingen

- figuur 20/5.2-36:

Een tracking-PLL met een zeer groot tracking-bereik.

De drie operationele versterkers A1 tot en met A3 vormen een nauwkeurige clampkring, die de spanning op de uitgang van de fase-detector op de spanning over R_O clampt. Een XR-320 wordt gebruikt als frequentie-naar-spanning omzetter, die de ingangsfrequentie omzet in een gelijkspanning die proportioneel is met de frequentie van de ingang.

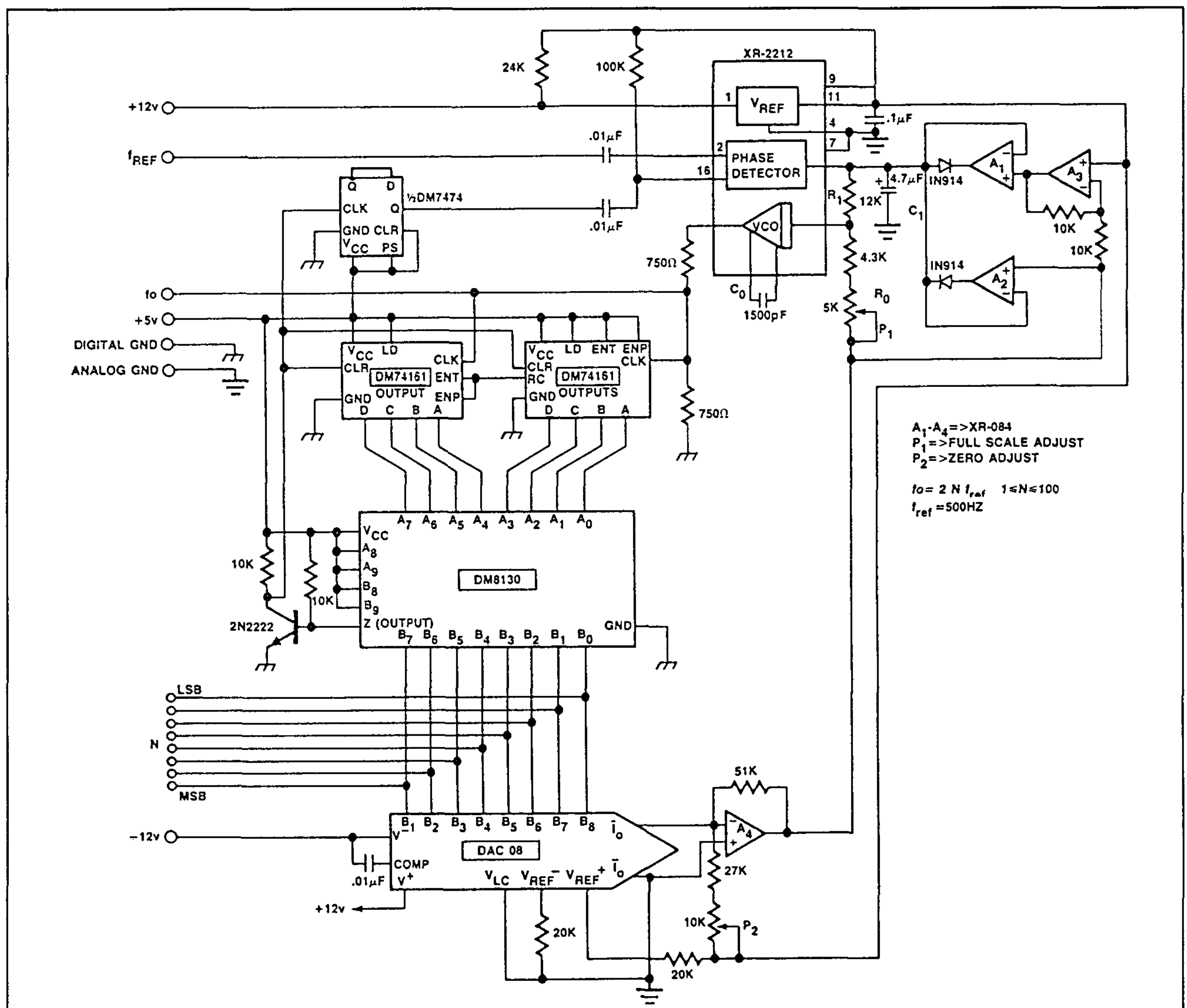
Op deze manier wordt de VCO zowel gestuurd door een signaal dat reageert op iedere wijziging in de ingangsfrequentie als door een uitgangssignaal van de fase-comparator, die reageert op ongelijkheden van de ICO-frequentie met de ingangsfrequentie. Het gevolg is dat de schakeling een track-bereik heeft van 1 tot 100 kHz!



Figuur 20/5.2-36: Zeer breedbandige tracking-PLL.

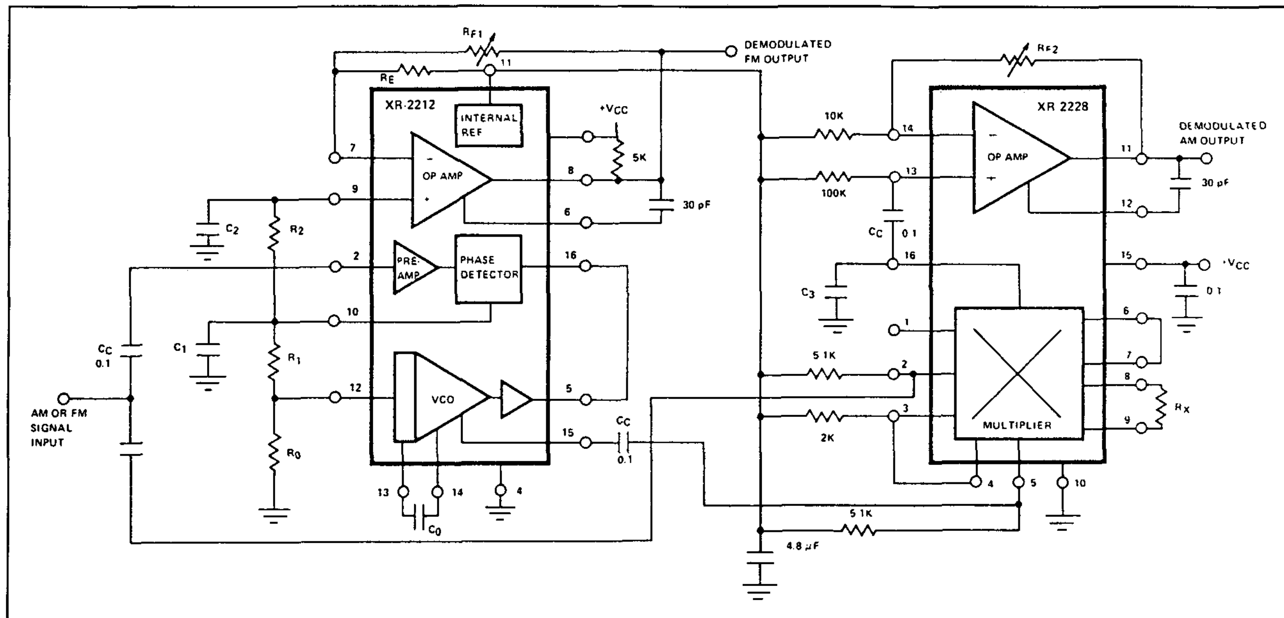
5.2 Type-beschrijving

– figuur 20/5.2-37:
Een frequentie synthesizer met een groot bereik.
De programmeerbare deler wordt gevormd door twee 4-bit tellers (74161) en een magnitude-comparator (8130). De uitgang van deze deler wordt in een flip-flop omgezet in een mooie symmetrische puls. De DAC wordt gebruikt om uit de informatie die de magnitude-comparator levert een stuursignaal voor de ICO af te leiden.
Daarbij wordt de uitgangsspanning van de fase-comparator gebruikt als referentiespanning voor de DAC.
– figuur 20/5.2-38:
Een gecombineerde AM/FM-detector, waarbij de XR-2212 in basis dient voor het detecteren van FM en de XR-2228 wordt gebruikt voor het demoduleren van AM.
De schakeling kan worden afgeregeld op iedere draaggolffrequentie tussen 1 kHz en 300 kHz.



Figuur 20/5.2-37: Frequentie synthesizer met een digitaal instelbaar vermenigvuldigingstal.

5.2 Type-beschrijving



Figuur 20/5.2-38: Gecombineerde demodulator voor FM en AM met een draaggolfbereik van 1 tot 300 kHz.

CD 4046 B

1,4 MHz, standaard CMOS-schakeling

De 4046 is een schakeling uit de standaard CMOS 40xx-familie en is dus uitermate geschikt om analoge schakeltechnieken in deze vrij weinig vermogen vragende digitale reeks te integreren.
De VCO bestrijkt een frequentiegebied van 1/1.000.000 en is relatief ingewikkeld opgebouwd.
De stuuringang op pen 9 heeft een zeer hoge ingangsimpedantie, zodat de schakeling uit zeer hoogohmige bronnen aangestuurd kan worden.
Deze pen is bovendien aangesloten op een sourcevolger met uitgang op pen 10, zodat het stuursignaal laagimpedant van deze pen afgenomen kan worden. Via pen 4 kan de VCO in- of uitgeschakeld worden met een CMOS-compatibel signaal.
De schakeling bevat twee fase-comparatoren, waarbij type 1 een eenvoudige EXOR is en type 2 volgens het edge triggered principe werkt.
Er is een interne zenerdiode van 5,2 V aanwezig tussen de pennen 8 en 15.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-39
- intern blokschema: figuur 20/5.2-40
- voedingsspanning:
  +18 V max.
  +5 V typisch
- temperatuurbereik: -40 tot +85 °C
- maximale VCO-frequentie:
  1,4 MHz min. bij 15 V
  1,0 MHz min. bij 10 V
  0,5 MHz min. bij 5 V
- temp.coëf. VCO:
  +/-0,12 %/°C bij 15 V
  +/-0,04 %/°C bij 10 V
  +/-0,015 %/°C bij 5 V
- principe fase-comparator:
  1: EXOR
  2: edge triggered
- filter-eigenschappen: figuur 20/5.2-41

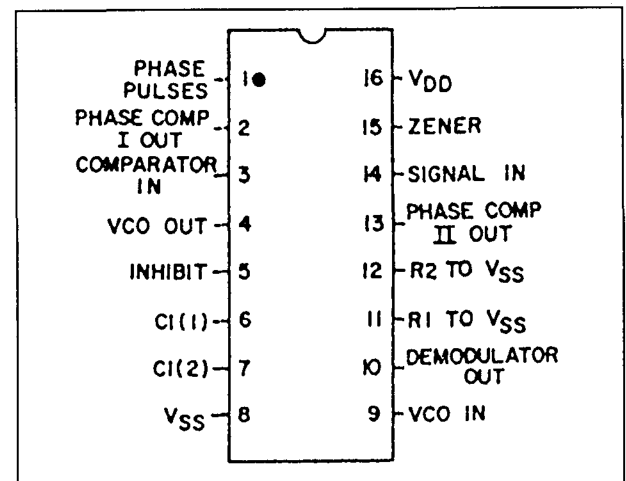
Voorbeeld-schakelingen

- figuur 20/5.2-42:

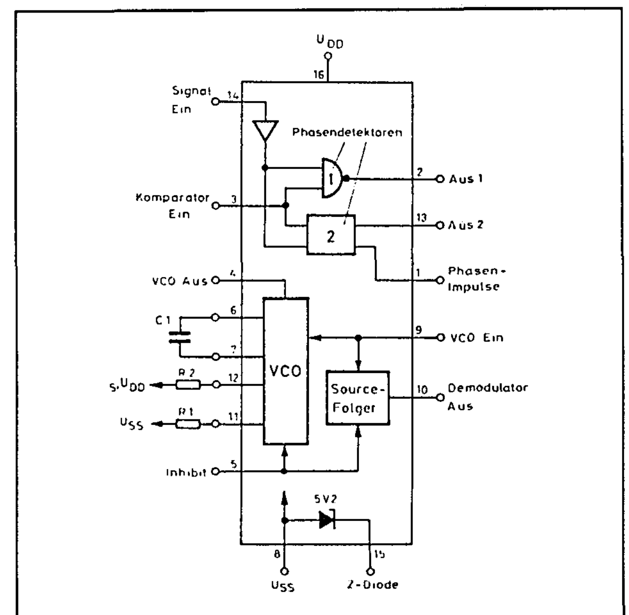
FM-modulator met een draaggolffrequentie van 220 kHz. De interne zenerdiode van de

5.2 Type-beschrijving

4046 wordt gebruikt voor het stabiliseren van de voedingsspanning van de op-amp aan de ingang. De op-amp is geschakeld als inverterende versterker met een spanningsversterking van 20.
De spanningsdeler R2/R3 stelt de niet-inverterende ingang van de op-amp in op een spanning van ongeveer 2,6 V. Dit is ook de rustspanning op de uitgang van de op-amp, zodat de VCO-ingang pen 9 met dit signaal wordt gestuurd.
- figuur 20/5.2-43:
Uitbreidingsschakeling, waarmee het in lock zijn van de PLL kan worden gedetecteerd. Als de schakeling ingelocked is zal de uitgang van de eerste fase-comparator "L" worden.
Pen 1 van fase-comparator 2 is "H". De schakeling rond de CD 4001 detecteert deze conditie en stuurt de LED aan.
- figuur 20/5.2-44:
De CD 4046 B wordt in dit schema gebruikt als VCO met gate-ingang. Met behulp van de potentiometer RV1 kan de frequentie van de schakeling worden ingesteld. De VCO OUT ingang (pen 4) wordt gebruikt om de VCO in- en uit te schakelen.
- figuur 20/5.2-45:
Eenvoudige FSK-generator met frequenties van 1,2 kHz ("L" op de ingang) en 2,4 kHz ("H" op de ingang).
- figuur 20/5.1-46:
Een frequentie synthesizer met een vaste vermenigvuldigingsfactor van 100. De twee tiendelers in de 4518 zijn in cascade geschakeld tussen de uitgang van de VCO en de ingang van de fase-comparator. Het ingangsbereik gaat van 1 tot 150 Hz, het uitgangsbereik gaat van 100 Hz tot 15 kHz. Met deze schakeling kan men de resolutie van digitale frequentiemeters verhogen bij het meten van zeer lage frequenties. Als de ingangsfrequentie 1,23 Hz bedraagt en de gatetijd van de meter is 1 s, dan zal de meter jitteren tussen 1,000 en 2,000 Hz. Met deze schakeling zal de meter echter ondubbelzinnig 1,230 aangeven.
- figuur 20/5.2-47:
Frequentie synthesizer met een instelbare vermenigvuldigingsfactor tussen 1 en 9. Nu wordt in de terugkoppeling tussen VCO en fase-comparator gebruik gemaakt van een CD 4017. De negen hoogste uitgangen van deze schakeling worden via de schakelaar SW1 toegevoerd aan de ingang van de fase-comparator.



Figuur 20/5.2-39: Aansluitgegevens van de CD 4046 B.



Figuur 20/5.2-40: Intern blokschema van de CD 4046 B.

5.2 Type-beschrijving

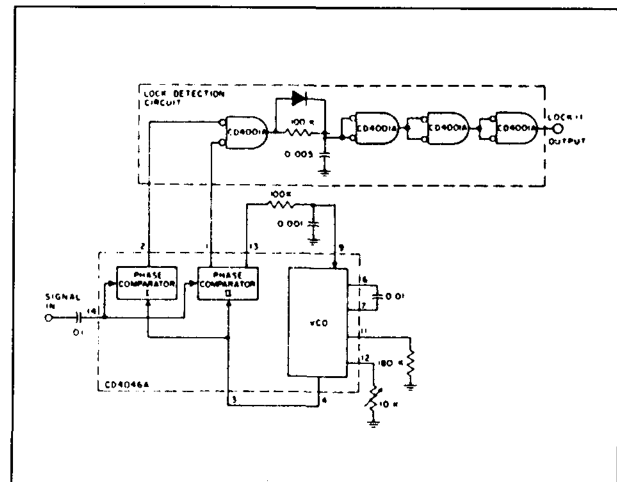
Characteristics	Phase Comparator Used	Design Information	
VCO Frequency	1	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
		VCO INPUT VOLTAGE	VCO INPUT VOLTAGE
	2	Same as for No. 1	
For No, Signal Input	1	VCO will adjust to center frequency, f_o	
	2	VCO will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range, $2 f_L$	1	$2 f_L$ = full VCO frequency range	
		$2 f_L = f_{max} - f_{min}$	
	2	Same as for No. 1	
Frequency Capture Range, $2 f_C$	1	$\tau_1 = R_3 C_2$	(1), (2) $2 f_C \approx \frac{1}{\pi}\sqrt{\frac{2\pi f_L}{\tau 1}}$
Loop Filter Component Selection			For $2 f_C$, see Ref. (2)
	2	$f_C = f_L$	
Phase Angle Between Signal and Comparator	1	90° at center frequency (f_o) approximating 0° and 180° at ends of lock range ($2 f_L$)	
	2	Always 0° in lock	
Locks On Harmonic of Center Frequency	1	Yes	
	2	No	
Signal Input Noise Rejection	1	High	
	2	Low	

For further information, see

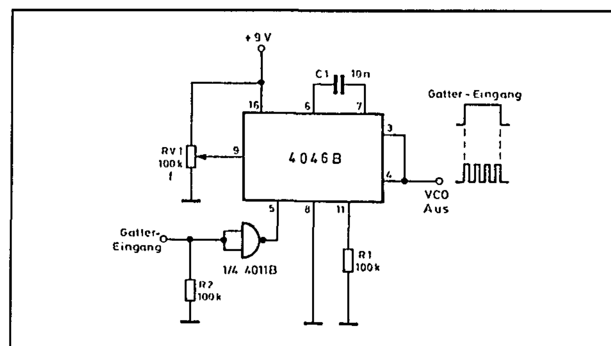
(1) F. Gardner, "Phase-Lock Techniques" John Wiley and Sons, New York, 1966

(2) G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

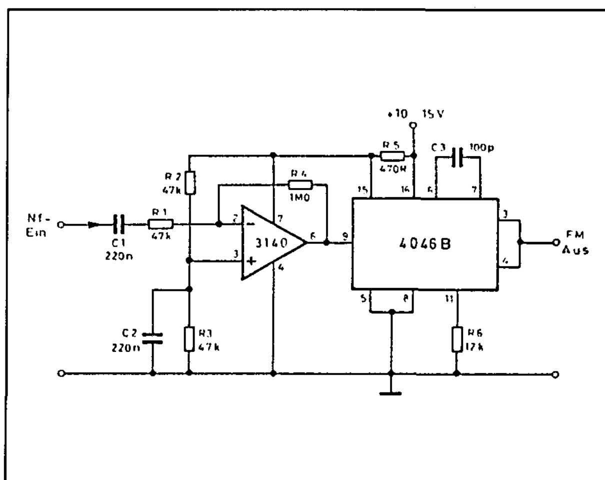
Figuur 20/5.2-41: Specificaties van het geadviseerde laagdoorlaatfilter.



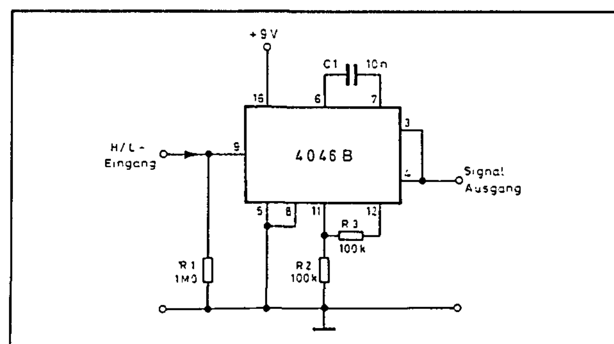
Figuur 20/5.2-43: Uitbreiding op de schakeling, waarmee de lock-conditie wordt aangegeven door een brandende LED.



Figuur 20/5.2-44: VCO met gate-faciliteit.

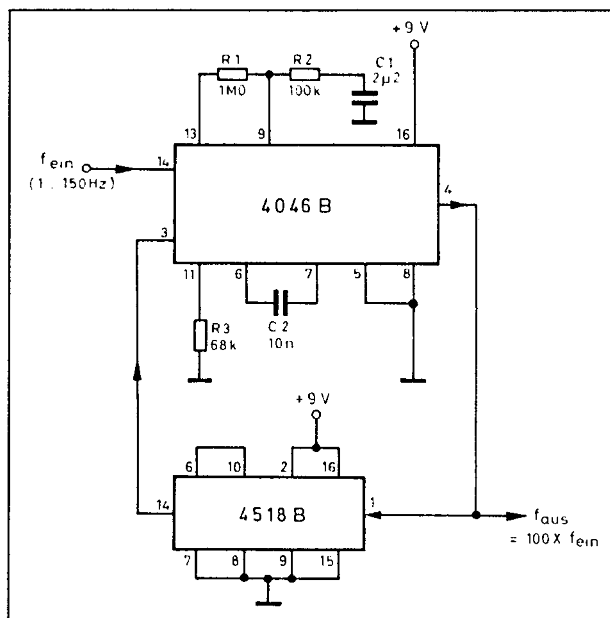


Figuur 20/5.2-42: FM-modulator met een draaggolffrequentie van 220 kHz.

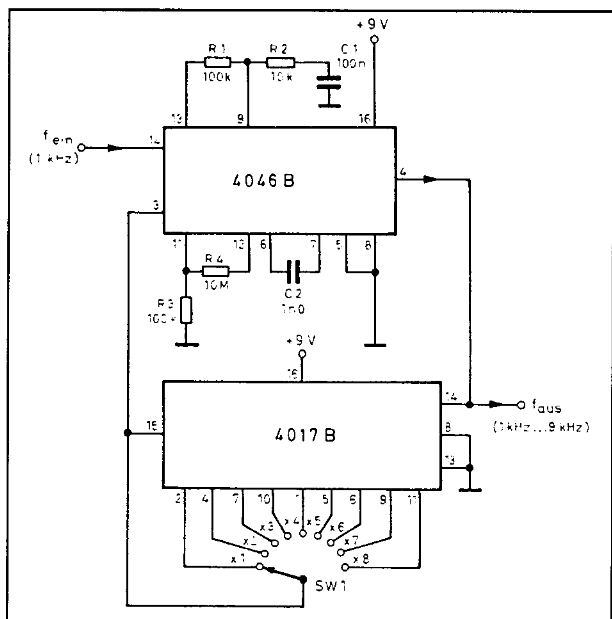


Figuur 20/5.2-45: FSK-generator met frequenties van 1,2 en 2,4 kHz.

5.2 Type-beschrijving



Figuur 20/5.2-46: Frequentie-vermenigvuldiger met een factor van 100.



Figuur 20/5.2-47: Frequentie-vermenigvuldiger met een instelbare factor van 1 tot 9.

74 HC/HCT 4046

13 MHz, TTL-compatibel

Snelle PLL uit de standaard 74HC/HCT-serie met een gegarandeerde minimale werkingsfrequentie van 13 MHz. De schakeling is in grote lijnen compatibel met de CD 4046 B, maar heeft een derde fase-comparator en een ingebouwde operationele versterker.

Technische gegevens

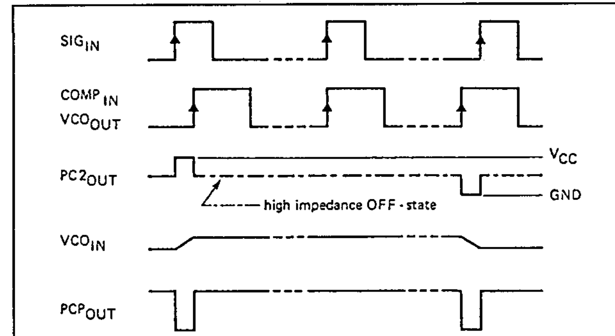
- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-48
- intern blokschema: figuur 20/5.2-49
- voedingsspanning:
  +6 V max.
  +3 V min.
- voedingsstroom: 50 mA max.
- temperatuurbereik: -40 tot +85 °C
- maximale VCO-frequentie:
  13,0 MHz min. bij 6,0 V
  11,0 MHz min. bij 4,5 V
  3,0 MHz min. bij 3,0 V
- temp.coëf. VCO: 0,14 %/°C
- principe fase-comparator:
  type 1: EXOR
  type 2: edge triggered
  type 3: edge triggered

Nadere gegevens

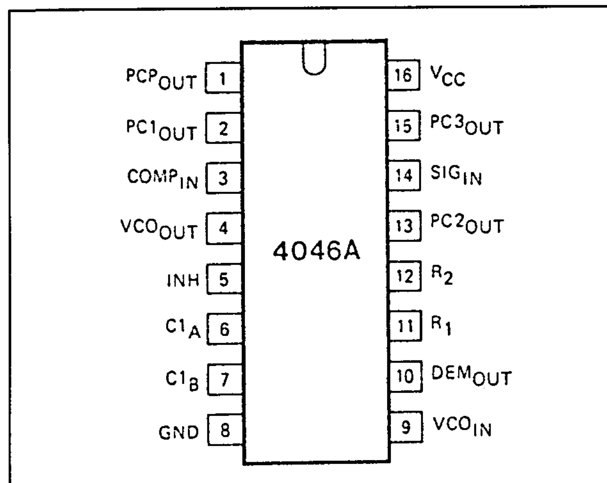
- VCO
  De frequentie van de VCO wordt ingesteld door een condensator tussen de pennen 6 en 7 en een weerstand tussen pen 11 en de massa. Door een weerstand te schakelen tussen pen 12 en de massa kan men eventueel een frequentie-offset instellen. De VCO heeft een inhibit-ingang op pen 5, die actief wordt als er een "L" wordt op aangelegd.
- Fase-comparators
  Het ingangssignaal kan direct gekoppeld worden met de ingangen van de drie fase-comparators.
  De ingangsversterker stelt zichzelf in. Als het ingangssignaal echter niet voldoet aan de standaard HC-signalen moet een capacitieve koppeling worden toegepast.

5.2 Type-beschrijving

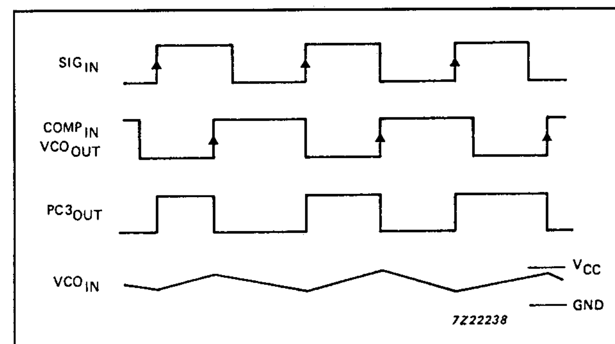
De eerste fase-comparator is een eenvoudige EXOR-poort, die aangestuurd moet worden met symmetrische signalen. De tweede fase-comparator is een edge triggered schakeling die reageert op positieve flanken. De werking van deze schakeling wordt toegelicht in de grafieken van figuur 20/5.2-50.
De derde fase-comparator is eveneens een positieve edge triggered schakeling, maar met een werking die toegelicht wordt in figuur 20/5.2-51.



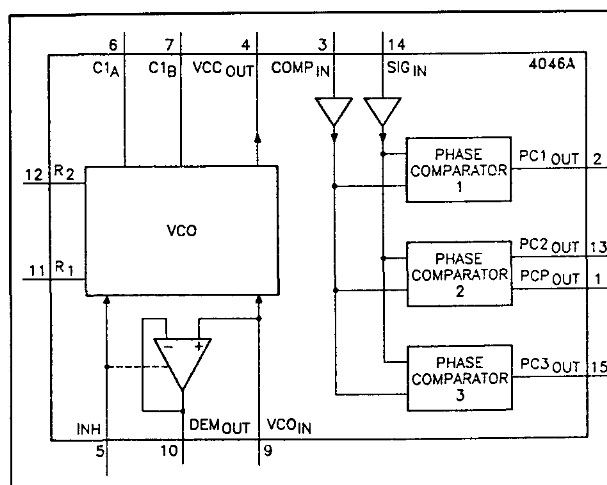
Figuur 20/5.2-50: Grafische verklaring van de werking van de tweede fase-comparator.



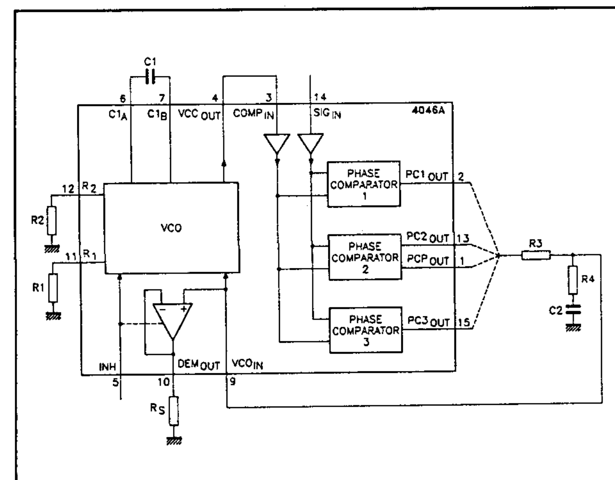
Figuur 20/5.2-48: Aansluitgegevens van de 74 HC/HCT 4046.



Figuur 20/5.2-51: Grafische verklaring van de werking van de derde fase-comparator.

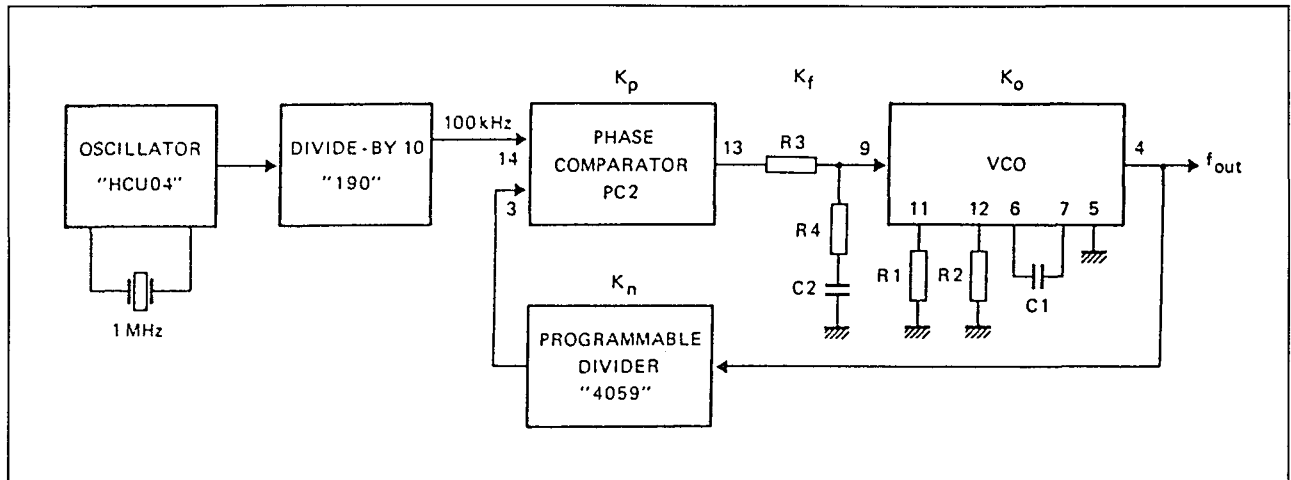


Figuur 20/5.2-49: Intern blokschema van de HC/HCT 4046.



Figuur 20/5.2-52: FM-demodulator met de HC/HCT 4046.

5.2 Type-beschrijving



Figuur 20/5.2-53: Blokschematische opzet van een frequentie synthesizer met de 74 HC/HCT 4046.

Voorbeeld-schakelingen

- figuur 20/5.2-52:
Standaard schakeling rond de HC/HCT 40406.
- figuur 20/5.2-53:
Blokschematische opzet van een frequentie synthesizer met de 74 HC/HCT 4046.

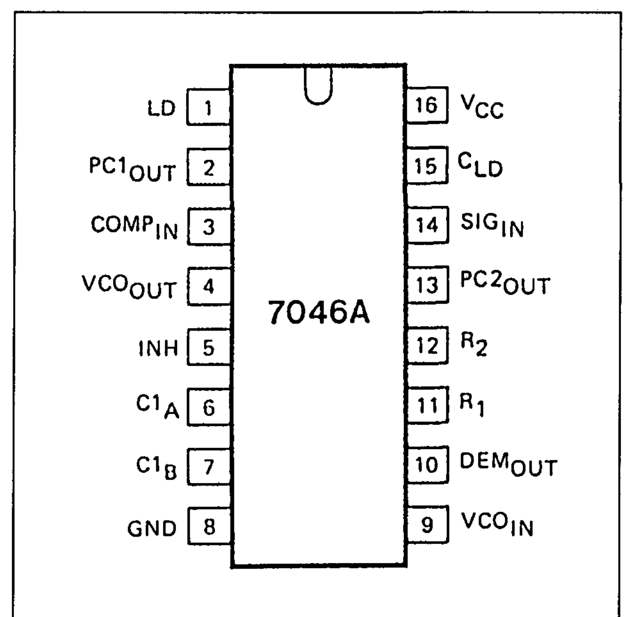
74 HC/HCT 7046

13 MHz, met lock-detector

Snelle PLL uit de standaard 74HC/HCT-serie met een gegarandeerde minimale werkingsfrequentie van 13 MHz. De schakeling is in grote lijnen compatibel met de 74 HC/HCT 4046, maar heeft in plaats van de derde fase-comparator een zogenaamde lock-detector.

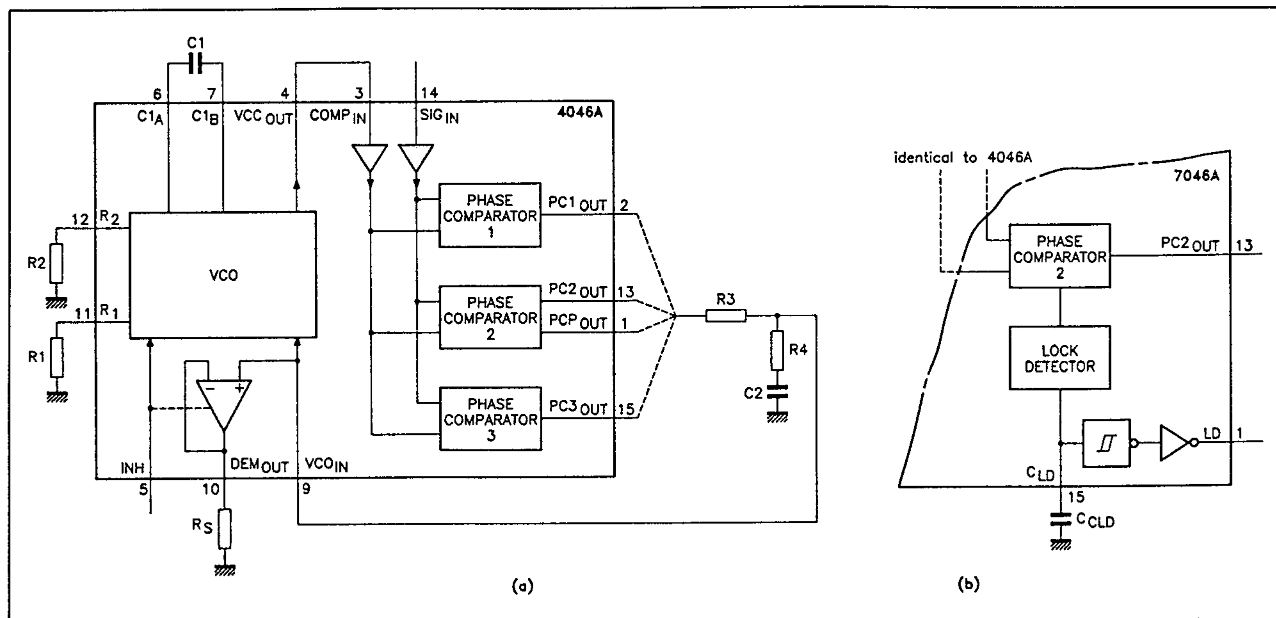
Technische gegevens

- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 20/5.2-54
- intern blokschema: figuur 20/5.2-55
- voedingsspanning:
  +6 V max.
  +3 V min.
- voedingsstroom: 50 mA max.
- temperatuurbereik: -40 tot +85 °C
- maximale VCO-frequentie:
  13,0 MHz min. bij 6,0 V
  11,0 MHz min. bij 4,5 V
  3,0 MHz min. bij 3,0 V
- temp.coëf. VCO: 0,14 %/°C
- principe fase-comparator:
  type 1: EXOR
  type 2: edge triggered

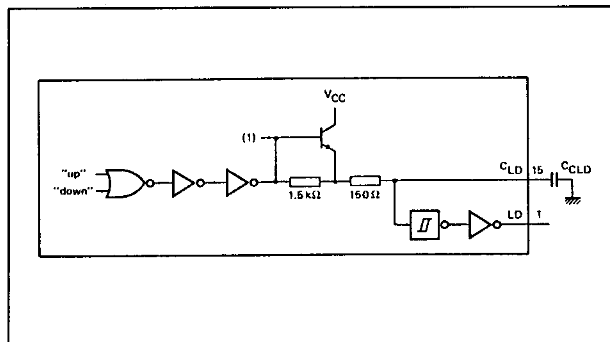


Figuur 20/5.2-54: Aansluitgegevens van de 74 HC/HCT 7046.

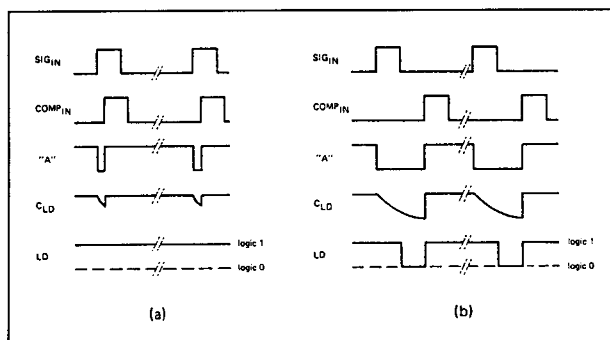
5.2 Type-beschrijving



Figuur 20/5.2-55: Verschillen in het interne blokschema tussen de 74 HC/HCT 4046 (a) en de 74 HC/HCT 7046 (b).



Figuur 20/5.2-56: Gedetailleerde interne schakeling rond de lock-detector.



Figuur 20/5.2-57: Werking van de lock-detector:
a = in lock;
b = uit lock.

Nadere gegevens

- Lock-detector

  De lock-detector, waarvan het interne blokschema is getekend in figuur 20/5.2-56, werkt alleen samen met de tweede fase-comparator. Het uitgangssignaal wordt afgeleid uit het faseverschil tussen SIG_{IN} en $COMP_{IN}$. Zolang de schakeling in lock is bestaat er een klein faseverschil tussen beide signalen (figuur 20/5.2-57a). De smalle pulsen die daarvan het gevolg zijn worden uitgefilterd door een RC-netwerk (pen 15). Deze gefilterde spanning wordt door een schmitt-trigger omgezet in een constant "H"-signaal op pen 1. Als de schakeling uit lock gaat, zal op deze uitgang een vierkantsgolf verschijnen (figuur 20/5.2-57b).

20/6

Toon-decoders

Inhoud

20/6.1

Achtergrond-informatie

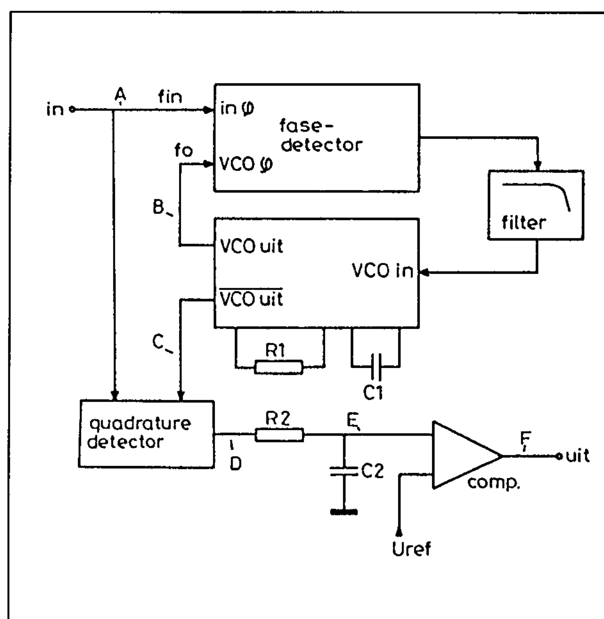
Toonpuls besturing

Toonpuls besturing is een reeds lang bestaande techniek, waarbij het op afstand in- en uitschakelen van apparatuur wordt gestuurd door het verzenden van toontjes met verschillende frequenties over één kabel. In vroegere tijden werden voor het detecteren van de verschillende toontjes zogenaamde stemvorkresonatoren gebruikt.
Een stemvork heeft een bepaalde resonantiefrequentie die volledig bepaald wordt door de mechanische eigenschappen van de vork.
Brengt men de vork in het magnetische veld van een met wisselstroom doorlopen spoeltje, dan zal de stemvork gaan trillen als de frequentie van de stroom gelijk is aan de eigen resonantiefrequentie van de stemvork. Men kon stemvorken met vrij scherpe resonantie-eigenschappen maken, waardoor de verschillende toontjes enige tientallen Hz uit elkaar konden liggen zonder dat de verschillende stemvorken op elkaars resonantiefrequentie gingen trillen.

Deze techniek heeft een nieuwe impuls gekregen door het ontwikkelen van het PLL-principe.
Met een PLL is het mogelijk zo goed als ideale toondecoders te ontwerpen met een "resonantiebereik" of bandbreedte van slechts enkele Hz.
Als zo'n systeem is afgestemd op een toontje van 400 Hz, dan zal de uitgang van de toondecoder duidelijk en ondubbelzinnig reageren als de frequentie van de toon enige Hz afwijkt.

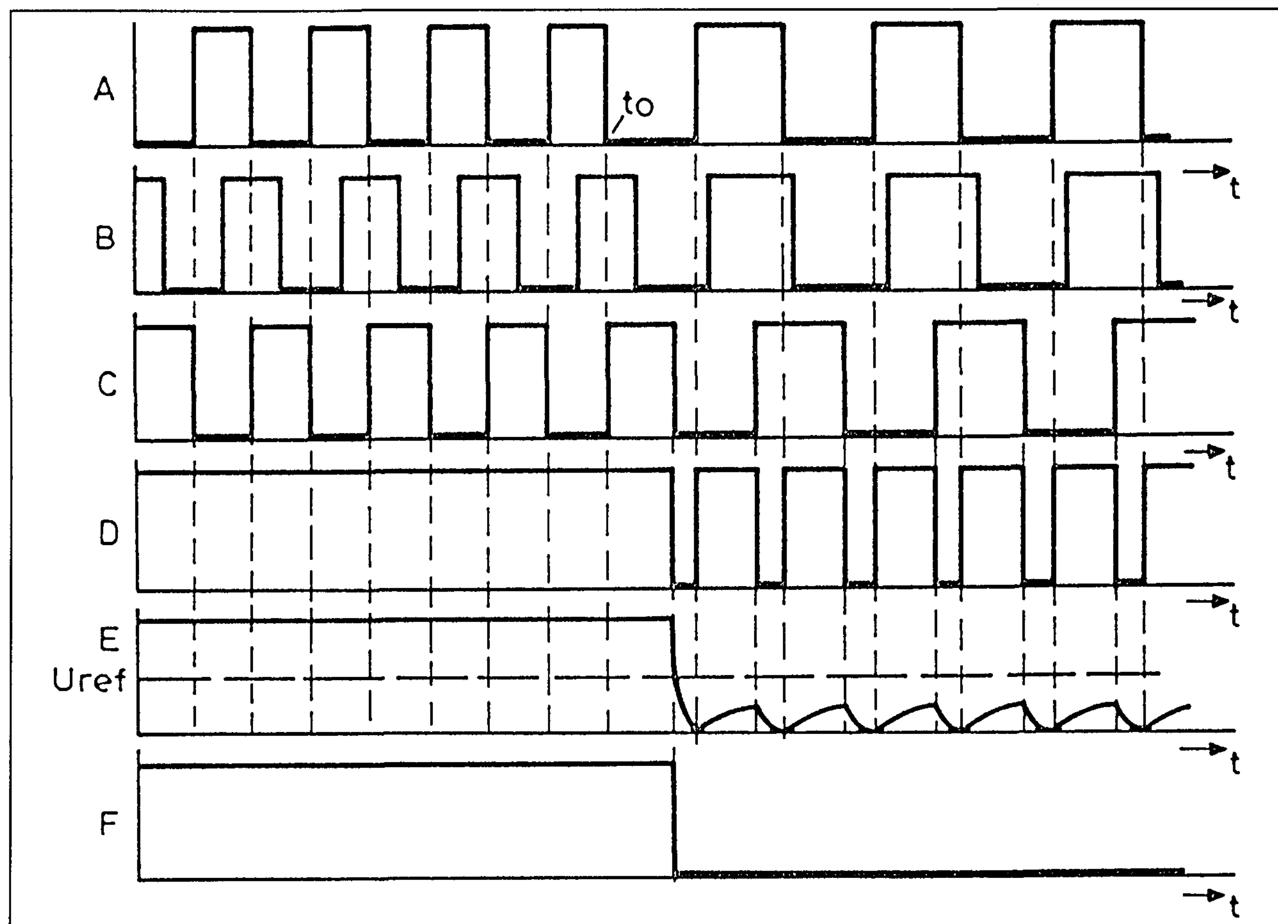
Speciale toondecoder-IC's

Het principe van toondetectie is met de introductie van toonpuls telefonie weer volop in de belangstelling gekomen.
Bij deze techniek worden er, bij het intoetsen van een nummer, geen pulsjes op de PTT-lijn gezet, maar toontjes met welbepaalde frequenties.
Een en ander heeft er toe geleid dat diverse IC-fabrikanten speciale IC's hebben ontwikkeld waarin alle schakelingen die nodig zijn voor een toon-decoder verzameld zijn.



Figuur 20/6.1-1: Het principe van toondetectie met een toon-decoder.

6.1 Achtergrond-informatie



Figuur 20/6.1-2: De werking van de schakeling van figuur 20/6.1-1 grafisch toegelicht.

Het principe

In figuur 20/6.1-1 is het principe geschetst van een toon-decoder. Een toon-decoder bestaat uit de drie normale elementen van een PLL, aangevuld met een extra detector, die quadrature-detector wordt genoemd. In de meeste gevallen bestaat deze schakeling uit de vanuit de PLL-technologie bekende EXOR-poort geschakeld als fase-vergelijker. De werking wordt toegelicht aan de hand van de grafieken van figuur 20/6.1-2.

Stel dat de schakeling een toontje met een frequentie van 400 Hz moet detecteren. De eigen frequentie van de VCO uit de PLL wordt dan ingesteld op 400 Hz met behulp van de onderdelen R1 en C1.

Als aan de ingang een toontje van 400 Hz (signaal A) wordt aangelegd (tijd voor t_0 in de grafieken) zal de PLL inlocken. De VCO-uitgang (signaal B) wekt dan een blokspanning op met dezelfde frequentie, maar met een faseverschuiving van 90°. De quadrature-uitgang van de PLL (signaal C) wekt ook een blokgolf op, maar die is 90° in fase verschoven ten opzichte van signaal B. De quadrature-uitgang is dus 180° verschoven ten opzichte van het ingangssignaal A. De signalen A en C worden aangelegd aan de twee ingangen van een quadrature-detector. Beide ingangen van deze poort zijn in tegenfase, het gevolg is dat op de uitgang een signaal ontstaat dat constant "H" is (signaal D). De EXOR-poort wordt afgesloten met een filtertje. Het hoge signaal laadt via de weerstand R2 de condensator C2 op. Het filter levert dus een constant hoge uitgangsspanning E af, die in een comparator wordt

6.1 Achtergrond-informatie

vergeleken met een lagere referentiespanning U_{ref}. Op de uitgang F van de toondecoder ontstaat een eenduidig digitaal "H" signaal.

Na tijdstip t_0 wordt de frequentie van het ingangssignaal plotseling iets verlaagd. De PLL reageert op deze verlaging en stelt een nieuw evenwicht in. De frequentie van de VCO wordt verlaagd om ingelocked te blijven.
Dat is alleen mogelijk als de faserelatie tussen de twee ingangen van de fasecomparator verandert. Alleen dan zal het filter immers een stuurspanning voor de VCO kunnen genereren. In dit specifieke geval wordt de faseverschuiving kleiner dan 90°. De quadrature-uitgang van de VCO volgt uiteraard deze faseverandering, zodat de faseverschuiving tussen de signalen A en C kleiner wordt dan 180°. De EXOR-poort wekt nu kleine, negatieve pulsjes op, waardoor de gemiddelde gelijkspanning op de uitgang van het filter R2/C2 aanzienlijk daalt. De gemiddelde gelijkspanning op punt E wordt kleiner dan de referentiespanning van de comparator. Deze schakeling klapt om, de uitgang gaat naar "L".

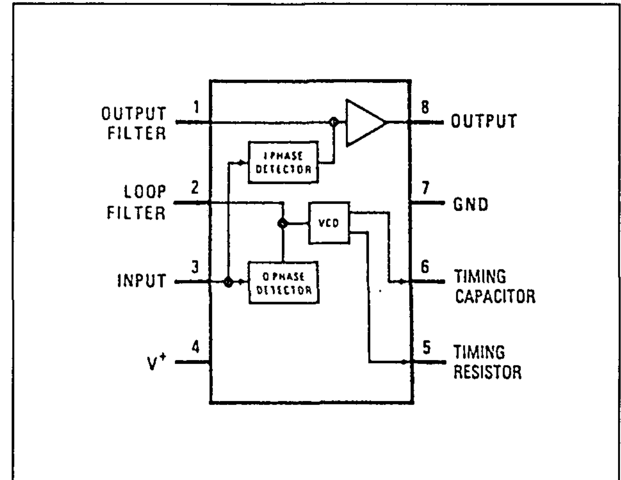
Besluit: de schakeling van de toon-decoder wekt een "H" op als de frequentie van het ingangssignaal gelijk is aan de eigen frequentie van de VCO van de PLL. Wijkt de ingangsfrequentie iets af, dan zal de detector onmiddellijk reageren met een lage uitgang.

Voorbeeld-IC

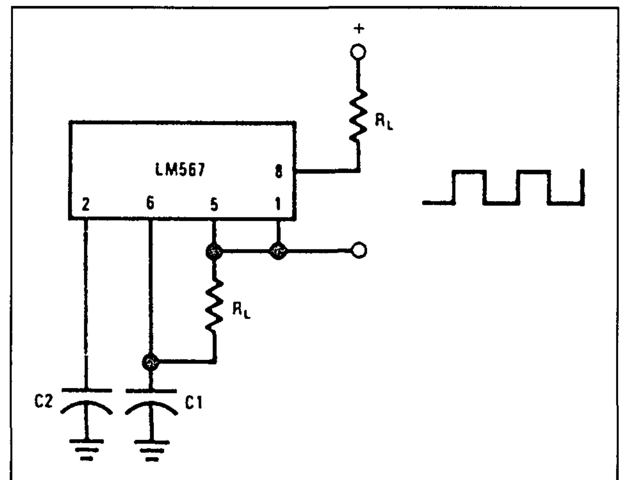
Een van deze speciale toondecoder-IC's is de LM 567 van National Semiconductor. Het interne blokschema van dit IC is getekend in figuur 20/6.1-3.

Het IC bevat een VCO, twee fasecomparatoren, waarvan uiteraard een als quadrature geschakeld is en een eindtrap.

De eenvoudige externe schakeling rond dit IC is getekend in figuur 20/6.1-4.



Figuur 20/6.1-3: De toondecoder LM 567 van National Semiconductor.



Figuur 20/6.1-4: De basisschakeling rond de toondecoder LM 567.

De eigen frequentie van de VCO wordt bepaald door de onderdelen C1 en R1 en wel volgens de formule:

$$f_0 = 1 / (1{,}1 \times R_1 \times C_1)$$

De bandbreedte van de toondecoder kan ingesteld worden door de waarde van de condensator C2 te variëren en wel volgens de formule:

6.1 Achtergrond-informatie

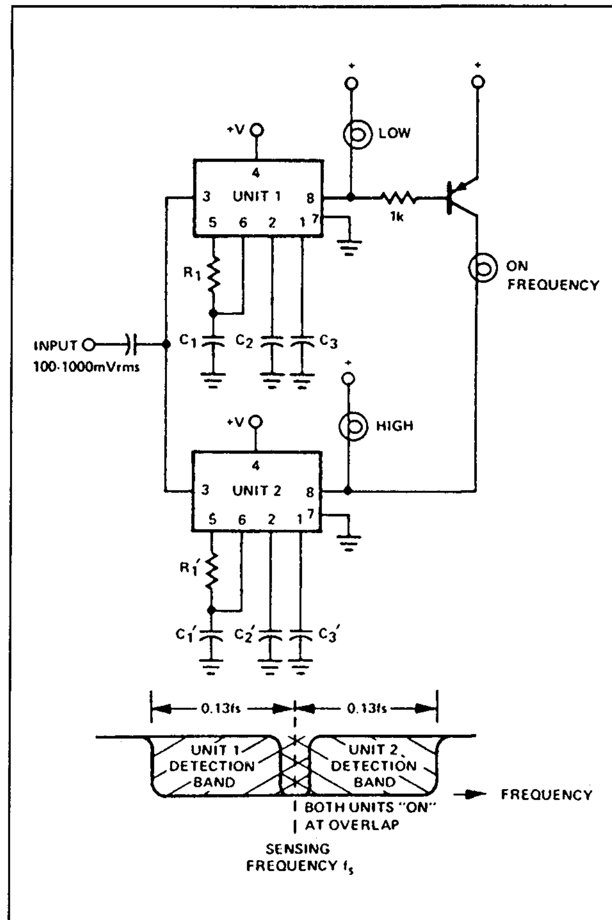
$BW = 1070 \times \sqrt{[U_{in} / (f_0 \times C_2)]}$

Voorbeeld-schakelingen

In figuur 20/6.1-5 is een voorbeeld gegeven van een frequentie-detector, die gebruik maakt van twee identieke toon-decoders.

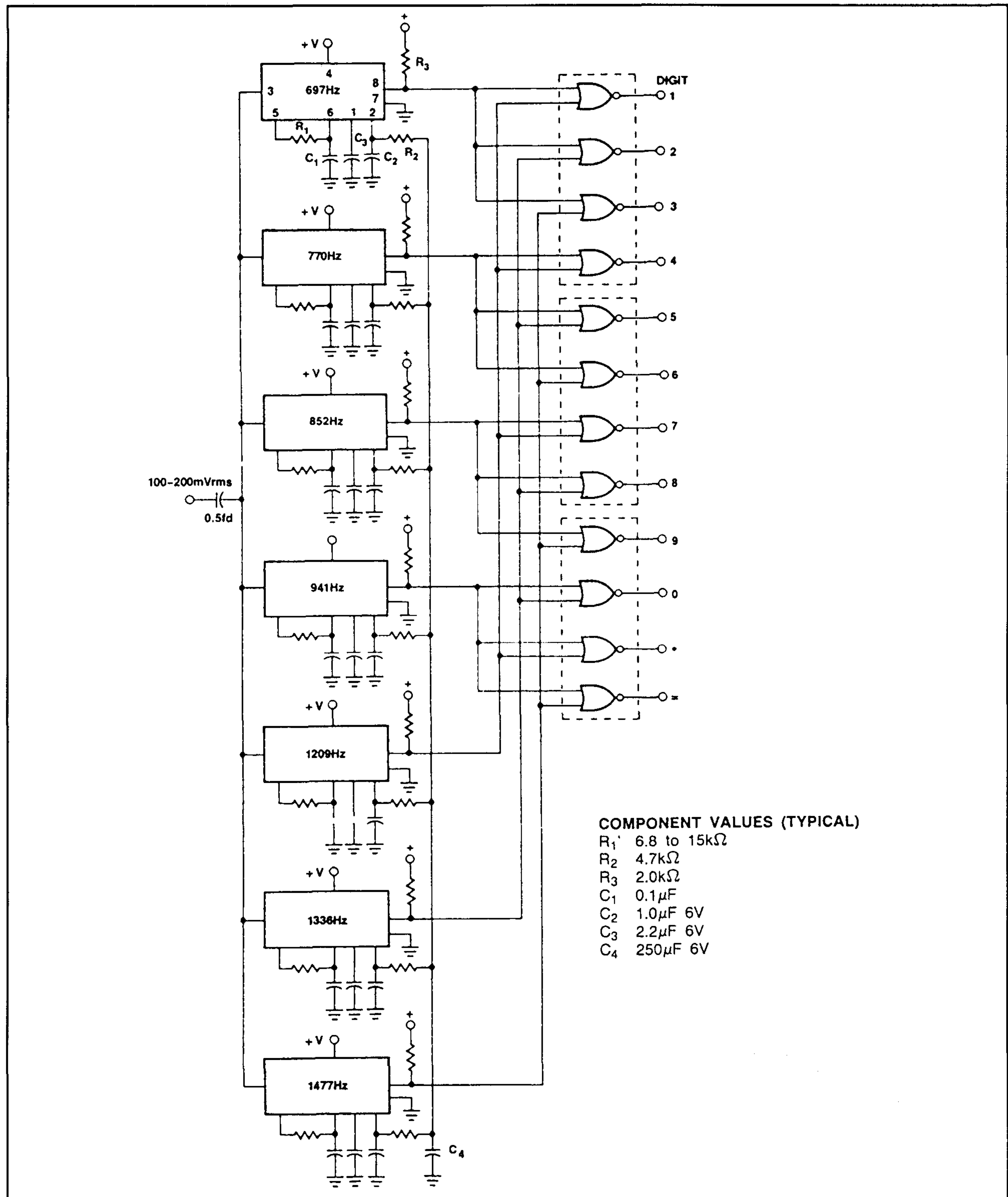
De frequentie van de bovenste toon-detector wordt ingesteld op een waarde die 6 % boven de gewenste detectie-frequentie ligt. De onderste toon-decoder wordt ingesteld op een frequentie die 6 % onder de gewenste detectie-frequentie ligt. Als de ingangsfrequentie binnen 13 % van de gewenste detectie-frequentie ligt zal een van de schakelingen een uitgangssignaal genereren, waardoor een van de lampjes "LOW" of "HIGH" gaat oplichten. Alleen als de frequentie van het ingangssignaal binnen 1 % van de detectie-frequentie ligt zullen beide schakelingen geactiveerd worden. In dat geval gaat het lampje "ON" oplichten.

Hoe eenvoudig het is om met dergelijke schakelingen uitgebreide toondecoders samen te stellen blijkt uit het praktische schema van figuur 20/6.1-6. Dit is het volledige schema van een toonpuls decoder voor de PTT-norm. Maar uiteraard kan dit schema aangepast worden als men de schakeling wil gebruiken voor het besturen van twaalf apparaten met slechts zeven verschillende toontjes. De zeven toondecoders zijn afgeregeld op de frequenties 697, 770, 852, 941, 1.209, 1.336 en 1.477 Hz. De zeven uitgangen van de filters worden door een eenvoudig logisch netwerk, bestaande uit 12 NOR-poorten, omgezet in twaalf uitgangssignalen.



Figuur 20/6.1-5: Een frequentie-detector met twee toon-decoders.

6.1 Achtergrond-informatie



Figuur 20/6.1-6: Een toonpulsdecoder, samengesteld uit slechts zeven toondecoders van het type LM 567.

6.1 Achtergrond-informatie

20/6.2

Type-beschrijving

LM 567 CM/CN

100 kHz, TTL-compatibel

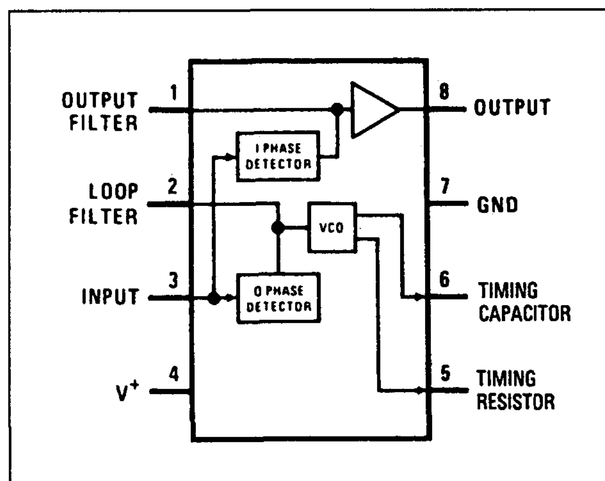
Standaard toon-decoder in DIL-8 behuizing voor algemene toepassingen in het laagfrequent gebied.

De minimale gegarandeerde frequentie bedraagt 100 kHz, maar de typische waarde is 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met open collector. Deze uitgangstransistor gaat geleiden als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa. De eindtrap kan 100 mA sinken.

Er zijn slechts drie externe componenten nodig voor het instellen van de f_0 en de bandbreedte.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 20/6.2-1
- intern blokschema: figuur 20/6.2-2
- voedingsspanning:
  +9,0 V max.
  +4,75 V min.
- voedingsstroom: 15 mA max.
- temperatuurbereik: 0 tot +70 °C
- maximale VCO-frequentie: 100 kHz min.
- temp.coëf. VCO: 35 ppm/°C max.
- minimale V_{in}: 20 mV_{rms} typisch
- minimale signaal/ruis verhouding: -6 dB
- ingangsimpedantie: 20 kΩ typisch
- maximale bandbreedte:
  14 % van f_0 typisch
- temp.coëf. BW: +/-1 %/°C
- verzadigingsspanning uitgang:
  0,6 V typisch
- stijgtijd uitgang: 150 ns typisch
- daaltijd uitgang: 30 ns typisch
- frequentie uitgang: f_0/20 max.



Figuur 20/6.2-1: Aansluitgegevens van de LM 567 CM/CN.

Nadere gegevens

De centrale frequentie f_0 van de VCO wordt gegeven door de uitdrukking:

$f_0 = 1 / [1{,}1 \times R_1 \times C_1]$

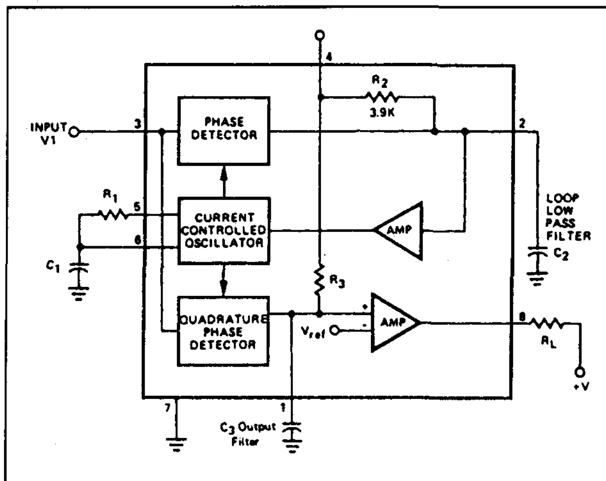
De bandbreedte van de toon-decoder wordt gegeven door de uitdrukking:

$BW = 1070 \times \sqrt{V_{in}} / f_0 \times C_2$

De waarde van de filtercondensator C3 is in het algemeen niet kritisch. Deze is bedoeld om het uitgangssignaal van de quadrature-comparator af te vlakken. Bij een te kleine waarde zal de schakeling aan de grenzen van de bandbreedte af en toe foutieve uitgangspulsen opwekken. Is de condensator

6.2 Type-beschrijving

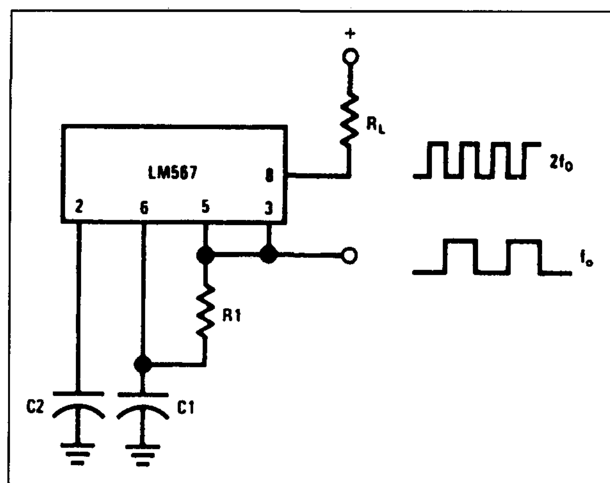
te groot dan zullen de uitgangspulsen langere stijg- en daaltijden vertonen.



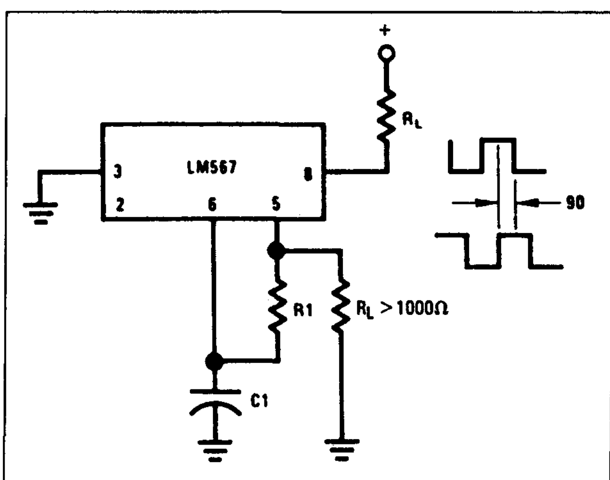
Figuur 20/6.2-2: Intern blokschema van de LM 567 CM/CN.

Voorbeeld-schakelingen

- figuur 20/6.2-3:
Oscillator die twee uitgangssignalen opwekt, met frequenties gelijk aan f_0 en 2 x f_0.
- figuur 20/6.2-4:
Oscillator die twee 90° in fase verschoven signalen genereert.
- figuur 20/6.2-5:
Toon-decoder schakeling die op de netspanning geïnjecteerde toontjes detecteert en een relais stuurt als de toontjes aanwezig zijn.
Als men het signaal bovendien frequentiemoduleert, dan kan men op uitgang 1 het gedemoduleerde signaal aftakken. Men zou deze schakeling dus kunnen gebruiken als FM-gemoduleerde intercom of babyfoon!
- figuur 20/6.2-6:
Een toon-decoder met een bandbreedte van 24 % ten opzichte van de centrale frequentie.
- figuur 20/6.2-7:
Dubbele toon-decoder, waarbij men de frequentie van het ingangssignaal onder de vorm van een LOW-OK-HIGH indicatie op drie LED's kan weergeven.
- figuur 20/6.2-8:
Volledige decoder voor een druktoetstelefoon.
De zeven toondecoders zijn afgestemd op de toon-frequenties van 697, 770, 852, 941, 1209, 1336 en 1477 Hz. Door middel van decodeer-logica worden hieruit de 12 toetsenbordcodes afgeleid.

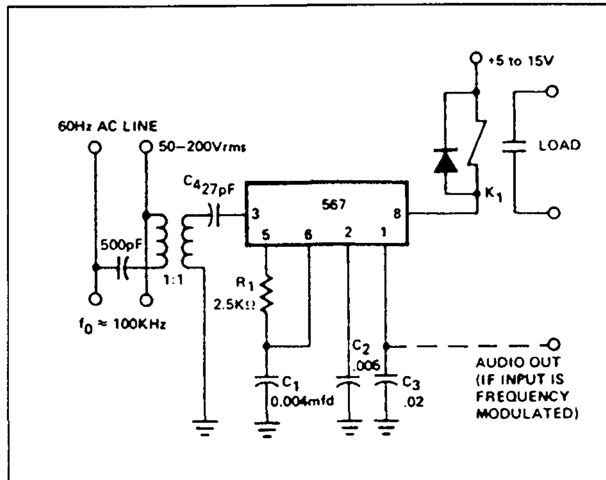


Figuur 20/6.2-3: Oscillator die twee uitgangssignalen opwekt waarvan de frequenties zich verhouden als 1 op 2.

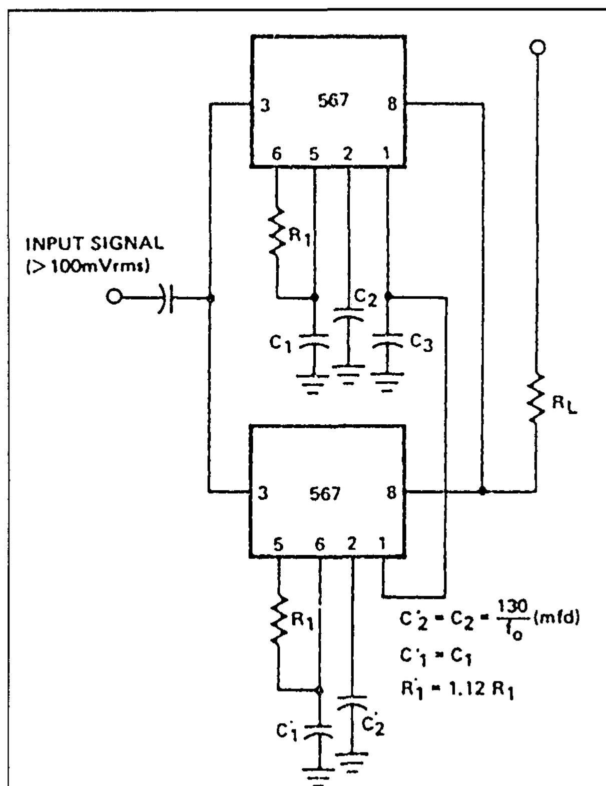


Figuur 20/6.2-4: Oscillator met twee uitgangssignalen die 90° in fase verschoven zijn.

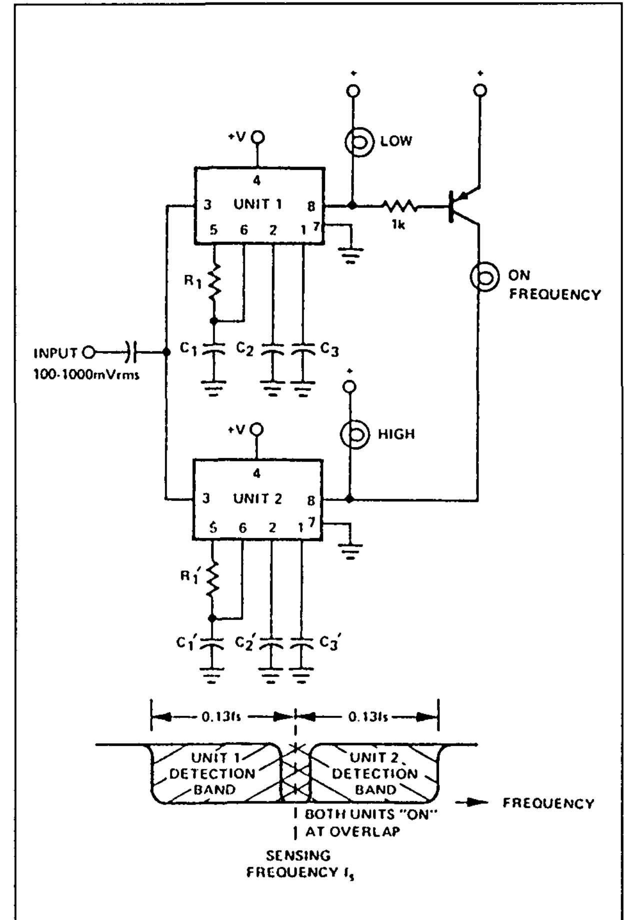
6.2 Type-beschrijving



Figuur 20/6.2-5: Basis-schakeling waarmee men een draadloze intercom kan ontwerpen.

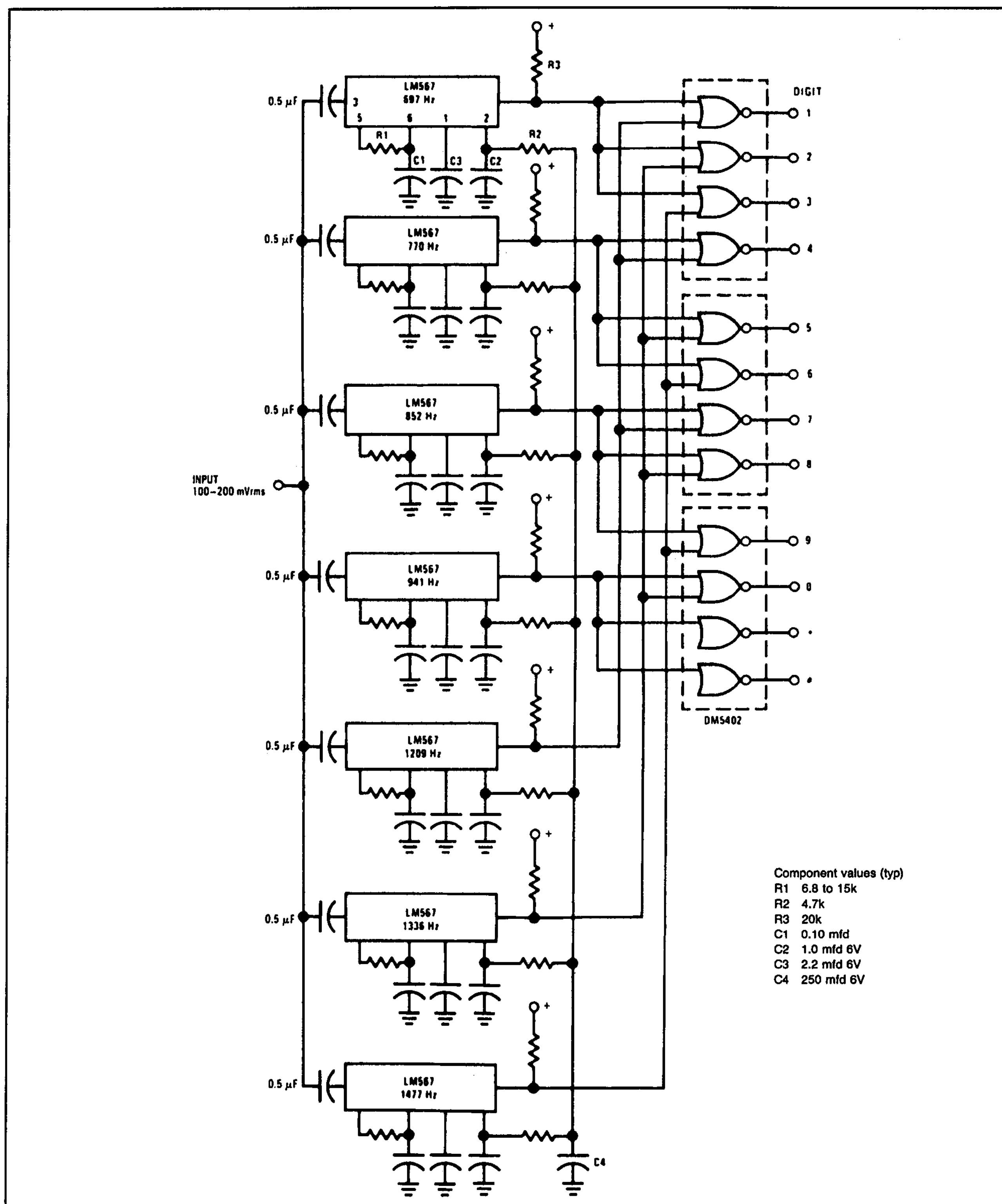


Figuur 20/6.2-6: Toon-decoder met een bandbreedte van 24 % rond de centrale frequentie.



Figuur 20/6.2-7: Frequentie-discriminator die door middel van drie LED's aangeeft of de frequentie van het ingangssignaal kleiner, gelijk aan of groter is dan een ingestelde waarde.

6.2 Type-beschrijving



Figuur 20/6.2-8: Decoder voor PTT-druktoetsenborden.

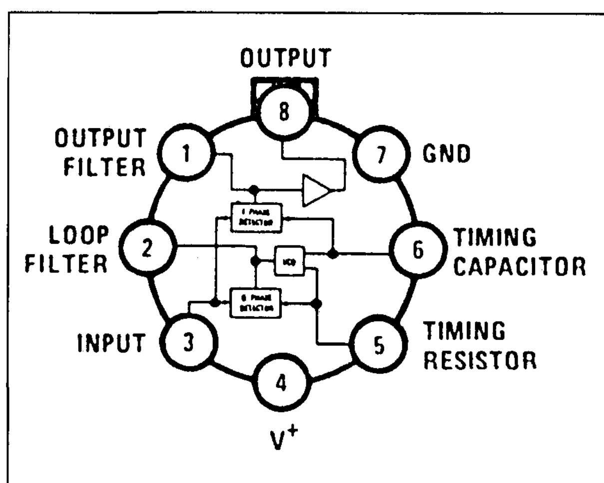
6.2 Type-beschrijving

LM 567 H/CH

100 kHz, TTL-compatibel

Standaard toon-decoder in TO-100 behuizing voor algemene toepassingen in het laagfrequent gebied. De minimale gegarandeerde frequentie bedraagt 100 kHz, maar de typische waarde is 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met open collector. Deze uitgangstransistor gaat geleiden als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa. De eindtrap kan 100 mA sinken. Er zijn slechts drie externe componenten nodig voor het instellen van de f_0 en de bandbreedte.

Deze schakeling is functie-compatibel met de LM 567 H/CH, maar heeft een andere behuizing en afwijkende specificaties.



Figuur 20/6.2-9: Aansluitgegevens en intern blokschema van de LM 567 H/CH.

Technische gegevens
- fabrikant: National Semiconductor
- behuizing: TO-100
- aansluitgegevens: figuur 20/6.2-9
- intern blokschema: figuur 20/6.2-9
- voedingsspanning:
  +9,0 V max.
  +4,75 V min.
- voedingsstroom: 13 mA max.
- temperatuurbereik:
  LM 567 CH: 0 tot +70 °C
  LM 567 H: -55 tot +125 °C
- maximale VCO-frequentie: 100 kHz min.
- temp.coëf. VCO: 35 ppm/°C max.

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de LM 567 CM/CN.

LMC 567 CM/CN

500 kHz, low power CMOS

Standaard toon-decoder in DIL-8 behuizing voor algemene toepassingen in het laagfrequent gebied. De minimale gegarandeerde frequentie bedraagt 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met comparator en elektronische schakelaar naar de massa.
Deze schakelaar gaat dicht als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa. De eindtrap kan 30 mA sinken.

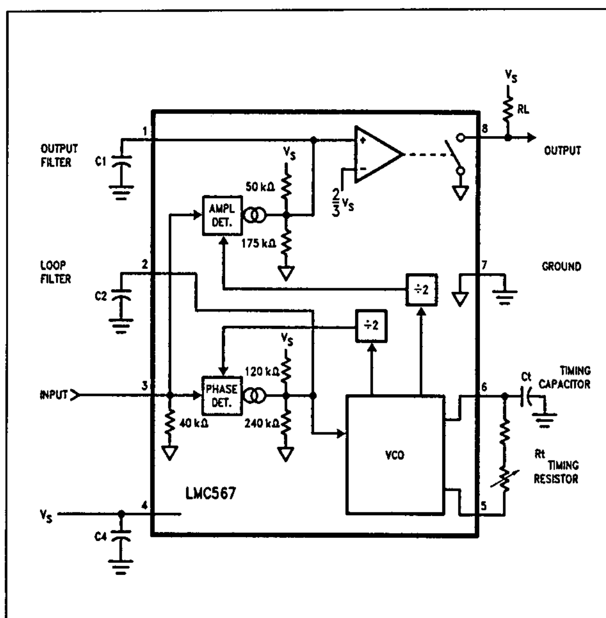
Deze schakeling is functie-compatibel met de LM 567 H/CH, maar heeft als voornaamste verschil twee flip-flop's achter de uitgangen van de VCO. Men moet dus de eigen frequentie f_0 van de VCO instellen op de dubbele frequentie van het ingangssignaal.

Technische gegevens
- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 20/6.2-10
- intern blokschema: figuur 20/6.2-10
- voedingsspanning:
  +9,0 V max.
  +2,0 V min.
- voedingsstroom:
  1,3 mA max. bij 9,0 V
  0,3 mA max. bij 2,0 V

6.2 Type-beschrijving

- temperatuurbereik: -25 tot +125 °C
- maximale VCO-frequentie: 500 kHz min.
- temp.coëf. VCO: niet gespecificeerd
- ingangsimpedantie: 40 kΩ typisch

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de LM 567 CM/CN. Denk echter aan de flip-flop's!



Figuur 20/6.2-10: Aansluitgegevens en intern blokschema van de LMC 567.

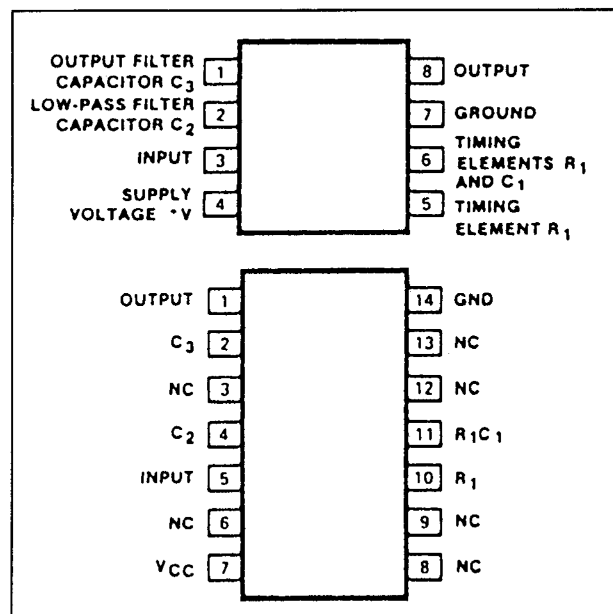
NE 567

150 kHz, TTL-compatibel

Standaard toon-decoder in DIL-8 en DIL-14 behuizing voor algemene toepassingen in het laagfrequent gebied. De minimale gegarandeerde frequentie bedraagt 150 kHz, maar de typische waarde is 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met open collector. Deze uitgangstransistor gaat geleiden als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa. De eindtrap kan 100 mA sinken.

Er zijn slechts drie externe componenten nodig voor het instellen van de f_0 en de bandbreedte.

De schakeling is grotendeels compatibel met de LM 567 CM/CN.



Figuur 20/6.2-11: Aansluitgegevens van de NE/SE 567.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-8, DIL-14
- aansluitgegevens: figuur 20/6.2-11
- intern blokschema: figuur 20/6.2-2
- voedingsspanning:
  +9,0 V max.
  +4,75 V min.
- voedingsstroom: 15 mA max.
- temperatuurbereik: figuur 20/6.2-12
- maximale VCO-frequentie: 150 kHz min.
- temp.coëf. VCO: 35 ppm/°C max.
- minimale V_{in}: 25 mV_{rms} typisch
- minimale signaal/ruis verhouding: -6 dB
- ingangsimpedantie: 20 kΩ typisch
- maximale bandbreedte:
  14 % van f_0 typisch
- temp.coëf. BW: +/-0,1 %/°C

6.2 Type-beschrijving

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 567 CM/CN.

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE
8-Pin Plastic SO	0 to +70°C	NE567D
14-Pin Cerdip	0 to +70°C	NE567F
8-Pin Cerdip	0 to +70°C	NE567FE
8-Pin Plastic DIP	0 to +70°C	NE567N
8-Pin Plastic SO	-55°C to +125°C	SE567D
14-Pin Cerdip	-55°C to +125°C	SE567F
8-Pin Cerdip	-55°C to +125°C	SE567FE
8-Pin Plastic DIP	-55°C to +125°C	SE567N

Figuur 20/6.2-12: Leverbare temperatuur-uitvoeringen van de NE/SE 567.

SE 567

150 kHz, TTL-compatibel

Standaard toon-decoder in DIL-8 en DIL-14 behuizing voor algemene toepassingen in het laagfrequent gebied. De minimale gegarandeerde frequentie bedraagt 150 kHz, maar de typische waarde is 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met open collector. Deze uitgangstransistor gaat geleiden als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa. De eindtrap kan 100 mA sinken.
Er zijn slechts drie externe componenten nodig voor het instellen van de f_0 en de bandbreedte.

De schakeling is compatibel met de NE 567, maar heeft enige afwijkende specificaties.

Technische gegevens
- fabrikant: Philips
- behuizing: DIL-8, DIL-14
- aansluitgegevens: figuur 20/6.2-11
- intern blokschema: figuur 20/6.2-2
- voedingsspanning:
  +9,0 V max.
  +4,75 V min.
- voedingsstroom: 13 mA max.
- temperatuurbereik: figuur 20/6.2-12
- maximale VCO-frequentie: 150 kHz min.

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de besprekingen van de NE 567 en de LM 567 CM/CN.

XR-567

100 kHz, TTL-compatibel

Standaard toon-decoder in DIL-8 behuizing voor algemene toepassingen in het laagfrequent gebied. De minimale gegarandeerde frequentie bedraagt 100 kHz, maar de typische waarde is 500 kHz. De schakeling bestaat uit een VCO, de twee noodzakelijke fase-comparatoren en een uitgangstrap met open collector. Deze uitgangstransistor gaat geleiden als de frequentie van het ingangssignaal binnen de bandbreedte van de schakeling valt en trekt de belasting naar de massa.
De eindtrap kan 100 mA sinken.
Er zijn slechts drie externe componenten nodig voor het instellen van de f_0 en de bandbreedte.

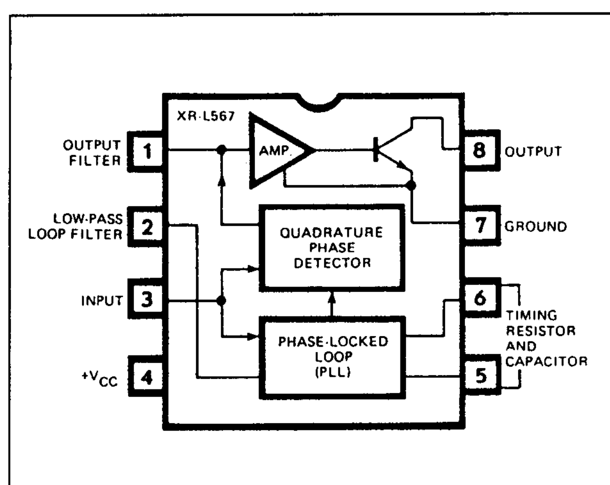
De schakeling is grotendeels compatibel met de LM 567 CM/CN.

Technische gegevens
- fabrikant: Exar
- behuizing: DIL-8
- aansluitgegevens: figuur 20/6.2-13
- intern blokschema: figuur 20/6.2-2
- voedingsspanning:
  +9,0 V max.
  +4,75 V min.
- voedingsstroom: 8 mA max.
- temperatuurbereik:
  XR-567 M: -55 tot +125 °C
  XR-567 CN: 0 tot +75 °C
  XR-567 CP: 0 tot +75 °C
- maximale VCO-frequentie: 150 kHz min.
- temp.coëf. VCO: 35 ppm/°C max.

6.2 Type-beschrijving

- minimale V_{in}: 20 mV_{rms} typisch
- minimale signaal/ruis verhouding: -6 dB
- ingangsimpedantie: 20 kΩ typisch
- maximale bandbreedte:
  14 % van f_0 typisch
- temp.coëf. BW: +/-0,1 %/°C

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de LM 567 CM/CN.



Figuur 20/6.2-13: Aansluitgegevens van de XR-567 en XR-L567.

XR-L567

50 kHz, low power

Low power uitvoering van de XR-567, volledig functie-compatibel, maar met afwijkende eigenschappen.

Technische gegevens

- fabrikant: Exar
- behuizing: DIL-8
- aansluitgegevens: figuur 20/6.2-13
- intern blokschema: figuur 20/6.2-2
- voedingsspanning: +5 V typisch
- voedingsstroom: 8 μA typisch
- temperatuurbereik: 0 tot +75 °C
- maximale VCO-frequentie: 50 kHz min.
- maximale bandbreedte:
  14 % van f_0 typisch

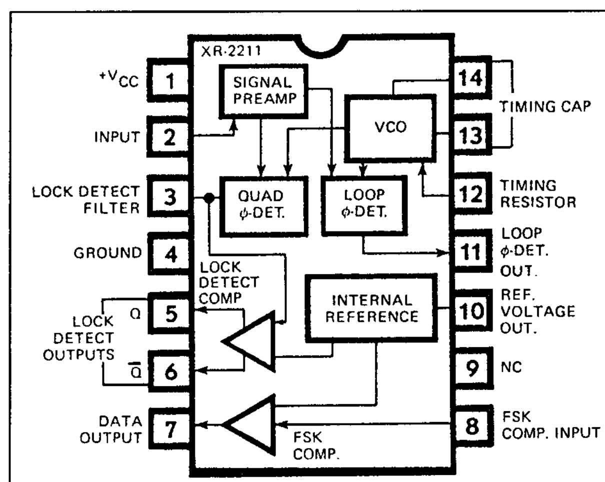
Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de besprekingen van de XR-567 en de LM 567 CM/CN.

XR-2211

300 kHz, TTL/ECL-compatibel

Vrij ingewikkeld samengestelde toondecoder die speciaal werd ontwikkeld voor FSK-applicaties. De ingangsspanning kan liggen tussen 2 mV en 3 V en de digitale uitgangen zijn geschikt voor het aansturen van TTL en ECL. Naast de vier standaardbestanddelen die in iedere toon-decoder zitten, bevat de XR-2211 nog een signaalvoorversterker, een referentie en twee comparatoren, waarvan één een Q- en $\overline{Q}$-uitgang heeft.

Let op! De $\overline{Q}$-uitgang is alleen aanwezig bij typen met fabricage-code groter dan 7501!



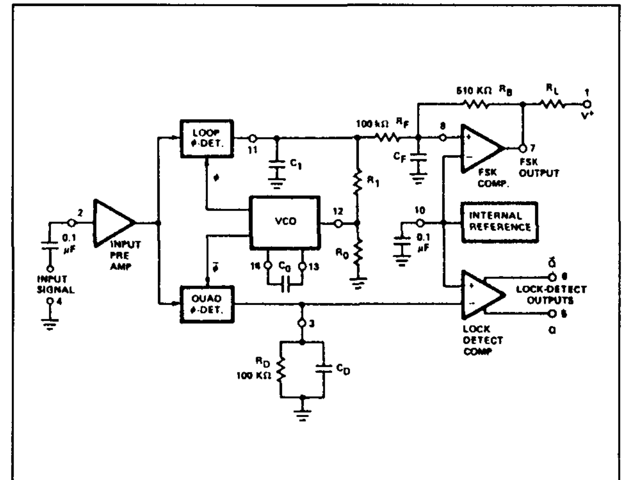
Figuur 20/6.2-14: Aansluitgegevens van de XR-2211.

Technische gegevens

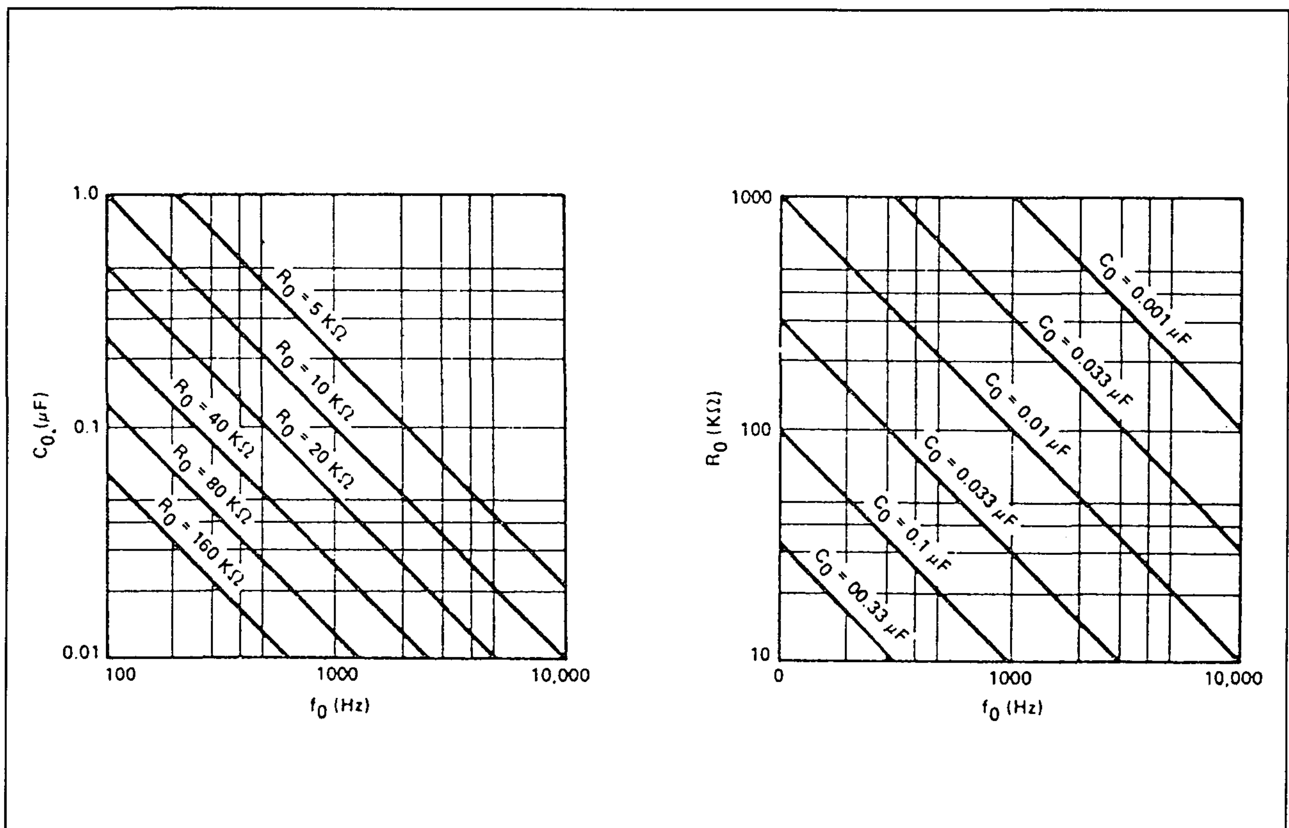
- fabrikant: Exar
- behuizing: DIL-14
- aansluitgegevens: figuur 20/6.2-14
- intern blokschema: figuur 20/6.2-15
- voedingsspanning:
  +20 V max.

6.2 Type-beschrijving

+4,5 V min.
- voedingsstroom: 9 mA max.
- temperatuurbereik:
  XR-2211 M: -55 tot +125 °C
  XR-2211: -25 tot +85 °C
  XR-2211 C: 0 tot +75 °C
- maximale VCO-frequentie: 300 kHz min.
- temp.coëf. VCO: 20 ppm/°C max.
- minimale V_{in}: 2 mV_{rms} typisch
- maximale V_{in}: 3 V_{rms} typisch
- ingangsimpedantie: 20 kΩ typisch
- timing-karakteristieken: figuur 20/6.2-16
- interne referentie: 5,3 V
- uitgangsimpedantie idem: 100 Ω
- ontwerpformules: figuur 20/6.2-17



Figuur 20/6.2-15: Intern blokschema van de XR-2211.



Figuur 20/6.2-16: Afhankelijkheid van de frequentie van de weerstand- en condensator-waarden.

6.2 Type-beschrijving

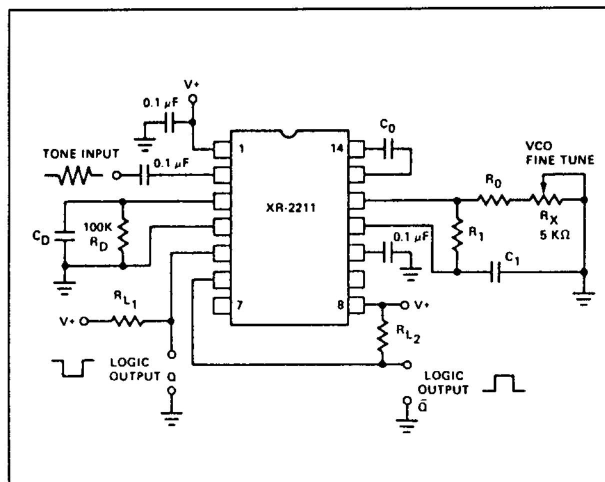
Voorbeeld-schakeling

– figuur 20/6.2-18:
Standaard-schema van een toon-decoder met de XR-2211. Als aan de ingang een toon binnen de bandbreedte van de schakeling wordt gelegd, verschijnen op de twee digitale uitgangen pulsen met de getekende polariteit.

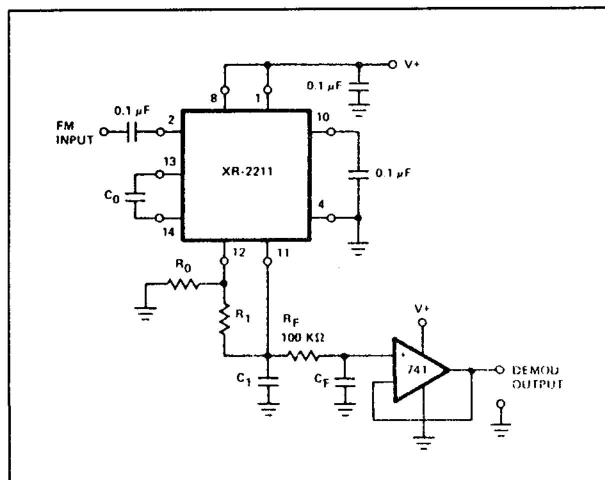
1. VCO Center Frequency, f_0:
   $f_0 = 1/R_0C_0$ Hz
2. Internal Reference Voltage, V_R (measured at Pin 10)
   $V_R = V+/2 - 650$ mV
3. Loop Low-Pass Filter Time Constant, τ:
   $\tau = R_1C_1$
4. Loop Damping, ζ:
   $\zeta = 1/4\sqrt{\frac{C_0}{C_1}}$
5. Loop Tracking Bandwidth, $\Delta f/f_0$:
   $\pm\Delta f/f_0 = R_0/R_1$
6. FSK Data Filter Time Constant, τ_F:
   $\tau_F = R_FC_F$
7. Lock-Detect Filter Time Constant, τ_D:
   $\tau_D = R_DC_D$
8. Loop Phase Detector Conversion Gain, K_ϕ: (K_ϕ is the differential dc voltage across Pins 10 and 11, per unit of phase error at phase-detector input)
   $K_\phi = -2V_R/\pi$ volts/radian
9. VCO Conversion Gain, K_0: (K_0 is the amount of change in VCO frequency, per unit of dc voltage change at Pin 1
   $K_0 = -1/V_RC_0R_1$ Hz/volt
10. Total Loop Gain, K_T:
   $K_T = 2\pi K_\phi K_0 = 4/C_0R_1$ rad/sec/volt

Figuur 20/6.2-17: Ontwerpformules voor de XR-2211.

– figuur 20/6.2-19:
Een toon-decoder is een PLL en kan dus ook voor normale PLL-toepassingen ingezet worden. Zoals in dit voorbeeld als lineaire FM-demodulator, waarbij de gedemoduleerde spanning van de fase-comparator uitgang wordt afgenomen en via een extern uitgevoerd filter en een bufferversterker ter beschikking staat.



Figuur 20/6.2-18: Standaard toon-decoder rond de XR-2211.



Figuur 20/6.2-19: De XR-2211 gebruikt als FM-demodulator.

6.2 Type-beschrijving

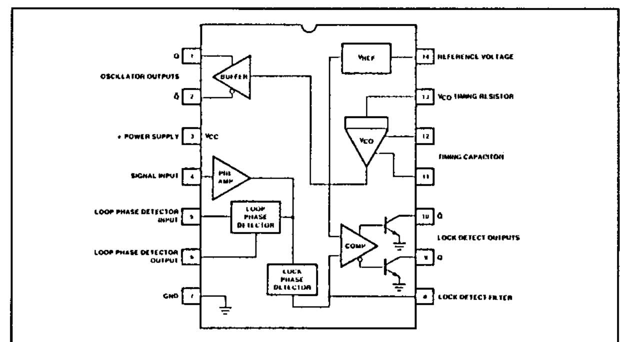
XR-2213

100 kHz, TTL-compatibel

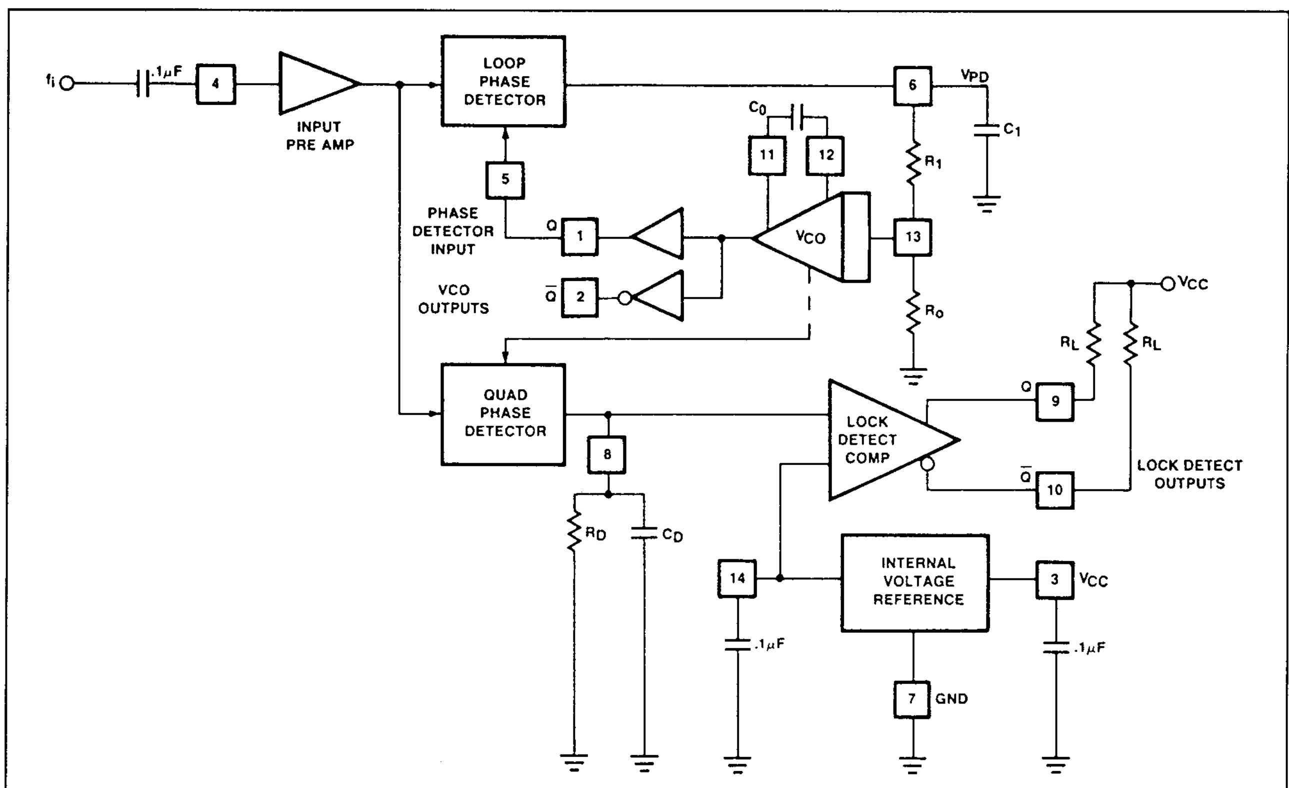
Vrij ingewikkeld samengestelde toon-decoder die speciaal werd ontwikkeld voor FSK-applicaties. De ingangsspanning kan liggen tussen 2 mV en 3 V en de digitale uitgangen zijn geschikt voor het aansturen van TTL en ECL. Naast de vier standaard-bestanddelen die in iedere toon-decoder zitten, bevat de XR-2213 nog een signaalvoorversterker, een referentie en een comparator met een Q- en $\overline{Q}$-uitgang. De VCO heeft ook twee uitgangen.

Technische gegevens

- fabrikant: Exar
- behuizing: DIL-14
- aansluitgegevens: figuur 20/6.2-20
- intern blokschema: figuur 20/6.2-21
- voedingsspanning:
  +15 V max.
  +4,5 V min.
- voedingsstroom: 12 mA max.
- temperatuurbereik: figuur 20/6.2-22
- maximale VCO-frequentie: 100 kHz min.
- temp.coëf. VCO: 20 ppm/°C max.
- ingangsimpedantie: 20 kΩ typisch
- minimale ingangsspanning: 2 mV_{eff}
- interne referentie: 5,3 V
- uitgangsimpedantie idem: 100 Ω
- ontwerp-formules: figuur 20/6.2-23



Figuur 20/6.2-20: Aansluitgegevens van de XR-2213.



Figuur 20/6.2-21: Intern blokschema van de XR-2213.

6.2 Type-beschrijving

Part Number	Package	Operating Temperature
XR-2213M	Ceramic	−55°C to +125°C
XR-2213CN	Ceramic	0°C to + 75°C
XR-2213CP	Plastic	0°C to + 75°C
XR-2213N	Ceramic	−40°C to + 85°C
XR-2213P	Plastic	−40°C to + 85°C

Figuur 20/6.2-22: Leverbare uitvoeringen van de XR-2213.

Voorbeeld-schakelingen

- figuur 20/6.2-24:

Een toon-decoder met een centrale frequentie van 20 kHz en een bandbreedte van +/-1 kHz.

- figuur 20/6.2-25:

Een frequentie synthesizer met een frequentievermenigvuldiging van vier. De VCO wordt afgeregeld op een frequentie van 40 kHz, de ingangsfrequentie moet dus gelijk zijn aan 10 kHz.

1. V_{CO} center frequency, f_O:

$$f_O = \frac{1}{R_O C_O} \text{ Hz}$$

2. Internal voltage reference, V_{REF}:

$$V_{REF} = \frac{V_{CC}}{2} - .7\text{ V} \qquad \text{V}$$

3. Loop tracking range, $\pm\Delta f_L$:

$$\Delta f_L = f_O \frac{R_O}{R_1} \text{ Hz}$$

4. Loop low-pass filter time constant, τ:

$$\tau = R_1 C_1 \text{ sec.}$$

5. Loop damping, ζ:

$$\zeta = \frac{1}{4}\sqrt{\frac{C_O}{C_1}}$$

6. Loop phase detector conversion gain, K_O:

$$K_O = -\frac{2\,V_{REF}}{\pi} \ \frac{\text{volts}}{\text{radian}}$$

7. V_{CO} conversion gain, K_O:

$$K_O = -\frac{1}{V_{REF}\,C_O R_1} \ \frac{\text{Hz}}{\text{volt}}$$

8. Total loop gain, K_T:

$$K_T = K_O K_O = \frac{4}{C_O R_1} \text{ Hz}$$

9. Loop capture range, $\pm\Delta f_C$:

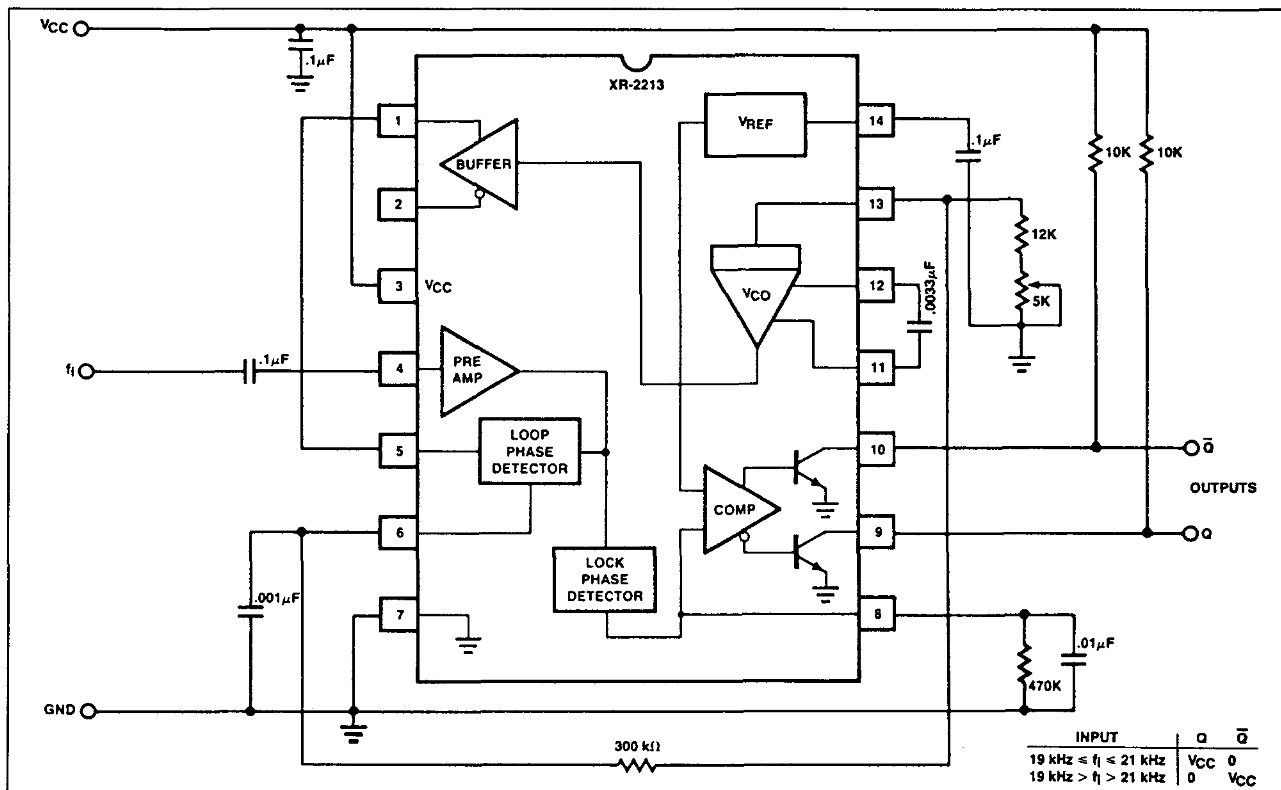
$$\Delta f_C = \sqrt{\frac{\Delta f_L}{2\pi R_1 C_1}} \ \text{Hz}$$

10. Lock detect filter capacitor:

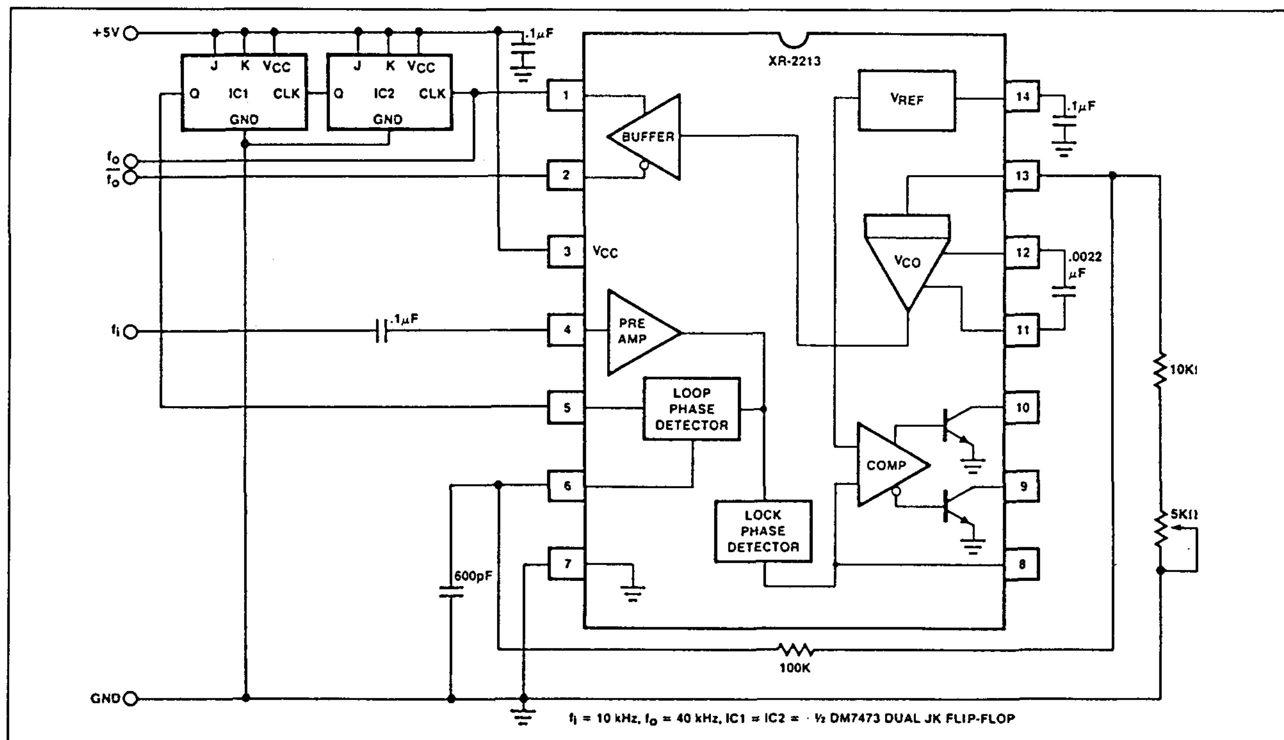
$$C_D = \frac{16}{f_C} \ \mu\text{F}$$

Figuur 20/6.2-23: Ontwerp-formules voor de XR-2213.

6.2 Type-beschrijving



Figuur 20/6.2-24: Toon-decoder met een centrale frequentie van 20 kHz.



Figuur 20/6.2-25: Frequentieverviervoudiger met de XR-2213.

6.2 Type-beschrijving

XR-2567

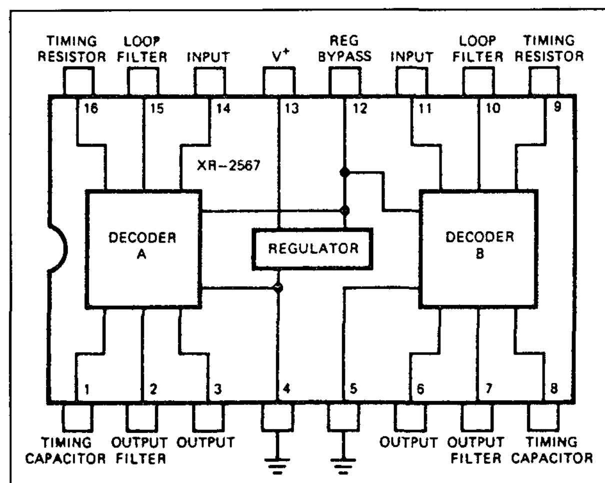
Dubbele uitvoering van de XR-567

De XR-2567 bevat twee standaard XR-567 toon-decoders in één DIL-16 behuizing.

Technische gegevens

- fabrikant: Exar
- behuizing: DIL-16
- aansluitgegevens: figuur 20/6.2-26

Voor de technische gegevens en de voorbeeld-schakelingen wordt naar de XR-567 verwezen.



Figuur 20/6.2-26: Aansluitgegevens van de XR-2567.

20/7

Multifrequentie telefoon-schakelingen

Inhoud

SSI-75T202/203	DTMF-ontvanger, 5 V, low-power (ook CD-22202/203, SC-11202/203 en CS-202/203)
SSI-75T204	DTMF-ontvanger, 5 V, low-power
M-977	DTMF-ontvanger, 12 V

20/7.4 DTMF transceivers

20/7.5 DTMF puls-diallers

20/7.6 DTMF puls-ontvangers

(aanvulling 34)

M-900	DTMF filter en decoder set, bestaande uit:
(TT 6177)	Filter
(TT 6174)	Toon-ontvanger
M-927	DTMF puls-ontvanger
M-948	DTMF puls-ontvanger
M-967	DTMF puls-ontvanger

20/7.7 Diversen

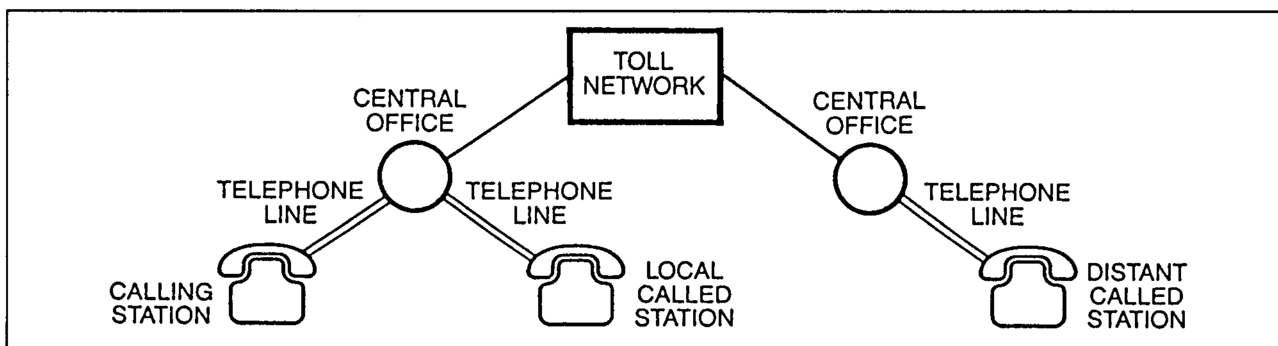
20/7.1

Achtergrond-informatie

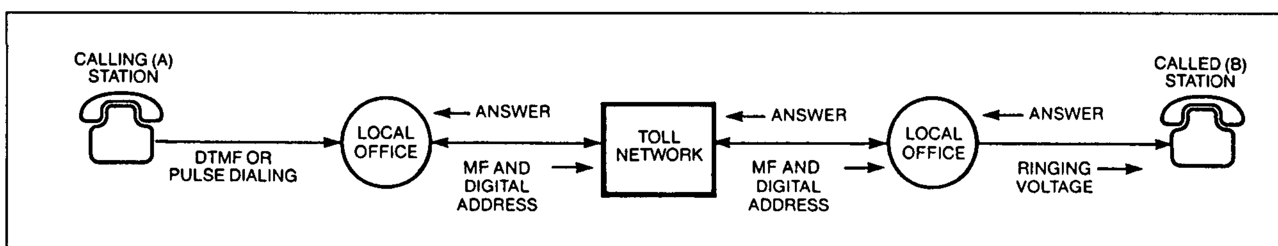
Inleiding

Druktoetstelefoons
Telefoons met terugdraaiende kiesschijf worden langzaam maar zeker vervangen door exemplaren met druktoetsen. Het is hierdoor noodzakelijk de besturingssignalen tussen telefoon en centrale en centrales onderling aan te passen (figuur 20/7.1-1).

Dual Tone Multi Frequency
In plaats van impulsreeksen die overeenkomen met de gekozen cijfers worden nu toonparen gebruikt met dezelfde functie. Deze toonparen bestaan uit de som van twee verschillende frequenties: Dual Tone Multi Frequency (DTMF) die aan de zendzijde (bijvoorbeeld in het telefoontoestel) worden opgewekt en aan de andere kant gedetecteerd (figuur 20/7.1-2). Het detecteren gebeurt in de eerste plaats in de centrale, waar immers de juiste verbinding moet worden gemaakt, maar ook thuis kunnen deze signalen van pas komen.
Denk bijvoorbeeld aan het op afstand bedienen van een antwoordapparaat en het aanzetten van de buitenverlichting. Nadat de verbinding tot stand is gekomen worden dan wat extra cijfers ingetoetst om de gewenste functies uit te laten voeren.



Figuur 20/7.1-1: Het openbare telefoonnet.



Figuur 20/7.1-2: Signalen die optreden bij het maken van een telefoonverbinding.

De DTMF generator

Bell-systeem

Het kiessysteem met DTMF-signalen werd ontwikkeld door het Bell Laboratorium en in het midden van de jaren '60 in Amerika geïntroduceerd, waarna het als standaard werd aanbevolen door organisaties als CCITT (International Telephone and Telegraph Consultative Committee), CEPT (Conference of European Postal Telecommunications Administrations), NTTPC (Nippon Telegraph and Telephone) en andere.

Het DTMF-signaal bestaat uit de lineaire optelling van twee signalen met frequenties in de "spreekband".
Eén van deze signalen wordt geselecteerd uit de "lage groep" en het andere uit de "hoge groep".
De lage groep bestaat uit vier frequenties: 697, 770, 852 en 941 Hz. De hoge groep heeft ook vier frequenties, namelijk 1209, 1336, 1477 en 1633 Hz. In figuur 20/7.1-3 wordt de verdeling van deze frequenties over de toetsen getoond.

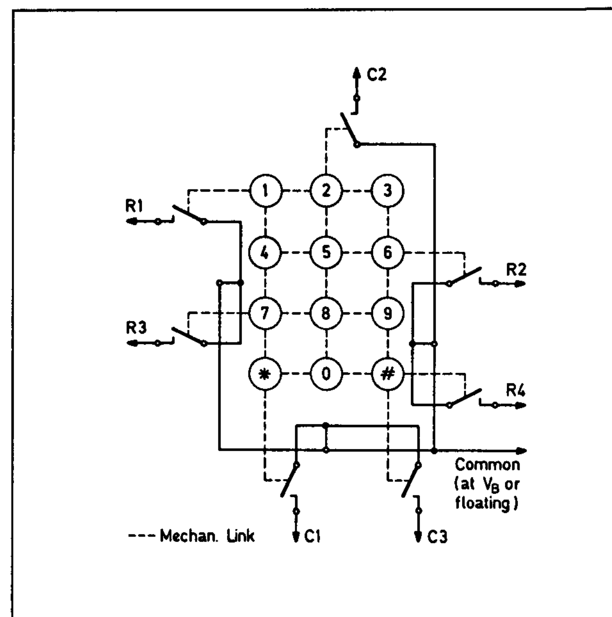
COLUMN

ROW	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

(FREQUENCIES IN Hz)

Figuur 20/7.1-3: Indeling van toetsenbord met bijbehorende DTMF frequenties.

Een hiervoor bestemd toetsenbordje is georganiseerd in een rij- en kolomformaat (4 rijen bij 3 of 4 kolommen). Wordt een met een cijfer overeenkomende toets ingedrukt, dan wordt op het kruispunt één rij (R1 tot en met R4) en één kolom (C1 tot en met C4) geselecteerd (bijvoorbeeld R2 en C2 voor het cijfer 5). In figuur 20/7.1-4 zijn de contacten van een standaard telefoon-toetsenbord te zien.



Figuur 20/7.1-4: Een standaard telefoon-toetsenbord.

Het rijsignaal dat dan aktief is selecteert één van de frequenties uit de lage groep, terwijl het kolomsignaal één van de hoge frequenties kiest.
In standaard DTMF-systemen wordt de hoogste hoge frequentie (1633 Hz = C4) niet gebruikt omdat hiermee geen cijfers worden gekozen.

Signaal eisen

Aan de opgewekte DTMF-signalen worden enkele strenge eisen gesteld om een goede werking te garanderen.
De in de generator opgewekte frequenties mogen maximaal 1 % afwijken, terwijl de totale harmonische- en intermodulatie-

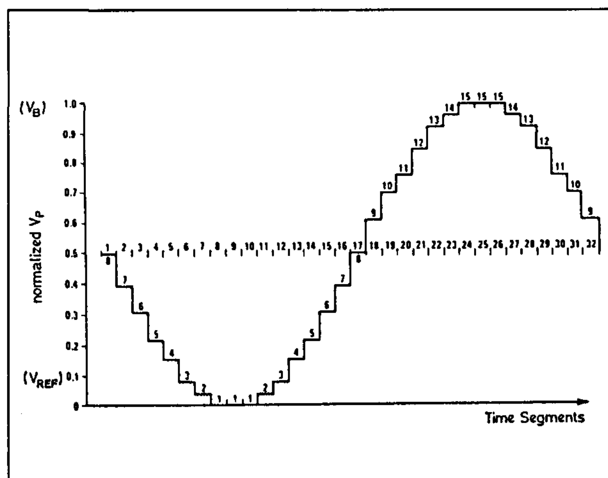
7.1 Achtergrond-informatie

vervorming van de dubbeltoon, gemeten aan de telefoonaansluiting, minder dan 10 % moet zijn. De verhouding van de amplitude van de hoge groep ten opzichte van die van de lage groep moet 2,0 dB, +/- 2 dB bedragen, waarbij de absolute amplituden in het toegestane gebied moeten liggen. Meestal zal het uitgangsniveau evenredig met de gebruikte voedingsspanning zijn.

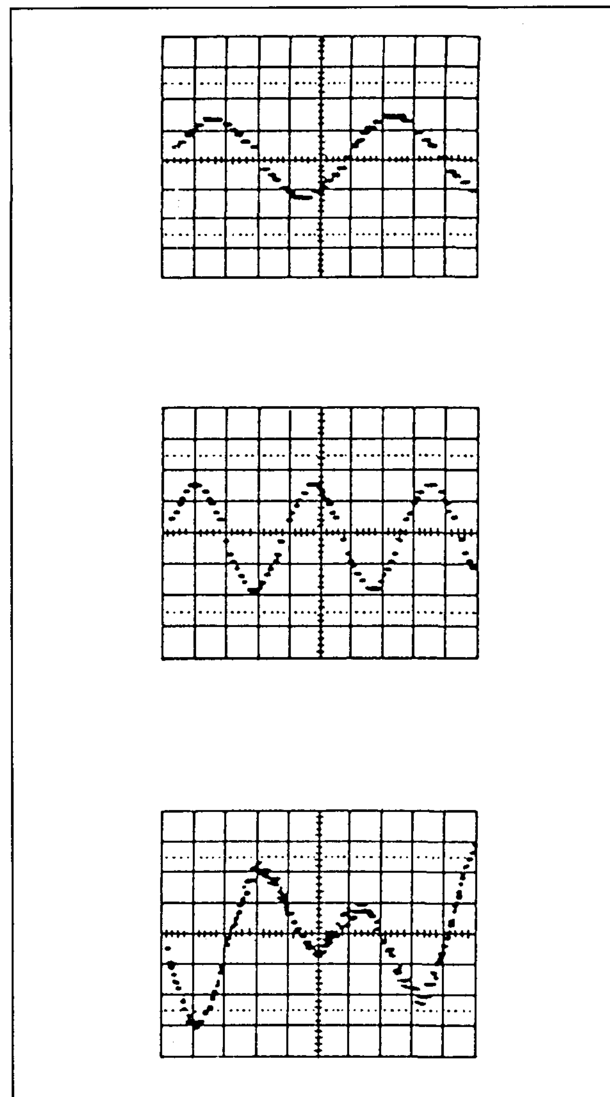
Opbouw van de schakelingen

De meeste DTMF-generatoren (ook wel -encoders of -diallers genoemd) bevatten een complete oscillator-schakeling waarop alleen een standaard 3,58 MHz kristal (3,579545 MHz +/- 0,02 % om precies te zijn) moet worden aangesloten. Deze basisfrequentie wordt dan met programmeerbare delers zodanig gedeeld dat de rij- en kolomfrequenties ontstaan.

Wanneer het sluiten van een toets wordt gedetecteerd, ontstaan in de generator twee sinusvormige signalen die er uitzien als geschetst in figuur 20/7.1-5. Deze sinusvorm kan op twee manieren worden bereikt: met twee 8-traps Johnson tellers (ITT 2559) of met twee D/A-omzetters (bij nieuwere DTMF encoders). Deze signalen worden tenslotte in een optelschakeling lineair bij elkaar opgeteld (zie figuur 20/7.1-6).



Figuur 20/7.1-5: Stapvormige constructie van een digitaal opgewekte sinusgolf.



Figuur 20/7.1-6: Oscillogrammen van een rijsignaal (boven), een kolomsignaal (midden) en de som van beide signalen (onder). Schalen: horizontaal: 0,2 ms/div; vertikaal: 0,5 V/div.

7.1 Achtergrond-informatie

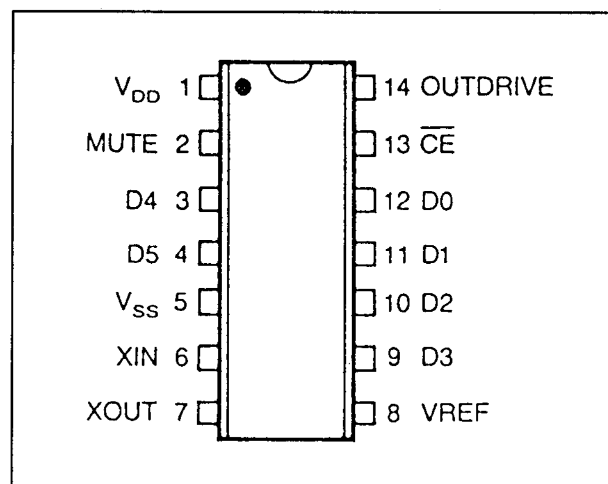
20/7.2

DTMF encoders

M-993

DTMF generator

De M-993 is een CMOS geïntegreerde schakeling waarmee multifrequentie (MF) toonparen volgens CCITT-R1 en AT&T normen kunnen worden opgewekt.
Met een minimum aan ruimte, vermogen en toegevoegde componenten kan hiermee een nauwkeurige MF-zender voor telefoonsystemen of testapparatuur worden samengesteld.
De digitale ingangen D0 tot en met D5 zetten binaire informatie direct om in DTMF-signalen.
Als tijdbasis kan een eenvoudig 3,58 MHz "color burst" kristal of een externe clock van 3,58 MHz worden gebruikt.



Figuur 20/7.2-1: Aansluitingen van de M-993 DTMF generator.

PIN	FUNCTION
$\overline{CE}$	Latches data and enables output (active low input).
D0 - D5	Data input pins.
MUTE	Output indicates that a signal is being generated at OUTDRIVE.
OUT-DRIVE	Linear buffered tone output.
V_{DD}	Most positive power supply input pin.
VREF	Internally generated mid-power supply voltage (output).
V_{SS}	Most negative power supply input pin.
XIN	Crystal oscillator or digital clock input.
XOUT	Crystal oscillator output.

Tabel 20/7.2-1: Pen-functies van de M-993.

Technische gegevens

- fabrikant: Teltone
- genereert CCITT R1 MF-tonen
- digitale binaire besturing
- enkele +5 V voeding
- lineaire (analoge) uitgang
- behuizing: 14-pens 0,3" plastic of ceramisch DIL
- goedkope 3,58 MHz tijdbasis

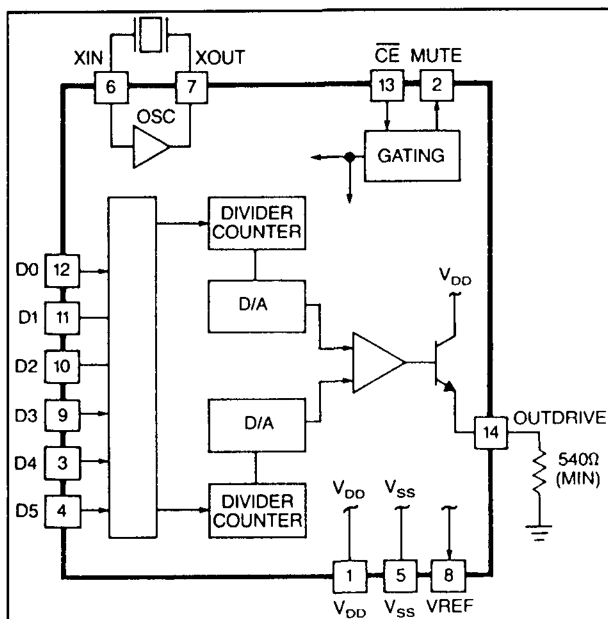
Opwekking van R1 MF-tonen

Als signalen tussen telefooncentrales onderling en tussen de schakelapparatuur in centrales en het telefoontoestel worden multifrequentie-tonen gebruikt. De M-993 is een lineaire toongenerator die de toonparen voor R1 signalering kan produceren. De tijdsduur en de benodigde frequenties worden digitaal gekozen (zie tabel 20/7.2-2).

Een typische besturingsvolgorde voor de M-993 is (zie ook figuur 20/7.2-3):

7.2 DTMF encoders

- zet de datalijnen op de gewenste frequentie-instelling;
- wacht op het stabiliseren van de datalijnen;
- maak de chip enable ($\overline{CE}$) LAAG;
- houd $\overline{CE}$ voor de tijdsduur van de tonen LAAG (de datalijnen mogen na verstrijken van de data houdtijd veranderen);
- maak $\overline{CE}$ weer HOOG.



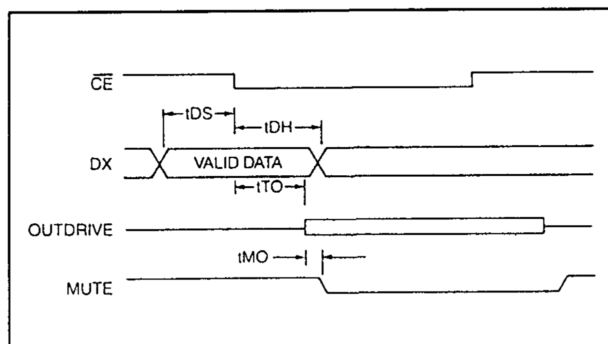
Figuur 20/7.2-2: Blokschema van de M-993.

D3	D2	D1	D0	FREQUENCY (Hz) 1	FREQUENCY (Hz) 2	USE
0	0	0	0	1100	1700	Key Pulse (KP)
0	0	0	1	700	900	Digit 1
0	0	1	0	700	1100	Digit 2
0	0	1	1	900	1100	Digit 3
0	1	0	0	700	1300	Digit 4
0	1	0	1	900	1300	Digit 5
0	1	1	0	1100	1300	Digit 6
0	1	1	1	700	1500	Digit 7
1	0	0	0	900	1500	Digit 8
1	0	0	1	1100	1500	Digit 9
1	0	1	0	1300	1500	Digit 0
1	0	1	1	1500	1700	ST
1	1	0	0	900	1700	ST1
1	1	0	1	1300	1700	ST2
1	1	1	0	700	1700	ST3

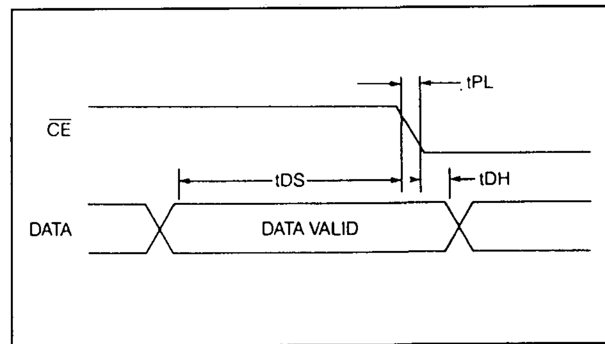
Tabel 20/7.2-2: Digitale keuze van de opgewekte frequentieparen (geen toetsenbord ingangen).

Storage Temperature	−55 to 125°C
Operating Ambient Temperature. . .	−25 to 70°C
V_{DD}	7.0V
Any Input Voltage	V_{SS} −0.6 to V_{DD} +0.6V

Tabel 20/7.2-3: Maximaal toegelaten waarden (overschrijding betekent beschadiging).



Figuur 20/7.2-3: Tijddiagram van de M-993.

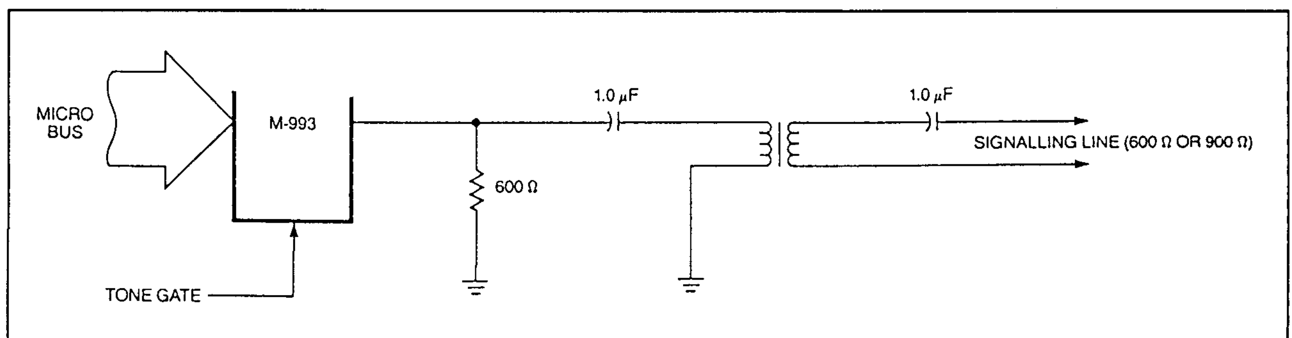


Figuur 20/7.2-4: Tijddiagram bij gebruik van lange draden.

7.2 DTMF encoders

	PARAMETER	MIN	TYP	MAX	UNITS
Power Supply and Reference	V_{DD}	4.75	—	5.25	V
	Current Drain, IDD	—	—	30	mA
	VREF Pin:				
	Deviation from (V_{DD} + V_{SS})/2	−2	—	+2	%
	Internal Resistance from VREF to V_{DD}, V_{SS}	3.25	—	6.75	Kohms
Oscillator	Frequency Deviation	−0.01	—	+0.01	%
	External Clock: (XOUT open)				
	VIL	0	—	0.2	V
	VIH	V_{DD} −0.2	—	V_{DD}	V
	Duty Cycle	40	—	60	%
	XIN, XOUT Loading:				
	Capacitance	—	—	10	pF
	Resitance	20	—	—	Mohms
Tone Output	Frequency Deviation	−1.5	—	+1.5	%
	Level	110	—	180	mV
	Distorting Components	−35	—	—	dB
	Idle	—	—	−60	dBm
	OUTDRIVE Envelope Rise Time	—	—	4	ms
Control	DX, $\overline{CE}$ Pins:				
	VIL	—	—	0.5	V
	VIH	2.5	—	—	V
	Mute Pins:				
	VOL (ISINK = −100 μA)	—	—	1.5	V
	VOH (ISOURCE = 100 μA)	V_{DD} −1.5	—	—	V
Timing	Data Setup (tDS)	200	—	—	ns
	Data Hold (tDH)	10	—	—	ns
	Chip Enable Fall (tPL)	—	—	90	ns
	Tone On Delay (tTO)	—	—	5	ms
	Tone Off Delay (tTD)	—	—	5	ms
	Mute Delay from Outdrive (tMO)	—	—	200	ns

Tabel 20/7.2-4: Elektrische kenmerken van de M-993 (zie ook de figuren 20/7.2-3 en -4).



Figuur 20/7.2-5: Toepassingsvoorbeeld waarbij de M-993 DTMF generator op een databus wordt aangesloten.

7.2 DTMF encoders

ITT 2559

DTMF generator

Met de ITT 2559 DTMF toongenerator kan gemakkelijk een dubbeltoon kiessysteem worden opgezet.
De generator kan aan de ene kant direct op een telefoon-toetsenbord of een X-Y toetsenbord van een calculator worden aangesloten, terwijl de andere kant direct met de telefoonlijnen werkt.
Alle benodigde dubbeltoon frequenties worden afgeleid van een veel gebruikt (goedkoop) TV-kristal waardoor stabiliteit en nauwkeurigheid zijn gegarandeerd.
De vereiste sinusvorm voor de afzonderlijke tonen wordt digitaal verkregen met behulp van twee 8-traps Johnson tellers, weerstand laddernetwerken en een interne referentiespanning (zie figuur 20/7.2-6).

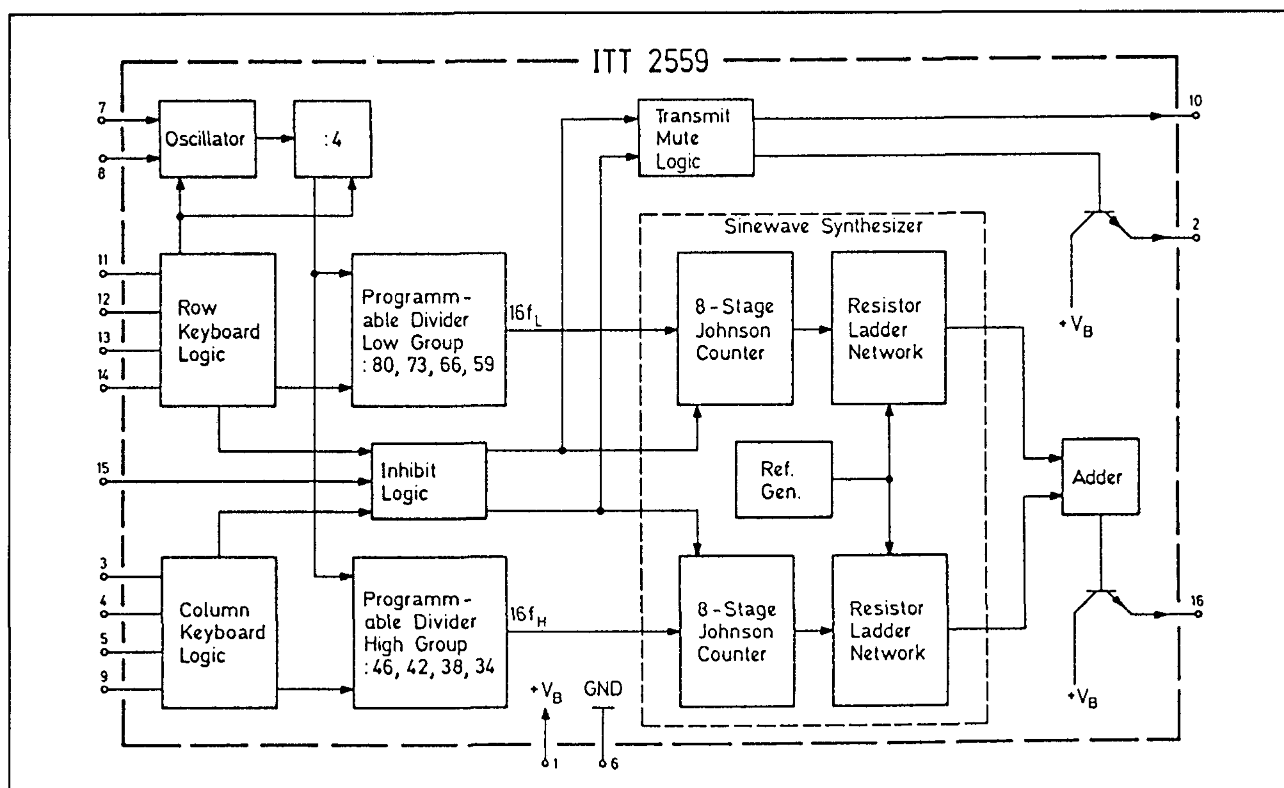
De ITT 2559 is ook geschikt voor draagbare telefoons, afstandsbediening, point-of-sale en creditcard terminals en procesbesturingen.

Technische gegevens

- fabrikant: ITT
- low power CMOS schakeling
- genereert dubbel- en enkeltonen
- input: telefoon- of X-Y toetsenbord
- mute-drivers aanwezig
- chip-disable ingang
- voeding: 2,5 tot 10 V
- behuizing: 16-pens 0,3" plastic DIL (figuur 20/7.2-7)
- tijdbasis: 3,58 MHz TV-kristal

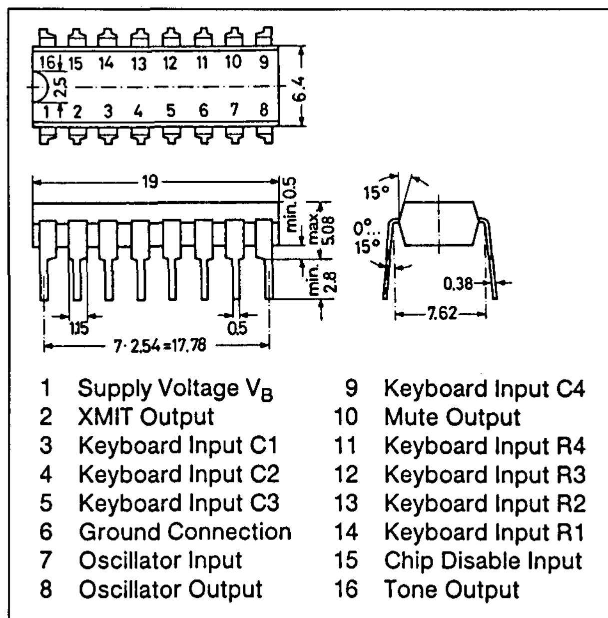
Werking

De ITT 2559 levert alle benodigde frequenties met een nauwkeurigheid van beter dan 0,75 % (zie tabel 20/7.2-7). De totale harmonische en intermodulatie-vervorming van de dubbeltonen mag 10 % zijn, maar bedraagt voor de ITT 2559 slechts 7 %.



Figuur 20/7.2-6: Blokschema van de ITT 2559 DTMF-generator.

7.2 DTMF encoders



Figuur 20/7.2-7: Aansluitgegevens en afmetingen in mm van de ITT 2559.

De paracitaire capaciteiten en biasweerstand van de generator zijn zo gekozen dat aansluiten van een standaard 3,58 MHz kristal tussen de oscillator-ingang en -uitgang voldoende is voor oscilleren van de schakeling. De oscillator werkt zodra een rij-ingang wordt geaktiveerd. De basisfrequentie wordt door 4 gedeeld en gaat vervolgens naar twee programmeerbare delers: de hoge en de lage groep. De uitgangen van deze delers zijn aangesloten op twee 8-traps Johnson-tellers. Door de symmetrie van de clocksignalen naar deze deel-door-16 Johnson tellers wordt elke uitgangscyclus opgedeeld in 32 gelijke tijdsegmenten. De 32 segmenten dienen voor het met behulp van een "gewogen weerstand-laddernetwerk" digitaal opwekken van een sinusvorm (figuur 20/7.2-8). De individuele tonen die met de sinusgolf synthesizer zijn opgewekt worden vervolgens lineair bij elkaar opgeteld en naar de NPN uitgangstransistor (emittervolger) geleid.

De ITT 2559 maakt, net als een calculator, gebruik van een aftast-schakeling om het sluiten van een contact vast te stellen. Wanneer geen toets is ingedrukt worden de rij-ingangen door aktieve neertrekweerstanden LAAG gehouden en de kolom-ingangen door de aktieve optrekweerstanden HOOG. Door indrukken van een toets komt een HOOG niveau op een van de rij-ingangen waardoor de oscillator start en het aftasten van het toetsenbord begint. De aktieve op- en neertrekweerstanden worden selectief aan- en afgeschakeld door de aftastlogika die bepaalt welke rij- en kolomingangen zijn geselecteerd.Het voordeel van de aftast-techniek is dat een toetsenbord met enkelpolige schakelaars kan worden gebruikt (zie figuur 20/7.2-9) zonder dat een gemeenschappelijke lijn nodig is.
Een gewoon telefoon druktoetsenbord (figuur 20/7.2-10) of een X-Y toetsenbord voldoen beide. De gemeenschappelijke leiding van deze toetsenborden wordt niet gebruikt of HOOG gemaakt. Merk op dat bij het standaard telefoon-toetsenbord de hoogste frequentie (1633 Hz) niet wordt gebruikt.

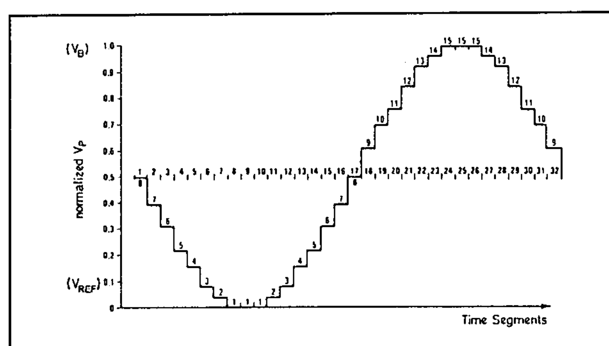
	Symbol	Value	Unit
Supply Voltage	V_B	10.5	V
Input Voltages	V_I	-0.3 V to (V_B + 0.3 V)	
Power Dissipation at T_A = 25 °C	P_{tot}	500	mW
Ambient Operating Temperature Range	T_A	-25 to $+70$	°C
Storage Temperature Range	T_S	-30 to $+125$	°C

Tabel 20/7.2-5: Maximaal toegelaten waarden.

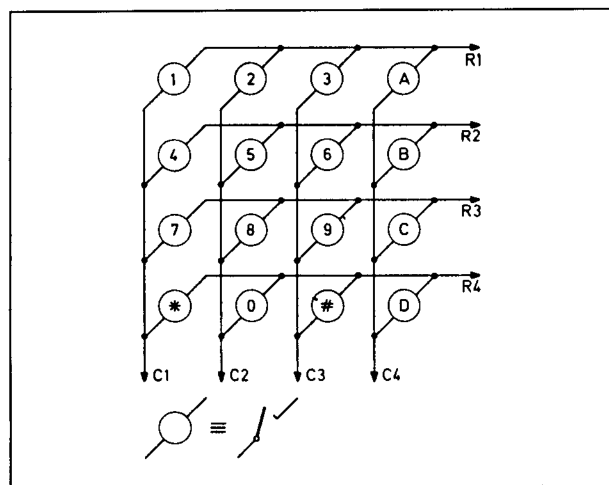
7.2 DTMF encoders

	Symbol	Min.	Typ.	Max.	Unit
Supply Voltage (Pin 1) Tone Out Mode (Valid Key Depressed)	V_B	2.5	–	10	V
Non Tone Out Mode (No Key Depressed)	V_B	1.6	–	10	V

Tabel 20/7.2-6: Aanbevolen bedrijfscondities voor de ITT 2559.

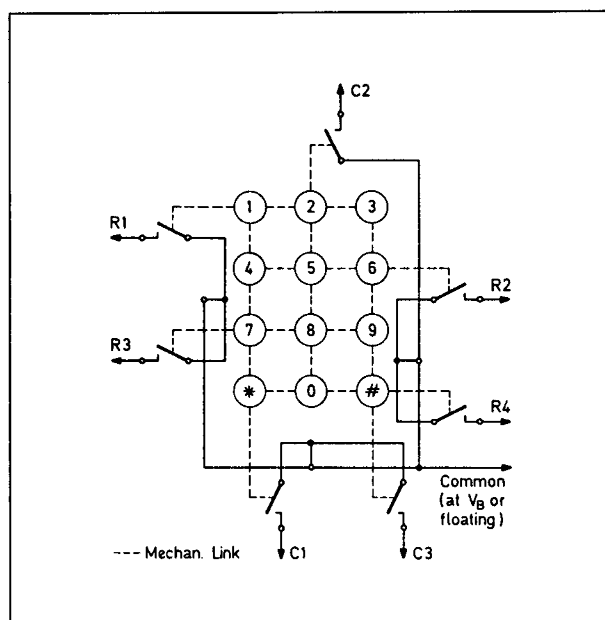


Figuur 20/7.2-8: Digitaal opgewekte benadering van een sinusgolf.



Figuur 20/7.2-9: Enkelpolig (SPST) matrix toetsenbord in het 2-uit-8 rij/kolom formaat.

De ITT 2559 is ook geschikt voor CMOS logische signalen en heeft dan aktief HOGE niveaus nodig. Aangezien de weerstandswaarde van de aktieve optrekweerstanden in de ITT 2559 laag is (500 Ω) kunnen dioden worden toegepast om grote "sink"-stromen te vermijden (figuur 20/7.2-11).



Figuur 20/7.2-10: Standaard telefoon druktoetsenbord.

Dubbeltoon/enkeltoon

Wanneer een rij en een kolom worden geselecteerd is het uitgangssignaal een dubbeltoon, bestaande uit een frequentie uit de lage groep en een uit de hoge groep. Worden echter twee schakelaars gesloten die geen gemeenschappelijke rij of kolom hebben dan blokkeert de dubbeltoon-mode en verschijnt er geen uitgangssignaal.

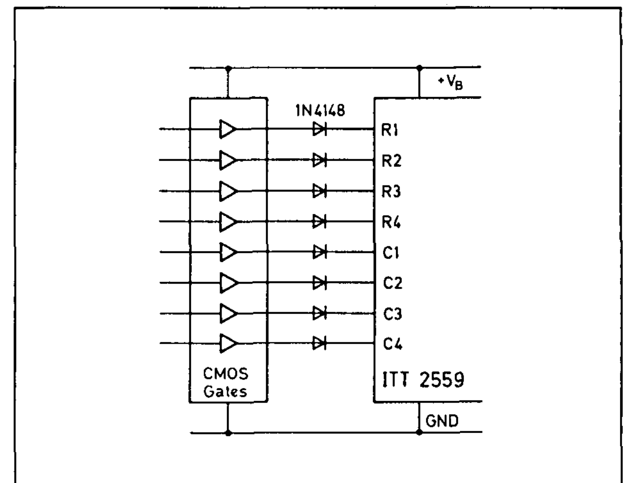
Enkeltonen in de lage of de hoge groep kunnen als volgt worden opgewekt. Een toon uit de lage groep verschijnt door de betreffende rij-ingang te aktiveren of door twee toetsen in deze rij in te drukken. Een toon uit de hoge groep wordt gegenereerd door indrukken van twee toetsen in de gewenste

7.2 DTMF encoders

kolom, dat wil zeggen: de gewenste kolom-ingang en twee rij-ingangen in die kolom kiezen.

De ITT 2559 heeft een aktief-HOGE chip-disable ingang. Is deze chip-disable ingang aktief dan gaat de toon-uitgang naar aarde, worden de rij- en kolom-ingangen hoog-impedant, dan spert de oscillator en worden de Mute- en XMIT-uitgangen aktief. Het effect hiervan is dat de schakeling wordt losgekoppeld van het toetsenbord, zodat dit met meerdere generatoren gedeeld kan worden.

De ITT 2559 heeft een CMOS buffer voor de Mute-uitgang en een bipolaire NPN transistor voor de XMIT-uitgang. Wanneer geen toetsen zijn ingedrukt is de Mute-uitgang LAAG en de XMIT-uitgang aktief (tabel 20/7.2-8). Wordt een toets ingedrukt dan gaat de Mute-uitgang HOOG en wordt XMIT zwevend (hoog-impedant). Met chip-disable HOOG gaat Mute LAAG en wordt XMIT aktief, ongeacht de toestand van het toetsenbord.



Figuur 20/7.2-11: Bij aansturing vanuit CMOS kunnen grote "sink"-stromen worden voorkomen door dioden toe te passen.

Active Input	Output Frequency Hz Specified	Actual	% Error (see Note)
R1	697	699.1	+0.30
R2	770	766.2	−0.49
R3	852	847.4	−0.54
R4	941	948.0	+0.74
C1	1 209	1 215.9	+0.57
C2	1 336	1 331.7	−0.32
C3	1 447	1 471.9	−0.35
C4	1 633	1 645.0	+0.73

Tabel 20/7.2-7: Vergelijking van de vereiste en de werkelijk met de ITT 2559 opgewekte frequenties.

Output	"DIGIT" Key Released	"DIGIT" Key Depressed	Comment
XMIT	V_B	High Impedance	Can source at least 50 mA at 10 V with 1.5 V max. drop
Mute	Ground	V_B	Can source or sink current.

Tabel 20/7.2-8: Het functionele verband tussen Mute en XMIT.

7.2 DTMF encoders

	Symbol	Min.	Typ.	Max.	Unit
XMIT and Mute Outputs					
XMIT Output Voltage, High Level (No Key Depressed),					
at V_B = 3 V, $-I_{OH}$ = 15 mA	V_{OH}	1.5	1.8	–	V
at V_B = 10 V, $-I_{OH}$ = 50 mA,	V_{OH}	8.5	8.8	–	V
XMIT Output Source Leakage Current at V_O = 0 V, V_B = 10 V	I_L	–	–	100	µA
Mute Output Voltage, Low Level (No Key Depressed),					
at V_B = 2.75 V, No Load	V_{OL}	–	0	0.5	V
at V_B = 10 V, No Load	V_{OL}	–	0	0.5	V
Mute Output Voltage, High Level (One Key Depressed),					
at V_B = 2.75 V, No Load	V_{OH}	2.5	2.75	–	V
at V_B = 10 V, No Load	V_{OH}	9.5	10	–	V
Mute Output Sink Current					
at V_B = 3 V, V_O = 0,5 V	I_{OL}	0.53	1.3	–	mA
at V_B = 10 V, V_O = 0.5 V	I_{OL}	2	5.3	–	mA
Mute Output Source Current					
at V_B = 3 V, V_O = 2,5 V	$-I_{OH}$	0.17	0.41	–	mA
at V_B = 10 V, V_O = 9.5 V	$-I_{OH}$	0.57	1.5	–	mA
Oscillator Input/Output					
Output Sink Current (One Key Selected),					
at V_B = 3 V, V_O = 0.5 V	I_{OL}	0.21	0.52	–	mA
at V_B = 10 V, V_O = 0.5 V	I_{OL}	0.8	2.1	–	mA
Output Source Current (One Key Selected),					
at V_B = 3 V, V_O = 2.5 V	$-I_{OH}$	0.13	0.31	–	mA
at V_B = 10 V, V_O = 9.5 V	$-I_{OH}$	0.42	1.1	–	mA
Oscillator Startup Time					
at V_B = 3.5 V	t_{start}	–	2	5	ms
at V_B = 10 V	t_{start}	–	0.25	4	ms
Input/Output Capacitance					
at V_B = 3 V	$C_{I/O}$	–	12	16	pF
at V_B = 10 V	$C_{I/O}$	–	10	14	pF
Input Currents					
Row and Column Inputs Sink Current (Pull-Down)					
at V_B = V_{IL} = 3 V	I_{IL}	–	16	–	µA
at V_B = V_{IL} = 10 V	I_{IL}	–	24	–	µA
Source Current (Pull-Up)					
at V_B = 3 V, V_{IH} = 2.5 V	$-I_{IH}$	–	210	–	µA
at V_B = 10 V, V_{IH} = 9.5 V	$-I_{IH}$	–	740	–	µA
Chip Disable Input Source Current (Pull-Down)					
at V_B = 3 V, V_{IL} = 3 V	I_{IL}	3.9	9.5	–	µA
Sink Current (Pull-Down) at V_B = 10 V, V_{IL} = 10 V	I_{IL}	55	143	–	µA
Tone Output					
Output Voltage RMS (Single-Tone Mode), Row Tone					
at V_B = 3.5 V, R_L = 390 Ohm	V_{16}	335	465	565	mV
at V_B = 5 V, R_L = 390 Ohm	V_{16}	380	540	710	mV
at V_B = 10 V, R_L = 240 Ohm	V_{16}	380	550	735	mV
Ratio of Column to Row Tone (Dual-Tone Mode) at V_B = 3.5 to 10 V	dB_{CR}	1.0	2.0	3.0	dB
Distortion* at V_B = 3.5 to 10 V	Dist.	–	–	7	%

Tabel 20/7.2-9: **Elektrische en timing kenmerken van de ITT 2559.**

MV 5087

DTMF generator

De toon-encoder MV 5087 werd speciaal ontworpen voor het dubbeltoon telefoonkiessysteem maar is ook geschikt voor mobiele radio, afstandsbediening, procesbesturing, enzovoorts. De toegepaste CMOS technologie zorgt voor een laag opgenomen vermogen.

Met behulp van een goedkoop 3,58 MHz TV-kristal worden acht sinusvormige signalen met verschillende frequenties opgewekt die na menging bruikbare DTMF-signalen opleveren. De generator kan worden bediend door een standaard 2-uit-8 of een enkel-contact (form A) toetsenbord. De digitaal-naar-analoog conversie wordt uitgevoerd met R-2R ladder netwerken.

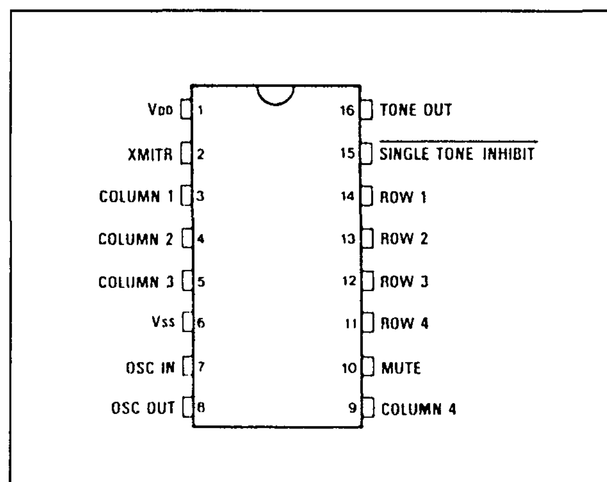
De MV 5087 wordt door meerdere fabrikanten geleverd, waarbij alleen de lettercombinatie verandert (zie hieronder).

Technische gegevens

- fabrikanten:
  Plessey: MV 5087
  Texas Instruments: TCM 5087
  NatSemi: TP 5087
  Mostek: MK 5087
- voedingsspanning: 3 tot 10 V
- nauwkeurige en stabiele tonen met 3,58 MHz TV-kristal
- low power standby CMOS schakeling
- ingangen geschikt voor 2-uit-8 (telefoon) of form A (calculator) toetsenbord (figuur 20/7.2-14)
- mute- en zenddrivers aanwezig
- genereert dubbel- en enkeltonen
- single tone inhibit ingang
- behuizing: 16-pens 0,3" plastic DIL (figuur 20/7.2-12)

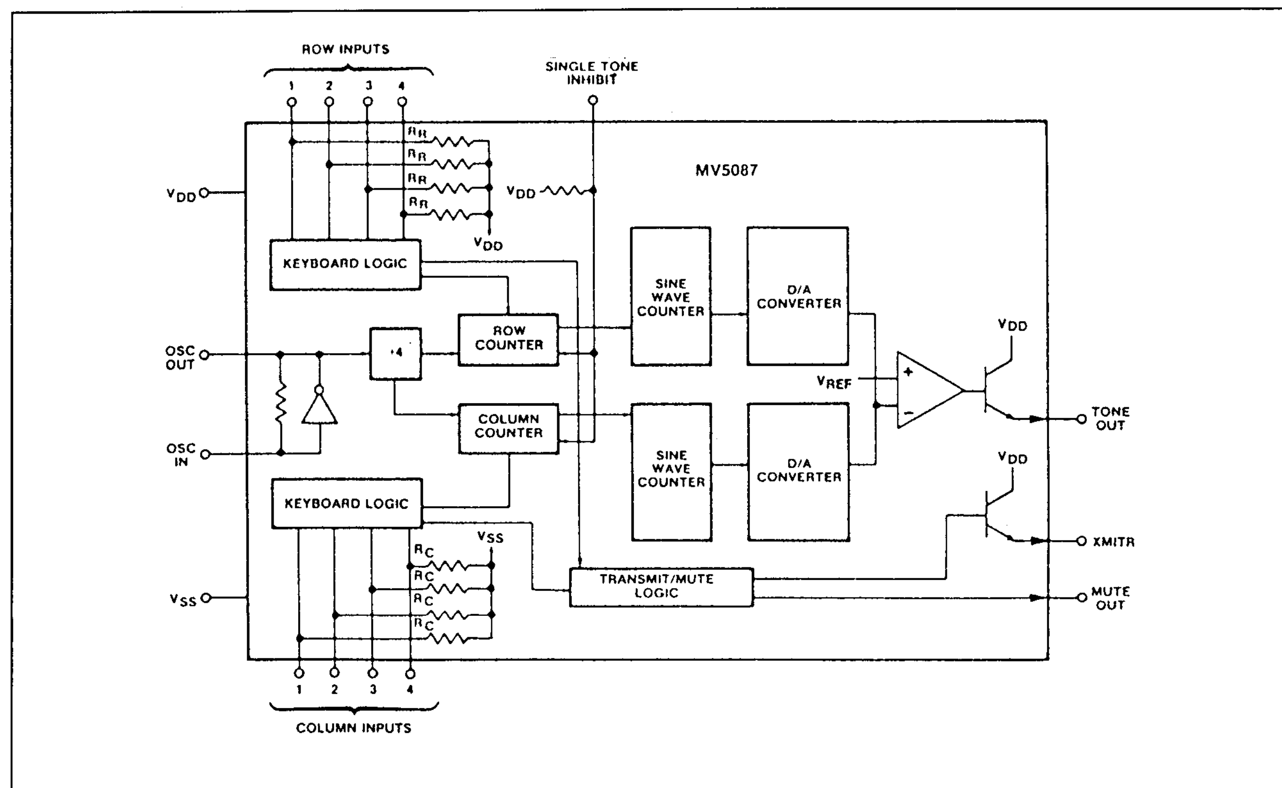
Pen-functies

- XMITR
  Emitter-uitgang van een bipolaire transistor waarvan de collector met V_{DD} is verbonden. Door indrukken van een toets verandert de uitgang van V_{DD} naar hoogimpedant.
- Kolom 1-4
  Deze ingangen worden door de Rc weerstanden op V_{SS} gehouden en detecteren een geldig logisch niveau (ongeveer 1/2 V_{DD}) bij verbinding met een rij-ingang.
- Mute
  Deze CMOS-uitgang is normaal met V_{SS} verbonden en gaat naar V_{DD} bij indrukken van een toets.
- Rij 1-4
  Deze ingangen worden door de Rr weerstanden op V_{DD} gehouden en detecteren een geldig logisch niveau (ongeveer 1/2 V_{DD}) bij verbinding met een kolom-ingang.
- Single Tone Inhibit
  Wanneer deze ingang open wordt gelaten of verbonden met V_{DD} kunnen zowel enkel- als dubbeltonen worden gegenereerd. Verbinding met V_{SS} verhindert het opwekken van enkele tonen.
- Tone Output
  Emitter van een bipolaire NPN-transistor, waarvan de basis is aangesloten op een op-amp die de rij- en kolomtonen mengt en stabiliseert.
- Rij- en kolomingangen
  Zijn geschikt voor 2-uit-8 of form A toetsenbordjes (figuur 20/7.2-14). Zodra een enkele toets wordt ingedrukt ontstaat een dubbeltoon.

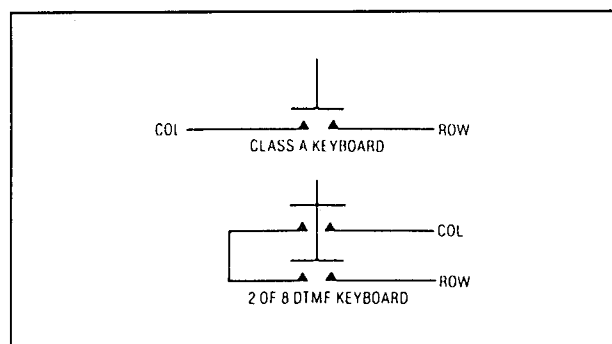


Figuur 20/7.2-12: Aansluitgegevens van de MV 5087.

7.2 DTMF encoders



Figuur 20/7.2-13: Functioneel blokschema van de MV 5087.



Figuur 20/7.2-14: Geschikte toetsenbord-configuraties.

Wordt per rij of kolom meer dan één toets ingedrukt dan ontstaat een enkele toon. Bij het indrukken van diagonaal geplaatste toetsen worden geen tonen opgewekt. Een elektronisch signaal op een kolomingang genereert die enkele kolomfrequentie; signalen naar meerdere kolommen leveren geen tonen op.

Door een elektronisch signaal op een enkele rij-ingang ontstaat geen toon: een enkele rijtoon kan alleen worden opgewekt door twee kolommen plus de gewenste rij te aktiveren.

	MIN.	MAX.
$V_{DD} - V_{SS}$	-0.3V	10.5V
Voltage on any pin	V_{SS} - 0.3V	V_{DD} + 0.3V
Current on any pin		10 mA
Operating temperature	-40 °C	+85 °C
Storage temperature	-65 °C	+150 °C
Power dissipation		850 mW
Derate 16 mW/°C above 75 °C		
(All leads soldered to PCB)		

Tabel 20/7.2-10: Maximaal toegelaten waarden.

7.2 DTMF encoders

	CHARACTERISTICS		SYMBOL	MIN	TYP	MAX	UNITS		
SUPPLY	Operating Supply Voltage		V_{DD}	3.5		10	V	Ref. to V_{SS}	
	Standby Supply Current		I_{DDS}		0.2	100	uA	V_{DD} = 3.5V	No Key Depressed
					0.5	200	uA	V_{DD} = 10V	All outputs Unloaded
	Operating Supply Current		I_{DD}		1.0	2.0	mA	V_{DD} = 3.5V	One Key Depressed
					5.0	10.0	mA	V_{DD} = 10V	All outputs Unloaded
INPUTS	$\overline{\text{SINGLE TONE INHIBIT}}$	INPUT HIGH VOLTAGE	V_{IH}	0.7V_{DD}		V_{DD}	V		
		INPUT LOW VOLTAGE	V_{IL}	0		0.3V_{DD}	V		
		INPUT RESISTANCE	R_{IN}		60		KΩ		
	ROW 1-4	INPUT HIGH VOLTAGE	V_{IH}	0.9V_{DD}			V		
		INPUT LOW VOLTAGE	V_{IL}			0.3V_{DD}	V		
	COLUMN 1-4	INPUT HIGH VOLTAGE	V_{IH}	0.7V_{DD}			V		
		INPUT LOW VOLTAGE	V_{IL}			0.1V_{DD}	V		
OUTPUTS	XMITR	SOURCE CURRENT	I_{OH}	-15	– 25		mA	V_{DD} = 3.5V, V_{OH} = 2.5V	No Keyboard Entry
				-50	– 100		mA	V_{DD} = 10V, V_{OH} = 8V	
		LEAKAGE CURRENT	I_{OZ}		0.1	10	uA	V_{DD} = 10V, V_{OH} = OV	Keyboard Entry
	MUTE	SINK CURRENT	I_{OL}	0.5			mA	V_{DD} = 3.5V, V_{OL} = 0.5V	No Keyboard Entry
				1.0			mA	V_{DD} = 10V, V_{OL} = 0.5V	
		SOURCE CURRENT	I_{OH}	-0.5			mA	V_{DD} = 3.5V, V_{OH} = 3.0V	Keyboard Entry
				-1.0			mA	V_{DD} = 10V, V_{OH} = 9.5V	
	TONE OUT	ROW TONE OUTPUT VOLTAGE	V_{OR}	320	400	500	mV_{RMS}	Single Tone R_L = 1KΩ	
		COLUMN TONE OUTPUT VOLTAGE	V_{OC}	400	500	630	mV_{RMS}		
		EXTERNAL LOAD IMPEDANCE	R_L	700			Ω	V_{DD} = 3.5V	
				330			Ω	V_{DD} = 10V	
	OUTPUT DISTORTION					– 20	dB	Total out-of-band power relative to sum of row and column fundamental power	
	PRE EMPHASIS, High Band			1		3	dB		
	Tone Output Rise Time		t_r		3	5	ms		

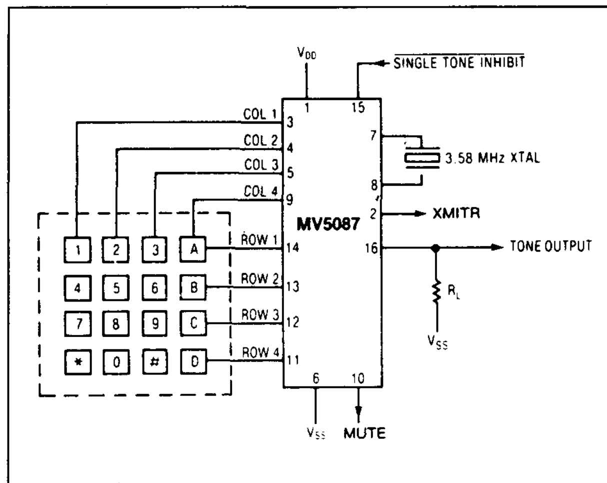
Tabel 20/7.2-11: Elektrische kenmerken van de MV 5087.

FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_1 (R_1)	697	701.3	+ 0.62
f_2 (R_2)	770	771.4	+ 0.19
f_3 (R_3)	852	857.2	+ 0.61
f_4 (R_4)	941	935.1	– 0.63

FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_5 (C_1)	1209	1215.9	+0.57
f_6 (C_2)	1336	1331.7	–0.32
f_7 (C_3)	1477	1471.9	–0.35
f_8 (C_4)	1633	1645	+0.73

Tabel 20/7.2-12: Vergelijking van de standaard tonen met de werkelijk opgewekte bij gebruik van een 3,579545 MHz kristal.

7.2 DTMF encoders



Figuur 20/7.2-15: Elektrische aansluitingen op de MV 5087.

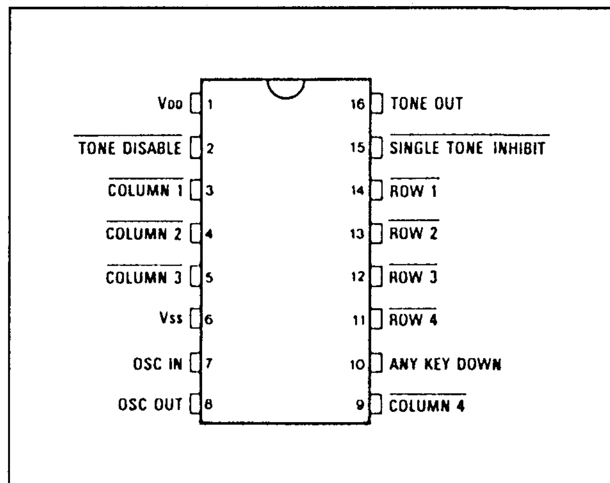
MV 5089

DTMF generator

De MV 5089 is een CMOS DTMF-kiezer (dialler) voor telefoonsystemen en wordt bediend met een standaard 2-uit-8 druktoetsenbord of elektronisch (negatieve logika). Als tijdbasis kan een goedkoop 3,58 MHz TV-kristal worden gebruikt om de acht sinusvormige signalen met verschillende frequenties af te leiden.
Deze signalen leveren na lineair optellen de bruikbare DTMF-tonen op.
De sinusvormige signalen worden met behulp van R-2R laddernetwerken stapvormig benaderd.
De MV 5089 is, met andere lettercombinatie, ook bij andere fabrikanten leverbaar (zie hier onder).

Technische gegevens

- fabrikanten:
  Plessey: MV 5089
  Texas Instruments: TCM 5089
  NatSemi: TP 5089
  Mostek: MK 5089
  ITT: SBA 5089
- voedingsspanning: 3 tot 10 V
- nauwkeurige en stabiele tonen met 3,58 MHz TV-kristal
- CMOS: laag vermogen (ook geschikt voor 9 V batterij)
- ingangen geschikt voor 2-uit-8 telefoon-toetsenbord
- genereert dubbel- of enkeltonen
- single tone inhibit voor alleen DTMF
- tone disable ingang
- behuizing: 16-pens 0,3" plastic DIL (figuur 20/7.2-16)

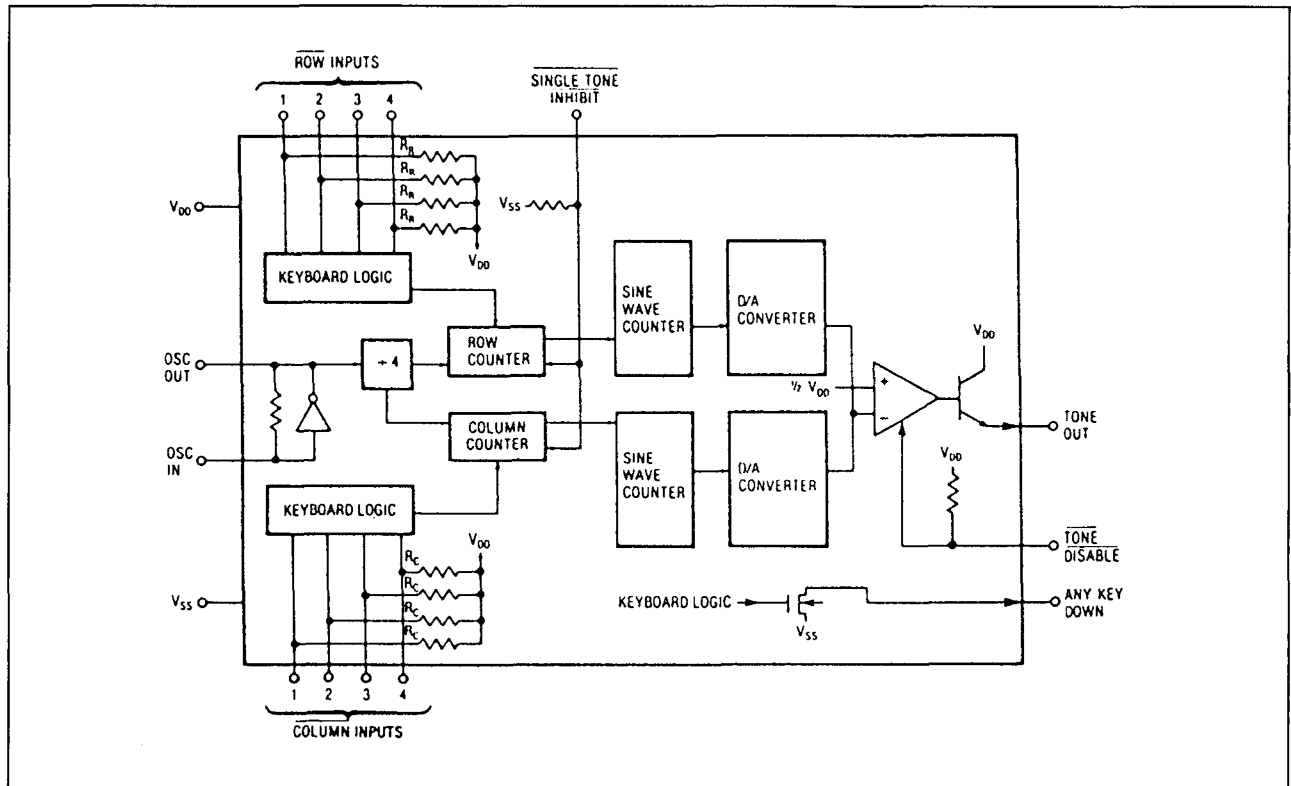


Figuur 20/7.2-16: Aansluitgegevens van de MV 5089.

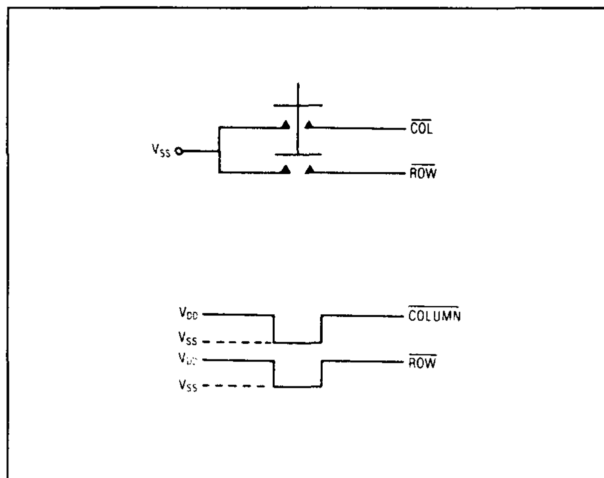
Pen-functies

- Tone Disable
  Deze ingang heeft een optrekweerstand naar V_{DD}.
  Wordt hij aan V_{SS} gelegd, dan worden geen tonen opgewekt en kan het toetsenbord voor andere doeleinden worden gebruikt.
- Kolom 1-4 en Rij 1-4
  Deze ingangen worden door de optrekweerstanden op V_{DD} gehouden en geaktiveerd met V_{SS}-signalen.
- Any Key Down
  Is een NMOS transistor-uitgang die naar V_{SS} wordt geschakeld zodra één van de toetsen wordt ingedrukt. In het andere geval is deze uitgang zwevend (hoogimpedant).

7.2 DTMF encoders



Figuur 20/7.2-17: Functioneel blokschema van de MV 5089.



Figuur 20/7.2-18: 2-uit-8 DTMF toetsenbord en elektronische ingangssignalen.

- Single Tone Inhibit
  Heeft een neertrekweerstand naar V_{SS}. Wordt deze ingang open gelaten of met V_{SS} verbonden dan kunnen alleen dubbeltonen worden gegenereerd, terwijl toetscombinaties die enkeltonen zouden opwekken worden gesperd. Verbinding met V_{DD} maakt opwekken van enkel- en dubbeltonen mogelijk.

- Tone Output
  Emitter-uitgang van een bipolaire NPN transistor, waarvan de basis is aangesloten op een op-amp die de rij- en kolomtonen mengt.

	MIN.	MAX.
V_{DD} - V_{SS}	-0.3V	10.5V
Voltage on any pin	V_{SS} - 0.3V	V_{DD} + 0.3V
Current on any pin		10 mA
Operating temperature	-40°C	+85°C
Storage temperature	-65°C	+150°C
Power dissipation Derate 16 mW/°C above 75°C (All leads soldered to PCB)		850 mW

Tabel 20/7.2-13: Maximaal toegelaten waarden.

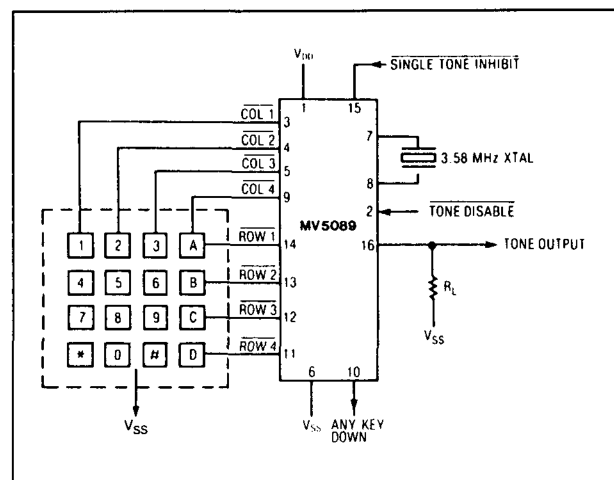
7.2 DTMF encoders

	CHARACTERISTICS		SYMBOL	MIN	TYP	MAX	UNITS		
SUPPLY	Operating Supply Voltage		V_{DD}	2.75		10	V	Ref. to V_{SS}	
	Standby Supply Current		I_{DDS}		0.2	100	uA	V_{DD} = 3V	No Key Depressed
					0.5	200	uA	V_{DD} = 10V	All outputs Unloaded
	Operating Supply Current		I_{DD}		1.0	2.0	mA	V_{DD} = 3V	One Key Depressed
					5.0	10.0	mA	V_{DD} = 10V	All outputs Unloaded
INPUTS	$\overline{\text{SINGLE TONE}}$ $\overline{\text{INHIBIT}}$.	INPUT HIGH VOLTAGE	V_{IH}	0.7V_{DD}		V_{DD}	V		
		INPUT LOW VOLTAGE	V_{IL}	0		0.3V_{DD}	V		
	$\overline{\text{TONE DISABLE}}$	INPUT RESISTANCE	R_{IN}		60		KΩ		
	$\overline{\text{ROW 1-4}}$	INPUT HIGH VOLTAGE	V_{IH}	0.7V_{DD}		V_{DD}	V		
	$\overline{\text{COLUMN 1-4}}$	INPUT LOW VOLTAGE	V_{IL}	0		0.3V_{DD}	V		
OUTPUTS	ANY KEY DOWN	SINK CURRENT	I_{OL}	0.5			mA	V_{DD} = 3V, V_{OL} = 0.5V	
				1.0			mA	V_{DD} = 10V, V_{OL} = 0.5V	
		LEAKAGE CURRENT	I_{OZ}		1		uA	V_{DD} = 3V	
	TONE OUT	OUTPUT LEVEL, ROW	V_{OUT}	-10	– 8	-7	dBm	V_{DD}= 3V.Single Tone. R_L = 100KΩ	
	PRE EMPHASIS, High Band			2.4	2.7	3.0	dB		
	OUTPUT DISTORTION (Dual Tone)					– 20	dB	Total out-of-band power relative to sum of row and column fundamental power	
	Tone Output Rise Time		t_r		3	5	ms	Time for waveform to reach 90% of magnitude of either frequency from initial key stroke	

Tabel 20/7.2-14: Elektrische kenmerken van de MV 5089.

FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_1 (R_1)	697	701.3	+0.62
f_2 (R_2)	770	771.4	+0.19
f_3 (R_3)	852	857.2	+0.61
f_4 (R_4)	941	935.1	−0.63
f_5 (C_1)	1209	1215.9	+0.57
f_6 (C_2)	1336	1331.7	−0.32
f_7 (C_3)	1477	1471.9	−0.35
f_8 (C_4)	1633	1645	+0.73

Tabel 20/7.2-15: Afwijkingen van de standaard tonen ten opzichte van de werkelijk opgewekte bij gebruik van een 3,579545 MHz kristal.



Figuur 20/7.2-19: Toepassingsvoorbeeld van de MV 5089.

7.2 DTMF encoders

- Rij- en kolomingangen
  Zijn geschikt voor een 2-uit-8 toetsenbord of elektronische signalen (figuur 20/7.2-18). Bij indrukken van een enkele toets ontstaat een dubbeltoon. Met Single Tone Inhibit aan V_{DD} levert verbinding van een enkele kolom-ingang met V_{SS} die kolomtoon op. Komt V_{SS} op meerdere kolom-ingangen of alleen op rij-ingangen dan worden geen tonen opgewekt. Een enkele rijtoon kan alleen worden opgewekt door twee kolommen plus de gewenste rij met V_{SS} te verbinden.

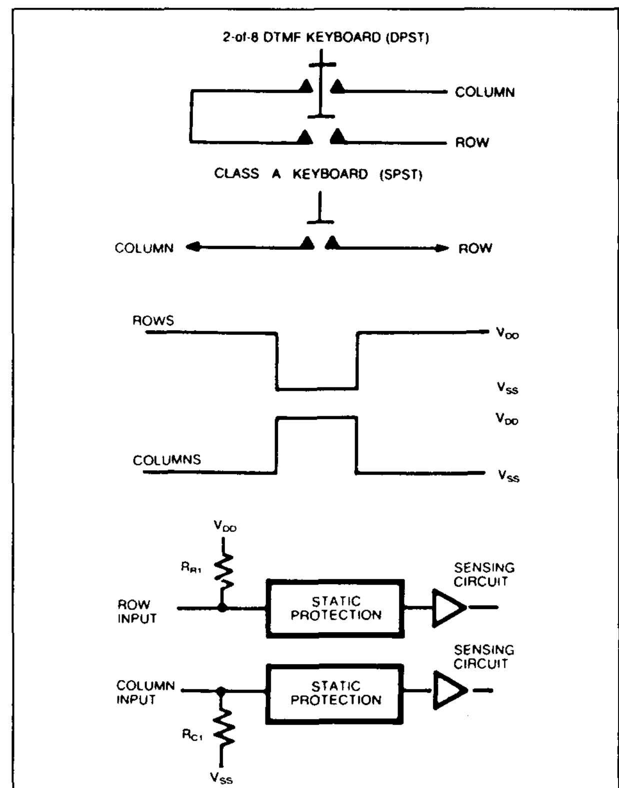
TCM 5091

Toon encoder

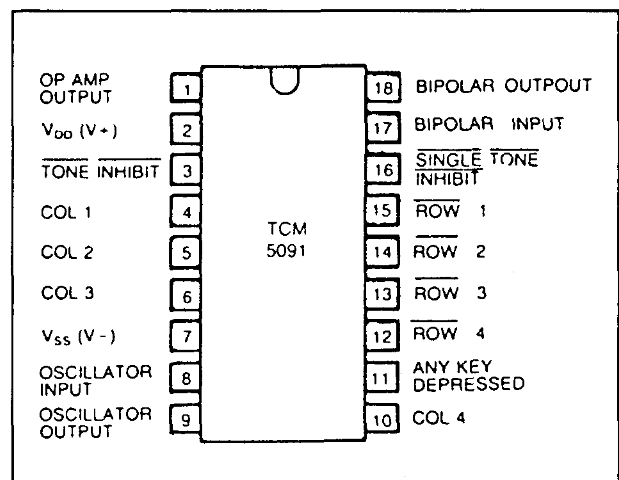
De TCM 5091 is een monolitische CMOS generator voor DTMF telefoonkies systemen volgens Europese CEPT normen. De encoder is zowel geschikt voor standaard 2-uit-8 telefoon toetsenborden als voor enkelcontact (form A, calculator) druktoetsen. Voor het opwekken van acht sinusvormige signalen met verschillende frequenties kan een goedkoop 3,58 MHz TV-kristal worden gebruikt. Deze signalen worden met behulp van R-2R laddernetwerken stapvormig benaderd en resulteren na lineair optellen in de DTMF-tonen. Om aan de CEPT-normen te voldoen worden drie weerstanden en twee condensatoren gebruikt om de gewenste sinusvormige uitgangssignalen te verkrijgen.

Technische gegevens

- fabrikanten:
  Texas Instruments: TCM 5091
  Mostek: MK 5091
- voedingsspanning: 3 tot 10 V
- nauwkeurige en stabiele tonen met 3,58 MHz TV-kristal
- CMOS: ook geschikt voor voeding uit 9V batterij
- geschikt voor 2-uit-8 (telefoon) of form A (calculator) toetsenbord (figuur 20/7.2-20)
- genereert dubbel- of enkeltonen
- single tone inhibit voor alleen DTMF
- tone inhibit ingang
- behuizing: 18-pens 0,3" plastic DIL (figuur 20/7.2-21)
- voldoet aan Europese CEPT-normen

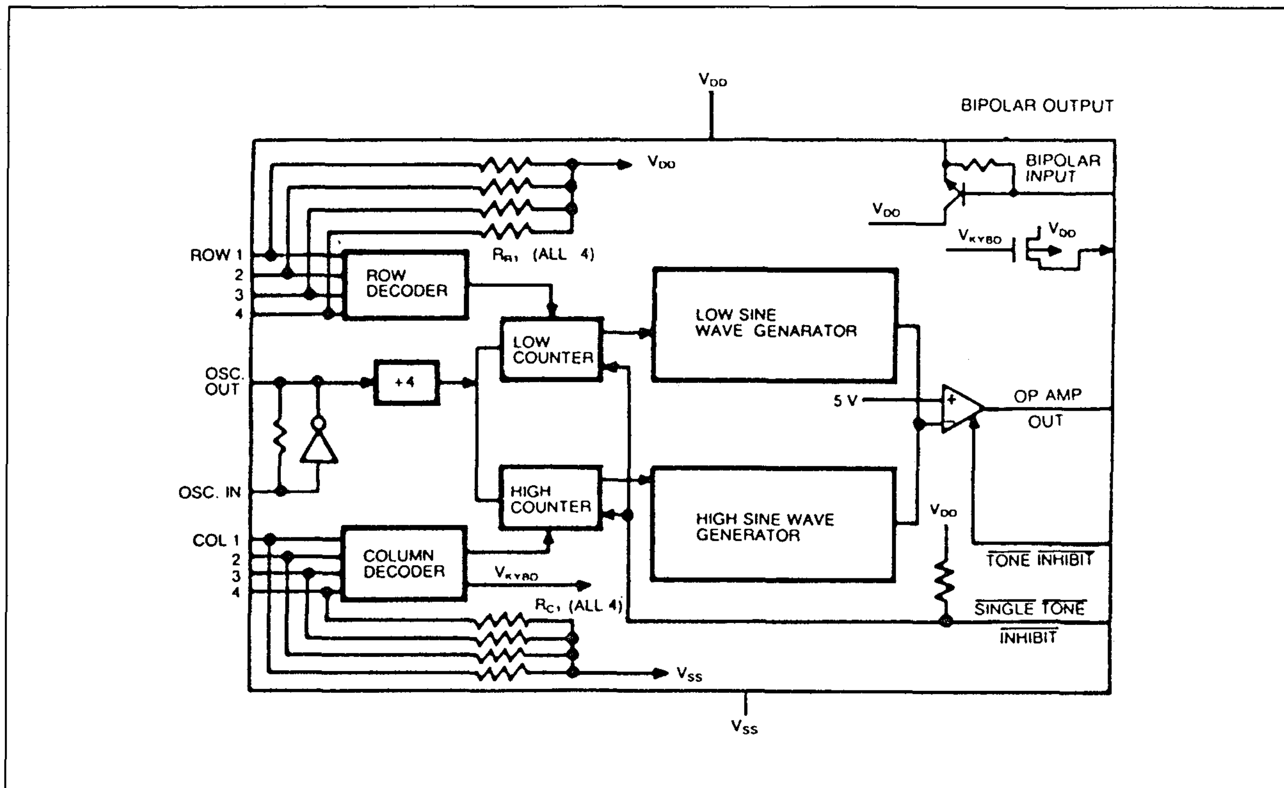


Figuur 20/7.2-20: Toetsenbord-configuraties, rij- en kolom-signaalvormen en gebruikte ingangs-schakelingen.



Figuur 20/7.2-21: Aansluitgegevens van de TCM 5091.

7.2 DTMF encoders



Figuur 20/7.2-22: Functioneel blokschema van de TCM 5091.

Pen-functies

- Tone Inhibit
  Deze ingang heeft een optrekweerstand naar V_{DD}. Wordt hij aan V_{SS} gelegd, dan worden geen tonen opgewekt en kan het toetsenbord voor andere doeleinden worden gebruikt.
- Kolom 1-4
  Deze ingangen door de Rc weerstanden op V_{SS} gehouden en detecteren een geldig logisch niveau bij verbinding met een rij-ingang.
- Rij 1-4
  Deze ingangen door de Rr weerstanden op V_{DD} gehouden en detecteren een geldig logisch niveau bij verbinding met een kolom-ingang.
- Any Key Depressed
  Werkt als een open uitgang, maar wordt naar V_{DD} geschakeld bij indrukken van één van de toetsen.
- Single Tone Inhibit
  Wanneer deze ingang met V_{SS} wordt verbonden, worden toetscombinaties die enkeltonen zouden opwekken gesperd.

Supply Voltage V_{DD}	+10.5 V
Pin voltage relative to V_{DD}	+ 0.3 V
Pin voltage relative to V_{SS}	− 0.3 V
Maximum package power capability	1150 mW at 25°C
Operating ambient temperature	−30°C to +70°C
Storage ambient temperature	−50°C to +150°C

Tabel 20/7.2-16: Maximaal toegelaten waarden.

7.2 DTMF encoders

PARAMETER/CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNITS
Operating voltage supply (tone generation)	V_{DD}	3.0		10.0	V
Standby voltage supply (only DC switching)	V_{DD}	3.0		10.0	V
Operating supply current at 3.5 V at 10.0 V	 I_{OP} I_{OP}		 1.0 5.0	 2.0	 mA mA
Standby supply current at 10.0 V	 I_{SB}		 1.0	 200	 µA
Inputs : Tone inhibit, and Single tone inhibit Input on (logic 1) Input off (logic 0)	 V_{IH} V_{IL}	 $.7V_{DD}$ 0.0		 V_{DD} $.3V_{DD}$	 V V
Columns 1 thru 4 Input on (column high) Input off (column low)		 $.7V_{DD}$ 0.0		 V_{DD} +0.3	 V V
Rows 1 thru 4 Input off (row high) Input on (row low)		 $V_{DD} - 0.30$ 0.0		 V_{DD} $.3V_{DD}$	 V V
Input resistance (only $\overline{TI}$ & $\overline{STI}$)	R_{IN}	20		100	kOhms
Output tone level (pin 1)	V_O	−10.0	−8.5	−7.0	dBm
Highband unfiltered pre-emphasis		1.0	2.0	3.0	dB
Output distortion				−20	dB
Tone output rise time	t_{RISE}			5	msec
Source current to V_{DD} (Any Key Depressed)	I_{AKDH}	500			µA
Any Key Depressed off leakage	I_{AKDL}			10	µA
Output tone No key Depressed				−80	dBm
Output Resistor (operational amplifier)			10		kOhms
Output current at 3.0 V (operational amplifier)		350			µA

Tabel 20/7.2-17: Elektrische kenmerken van de TCM 5091.

7.2 DTMF encoders

FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_1 (R_1)	697	701.3	+0.62
f_2 (R_2)	770	771.4	+0.19
f_3 (R_3)	852	857.2	+0.61
f_4 (R_4)	941	935.1	−0.63
f_5 (C_1)	1209	1215.9	+0.57
f_6 (C_2)	1336	1331.7	−0.32
f_7 (C_3)	1477	1471.9	−0.35
f_8 (C_4)	1633	1645	+0.73

Tabel 20/7.2-18: Vergelijking van de opgewekte met de standaard tonen bij gebruik van een 3,579545 MHz kristal.

TCM 5092

Toon encoder

De CMOS generator voor DTMF telefoonkies systemen TCM 5092 is zowel geschikt voor standaard 2-uit-8 telefoon toetsenborden als voor enkel-contact (form A, calculator) druktoetsen.

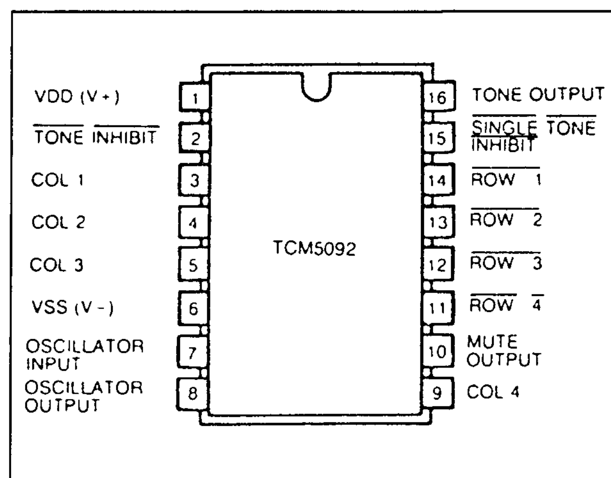
De acht frequenties waaruit de DTMF-signalen worden samengesteld, worden afgeleid van een goedkoop 3,58 MHz TV-kristal. De sinusvormige signalen uit de "hoge groep" en de "lage groep" worden digitaal opgewekt met behulp van R-2R laddernetwerken en bevatten zodoende zeer weinig hogere harmonischen.

Technische gegevens

- fabrikanten:
  Texas Instruments: TCM 5092
  Mostek: MK 5092
- voedingsspanning: 3 tot 10 V
- minimaal standby vermogen
- nauwkeurige frequenties met 3,58 MHz TV-kristal
- CMOS: voeding uit telefoonlijnen of 9V batterij
- geschikt voor 2-uit-8 (telefoon), form A (calculator) toetsenbord of elektronische besturingssignalen
- genereert dubbel- of enkeltonen
- single tone inhibit voor alleen DTMF
- tone inhibit ingang
- 16-pens 0,3" plastic DIL-behuizing (figuur 20/7.2-23)
- voldoet aan industrie-normen

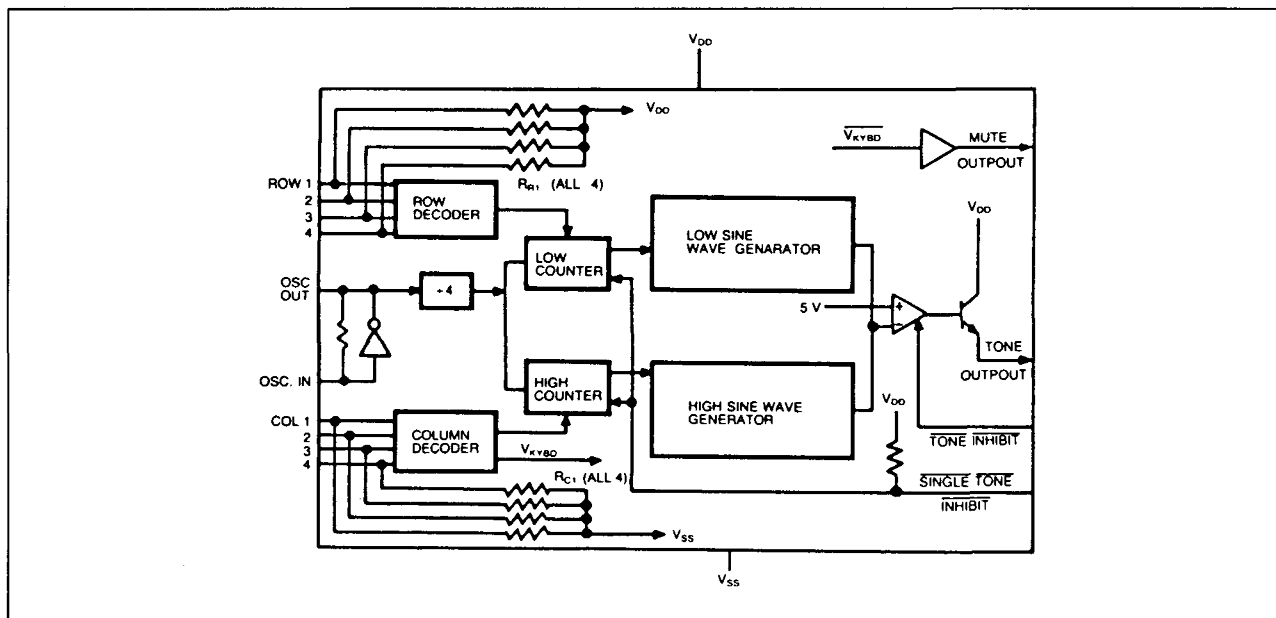
Pen-functies

- Tone Inhibit
  Wanneer deze ingang open wordt gelaten ontstaan de normale dubbeltonen.
  Wordt hij aan V_{SS} gelegd, dan worden geen tonen opgewekt en kan het toetsenbord voor andere doeleinden worden gebruikt.
- Mute
  Deze uitgang maakt andere schakelfuncties mogelijk die tegelijk met het indrukken van een toets moeten gebeuren. Mute is normaal met V_{DD} verbonden en gaat naar V_{SS} bij indrukken van een toets.
- Single Tone Inhibit
  V_{SS} op deze ingang belet de opwekking van enkele tonen.
  Wanneer deze ingang open wordt gelaten, wordt een enkele rijtoon verkregen door een of meer rij-ingangen en een kolom-ingang te aktiveren.

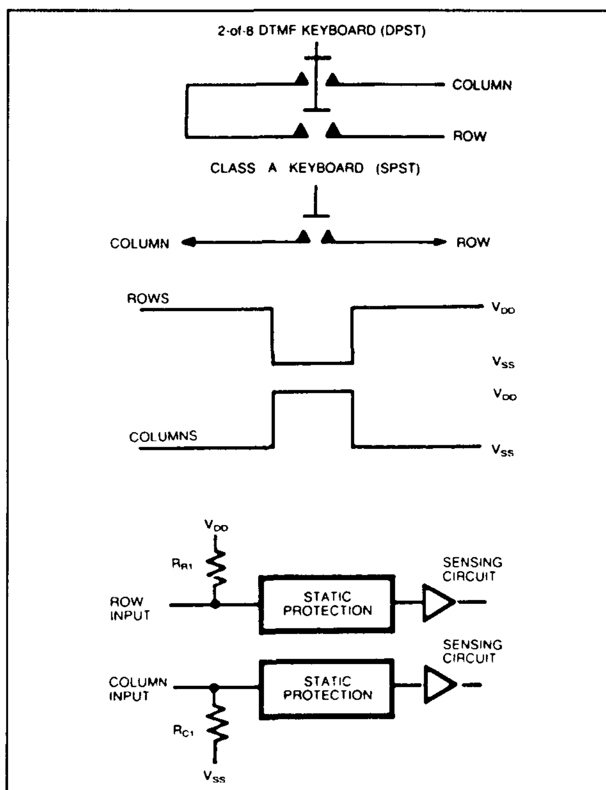


Figuur 20/7.2-23: Aansluitingen van de TCM 5092.

7.2 DTMF encoders



Figuur 20/7.2-24: Functioneel blokschema van de TCM 5092.



Figuur 20/7.2-25: Contactvormen van de toetsenborden, rij- en kolom-signaalvormen en configuratie van de ingangs-schakelingen.

Een enkele kolomtoon ontstaat door twee of meer kolom-ingangen plus een rij-ingang te aktiveren.

- Rij- en kolomingangen
  Zijn geschikt voor 2-uit-8 of enkel-contact toetsenborden (figuur 20/7.2-25) of elektronische signalen.
  De ingangen worden niet na elkaar afgetast.
  Bij indrukken van een enkele toets ontstaat een dubbeltoon.
  Enkele tonen ontstaan door indrukken van twee of meer toetsen in dezelfde rij of kolom. Bij het indrukken van diagonaal geplaatste toetsen worden geen tonen opgewekt.

Supply voltage V_{DD}	+10.5 V
Pin voltage relative to V_{DD}	+0.3 V
Pin voltage relative to V_{SS}	−0.3 V
Maximum package power capability	1150 mW at 25°C
Operating ambient temperature	−30°C to +70°C
Storage ambient temperature	−55°C to +150°C

Tabel 20/7.2-19: Maximaal toegelaten waarden.

7.2 DTMF encoders

PARAMETER/CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNITS
Voltage supply	V_{DD}	3.0		10.0	V
Inputs : Columns 1 thru 4 input on (column high) input off (column low)		 .7V_{DD} 0.0		 V_{DD} 1V_{DD}	 V V
Rows 1 thru 4 : input off (row high) input on (row low)		 .9V_{DD} 0.0		 V_{DD} .3V_{DD}	 V V
$\overline{\text{Single tone}}$ inhibit, $\overline{\text{tone}}$ inhibit input on (logic high) input off (logic low) input capacitance	 V_{IH} V_{IL} C_{IN}	 .7V_{DD} 0.0		 V_{DD} .3V_{DD} 30	 V V pF
« Low-group » output voltage @ 25°C • V_{DD} = 3.8 V R_{Load} = 600 Ohms V_{Bias} = 1.5 V		422		531	mV_{RMS}
V_{DD} = 5.0 V R_{Load} = 320 Ohms V_{Bias} = 3.0 V		428		539	mV_{RMS}
V_{DD} = 10.0 V R_{Load} = 320 Ohms V_{Bias} = 3.5 V		441		555	mV_{RMS}
« High-group » output voltage @ 25°C V_{DD} = 3.8 V R_{Load} = 600 Ohms V_{Bias} = 1.5 V		528		664	mV_{RMS}
V_{DD} = 5.0 V R_{Load} = 320 Ohms V_{Bias} = 3.0 V		535		673	mV_{RMS}
V_{DD} = 10.0 V R_{Load} = 320 Ohms V_{Bias} = 3.5 V		551		693	mV_{RMS}

Tabel 20/7.2-20a: Elektrische kenmerken van de TCM 5092.

7.2 DTMF encoders

PARAMETER/CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNITS
Tone output external load impedance V_{DD} = 3.8 V V_{DD} = 10.0 V	R_L R_L	600 320			Ohms Ohms
Mute output Col-Row low : V_{DD} = 3.0 V I_{OL} = −0.20 mA	V_{OL}			0.5	V
V_{DD} = 10.0 V I_{OL} = −0.50 mA	V_{OL}			0.5	V
Col-Row high : V_{DD} = 3.0 V I_{OH} = −0.20 mA	V_{OH}	2.0			V
V_{DD} = 10.0 V I_{OH} = −0.50 mA	V_{OH}	9.0			V
Quiescent leakage current V_{DD} = 10.0 V V_{Bias} = 3.5 V pin 1 pin 6				0.25 0.10	mA mA
Operating current V_{DD} = 5 V V_{Bias} = 3 V	I_{op}	11		25	mA
Tone output rise time	t_{Rise}			5	msec
Pre-emphasis		1.75		3.75	dB
Output distortion Dual-tone Single-tone V_{DD} = 3.8V to 10.0V				−20 −21	dB dB
Bias level Pin-16 V_{DD} = 5.0 V (non-toning)		1.60		2.32	V
Electronic switching Source driven column input : V_{DD} = 3 V, V(IN) = 2.1 V V_{DD} = 10 V, V(IN) = 6 V Sink driven row input : V_{DD} = 3 V, V(IN) = V_{DD} − 0.9 V V_{DD} = 10 V, V(IN) = V_{DD} − 4 V				+130 +545 −130 −545	μA μA μA μA

Tabel 20/7.2-20b: Elektrische kenmerken van de TCM 5092 (vervolg).

7.2 DTMF encoders

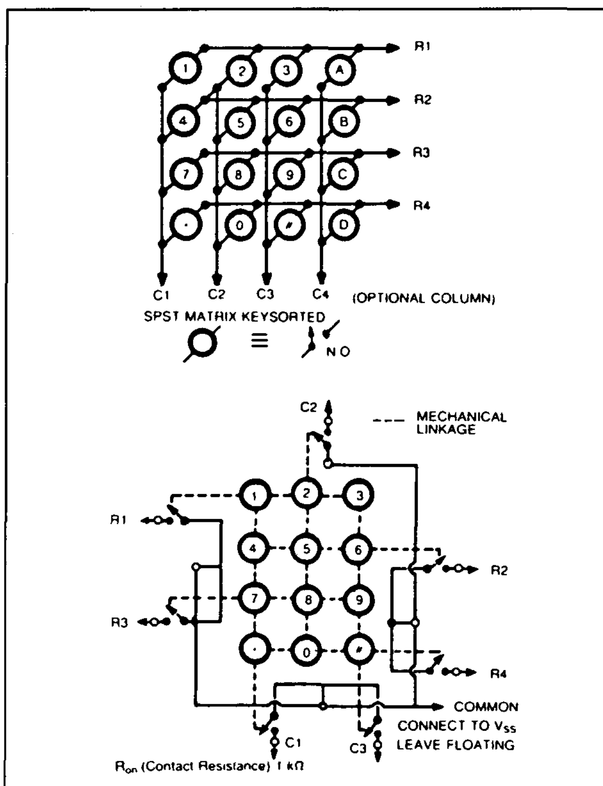
FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_1 (R_1)	697	701.3	+0.62
f_2 (R_2)	770	771.4	+0.19
f_3 (R_3)	852	857.2	+0.61
f_4 (R_4)	941	935.1	−0.63
f_5 (C_1)	1209	1215.9	+0.57
f_6 (C_2)	1336	1331.7	−0.32
f_7 (C_3)	1447	1471.9	−0.35
f_8 (C_4)	1633	1645	+0.73

Tabel 20/7.2-21: De in de TCM 5092 opgewekte tonen, vergeleken met de standaard tonen bij gebruik van een 3,579545 MHz kristal.

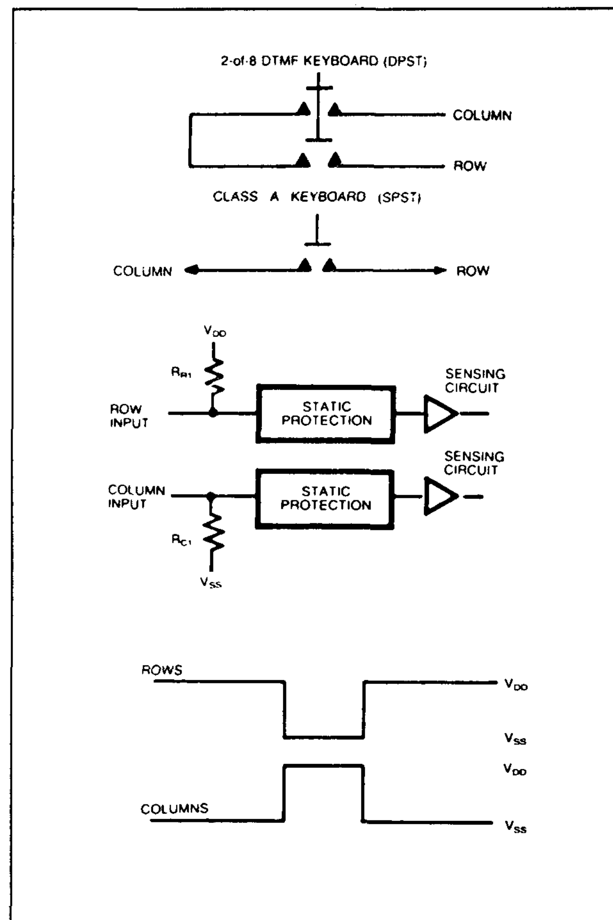
TCM 5691

Toon encoder

De TCM 5691 is een monolitische geïntegreerde CMOS generator voor dubbeltoon telefoonkies systemen volgens Europese CEPT normen. De encoder is zowel geschikt voor standaard telefoon toetsenborden met 2-uit-8 contacten als voor enkel-contact (form A, calculator) druktoetsen. Voor het opwekken van de acht sinusvormige basissignalen met verschillende frequenties kan een goedkoop 3,58 MHz TV-kristal worden gebruikt. Deze signalen worden met R-2R laddernetwerken nauwkeurig stapvormig benaderd en leveren na lineair optellen de gewenste DTMF-tonen op.



Figuur 20/7.2-26: Aansluitmogelijkheden van calculator en telefoontype toetsenborden op de TCM 5092.

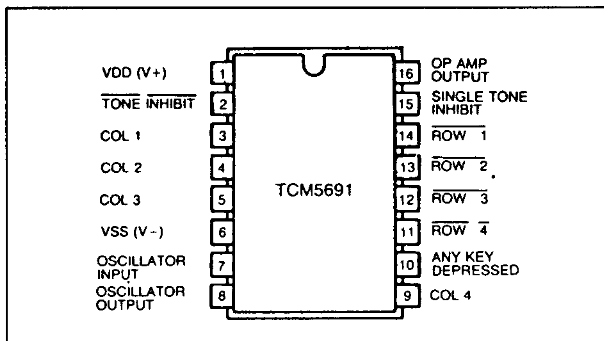


Figuur 20/7.2-27: Bruikbare toetsenbord-configuraties, ingangsschakelingen en rij- en kolom-signaalvormen.

7.2 DTMF encoders

Technische gegevens

- fabrikant: Texas Instruments
- voldoet aan Europese CEPT-normen
- voedingsspanning: 3 tot 10 V
- nauwkeurige en stabiele tonen met 3,58 MHz TV-kristal
- CMOS: geschikt voor 9 V batterijvoeding
- geschikt voor 2-uit-8 (telefoon) of form A (calculator) toetsenbord (figuur 20/7.2-27)
- genereert dubbel- of enkeltonen
- single tone inhibit voor alleen DTMF
- tone inhibit ingang
- 16-pens 0,3" plastic DIL-behuizing
- "any key depressed"-uitgang



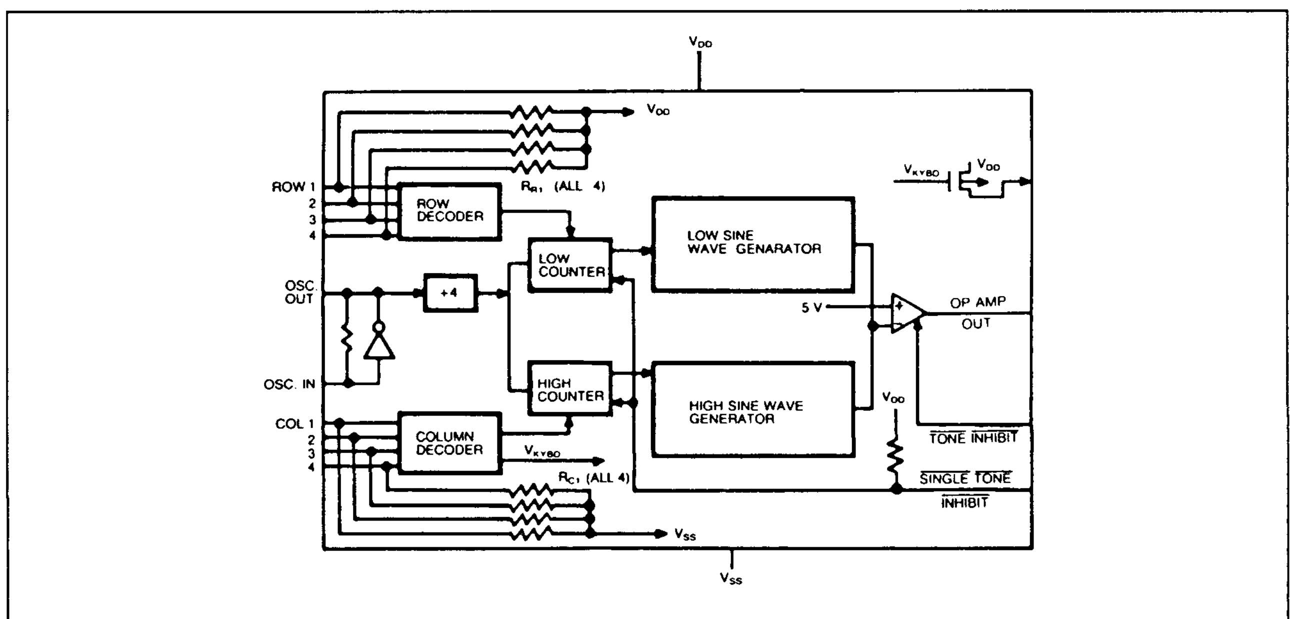
Figuur 20/7.2-28: Aansluitgegevens van de TCM 5691.

Pen-functies

- Tone Inhibit
  Deze ingang wordt opgetrokken naar VDD. Wordt hij aan VSS gelegd, dan worden geen tonen opgewekt en kan het toetsenbord voor andere doeleinden worden gebruikt.
- Any Key Depressed
  Werkt als een open uitgang, maar schakelt naar VDD bij indrukken van één van de toetsen. Kan andere schakelfuncties vervullen die tegelijk met het indrukken van een toets moeten plaatsvinden.
- Single Tone Inhibit
  Wanneer deze ingang met VSS wordt verbonden, worden toetscombinaties die enkeltonen zouden opwekken gesperd. Alle overige functies blijven intact.

Supply Voltage V_{DD}	+10.5 V
Pin voltage relative to V_{DD}	+ 0.3 V
Pin voltage relative to V_{SS}	− 0.3 V
Maximum package power capability	1150 mW at 25°C
Operating ambient temperature	−30°C to +70°C
Storage ambient temperature	−50°C to +150°C

Tabel 20/7.2-22: Maximaal toegelaten waarden.



Figuur 20/7.2-29: Functioneel blokschema van de TCM 5691.

7.2 DTMF encoders

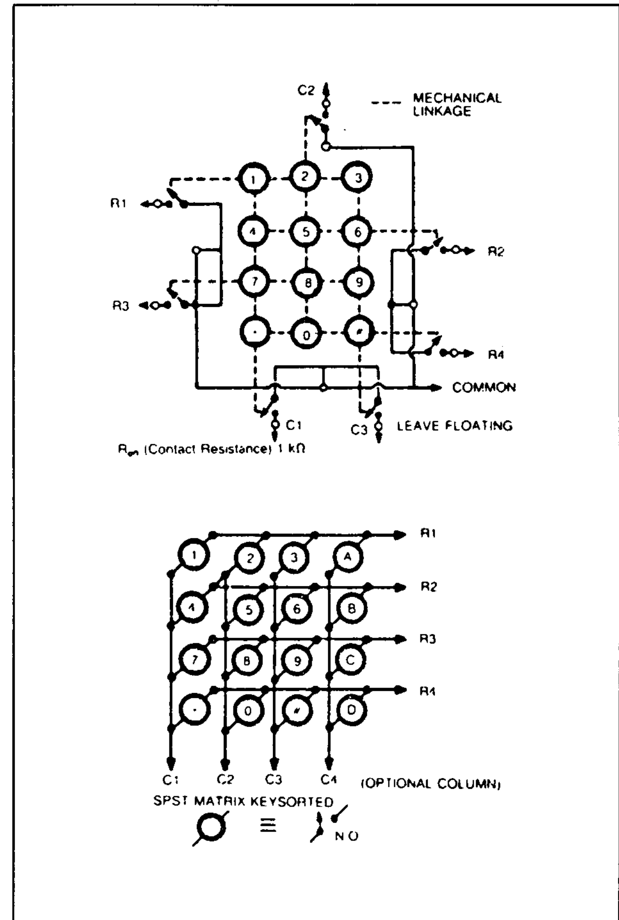
PARAMETER/CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNITS
Operating voltage supply (tone generation)	V_{DD}	3.0		10.0	V
Standby voltage supply (only DC switching)	V_{DD}	3.0		10.0	V
Operating supply current at 3.5 V at 10.0 V	 I_{OP} I_{OP}		 1.0 5.0	 2.0	 mA mA
Standby supply current at 10.0 V	I_{SB}		1.0	200	µA
Inputs : Tone inhibit, and Single tone inhibit Input on (logic 1) Input off (logic 0)	 V_{IH} V_{IL}	 $.7V_{DD}$ 0.0		 V_{DD} $.3V_{DD}$	 V V
Columns 1 thru 4 Input on (column high) Input off (column low)		 $.7V_{DD}$ 0.0		 V_{DD} +0.3	 V V
Rows 1 thru 4 Input off (row high) Input on (row low)		 $V_{DD}-0.30$ 0.0		 V_{DD} $.3V_{DD}$	 V V
Input resistance (only $\overline{TI}$ & $\overline{STI}$)	R_{IN}	20		100	kOhms
Output tone level (pin 1)	V_O	−10.0	−8.5	−7.0	dBm
Highband unfiltered pre-emphasis		1.0	2.0	3.0	dB
Output distortion				−20	dB
Tone output rise time	t_{RISE}			5	msec
Source current to V_{DD} (Any Key Depressed)	I_{AKDH}	500			µA
Any Key Depressed off leakage	I_{AKDL}			10	µA
Output tone No key Depressed				−80	dBm
Output Resistor (operational amplifier)			10		kOhms
Output current at 3.0 V (operational amplifier)		350			µA

Tabel 20/7.2-23: Elektrische kenmerken van de TCM 5691.

7.2 DTMF encoders

FREQ.	STANDARD DTMF	OUTPUT TONE	% ERROR
f_1 (R_1)	697	701.3	+0.62
f_2 (R_2)	770	771.4	+0.19
f_3 (R_3)	852	857.2	+0.61
f_4 (R_4)	941	935.1	-0.63
f_5 (C_1)	1209	1215.9	+0.57
f_6 (C_2)	1336	1331.7	-0.32
f_7 (C_3)	1477	1471.9	-0.35
f_8 (C_4)	1633	1645	+0.73

Tabel 20/7.2-24: Afwijking van de opgewekte tonen ten opzichte van de standaard bij gebruik van een 3,579545 MHz kristal.



Figuur 20/7.2-30: Bruikbare calculator- en telefoontype toetsenborden en hun aansluiting op de TCM 5691.

PSB 8591
DTMF generator

De PSB 8591 is een met de I^2L-technologie vervaardigde monolitische generator voor het opwekken van DTMF toonparen voor telefoonkies systemen. De benodigde acht frequenties worden afgeleid van een interne oscillator en een extern TV-kristal (222 Hz). Om aan de CEPT aanbevelingen te voldoen kan extern een 2-polig RC-filter worden aangesloten. De PSB 8591 kan direct samenwerken met een enkel-contact (form A) calculator toetsenbord of met een standaard 2-uit-8 telefoon toetsenbord. De generator werkt parallel aan het spraakcircuit. Nadat data via een toetsenbord of een microprocessor is ingevoerd wordt een aktief-LAAG MUTE signaal opgewekt.

Technische gegevens

- fabrikant: Siemens
- I^2L technologie
- MUTE uitgang
- nauwkeurige frequenties met 4,19 MHz TV-kristal
  geschikt voor 2-uit-8 (telefoon), form A (calculator) toetsenbord of elektronische besturingssignalen
- genereert dubbel- of enkeltonen
- Chip Disable ($\overline{CD}$) ingang
- Current sink disable ($\overline{CSD}$) ingang
- 2 toets rollover met contact debounce
- 20-pens 0,3" plastic DIL-behuizing (figuur 20/7.2-31)
- voldoet aan CEPT-normen

Werking

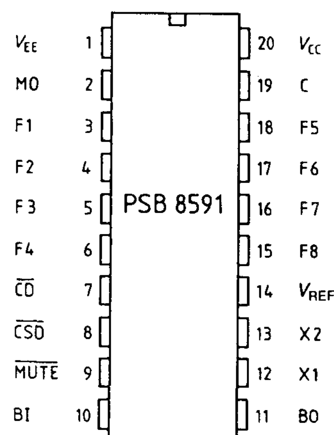
De PSB 8591 heeft een interne temperatuurgecompenseerde spanningsreferentie die de uitgangsspanning van de shunt-regelaar $V_L = V_{CC} - V_{EE}$ op 5 V houdt.
Deze regelaar is voorzien van een start-up circuit voor het snel opladen van de afvlak-

condensator C (figuur 20/7.2-32) en een thermische overbelastingsbeveiliging. Wanneer de $\overline{CSD}$-ingang LAAG wordt, wordt de sink-stroom gesperd en moet een externe shuntregelaar of spraakcircuit worden gebruikt. De met het externe kristal opgewekte basisfrequentie bedraagt 4,194304 MHz. Deze frequentie wordt met een factor 16 omlaag gebracht en aan de programmeerbare delers voor de hoge groep (f5 - f8) en de lage groep (f1 - f4) toegevoerd. De programmeerbare delers leveren de clocksignalen voor de 6-bit schuifregisters waarop de D/A-converters zijn aangesloten. De uitgangsspanning bestaat uit 22 tijdsegmenten en is opgebouwd uit 11 spanningsniveaus (figuur 20/7.2-33). Om de vervorming en hogere harmonischen te beperken is een extern RC-filter nodig. Het 1-polige filter van figuur 20/7.2-34 is voldoende voor de eisen van de Bundespost, terwijl het 2-polige van figuur 20/7.2-35 volledig aan CEPT voldoet.

Bedrijfsmodes

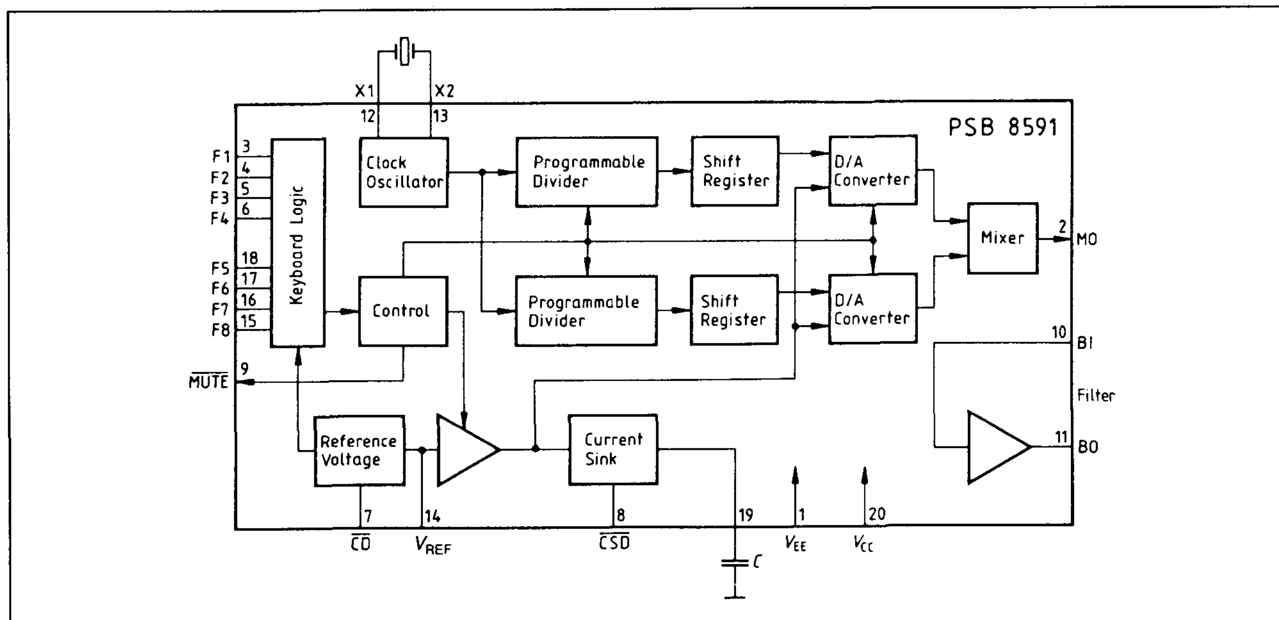
- Toetsenbord-interface
  Figuur 20/7.2-36 toont de normale aansluitingen op een druktoetsenbord. De weerstanden R_F zijn geoptimaliseerd voor enkel-contact toetsen. De ingangen zijn onderverdeeld in twee groepen F1 tot en met F4 en F5 tot en met F8, waarbij F8 de bedrijfsmodes regelt.
- Microprocessor-interface
  Zie figuur 20/7.2-37. Hierbij wordt de mode-control ingang F8 aan aarde gelegd en $\overline{CD}$ open gelaten.
  Met een LAAG niveau op pen 8 ($\overline{CSD}$) kan de sink-stroom worden gesperd. De dubbeltoon-paren worden met G1 tot en met G4 opgewekt, zoals in tabel 20/7.2-25 is te zien.
  De enable-ingangen G5 tot en met G7 hebben functies, zoals tabel 20/7.2-26 laat zien.

Pin No.	Symbol	Function
1	V_{EE}	Negative power line connection
2	MO	Mixer Output
3 4 5 6	F1 F2 F3 F4	Keyboard interface
7	$\overline{CD}$	Chip Disable
8	$\overline{CSD}$	Current Sink Disable
9	$\overline{MUTE}$	MUTE output (open collector)
10	BI	Input of output amplifier
11	BO	Output of output amplifier
12 13	X1 X2	Connections for crystal $f = 2^{22}$ Hz
14	V_{REF}	Voltage reference
15	F8	Keyboard interface and mode select
16 17	F7 F6	Keyboard interface and write enable
18	F5	Keyboard interface and supply current enable
19	C	Connection for filtering capacitor for the current sink
20	V_{CC}	Positive power line connection

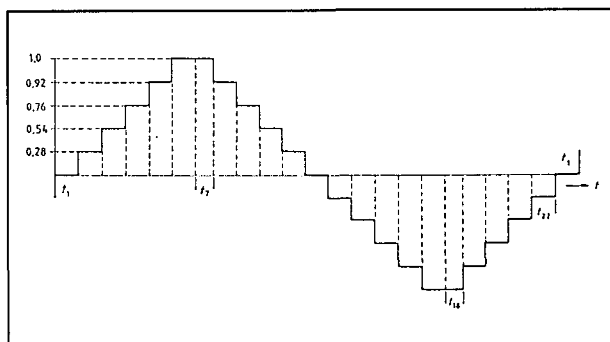


Figuur 20/7.2-31: Aansluitgegevens van de PSB 8591.

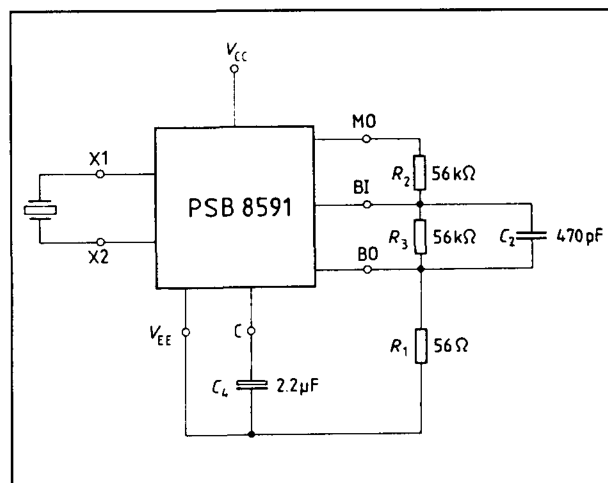
7.2 DTMF encoders



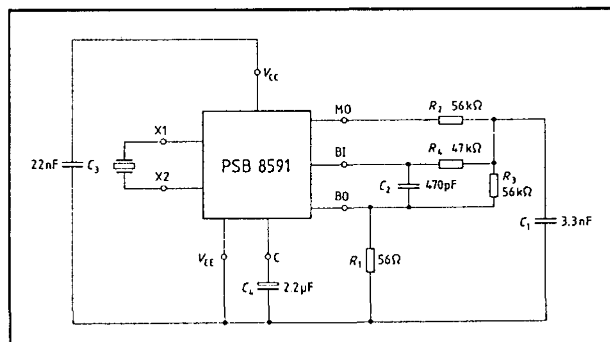
Figuur 20/7.2-32: Functioneel blokschema van de PSB 8591.



Figuur 20/7.2-33: Golfvorm van een van de uitgangsspanningen.

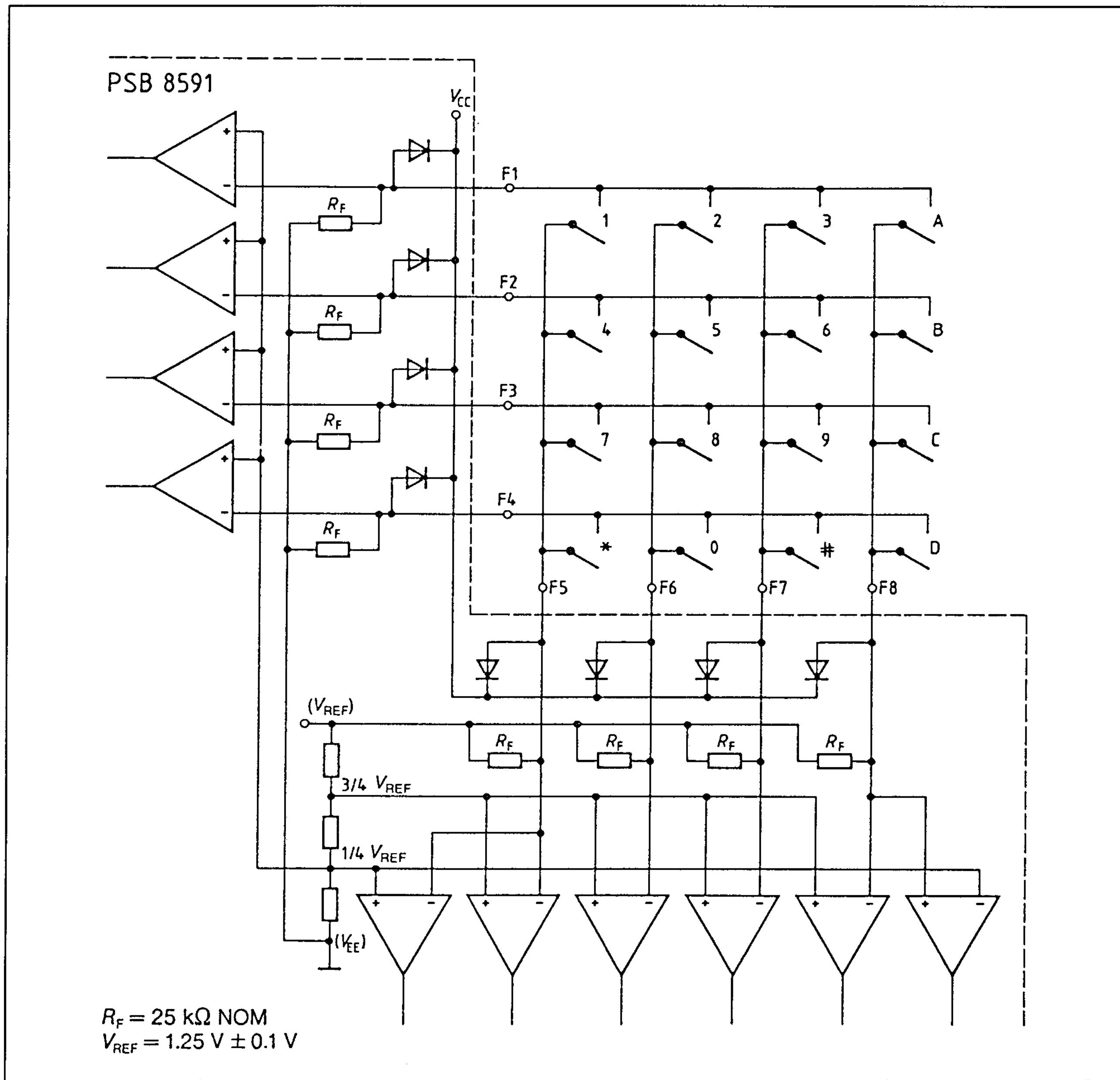


Figuur 20/7.2-34: PSB 8591 met een 1-polig RC-filter (afsnijfrequentie 6 kHz).



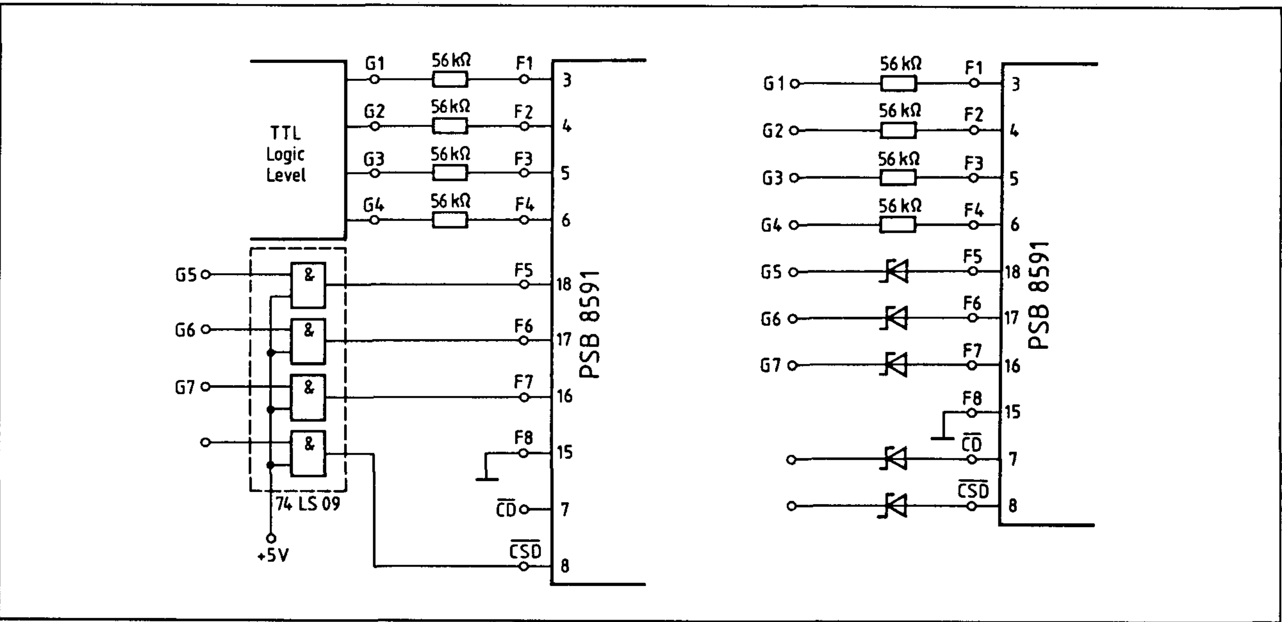
Figuur 20/7.2-35: PSB 8591 met een 2-polig Butterworth RC-filter (fp = 2,7 kHz).

7.2 DTMF encoders



Figuur 20/7.2-36: Aansluitschema van een toetsenbord.

7.2 DTMF encoders



Figuur 20/7.2-37: Microprocessor-interface met open-collector NAND-poorten (links) of Schottky-dioden (rechts).

Digit	0	1	2	3	4	5	6	7	8	9	*	#	A	B	C	D
G4	H	H	H	H	H	H	H	H	L	L	L	L	L	L	L	L
G3	H	H	H	H	L	L	L	L	H	H	H	H	L	L	L	L
G2	H	H	L	L	H	H	L	L	H	H	L	L	H	H	L	L
G1	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L

Tabel 20/7.2-25: Binaire opwekking van de DTMF-signalen met G1 tot en met G4.

G5	G6	G7	
L	L	L	data fetch for f_L and f_H, output inhibited
L	H	L	single-tone, higher frequency group (f_H), data fetch for f_L
L	L	H	single-tone, lower frequency group (f_L), data fetch for f_H
L	H	H	sending, dual-tone

Tabel 20/7.2-26: Functies van de enable-signalen G5, G6 en G7 (zie ook figuur 20/7.2-38).

7.2 DTMF encoders

Parameter	Symbol	Limit Values min.	Limit Values max.	Unit
Voltage at any pin	V_S	V_{EE} −0.3	see electrical characteristics	V
Supply voltage	$V_{CC} - V_{EE}$	−0.3	22 (2 ms)	V
Storage temperature	T_{stg}	−55	125	°C

Tabel 20/7.2-27: Maximaal toegelaten waarden.

Parameter	Symbol	Limit Values min.	Limit Values typ.	Limit Values max.	Unit	Test Condition
Leakage current[1])	I_{LK}		 20	100	µA µA	$V_L = 18$ V $V_L = 5$ V
Standby current[2])	I_{St}		 0.4	0.6	mA mA	$V_L = 18$ V $V_L = 5$ V
Line current[3])	I_L	16		120	mA	
Supply current[5])	I_S		13	17	mA	$V_L = 5$ V
Current sink voltage drop[3]) (average DC value)	V_L	4.5	5	6	V	16 mA ≤ I_L ≤ 120 mA
Minimal peak line voltage[5]) Maximal peak line voltage[5])	$V_{L\,min}$ $V_{L\,max}$		3 18		V V	
Internal reference voltage[4])	V_{REF}	1.15	1.25	1.35	V	
Input resistance at pins 3–6, 13–16, F1–F8 and CSD	R_F	15	25	35	kΩ	
Timing Specification						
Tone frequency deviation	f/f	−7	4	7	‰	
Key debounce time	t_d	2		6	ms	
Setup time	t_s			7 5	ms ms	$I_L = 16$ mA to 20 mA $I_L = 20$ mA to 120 mA
Write pulse width	t_w		2	10	µs	

Tabel 20/7.2-28a: Elektrische kenmerken van de PSB 8591.

7.2 DTMF encoders

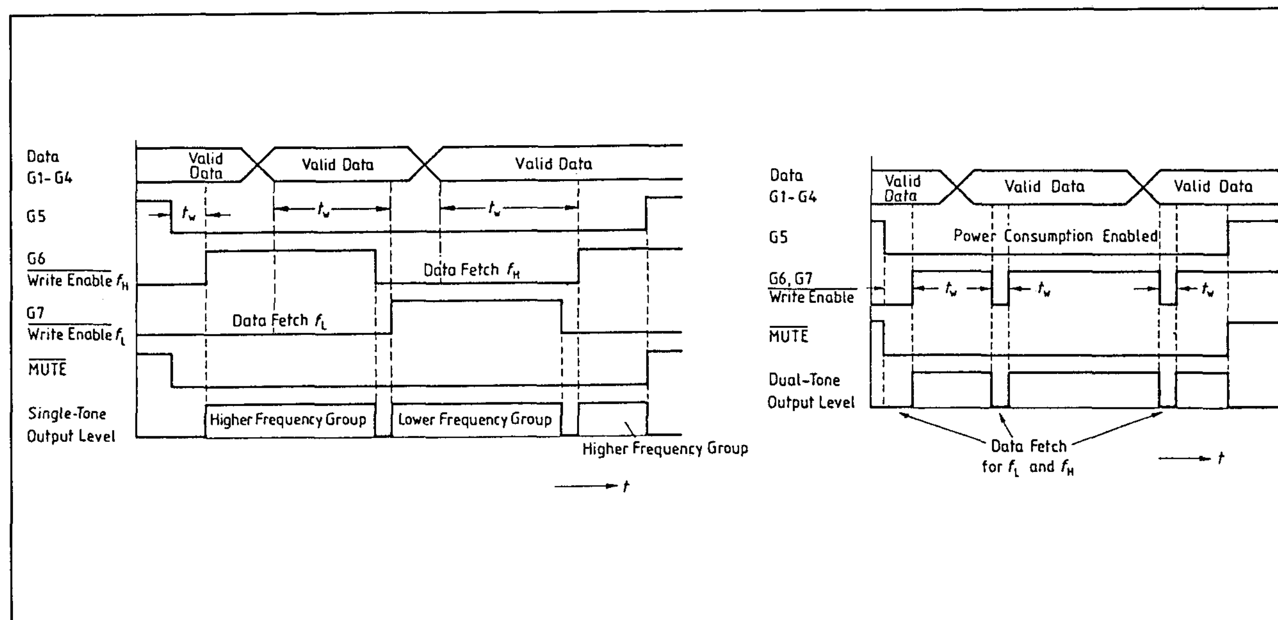
Parameter	Symbol	Limit Values min.	typ.	max.	Unit	Test Condition
Input Levels						
Logical L H	$V_{IL\ F1\text{-}F4}$ $V_{IH\ F1\text{-}F4}$	−0.3 0.5		0.15 V_{CC}	V V	
Logical L H	$V_{IL\ \overline{CSD},\ F6\text{-}F7}$ $V_{IH\ \overline{CSD},\ F5\text{-}F8}$	−0.3 1.1		0.7 V_{REF}	V V	
Logical L, key code	$V_{IL\ F5,\ F8}$	0.5		0.7	V	
Binary mode enable	$V_{IL\ F8}$	−0.3		0.1	V	
Supply current enable	$V_{IL\ F5}$	−0.3		0.1	V	
Logical L	$V_{IL\ \overline{CD}}$	−0.3		0.3	V	$I_{IL\ max} \leq -10\ \mu A$
Logical H	$V_{IH\ \overline{CD}}$	0.7		5	V	input current $I_{IH\ max} = 1$ mA
MUTE Output Levels						
Logical L	$V_{OL\ \overline{MUTE}}$			0.5	V	$I_{OL\ max} = 1$ mA
Logical H	$V_{OH\ \overline{MUTE}}$ $I_{IH\ \overline{MUTE}}$			V_{CC} 100	V nA	$I_{OH\ max} = 1$ mA $V_{OH\ \overline{MUTE}} = 18$ V
Output Levels						
L-group	P_L		−8.12		dBm	
H-group	P_H		−6.12		dBm	
Sum level	P_S	−5.4	−4	−2.8	dBm	$I_L = 16$ mA to 120 mA
Preemphasis	P_D	1.8	2.4	2.8	dB	$I_L = 16$ mA to 120 mA
Sum level (frequencies disabled)	P_{SO}		−80		dBm	
Output dynamic impedance	Z_{DO} Z_{Dd}	600 660	 9	1000 1000	Ω Ω kΩ	$I_L = 120$ mA $I_L = 20$ mA $\overline{CSD}$ low $V_L = 5$ V (current sink disabled)
Output dynamic impedance in standby mode	Z_{St}	10	20		kΩ	$V_L = 5$ V

Tabel 20/7.2-28b: Elektrische kenmerken van de PSB 8591 (vervolg).

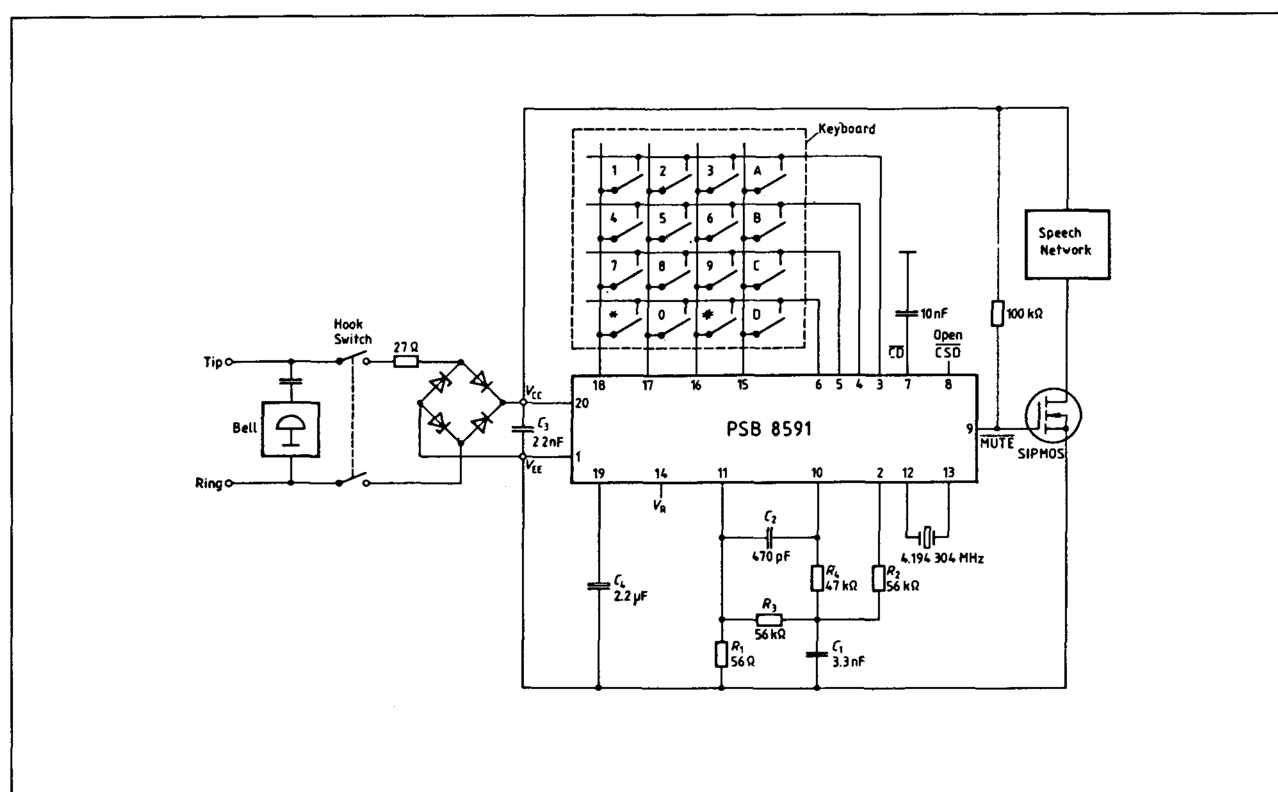
	f_1	f_2	f_3	f_4	f_5	f_6	f_7	f_8	
Required frequency	697	770	852	941	1209	1336	1477	1633	Hz
Generated frequency*)	697.2	771.0	851.1	943	1212.6	1337.5	1472.7	1638.4	Hz
Deviation	2.75	1.374	−1.037	2.087	3.829	1.1	−2.898	3.307	‰

Tabel 20/7.2-29: Afwijkingen van de met de PSB 8591 opgewekte tonen ten opzichte van de standaard tonen.

7.2 DTMF encoders



Figuur 20/7.2-38: Tijddiagrammen voor binaire data-input (F8 aan aarde).
links: enkeltoon-uitgangssignaal;
rechts: dubbeltoon-uitgangssignaal.



Figuur 20/7.2-39: Praktijkvoorbeeld van aansluiting van een PSB 8591 op een toetsenbord en op het telefoonnet.

7.2 DTMF encoders

MC 14410

Toon encoder

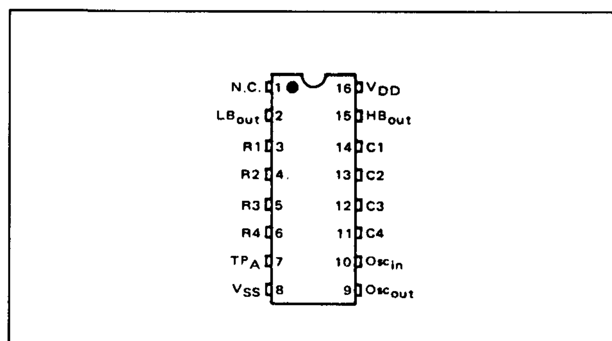
De MC 14410 is een CMOS encoder die 2-uit-8 signalen omzet in DTMF-signalen voor telefoonkies systemen.

De ingangssignalen zijn gewoonlijk afkomstig van een 4 x 4 matrix-toetsenbord op 2-uit-8 formaat (1 rij en 1 kolom worden tegelijk aan V_{SS} gelegd).

De acht sinusvormige signalen met verschillende frequenties die voor DTMF-systemen benodigd zijn, worden op de chip afgeleid van de master-frequentie die met een 1 MHz kristal wordt opgewekt. De twee sinusvormige (hoge en lage) signalen worden apart via NPN bipolaire structuren naar buiten uitgevoerd, waar zij lineair opgeteld moeten worden.

Technische gegevens

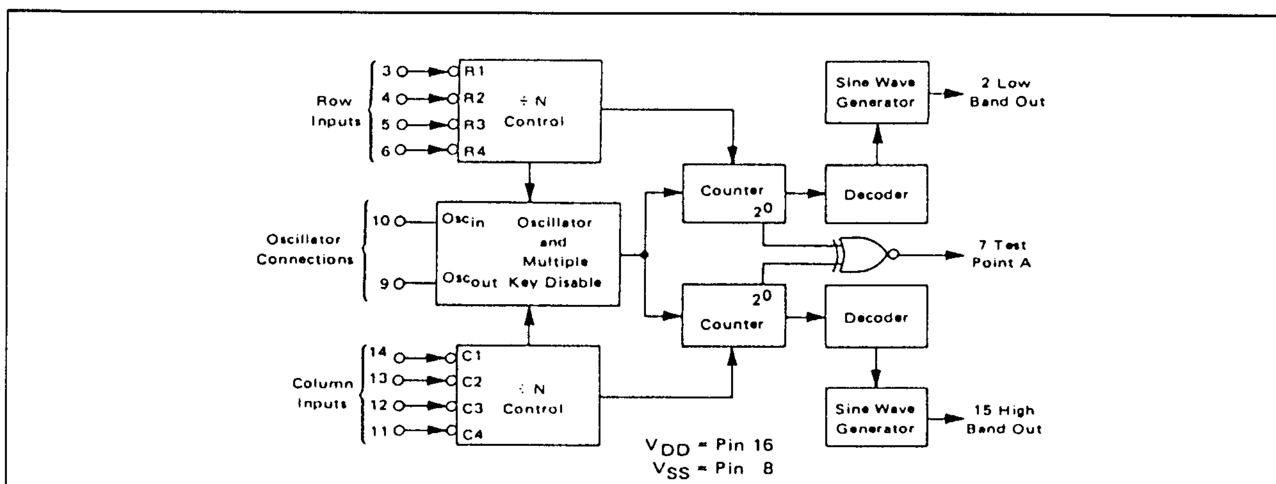
- fabrikant: Motorola
- voedingsspanning: 4,4 tot 6 V
- on-chip oscillator gebruikt 1 MHz kristal
- twee sinus-uitgangen
- 16-pens 0,3" plastic of ceramisch DIL-behuizing (figuur 20/7.2-40)



Figuur 20/7.2-40: Aansluitgegevens van de MC 14410.

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	-0.5 to +6.0	Vdc
Input Voltage, All Inputs	V_{in}	V_{SS} -0.5 to V_{DD} + 0.5	Vdc
DC Current Drain per Pin	I	10	mAdc
Operating Temperature Range	T_A	-40 to +85	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

Tabel 20/7.2-30: Maximaal toegelaten waarden.



Figuur 20/7.2-41: Functioneel blokschema van de MC 14410.

7.2 DTMF encoders

Characteristic	Symbol	V_{DD} Vdc	-40°C Min	-40°C Max	25°C Min	25°C Typ	25°C Max	+85°C Min	+85°C Max	Unit
Supply Voltage	V_{DD}		4.4	6.0	4.4	5.0	6.0	4.4	6.0	Vdc
Output Voltage "0" Level, Pins 7 and 9	V_{out}	5.0	–	0.05	–	0	0.05	–	0.05	Vdc
Output Voltage "1" Level, Pins 7 and 9		5.0	4.95	–	4.95	5.0	–	4.95	–	Vdc
Input Voltage (V_O = 4.5 or 0.5 Vdc) "0" Level	V_{IL}	5.0	–	1.5	–	2.25	1.5	–	1.5	Vdc
(V_O = 0.5 or 4.5 Vdc) "1" Level	V_{IH}	5.0	3.5	–	3.5	2.75	–	3.5	–	Vdc
Output Drive Current (V_{OH} = 2.5 Vdc) Source Pin 7 Pin 9	I_{OH}	5.0	-0.05 -0.23	– –	-0.05 -0.20	-0.4 -1.7	– –	-0.04 -0.16	– –	mAdc
(V_{OL} = 0.4 Vdc) Sink Pin 7 Pin 9	I_{OL}	5.0	0.05 0.23	– –	0.05 0.20	0.20 0.78	– –	0.04 0.16	– –	mAdc
Input Pull-Up Resistor Source Current (V_{in} = 0 Vdc) Pins 3-6, 11-14	I_{IL}	6.0	–	140	–	30	100	–	80	µAdc
Input Capacitance (V_{in} = 0 Vdc)	C_{in}	–	–	–	–	5.0	–	–	–	pF
Quiescent Current	I_Q	4.4 6.0	– –	0.48 1.3	– –	0.2 0.55	0.4 1.1	– –	0.33 0.9	mAdc
Total Supply Current (Dynamic plus Quiescent) (R_L = 15 kΩ, f = 1 MHz)	I_T	4.4 6.0	– –	1.7 3.5	– –	0.7 1.45	1.4 2.9	– –	1.15 2.4	mAdc
Low Band Output Voltage Swing Pin 2 Only (R_L = 100 k)	V_{Lpp}	4.4 6.0	400 800	600 1000	500 900	600 1000	700 1100	550 950	750 1150	mVpp
High Band Output Voltage Swing Pin 15 Only (R_L = 100 k)	V_{Hpp}	4.4 6.0	600 1000	900 1400	700 1100	850 1350	1000 1500	800 1200	1100 1600	mVpp
Low Band–High Band Voltage Differential	ΔV	5.0		–		2.5	–	–	–	dB
Low Band–High Band Pin 2,15 Output Impedance AC only	z_o	–	–	–	–	80	–	–	–	Ω
Low Band–High Band Pin 2,15 2nd thru 14th Harmonics (R_L = 15 kΩ)	V_{2H}-V_{14H}	4.4 to 6.0	–	-20	–	-30	-25	–	-25	dB
Maximum Clock Pulse Frequency	f_{cl}	4.4	–	–	–	1.0	–	1.1	–	MHz
Turn-on Time (Power on to oscillation)	t_{on}	5.0	–	–	–	8.0	–	–	–	ms

Tabel 20/7.2-31: Elektrische kenmerken van de MC 14410.

ACTIVE LOW INPUTS		OUTPUTS	
Activated Row Lines	Activated Column Lines	Low Band Pin 2	High Band Pin 15
None	X**	dc level	dc level
X**	None	dc level	dc level
One	One	f_L*	f_H*
Two or more	One	dc level	f_H*
One	Two or more	f_L*	dc level
Two or more	Two or more	dc level	dc level

*See Table 2
**X = Don't care

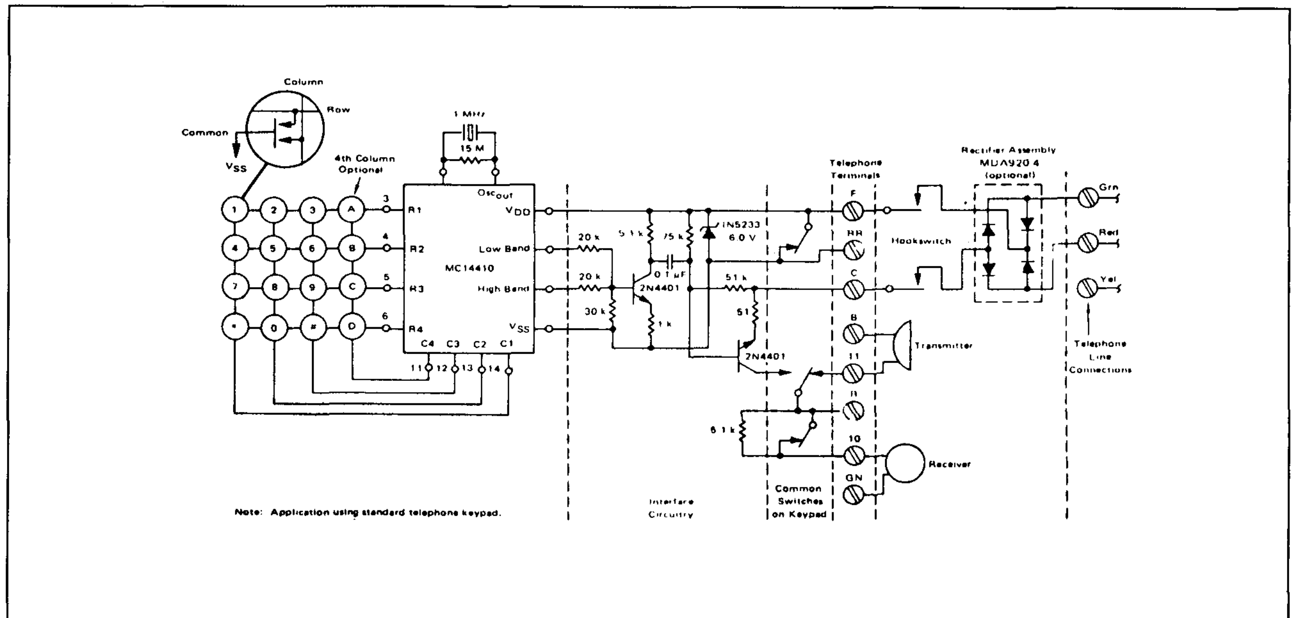
Tabel 20/7.2-32: Waarheidstabel voor de verschillende functies.

Input Line Activated (low)	Frequency Generated**	
	f_L (Hz)	f_H (Hz)
R1	697	–
R2	770	–
R3	852	–
R4	941	–
C1	–	1209
C2	–	1336
C3	–	1477
C4	–	1633

**All frequencies are accurate to ±0.2% (crystal tolerance not included).

Tabel 20/7.2-33: Uitgangsfrequenties van de hoge en de lage groep.

7.2 DTMF encoders



Figuur 20/7.2-42: Toepassingsvoorbeeld van aansluiting van de MC 14410 op het telefoonnet.

7.2 DTMF encoders

20/7.3

DTMF ontvangers

M-947

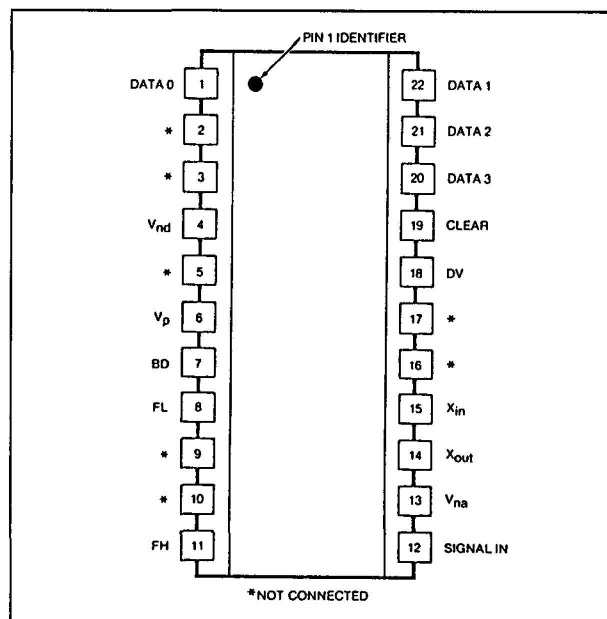
DTMF ontvanger

In de M-947 wordt de geschakelde condensator-techniek gecombineerd met digitale technieken om Dual-Tone Multi-frequency (DTMF) signalen om te zetten in 4-bit binaire data. De DTMF-signalen behoeven niet gefilterd te worden. De M-947 is opgenomen in een 22-pens dual-in-line behuizing (zie figuur 20/7.3-1) en werkt op een voedingsspanning van 12 V. Als frequentie-referentie wordt een 3,579 MHz TV-kristal gebruikt. In figuur 20/7.3-2 is de opbouw van deze geïntegreerde schakeling te zien.

Het SIGNAL IN signaal kan afkomstig zijn van een druktoetsen telefoon, een radio-ontvanger, bandrecorder of andere DTMF-signaalbronnen.

Eerst worden de kiestonen en ruis uitgefilterd, waarna het signaal in een hoge en een lage frequentie-component wordt gesplitst. Deze componenten worden vervolgens geanalyseerd om de waarde ervan te bepalen.

Geldige signalen worden gedecodeerd en opgeslagen aan de DATA-uitgangen. De CLEAR-ingang wordt gebruikt om alle functies van de M-947 te resetten, terwijl de BD-uitgang dient om vroegtijdig de aanwezigheid van een signaal aan te geven. DV is tenslotte een data-strobe. Alle uitgangen van de M-947 zijn compatibel met CMOS, standaard spanningsniveau-omzetters en transistor-drivers. Wanneer meerdere M-947's tegelijk worden gebruikt kan één van de oscillator-uitgangen in cascade worden geschakeld.



Figuur 20/7.3-1: Aansluitgegevens van de M-947.

Technische gegevens

- fabrikant: Teltone
- decodeert alle 16 DTMF-signalen
- condensator-gekoppelde SIGNAL IN ingang
- gelatchte 4-bit binaire uitgang
- ingebouwde uitfiltering van kiestonen en ruis
- uitstekende signaal/ruis karakteristieken en immuniteit voor spraak
- indicatie van vroege aanwezigheid van DTMF-toon
- uitgangsstrobe voor geldige data
- enkele 12 V voeding
- behuizing: 22-pens DIL (figuur 20/7.3-1)

7.3 DTMF ontvangers

Specificaties

De overige specificaties van de M-947 zijn gegeven in figuur 20/7.3-3 en in de tabellen 20/7.3-1 tot en met 20/7.3-4.

Voorbeeld-schakelingen

De M-947 kan worden toegepast voor telefonieschakelingen, PBX en intercom systemen en radio-telefoon apparatuur.

De ontvanger is zeer geschikt voor gebruik in antwoord- en opname-apparatuur, alarm- en controle-apparatuur en afstandsbediening, waardoor hij bijvoorbeeld kan worden toegepast in computers, voor telebankieren en kassasystemen.

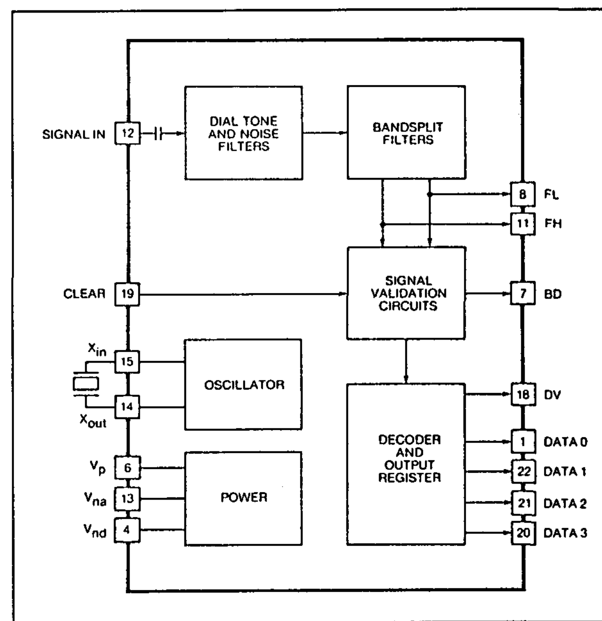
In de figuren 20/7.3-4, -5 en -6 zijn enkele toepassingsmogelijkheden getekend.

Pin	Function
V_p	Postive power supply connection.
V_{na}, V_{nd}	Negative power supply connections. V_{na} and V_{nd} should be at equal potential.
CLEAR	Clear. As shown in Figure 3, logic 1 applied to CLEAR resets the Signal Validation Circuits (see Figure 2) and forces the DATA outputs to the "D" row (all zeros) of Table 1. Logic 0 applied to CLEAR enables the Signal Validation Circuits.
SIGNAL IN	DTMF input, internally AC-coupled. See Table 1 for the frequency pairs associated with each DTMF signal.
DATA 0-3	Data. As shown in Figure 3, the DATA outputs change when a signal is validated and are maintained until a new signal is validated or logic 1 is applied to CLEAR. See Table 1 for the outputs associated with each DTMF signal.
BD	Button Down. As shown in Figure 3, BD goes to logic 1 after a signal is detected but before it has been validated as one of the frequency pairs listed in Table 2. If the signal is determined to be invalid, BD returns to logic 0 immediately. If the signal is determined to be valid, BD returns to logic 0 after the signal ends.
DV	Data Valid. As shown in Figure 3, DV goes to logic 1 after the DATA outputs change and returns to logic 0 after the signal ends. To read DATA during signal presence, use the leading edge of DV. To read DATA after signal presence, use the trailing edge of DV.
FL, FH	Normally not used.
X_{in}, X_{out}	Input and output connections for a 3.579-MHz television color burst crystal.

Tabel 20/7.3-1: Pen-functies en signalen van de M-947.

SIGNAL	LOW-FREQUENCY COMPONENT	HIGH FREQUENCY COMPONENT	DATA OUTPUTS 3 2 1 0	OUTPUT EQUIVALENT HEX	OUTPUT EQUIVALENT OCTAL
1	697 Hz	1209 Hz	0 0 0 1	1	1
2	697 Hz	1336 Hz	0 0 1 0	2	2
3	697 Hz	1477 Hz	0 0 1 1	3	3
4	770 Hz	1209 Hz	0 1 0 0	4	4
5	770 Hz	1336 Hz	0 1 0 1	5	5
6	770 Hz	1477 Hz	0 1 1 0	6	6
7	852 Hz	1209 Hz	0 1 1 1	7	7
8	852 Hz	1336 Hz	1 0 0 0	8	10
9	852 Hz	1477 Hz	1 0 0 1	9	11
0	941 Hz	1336 Hz	1 0 1 0	A	12
*	941 Hz	1209 Hz	1 0 1 1	B	13
#	941 Hz	1477 Hz	1 1 0 0	C	14
A	697 Hz	1633 Hz	1 1 0 1	D	15
B	770 Hz	1633 Hz	1 1 1 0	E	16
C	852 Hz	1633 Hz	1 1 1 1	F	17
D	941 Hz	1633 Hz	0 0 0 0	0	0

Tabel 20/7.3-2: De omzetting van DTMF-signalen in binaire data.



Figuur 20/7.3-2: Blokschema van de DTMF-ontvanger M-947.

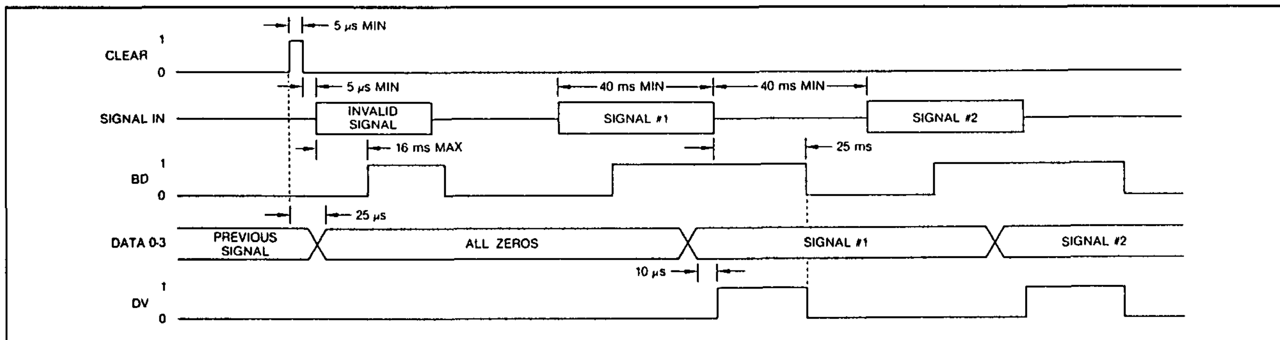
7.3 DTMF ontvangers

DC Supply Voltage	14.5 V
Voltage on SIGNAL IN	(V_p + 25 V) to (V_{na} − 25 V)
Voltage on Any Pin Except SIGNAL IN	(V_p + 0.3 V) to (V_{na} − 0.3 V)
Storage Temperature Range	− 40° to 85° C
Operating Temperature Range	0° to 70° C
Lead Soldering Temperature	260° C for 5 seconds at 0.035 inches (0.89 mm) from package

Tabel 20/7.3-3: Maximaal toegelaten waarden.

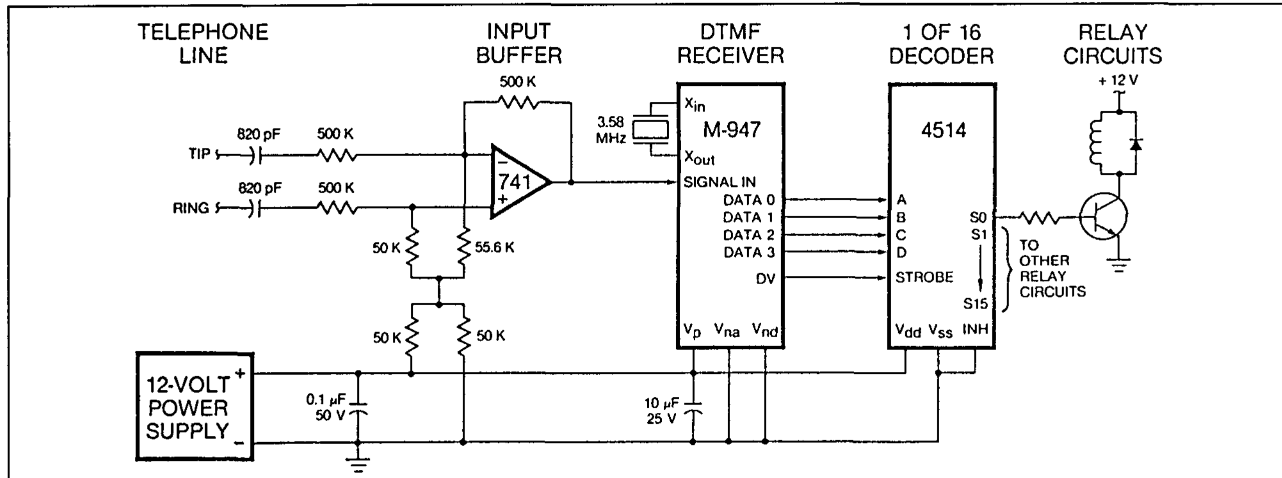
	Parameter	Min	Max	Units
Power Requirements	Supply Voltage	11.0	13.5	Vdc
	Supply Voltage Ripple	—	30	mVpp
	Supply Current	—	85	mA
CLEAR Input Requirements	Logic 0 Voltage	− 0.3	2.0	V
	Logic 1 Voltage	10.0	12.3	V
	Input Current	− 50	50	μA
SIGNAL IN Input Requirements	Signal Level	− 24	+ 6	dBm
	Signal Duration	40	—	ms
	Interval Between Signals	40	—	ms
	Signal Cycle Time	85	—	ms
	Signal Present Without Detection	—	20	ms
	Interruption of Signal Without Redetection	—	20	ms
	Signal Frequency Deviation	− (1.5% + 2)	+ (1.5% + 2)	Hz
	Twist	− 10	+ 10	dB
	Signal-to-Noise Ratio	18	—	dB
	Noise Level	—	− 37	dBm
	Dial Tone Level (f≤500 Hz)	—	− 5	dBm
	Precise Dial Tone Level	—	0	dBm
DATA, BD, and DV Output Characteristics	Logic 0 Voltage	—	2	V
	Logic 1 Voltage	10	—	V
	Output Current	− 0.1	0.1	mA
Miscellaneous Characteristics	Power Dissipation	—	1.3	W
	CLEAR Input Capacitance	—	15	pF
	SIGNAL IN Input Impedance (1 kHz)	450k	—	ohms

Tabel 20/7.3-4: Elektrische specificaties van de M-947.

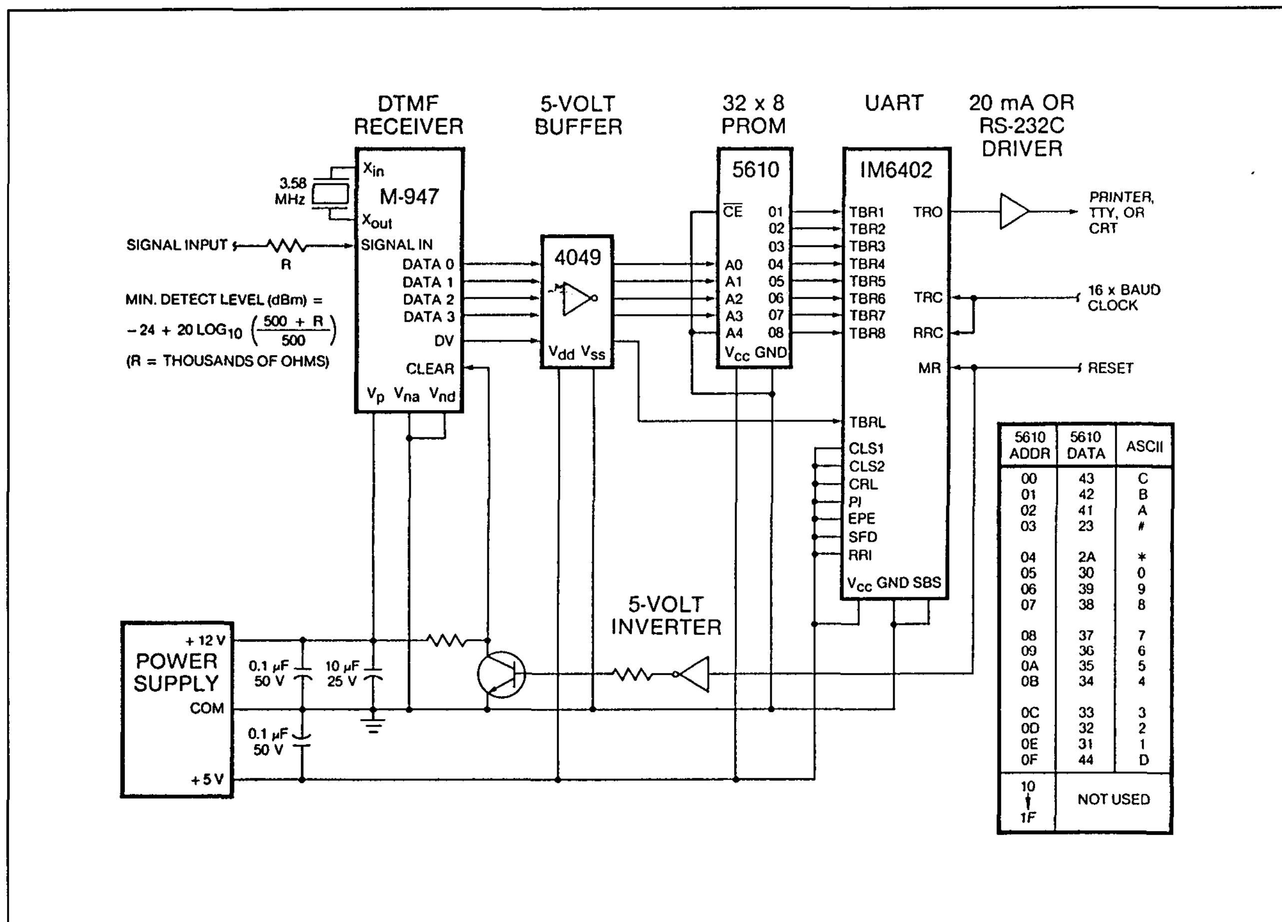


Figuur 20/7.3-3: De timing van de optredende signalen.

7.3 DTMF ontvangers



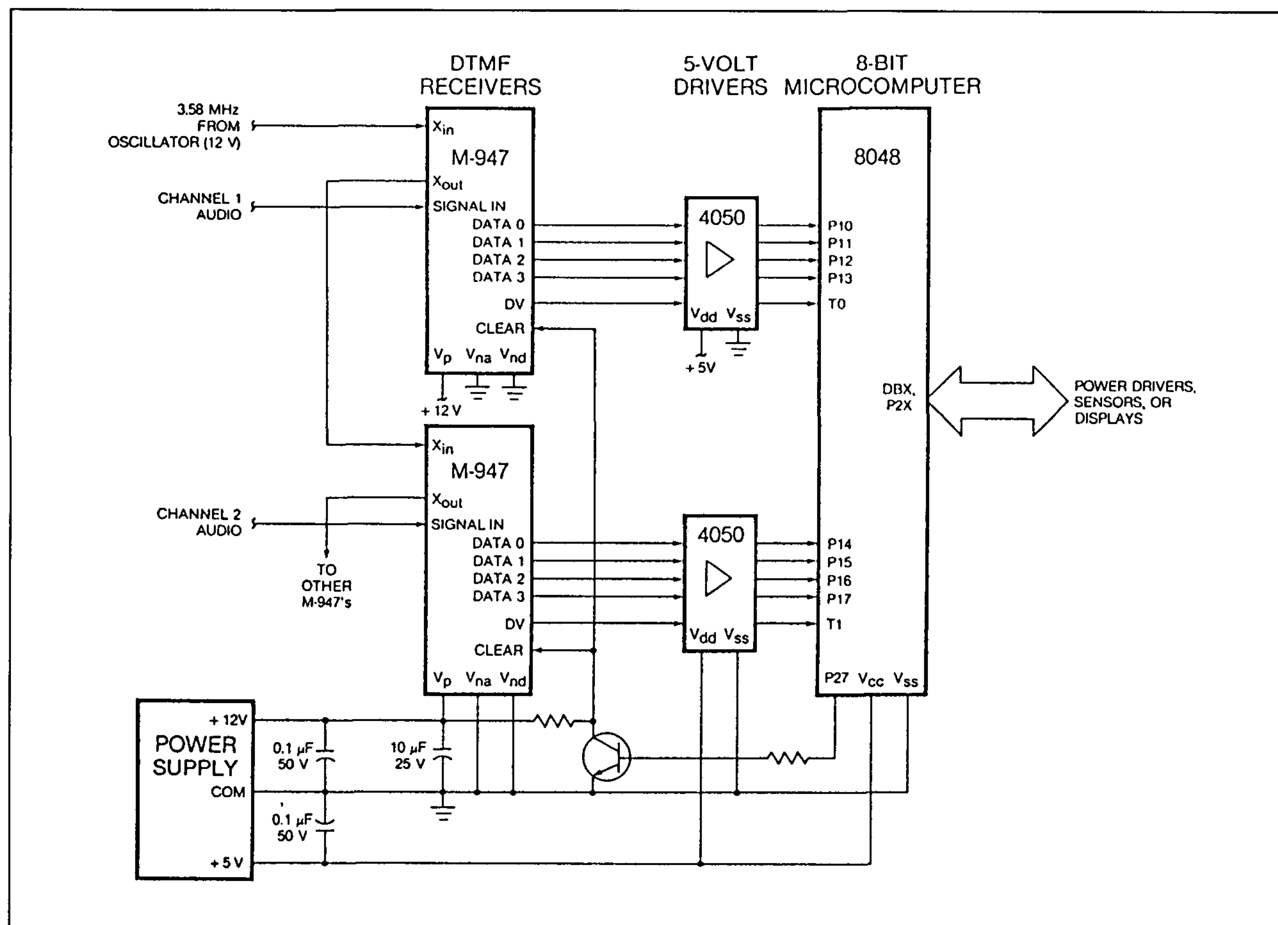
Figuur 20/7.3-4: Het besturen van relais via de telefoonlijn.



5610 ADDR	5610 DATA	ASCII
00	43	C
01	42	B
02	41	A
03	23	#
04	2A	*
05	30	0
06	39	9
07	38	8
08	37	7
09	36	6
0A	35	5
0B	34	4
0C	33	3
0D	32	2
0E	31	1
0F	44	D
10 ↓ 1F	NOT USED	

Figuur 20/7.3-5: De omzetting van DTMF-signalen met instelbaar minimum detectieniveau in seriële ASCII-karakters.

7.3 DTMF ontvangers



Figuur 20/7.3-6: Intelligente tweekanaals DTMF-ontvanger, waarbij een externe clock-oscillator wordt gebruikt.

M-956
DTMF ontvanger

De M-956 van Teltone combineert geschakelde-condensator (switched capacitor) en digitale technieken voor het omzetten van Dual-Tone Multi-frequency (DTMF) in 4-bits binaire data.

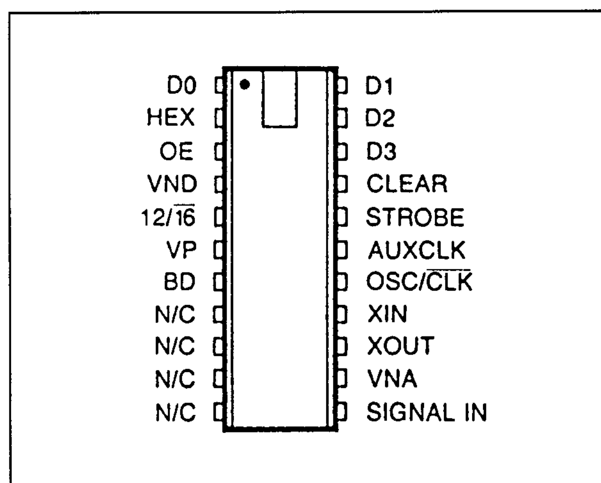
De in CMOS vervaardigde monolithische ontvanger heeft een 22-pens plastic of ceramische DIL behuizing (figuur 20/7.3-7) en werkt op een enkele 5 V voeding. De enige externe componenten die de M-956 nodig heeft zijn een goedkoop 3,579 MHz TV-kristal en een weerstand. Wanneer meerdere ontvangers worden toegepast kan één van de clock-uitgangen worden gebruikt voor aansturing van de andere tijdbases.

De SIGNAL IN-ingang van de M-956 (figuur 20/7.3-8) kan direkt worden aangesloten op een telefoonlijn, een radio-ontvanger, bandrecorder of andere DTMF-bron. De ingangstrappen van de M-956 filteren de ruis uit, splitsen het signaal in bestanddelen voor de hoog- en laagfrequent groepen en begrenzen elk bestanddeel om automatische versterkingsregeling te verkrijgen. Elke groep bevat vier discriminatoren die de individuele tonen detecteren. De tijdsduur van de tonen wordt in post-processing trappen bepaald, waarna de binaire informatie in het van HEX afhankelijke formaat op de uitgangen verschijnt. Wanneer geldige data in het uitgangsregister aanwezig is wordt de STROBE-uitgang geaktiveerd. STROBE wordt ge-

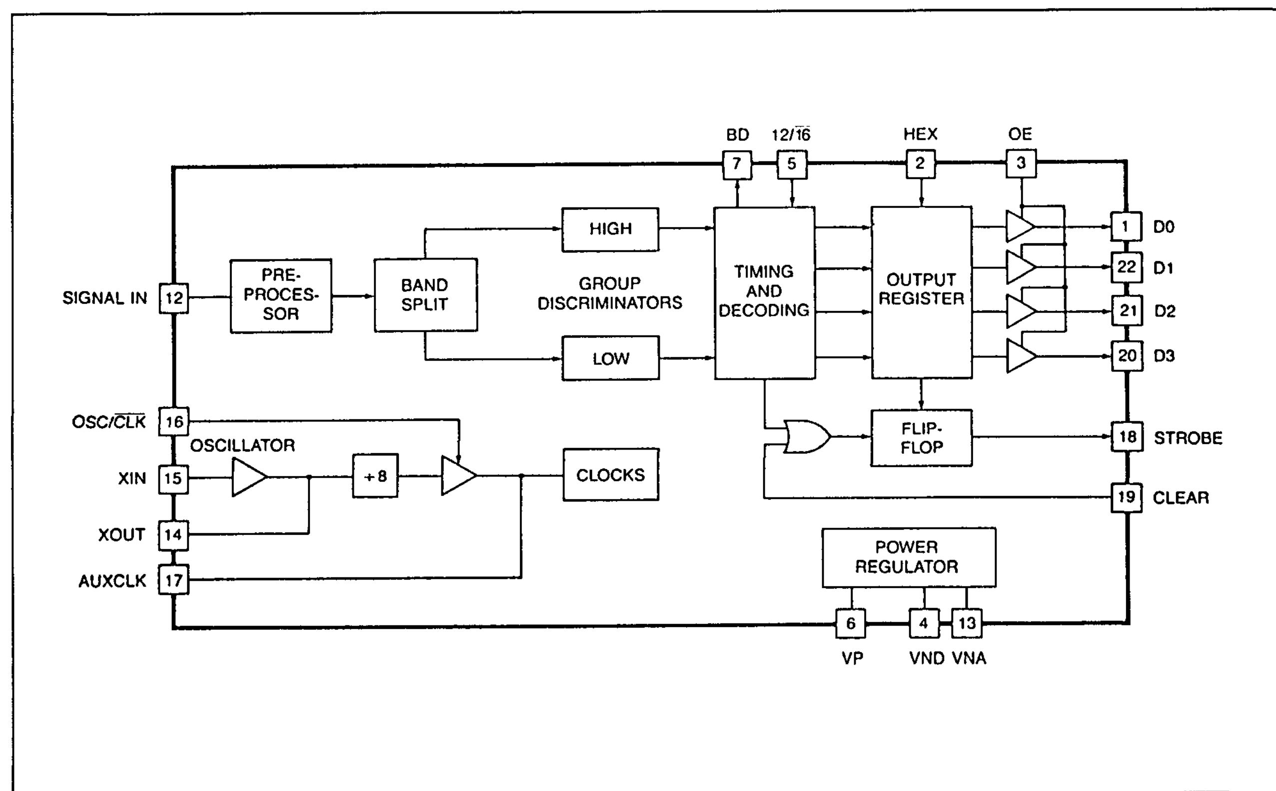
cleared door een geldige end-of-signal pause of met behulp van de CLEAR-ingang. Toepassingen waarbij toon-blokkering vereist is, worden gemakkelijker mogelijk door de "early signal presence" indicator BD. De 3-state data-uitgangen zijn compatibel met logische schakelingen of microprocessoren.

Technische gegevens

- fabrikant: Teltone
- complete DTMF-ontvanger in een 22-pens plastic of ceramische DIL behuizing (figuur 20/7.3-7)
- decodeert alle 16 DTMF-cijfers
- uitstekende immuniteit voor spraak
- voldoet aan immuniteitseisen voor telefoonpulsen
- instelbare 4-bit hexadecimale of binair gecodeerde 2-uit-8 uitgang (tabel 20/7.3-6)
- gefabriceerd in CMOS (geringe dissipatie)
- werkt op enkele 5 V voeding
- gebruikt goedkoop 3,58 MHz kristal
- 3-state uitgangen



Figuur 20/7.3-7: Aansluitgegevens van de M-956.

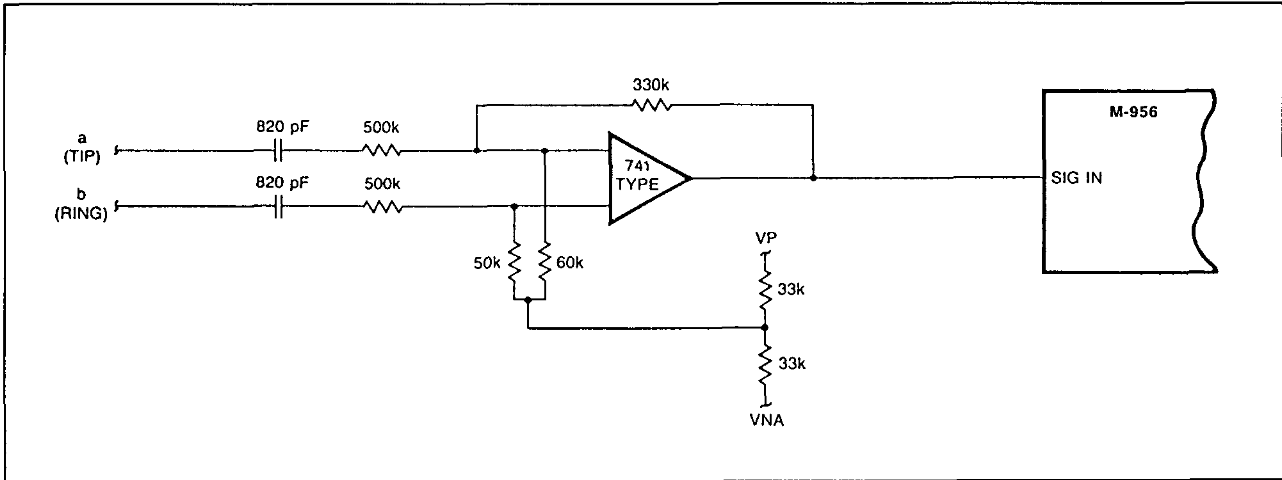


Figuur 20/7.3-8: Blokschema van de DTMF-ontvanger M-956.

7.3 DTMF ontvangers

Pin	Function
SIGNAL IN	DTMF input. Timings are shown in Figure 3. Internally biased so that the input signal may be AC coupled, SIGNAL IN also permits DC coupling as long as the input voltage does not exceed the positive supply. Proper coupling is shown in Figure 6. See Table 2 for the frequency pairs associated with each DTMF signal.
12/$\overline{16}$	DTMF signal detection control. When 12/$\overline{16}$ is at logic "1", the M-956 detects the 12 most commonly used DTMF signals (1 through #). When 12/$\overline{16}$ is at logic "0", the M-956 detects all 16 DTMF signals (1 through D).
D3, D2, D1, D0	Data outputs. When enabled by the OE input, the data outputs provide the code corresponding to the detected digit in the format programmed by the HEX pin. See Table 2. The data outputs become valid after a tone pair has been detected and are cleared when a valid pause is timed. Timings are shown in Figure 3.
OE	Output enable. When OE is at logic "1", the data outputs are in the CMOS push/pull state and represent the contents of the output register (see Figure 2). When OE is driven to logic "0", the data outputs are forced to the high-impedance or "third" state. Timings are shown in Figure 3.
HEX	Binary output format control. When HEX is at logic "1", the output of the M-956 is full, 4-bit binary. When HEX is at logic "0", the output is binary coded 2-of-8. Table 2 shows the output codes.
STROBE	Valid data indication. STROBE goes to logic "1" after a valid tone pair is sensed and decoded at the data outputs. STROBE remains at logic "1" until a valid pause occurs or the CLEAR input is driven to logic "1", whichever is earlier. Timings are shown in Figure 3.
CLEAR	STROBE control. Driving CLEAR to logic "1" forces the STROBE output to logic "0". When CLEAR is at logic "0", STROBE is forced to logic "0" only when a valid pause is detected.
BD	Early signal presence output. BD indicates that a possible signal has been detected and is being validated. As shown in Figure 3, BD precedes STROBE and the data outputs.
XIN, XOUT	Crystal connections. When an auxiliary clock is used, XIN should be tied to logic "1". See Figure 6.
OSC/$\overline{CLK}$	Time base control. When OSC/$\overline{CLK}$ is at logic "1", the output of the M-957's internal oscillator is selected as the time base. When OSC/$\overline{CLK}$ is at logic "0" and XIN is at logic "1", the AUXCLK input is selected as the time base.
AUXCLK	Auxiliary clock input. When OSC/$\overline{CLK}$ and XIN are at logic "0", the AUXCLK input is selected as the M-956's time base. The auxiliary input must be 3.58 MHz divided by 8 for the M-956 to operate to specifications. If unused, AUXCLK should be left open.
VNA, VND	Negative analog and digital power supply connections. Separated on the chip for greater system flexibility, VNA and VND should be at equal potential.
VP	Positive power supply connection.
N/C	Not connected. These pins have no internal connection and may be left floating.

Tabel 20/7.3-5: Functies van de aansluitpennen.



Figuur 20/7.3-9: Interface voor differentiële aansluiting van de M-956 op de telefoonlijnen.

7.3 DTMF ontvangers

SIGNAL	LOW-FREQUENCY COMPONENT (Hz)	HIGH-FREQUENCY COMPONENT (Hz)	HEX OUTPUT FORMAT	2-OF-8 OUTPUT FORMAT
			3 2 1 0	3 2 1 0
1	697	1209	0 0 0 1	0 0 0 0
2	697	1336	0 0 1 0	0 0 0 1
3	697	1477	0 0 1 1	0 0 1 0
4	770	1209	0 1 0 0	0 1 0 0
5	770	1336	0 1 0 1	0 1 0 1
6	770	1477	0 1 1 0	0 1 1 0
7	852	1209	0 1 1 1	1 0 0 0
8	852	1336	1 0 0 0	1 0 0 1
9	852	1477	1 0 0 1	1 0 1 0
0	941	1336	1 0 1 0	1 1 0 1
*	941	1209	1 0 1 1	1 1 0 0
#	941	1477	1 1 0 0	1 1 1 0
A	697	1633	1 1 0 1	0 0 1 1
B	770	1633	1 1 1 0	0 1 1 1
C	852	1633	1 1 1 1	1 0 1 1
D	941	1633	0 0 0 0	1 1 1 1

Note: The M-956 detects signals A through D only when the $12/\overline{16}$ input is at logic "1".

Tabel 20/7.3-6: DTMF naar binair decodering.

Toepassingen

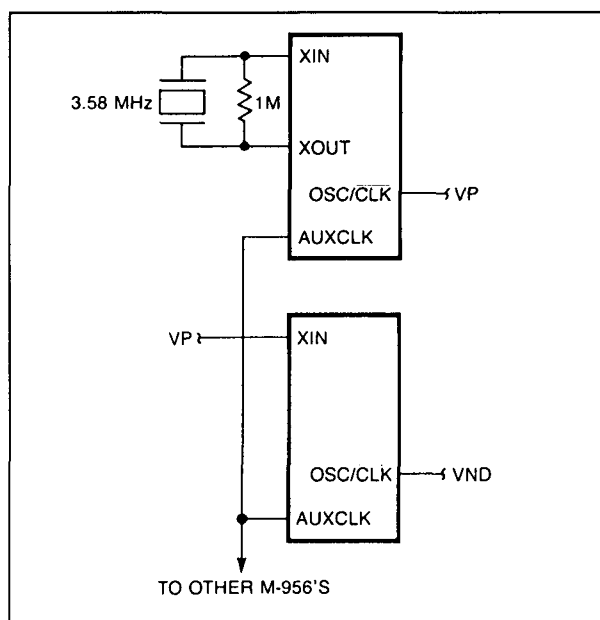
De M-956 kan worden toegepast voor telefonieschakelingen in centrales, PBX en intercom systemen en voor radio-telefoon apparatuur. De ontvanger is zeer geschikt om te worden toegepast voor afstandsbediening en controle-apparatuur en wordt bijvoorbeeld gebruikt als data-ingang van computers.

Specificaties

De specificaties van de M-956 zijn samengevat in figuur 20/7.3-11 en de tabellen 20/7.3-7 en -8.

DC Supply Voltage	7.0 V
Voltage on SIGNAL IN	(VP + 0.5 V) to (VND − 22 V)
Voltage on Any Pin Except SIGNAL IN	(VP + 0.5 V) to (VND − 0.5 V)
Storage Temperature Range	−40° to 85° C
Operating Temperature Range	0° to 70° C
Lead Soldering Temperature	260° C for 5 seconds

Tabel 20/7.3-7: Maximaal toegelaten waarden.



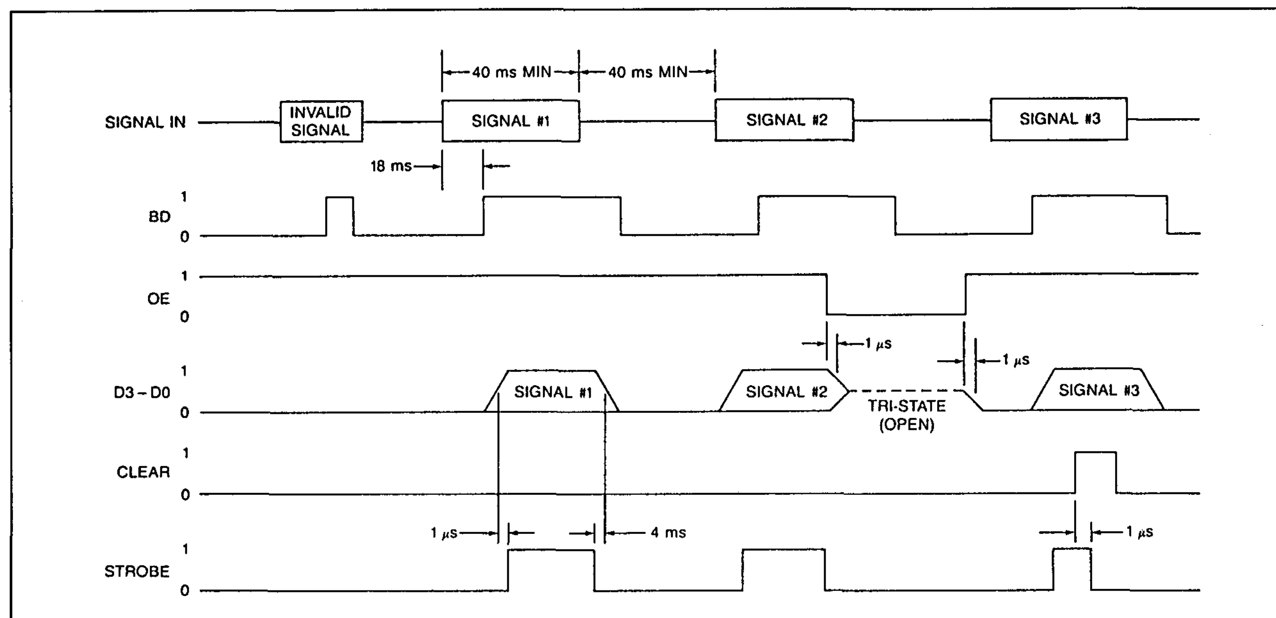
Figuur 20/7.3-10: Het gebruik van een gemeenschappelijke clock voor meerdere M-956 ontvangers.

7.3 DTMF ontvangers

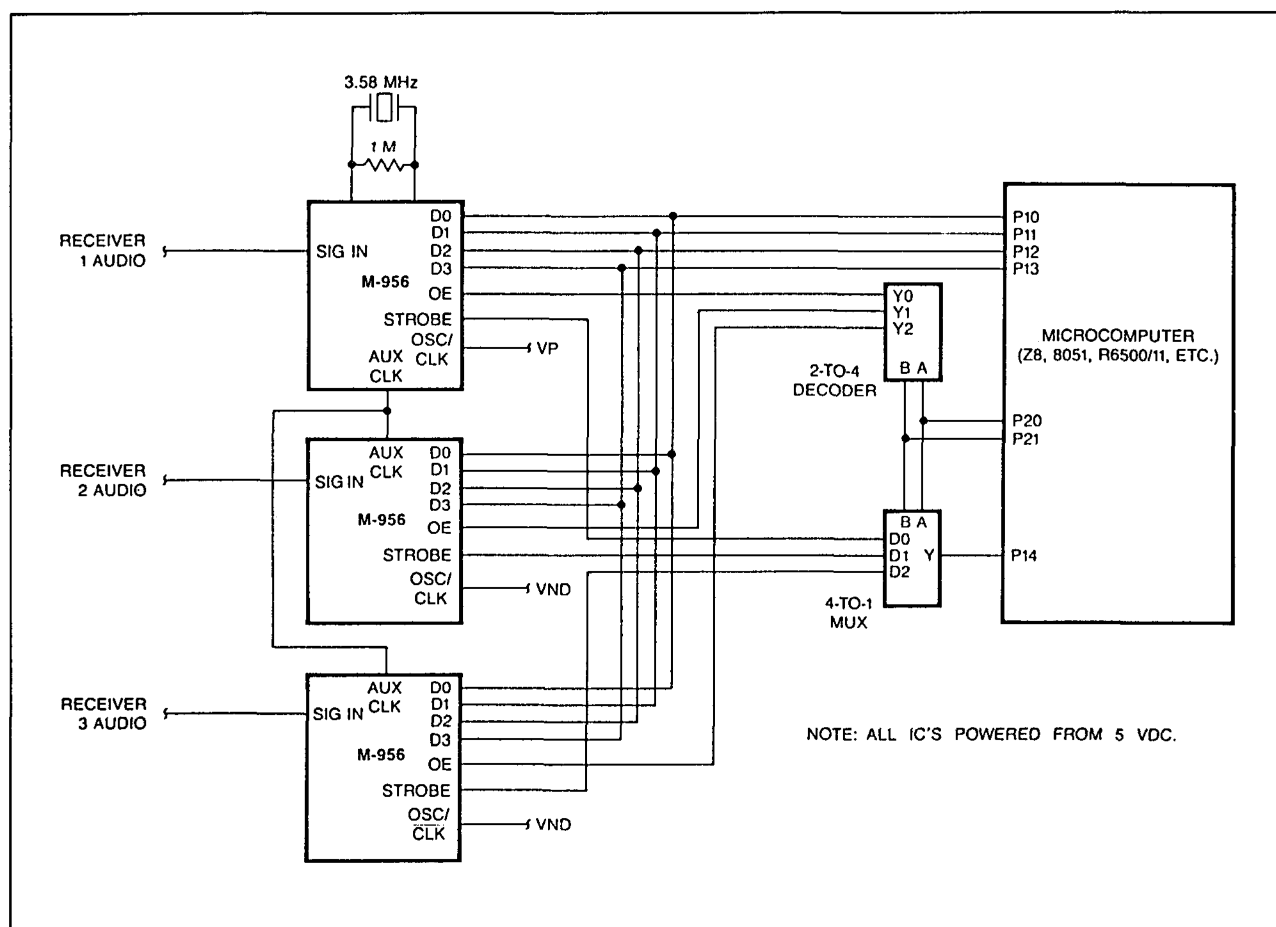
	Parameter	Conditions	Min	Typ	Max	Units
SIGNAL IN Input Requirements	Signal Level (per tone)	–	−27	–	0	dBm
	Signal Duration	–	40	30	–	ms
	Interval Between Signals	–	40	35	–	ms
	Signal Present Without Detection	–	–	–	20	ms
	Interruption of Signal Without Redetection	–	–	–	20	ms
	Signal Frequency Deviation With Detection	–	–	±2.5%	±(1.5% + 2)	Hz
	Signal Frequency Deviation Without Detection	–	±3.5%	±3.0%	–	Hz
	Twist	–	–	–	±10	dB
	Gaussian Noise	–	–	12	A − 7	dB
	Dial Tone Level (per tone, F ≤ 480 Hz)	–	–	–	A + 0	dB
Digital Input Requirements	Logic 0 Voltage	–	0	–	1.5	V
	Logic 1 Voltage	–	3.5	–	5.0	V
Digital Output Characteristics	Logic 0 Voltage	$I_O = 1$ mA	0	–	0.5	V
	Logic 1 Voltage	$I_O = -1$ mA	4.5	–	5.0	V
Miscellaneous Characteristics	Power Dissipation	–	–	0.04	1.0	W
	SIGNAL IN Input Impedance	F = 1 kHz, paralleled with 15 pF	100k	–	–	ohms
Power Requirements	Supply Current	VP − VND = 5 V ± 10% VP − VNA = 5 V ± 10%	–	8	18	mA
	Power Supply Wide Band Noise (A = 0, B = 0)	VP − VND = 5 V VP − VNA = 5 V	–	–	10	mVpp

Tabel 20/7.3-8: Elektrische specificaties van de M-956.

7.3 DTMF ontvangers



Figuur 20/7.3-11: Timing van de signalen.



Figuur 20/7.3-12: Toepassing waarbij meerdere M-956 ontvangers op een microprocessor zijn aangesloten.

7.3 DTMF ontvangers

Voorbeeld-schakeling

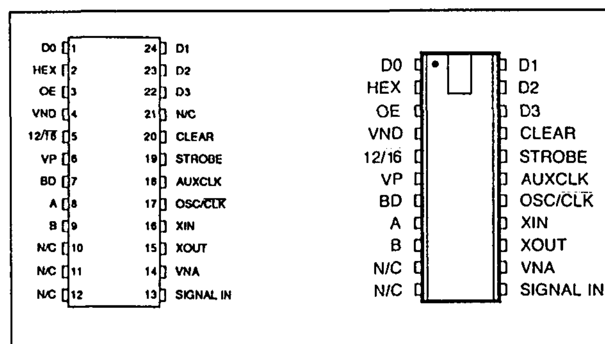
- Figuur 20/7.3-12:

Toepassings voorbeeld waarbij meerdere M-956 ontvangers op een microprocessor zijn aangesloten.

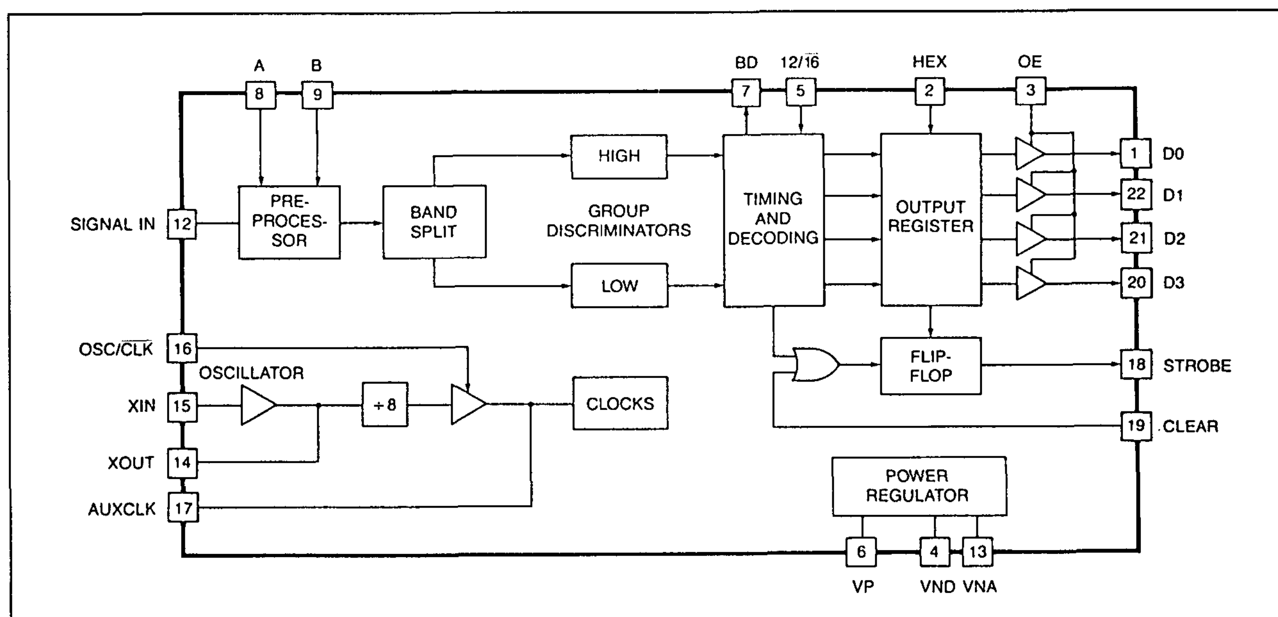
M-957 (-01/-02), 75T957, 75T957A

DTMF ontvanger

De Teltone M-957 DTMF ontvanger is leverbaar in twee uitvoeringen: de M-957-01 die op een voedingsspanning tussen 5 V en 12 V werkt en de nieuwere versie M-957-02 die op 5 V werkt. Alle kenmerken behalve de elektrische (die worden dan ook apart vermeld) zijn voor beide typen gelijk. In de M-957 zijn geschakelde-condensator (switched capacitor) en digitale technieken gecombineerd om Dual-Tone Multi-frequency (DTMF) te converteren in 4-bits binaire data. Er zijn speciale filters ingebouwd voor het verwijderen van kiestonen en 60 Hz ruis. De CMOS monolithische M-957 is opgenomen in een 22-pens plastic of ceramische DIL-behuizing. De M-957 heeft als externe componenten alleen een goedkoop 3,579 MHz TV-kristal en een weerstand nodig. Bij toepassing van meerdere M-957's kan één van de clock-uitgangen worden gebruikt voor het aansturen van de overige tijdbases.



Figuur 20/7.3-13: Aansluitgegevens van de M-957.



Figuur 20/7.3-14: Blokschema van de DTMF-ontvanger M-957.

7.3 DTMF ontvangers

Pin	Function
SIGNAL IN	DTMF input. Timings are shown in Figure 3. Internally biased so that the input signal may be AC coupled, SIGNAL IN also permits DC coupling as long as the input voltage does not exceed the positive supply. Proper coupling is shown in Figure 5. See Table 2 for the frequency pairs associated with each DTMF signal.
12/$\overline{16}$	DTMF signal detection control. When 12/$\overline{16}$ is at logic "1", the M-957 detects the 12 most commonly used DTMF signals (1 through #). When 12/$\overline{16}$ is at logic "0", the M-957 detects all 16 DTMF signals (1 through D).
A, B	Binary DTMF signal sensitivity control inputs. A and B select the sensitivity of the SIGNAL IN input to a maximum of −31 dBm.
D3, D2, D1, D0	Data outputs. When enabled by the OE input, the data outputs provide the code corresponding to the detected digit in the format programmed by the HEX pin. See Table 2. The data outputs become valid after a tone pair has been detected and are cleared when a valid pause is timed. Timings are shown in Figure 3.
OE	Output enable. When OE is at logic "1", the data outputs are in the CMOS push/pull state and represent the contents of the output register (see Figure 2). When OE is driven to logic "0", the data outputs are forced to the high-impedance or "third" state. Timings are shown in Figure 3.
HEX	Binary output format control. When HEX is at logic "1", the output of the M-957 is full, 4-bit binary. When HEX is at logic "0", the output is binary coded 2-of-8. Table 2 shows the output codes.
STROBE	Valid data indication. STROBE goes to logic "1" after a valid tone pair is sensed and decoded at the data outputs. STROBE remains at logic "1" until a valid pause occurs or the CLEAR input is driven to logic "1", whichever is earlier. Timings are shown in Figure 3.
CLEAR	STROBE control. Driving CLEAR to logic "1" forces the STROBE output to logic "0". When CLEAR is at logic "0", STROBE is forced to logic "0" only when a valid pause is detected. Tie to VNA or VND when not used.
BD	Early signal presence output. BD indicates that a possible signal has been detected and is being validated. As shown in Figure 3, BD precedes STROBE and the data outputs.
XIN, XOUT	Crystal connections. When an auxiliary clock is used, XIN should be tied to logic "1". See Figure 6.
OSC/$\overline{CLK}$	Time base control. When OSC/$\overline{CLK}$ is at logic "1", the output of the M-957's internal oscillator is selected as the time base. When OSC/$\overline{CLK}$ is at logic "0" and XIN is at logic "1", the AUXCLK input is selected as the time base.
AUXCLK	Auxiliary clock input. When OSC/$\overline{CLK}$ is at logic "0" and XIN is at logic "1", the AUXCLK input is selected as the M-957's time base. The auxiliary input must be 3.58 MHz divided by 8 for the M-957 to operate to specifications. If unused, AUXCLK should be left open.
VNA, VND	Negative analog and digital power supply connections. Separated on the chip for greater system flexibility, VNA and VND should be at equal potential.
VP	Positive power supply connection.
N/C	Not connected. These pins have no internal connection and may be left floating.

Tabel 20/7.3-9: Functies van de aansluitpennen.

Technische gegevens

- fabrikanten:
  Teltone: M-957
  Silicon Systems: 75T957: 5 V; 75T957A: 12 V
- decodeert alle 16 DTMF-cijfers
- 22-pens plastic/ceramische DIL of 24-pens SO behuizing (figuur 20/7.3-13)
- uitstekende immuniteit voor kiestonen en spraak
- voldoet aan immuniteitseisen voor telefoonpulsen
- digitaal instelbare gevoeligheid tot -38 dBm
- instelbare 4-bit hexadecimale of binair gecodeerde 2-uit-8 uitgang (tabel 20/7.3-10)
- geringe dissipatie door CMOS-technologie
- enkele voeding:
  M-957-01: 5 V tot 12 V
  M-957-02: 5 V
- gebruikt goedkoop 3,58 MHz kristal
- 3-state uitgangen

7.3 DTMF ontvangers

SIGNAL	LOW-FREQUENCY COMPONENT (Hz)	HIGH-FREQUENCY COMPONENT (Hz)	HEX OUTPUT FORMAT	2-OF-8 OUTPUT FORMAT
			3 2 1 0	3 2 1 0
1	697	1209	0 0 0 1	0 0 0 0
2	697	1336	0 0 1 0	0 0 0 1
3	697	1477	0 0 1 1	0 0 1 0
4	770	1209	0 1 0 0	0 1 0 0
5	770	1336	0 1 0 1	0 1 0 1
6	770	1477	0 1 1 0	0 1 1 0
7	852	1209	0 1 1 1	1 0 0 0
8	852	1336	1 0 0 0	1 0 0 1
9	852	1477	1 0 0 1	1 0 1 0
0	941	1336	1 0 1 0	1 1 0 1
*	941	1209	1 0 1 1	1 1 0 0
#	941	1477	1 1 0 0	1 1 1 0
A	697	1633	1 1 0 1	0 0 1 1
B	770	1633	1 1 1 0	0 1 1 1
C	852	1633	1 1 1 1	1 0 1 1
D	941	1633	0 0 0 0	1 1 1 1

Note: The M-957 detects signals A through D only when the $12/\overline{16}$ input is at logic "0".

Tabel 20/7.3-10: Omzetting van DTMF naar binair.

DC Supply Voltage	VNA 16.0 V
Voltage on SIGNAL IN	(VP+0.5 V) to (VNA−22 V)
Voltage on Any Pin Except SIGNAL IN	(VP+0.5 V) to (VND−0.5 V)
Storage Temperature Range	−40° to 85° C
Operating Temperature Range	−40° to 70° C
Lead Soldering Temperature	260° C for 5 seconds
Power Dissipation	1W

Tabel 20/7.3-11: Maximaal toegelaten waarden voor de M-957-01 (5 V tot 12 V-type).

DC Supply Voltage	VNA 7 V
Voltage on SIGNAL IN	(VP+0.5 V) to (VNA−22 V)
Voltage on Any Pin Except SIGNAL IN	(VP+0.5 V) to (VND−0.5 V)
Storage Temperature Range	−40° to 85° C
Operating Temperature Range	−40° to 70° C
Lead Soldering Temperature	260° C for 5 seconds
Power Dissipation	1W

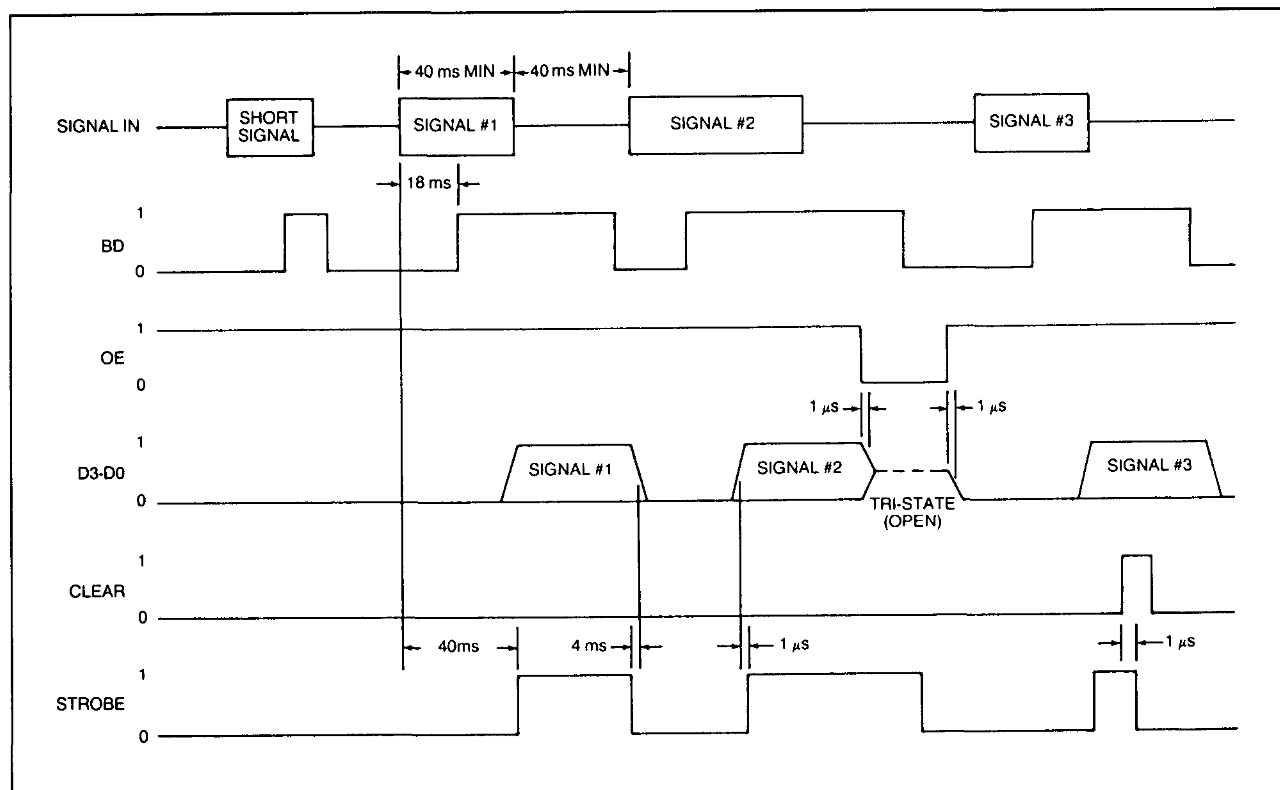
Tabel 20/7.3-12: Maximaal toegelaten waarden voor de M-957-02 (5 V-type).

Toelichting

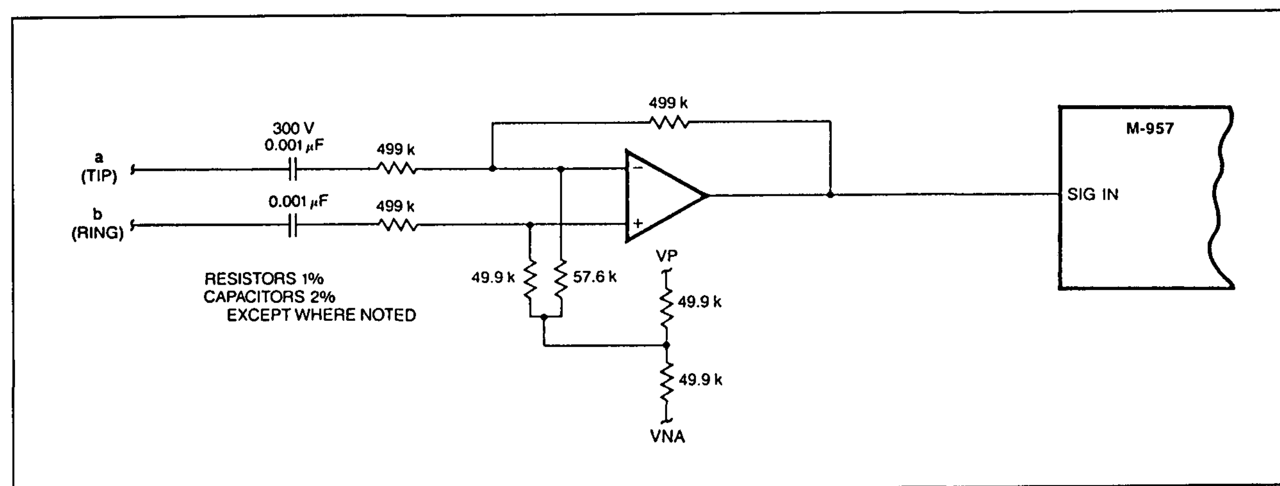
De SIGNAL IN-ingang van de M-957 kan direkt worden aangesloten op telefoonlijnen, radio-ontvangers, bandrecorders of andere DTMF-bronnen.
Met de ingangen A en B kan de gevoeligheid tot maximaal -38 dBm bij 5 V worden ingesteld, terwijl de $12/\overline{16}$-ingang bepaalt welke signalen worden gedetecteerd.
De pre-processing trappen in de M-957 filteren kiestonen en ruis weg, splitsen het signaal in zijn hoog- en laagfrequent componenten en begrenzen elke component om automatische versterkingsregeling te verkrijgen.
Vier discriminatoren in elke groep detecteren vervolgens de individuele tonen. In de post-processing trappen van de M-957 wordt de tijdsduur van de tonen bepaald en wordt de binaire informatie in het van HEX afhankelijke formaat op de uitgangen gezet. De STROBE-uitgang wordt aktief wanneer geldige

7.3 DTMF ontvangers

data in het uitgangsregister aanwezig is en gecleared door een geldige end-of-signal pause of door het CLEAR-signaal. BD is de zogenaamde "early signal presence" indicator. De 3-state data-uitgangen zijn compatibel met logische schakelingen of microprocessoren.



Figuur 20/7.3-15: Tijddiagram van de optredende signalen.



Figuur 20/7.3-16: Interface voor differentiële aansluiting van een M-957 op telefoonlijnen.

7.3 DTMF ontvangers

	Parameter	Conditions	Min	Typ	Max	Units
SIGNAL IN Input Requirements	Signal Level (per tone)	VP = 12V				
		A = 0, B = 0	−24	—	+6	dBm
		A = 1, B = 0	−27	—	+3	dBm
		A = 0, B = 1	−30	—	0	dBm
		A = 1, B = 1	—	−32	—	dBm
		VP = 5V				
		A = 0, B = 0	−32	—	−2	dBm
		A = 1, B = 0	−35	—	−5	dBm
		A = 0, B = 1	−38	—	−8	dBm
		A = 1, B = 1	—	−40	—	dBm
	Signal Duration	—	40	—	—	ms
	Interval Between Signals	—	40	—	—	ms
	Signal Present Without Detection	—	—	—	20	ms
	Interruption of Signal Without Redetection	—	—	—	20	ms
	Signal Frequency Deviation With Detection	—	—	±2.5%	±(1.5% + 2)	Hz
	Signal Frequency Deviation Without Detection	—	±3.5%	±3.0%	—	Hz
	Twist	—	—	—	±10	dB
	Gaussian Noise	—	—	12	A − 7	dB
	Dial Tone Level (per tone, F ≤ 480 Hz)	—	—	—	A + 22	dB
Digital Input Requirements	Logic 0 Voltage	VP = 12V	0	—	3.6	V
		VP = 5V	0	—	1.5	V
	Logic 1 Voltage	VP = 12V	8.4	—	12.0	V
		VP = 5V	3.5	—	5.0	V
Digital Output Characteristics	Logic 0 Voltage	VP = 12V, I_O = 1.0 mA	0	—	1.2	V
		VP = 5V, I_O = 0.4 mA	0	—	0.5	V
	Logic 1 Voltage	VP = 12V, I_O = −0.5 mA	10.8	—	12.0	V
		VP = 5V, I_O = −0.2 mA	4.5	—	5.0	V
	Tri-State Leakage	—	—	—	10.0	uA
Miscellaneous Characteristics	CMOS Latch-up Voltage	—	20	—	—	V
	SIGNAL IN Input Impedance	F = 1 kHz, paralleled with 15 pF	100k	—	—	ohms
Power Requirements	Supply Current	VP = 12V	—	17	40	mA
		VP = 5V	—	6	18	mA
	Power Dissipation (Outputs Open)	VP = 12V	—	204	480	mW
		VP = 5V	—	30	90	mW
	Power Supply Wide Band Noise (A = 0, B = 0)	—	—	—	10	mVpp

Tabel 20/7.3-13: Elektrische specificaties van de M-957-01 (5 V-waarden ook geldig voor M-957-02).

7.3 DTMF ontvangers

	Parameter	Conditions	Min	Typ	Max	Units
SIGNAL IN Input Requirements	Signal Level (per tone)	VP = 5 V				
		A = 0, B = 0	−32	—	−2	dBm
		A = 1, B = 0	−35	—	−5	dBm
		A = 0, B = 1	−38	—	−8	dBm
		A = 1, B = 1	—	−40	—	dBm
	Signal Duration	—	40	—	—	ms
	Interval Between Signals	—	40	—	—	ms
	Signal Present Without Detection	—	—	—	20	ms
	Interruption of Signal Without Redetection	—	—	—	20	ms
	Signal Frequency Deviation With Detection	—	—	±2.5%	±(1.5% + 2)	Hz
	Signal Frequency Deviation Without Detection	—	±3.5%	±3.0%	—	Hz
	Twist	—	—	—	±10	dB
	Gaussian Noise	—	—	12	A − 7	dB
	Dial Tone Level (per tone, F ≤ 480 Hz)	—	—	—	A + 22	dB
Digital Input Requirements	Logic 0 Voltage		0	—	1.5	V
	Logic 1 Voltage		3.5	—	5.0	V
Digital Output Characteristics	Logic 0 Voltage	VP = 5 V, I_O = 0.4 mA	0	—	0.5	V
	Logic 1 Voltage	VP = 5 V, I_O = −0.2 mA	4.5	—	5.0	V
	Tri-State Leakage	—	—	—	10.0	uA
Miscellaneous Characteristics	CMOS Latch-up Voltage	—	20	—	—	V
	SIGNAL IN Input Impedance	F = 1 kHz, paralleled with 15 pF	100k	—	—	ohms
Power Requirements	Supply Current	VP = 5 V	—	6	18	mA
	Power Dissipation (Outputs Open)	VP = 5 V	—	30	90	mW
	Power Supply Wide Band Noise (A = 0, B = 0)	—	—	—	10	mVpp

Tabel 20/7.3-14: Elektrische specificaties van de M-957-02 (5 V-type).

Voorbeeld-schakelingen

- Figuur 20/7.3-16:

Interface voor differentiële aansluiting van een M-957 op telefoonlijnen.

- Figuur 20/7.3-17:

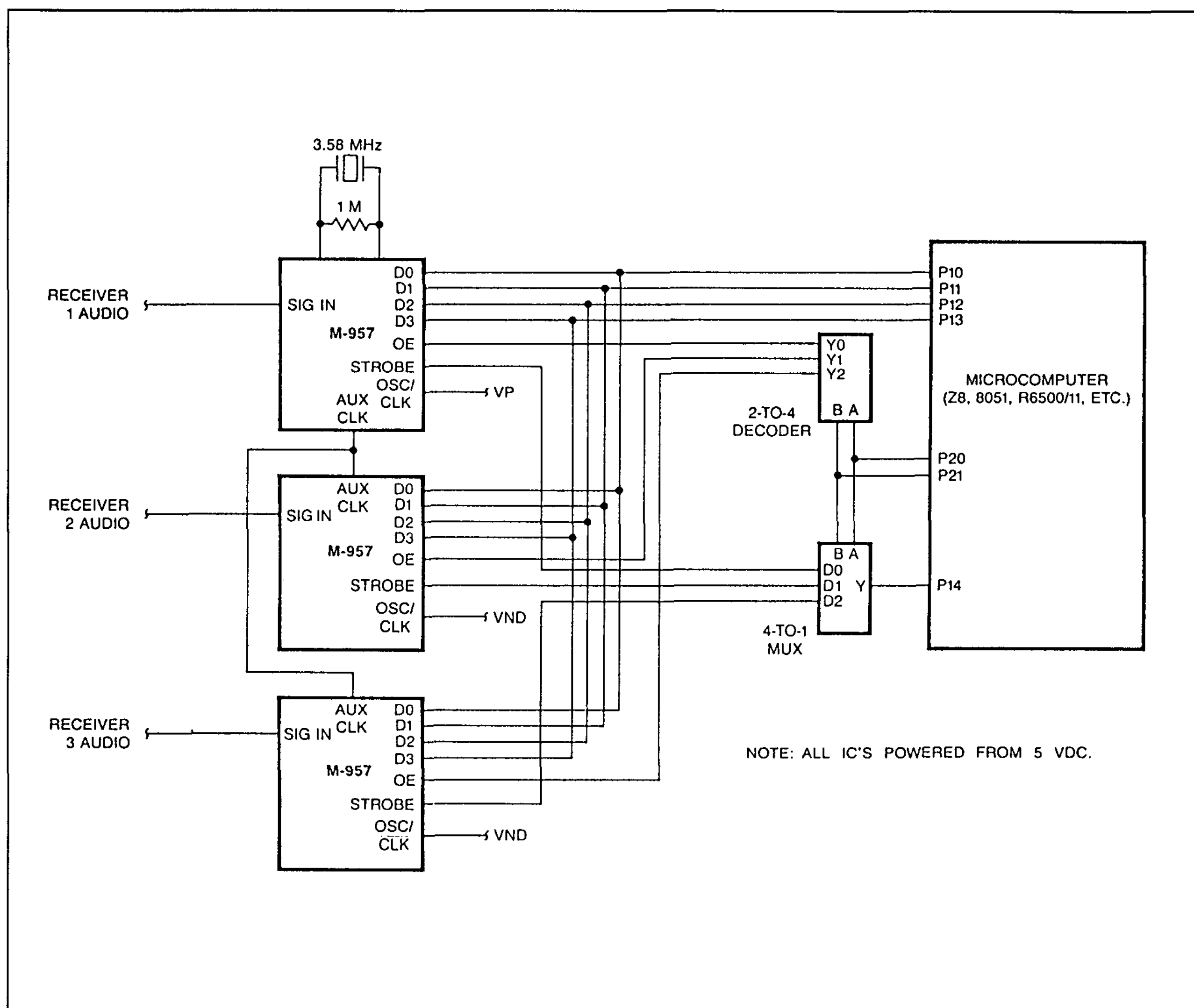
Aansluiting van meerdere M-957 ontvangers op een microprocessor (data-input via de telefoon).

M-958-01

PCM compatibele DTMF ontvanger

De M-958-01 is een complete DTMF ontvanger met een ingang die aan CCITT A-Law, 2,048 MHz PCM voldoet. Door middel van eenvoudige clock en gate ingangen kan elk spraakkanaal in een 32 kanaals CCITT-systeem worden geselecteerd.

7.3 DTMF ontvangers



Figuur 20/7.3-17: Aansluiting van meerdere M-957 ontvangers op een microprocessor (data-input via de telefoon).

In de M-958-01 zijn analoge en digitale CMOS-schakelingen gecombineerd om goede prestaties bij een geringe dissipatie te verkrijgen. De ontvanger heeft aparte analoge en digitale aardpunten en moet worden gevoed uit een +5 V/-5 V voeding. Als behuizing is een industrie-standaard 22-pens 0,4 inch (10,16 mm) DIL-behuizing gekozen.

Technische gegevens

- fabrikant: Teltone
- detecteert alle 16 DTMF signalen
- CCITT A-Law decodeer-karakteristieken
- ingangs bitsnelheid: 2,048 MHz
- immuun voor kiestoon (f < 480 Hz), spraak en ruis
- dynamisch bereik > 30 dB
- CMOS-power: 90 mW typisch
- 22 pens 0,4" DIL-behuizing (figuur 20/7.3-18)

Toelichting

De karakteristieken van de cijferdetectie komen overeen met internationale standaards voor timing, gevoeligheid en detectiebandbreedte.

7.3 DTMF ontvangers

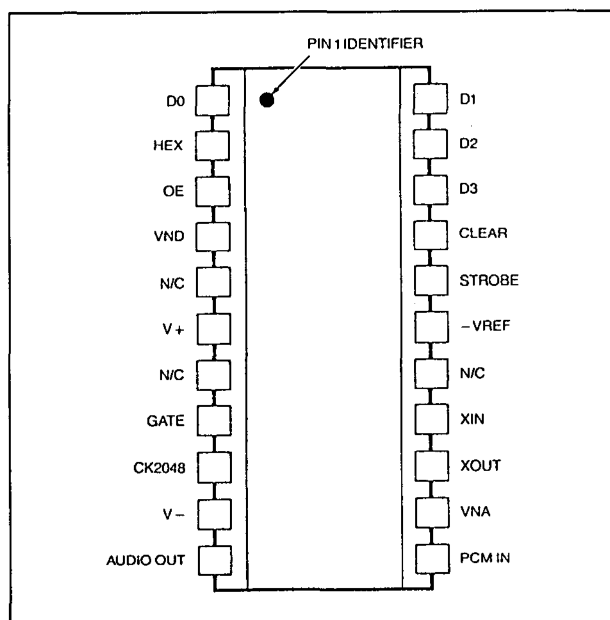
Er kunnen twee data-uitgangsmodes worden ingesteld: binair of binair gecodeerd 2-uit-8. De data-uitgangen kunnen in een hoogimpedante toestand (3-state off) worden gezet voor toepassingen met gezamenlijke ingangen (bijvoorbeeld microcomputer-systemen).

Specificaties

De specificaties van de M-958-01 zijn gegeven in de figuren 20/7.3-20 tot en met -21 en de tabellen 20/7.3-16 tot en met -18.

PIN	FUNCTION
PCM IN	The input for the 2.048 MHz serial bit stream containing the channel of interest.
GATE	Enables the input register of the M-958, which receives the data based on trailing edges of the clock (CK2048). '1' = RECEIVE.
CK2048	The 2.048 MHz clock synchronized with input data stream.
AUDIO OUT	The filtered output of the D/A conversion circuit.
DO through D3	The data outputs of the M-958, either in binary or binary coded 2-of-8 according to the state of 'HEX.'
STROBE	Timing signal indicating the presence of a valid digit whose code appears at the data outputs. '1' = PRESENT.
HEX	Controls the type of data output code, binary or binary coded 2-of-8. '1' = BINARY.
OE	Output enable, activates the data outputs, removing the high impedance condition. '1' = ENABLE.
CLEAR	Clears the STROBE to '0'. '1' = CLEAR.
V+	Positive supply voltage.
V−	Negative supply voltage.
−VREF	A −3 volt input required for reference in the D/A circuit. Must be held within ±100 PPM/°C over operating temperature range.
VNA, VND	Separate ground or return pins for supply. Analog and digital returns may be separated to reduce circuit noise.
XIN, XOUT	Input and output to oscillator. 3.579 MHz crystal required for proper operation.
N/C	No connection. Leave open.

Tabel 20/7.3-15: Functies van de aansluitpennen.



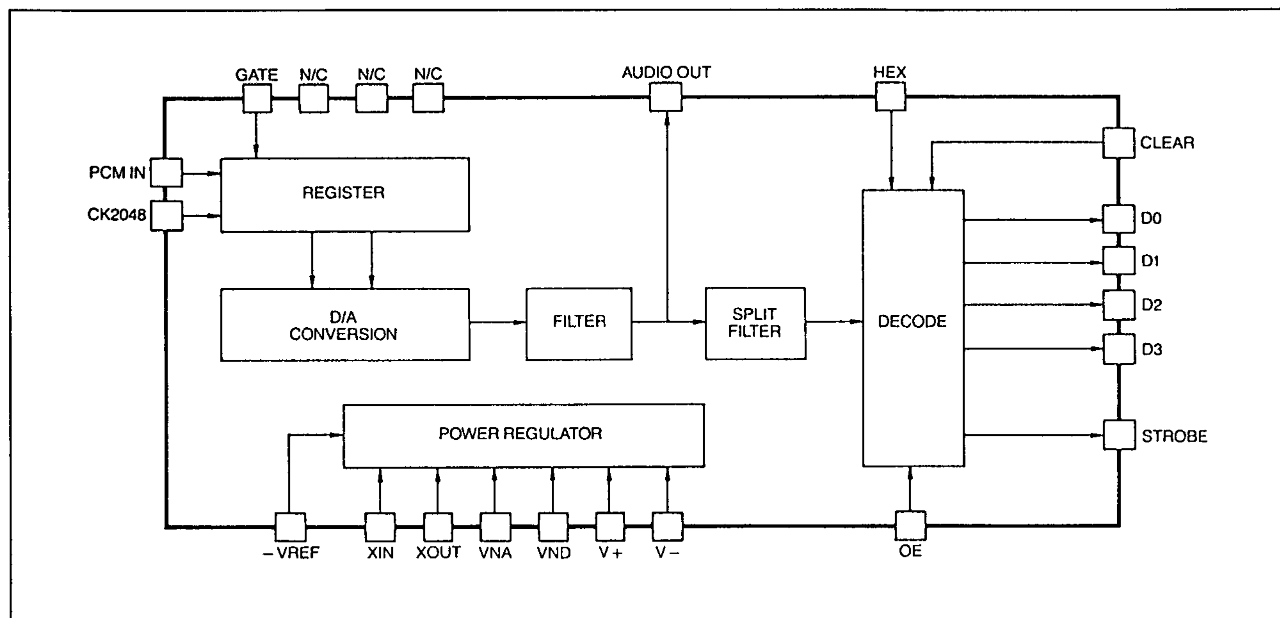
Figuur 20/7.3-18: Aansluitgegevens van de M-958-01.

SIGNAL	LOW-FREQ (Hz)	HIGH-FREQ (Hz)	HEX OUTPUT FORMAT 3 2 1 0	2-OF-8 OUTPUT FORMAT 3 2 1 0
1	697	1209	0 0 0 1	0 0 0 0
2	697	1336	0 0 1 0	0 0 0 1
3	697	1477	0 0 1 1	0 0 1 0
4	770	1209	0 1 0 0	0 1 0 0
5	770	1336	0 1 0 1	0 1 0 1
6	770	1477	0 1 1 0	0 1 1 0
7	852	1209	0 1 1 1	1 0 0 0
8	852	1336	1 0 0 0	1 0 0 1
9	852	1477	1 0 0 1	1 0 1 0
0	941	1336	1 0 1 0	1 1 0 1
*	941	1209	1 0 1 1	1 1 0 0
#	941	1477	1 1 0 0	1 1 1 0
A	697	1633	1 1 0 1	0 0 1 1
B	770	1633	1 1 1 0	0 1 1 1
C	852	1633	1 1 1 1	1 0 1 1
D	941	1633	0 0 0 0	1 1 1 1

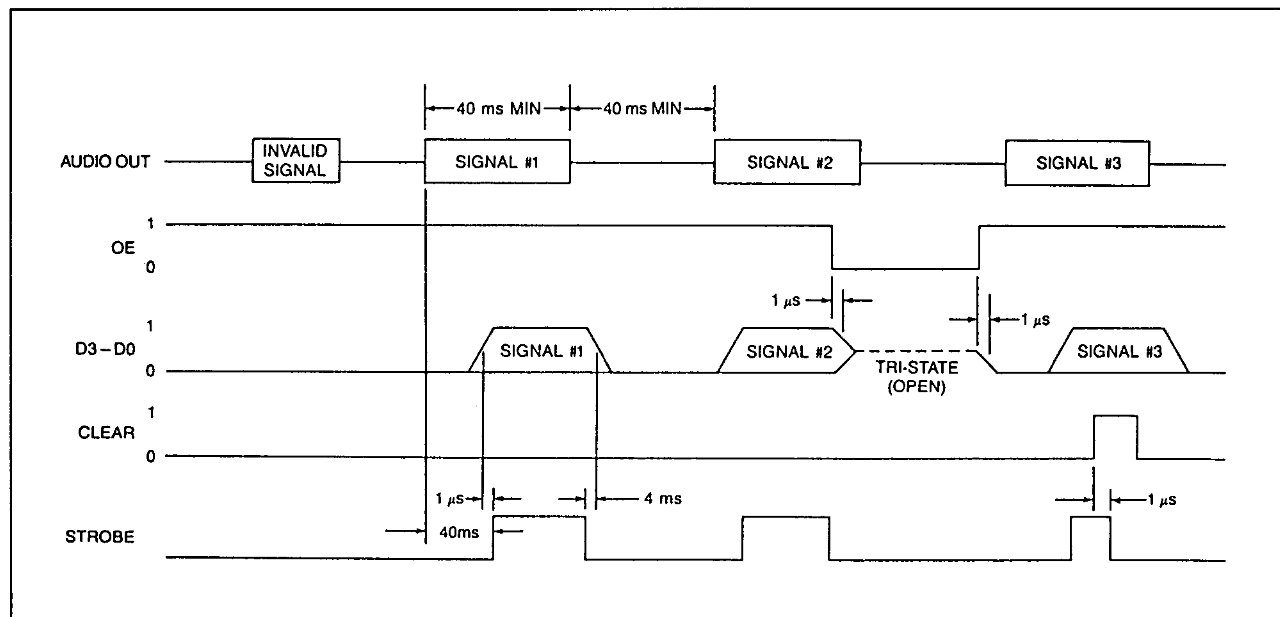
Note: SIGNAL is AUDIO OUT, the output from the D/A converter.

Tabel 20/7.3-16: Decodering van DTMF naar binair.

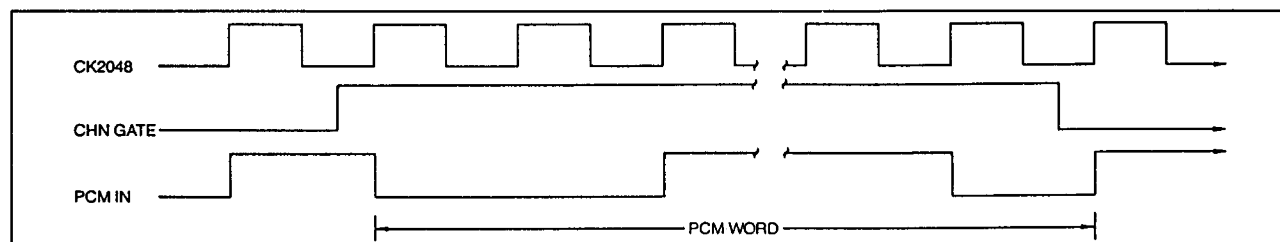
7.3 DTMF ontvangers



Figuur 20/7.3-19: Functioneel blokschema van de M-958-01 DTMF ontvanger.



Figuur 20/7.3-20: Timing van de optredende signalen.



Figuur 20/7.3-21: Timing van de ingangssignalen.

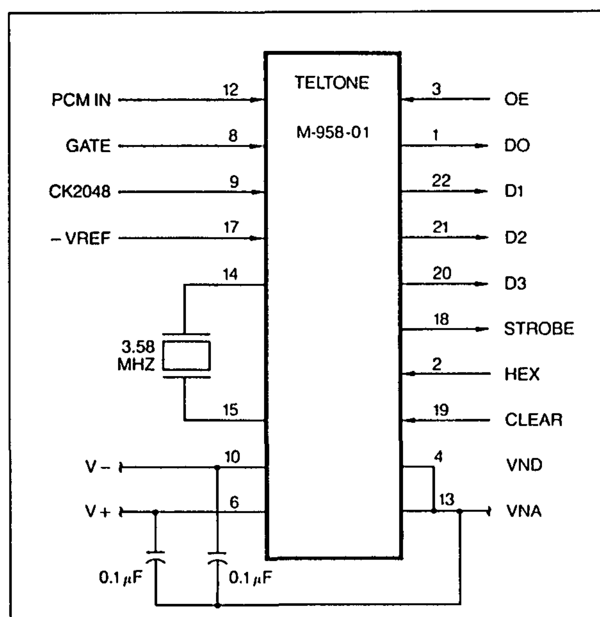
7.3 DTMF ontvangers

DC Supply Voltage V+	+6.0V
DC Supply Voltage V−	−6.0V
Operating Temperature Range	0° to +70°C
Storage Temperature Range	−40° to +85°C
Lead Soldering Temperature	260°C for 5 seconds
−VREF	V− < −VREF < VNA

Tabel 20/7.3-17: Maximaal toegelaten waarden.

Voorbeeld-schakeling

– Figuur 20/7.3-22: Toepassingsvoorbeeld met de M-958-01 DTMF ontvanger.



Figuur 20/7.3-22: Toepassingsvoorbeeld met de M-958-01 ontvanger.

	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DTMF Requirements (AUDIO OUT)	Detect Level	non-compressed	−30 (A)	–	0	dBm
	Dial Tone Tolerance	–	A +22	–		dB
	Detect Time	–	40	–		ms
	Intersignal Interval	–	40	–		ms
	Ignored Signal	–	–	–	20	ms
	Ignored Signal Drop Out	–	–	–	20	ms
	Signal to Noise	Gaussian (3 kHz)	12	–	–	dB
Power Requirements	Operating	–	–	90	150	mW
	Standby	–	–	–	65	mW
	VSS	–	4.75	–	5.25	V
	VDD	–	−4.75	–	−5.25	V
	−VREF	–	−2.40	−3.0	−3.10	V
Digital Input Requirements	Rise Time	–	–	–	100	ns
	Clock Duty Cycle	–	40	–	60	%
	Phase Lock Time	–	–	20	90	ms
	Input Logic 0	–	0.8	–	–	V
	Input Logic 1	–	–	–	2.2	
Digital Output Characteristics	Logic 0 Voltage	I_O = 0.4 mA	0.0	–	0.5	V
	Logic 1 Voltage	I_O = −0.2 mA	4.5	–	5.0	V
	Tri-State Leakage	–	–	–	10.0	μA

Tabel 20/7.3-18: Elektrische kenmerken van de M-958-01.

7.3 DTMF ontvangers

MT-8860(X), G-8860(X)

DTMF decoder

De MT-8860 detecteert en decodeert alle 16 DTMF toonparen.

De decoder kan de blokvormige hoge en lage groep signalen van een DTMF-filter (bijvoorbeeld de MT-8865) opnemen en zet deze om in een 4-bit binaire, gebufferde 3-state uitgang. De clock-signalen worden afgeleid van een op de chip aanwezige oscillator die als externe componenten alleen een weerstand en een goedkoop TV-kristal nodig heeft.

De MT-8860 (en ook de G-8860) is uitgevoerd in CMOS-technologie en heeft een ingebouwde spanningsregelaar, waardoor de voedingsspanning sterk mag variëren en weinig vermogen wordt verbruikt.

De MT-8860X is een verbeterde versie en wordt aanbevolen voor nieuwe ontwerpen.

De MT-8860 kan bijvoorbeeld worden toegepast voor end-to-end signalering, regelsystemen, mobiele radio, afstandsbediening en toon-naar-puls omzetters.

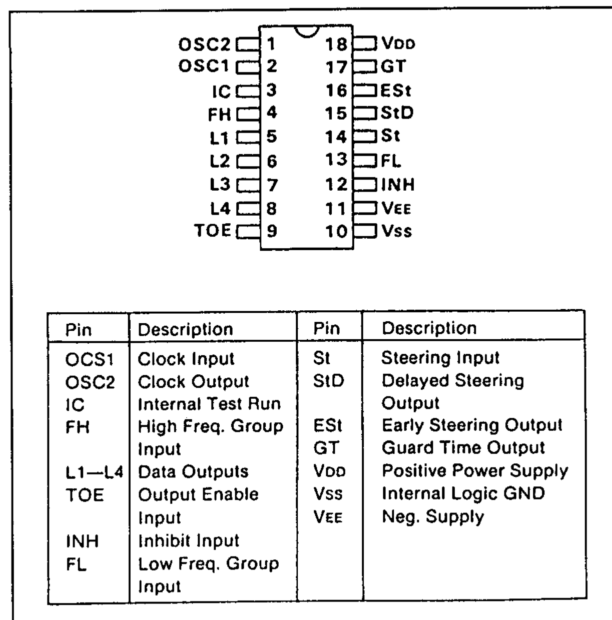
Technische gegevens

- fabrikanten:
  Mitel: MT-8860(X)
  GTE: G-8860(X)
- 18 pens 0,3" plastic of ceramische DIL-behuizing (figuur 20/7.3-23)
- uitstekende spraak-onderdrukking
- detecteert tijden tot 20 ms
- enkele voeding: 5 V of 8 V tot 13 V (figuur 20/7.3-25)
- gelatchte 3-state gebufferde uitgangen
- detecteert alle 16 DTMF signalen met "Central Office" kwaliteit
- alleen goedkoop 3,58 MHz kristal nodig
- CMOS: geringe dissipatie
- instelbare acquisitie- en afvaltijden

OSC2	CLOCK OUTPUT	3.58MHz crystal with parallel 5MΩ resistor connected between these pins completes internal oscillator, running between V_{DD} and V_{SS}.
OSC1	CLOCK INPUT	
IC	Internal connection for testing only. Must be left open circuit.	
FH	High frequency group input. Accepts single rectangular wave High group tone from DTMF filter.	
L1 L2 L3 L4	Data Outputs. 3 state buffered. Provides 4 Bit binary word corresponding to the tone pair decoded, when enabled by TOE. See Coding Tables.	
TOE	3 state output enable input. Logic high on this input enables outputs L1-L4. Internal pull up.	
V_{SS}	Internal logic ground. For V_{DD}-V_{EE} = 5V V_{SS} connected to V_{EE}. For V_{DD}-V_{EE} > 8V, V_{SS} connected via resistor to V_{EE} see Fig. 2.	
V_{EE}	Negative power supply. External logic ground.	
INH	Inhibit input. Logic high inhibits detection of tones representing characters #, *, A, B, C, D. Internal pull down.	
FL	Low frequency group input. Accepts single rectangular wave low group tone from DTMF filter.	
St	Steering input. A voltage greater than V_{TSt} on this input causes the device to accept validity of the detected tone pair and latch the corresponding codeword at the outputs. Voltage < V_{TSt} on this pin frees the device to accept a new tone pair. See Coding Tables (c) and Functional Description.	
StD	Delayed Steering Output. Flags when a valid tone pair has been received. Presents logic high when output latch updated based on St voltage exceeding V_{TSt}. Returns to logic low when St voltage falls below V_{TSt}.	
ESt	Early Steering Output. Presents a logic high immediately the digital algorithm detects a recognizable tone pair. Any momentary loss of the incoming tone or excessive distortion of the tone will cause ESt to return to a logic low.	
GT	Guard Time Output. 3 state output. Normally connected to St, is used in the steering algorithm and is a function of St and ESt. See Coding Tables (c).	
V_{DD}	Positive power supply.	

Tabel 20/7.3-19: Functies van de aansluitpennen.

7.3 DTMF ontvangers



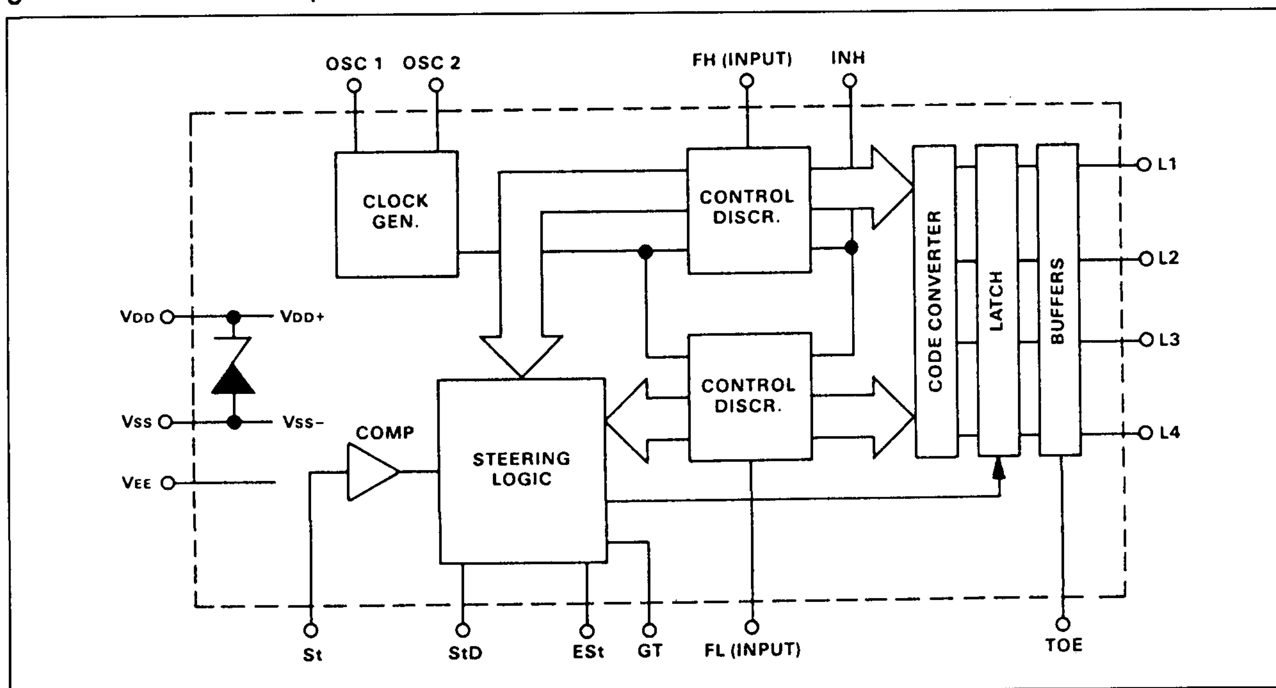
Pin	Description	Pin	Description
OCS1	Clock Input	St	Steering Input
OSC2	Clock Output	StD	Delayed Steering Output
IC	Internal Test Run		
FH	High Freq. Group Input	ESt	Early Steering Output
		GT	Guard Time Output
L1—L4	Data Outputs	VDD	Positive Power Supply
TOE	Output Enable Input	Vss	Internal Logic GND
		VEE	Neg. Supply
INH	Inhibit Input		
FL	Low Freq. Group Input		

Figuur 20/7.3-23: Aansluitgegevens van de MT-8860.

Functionele beschrijving

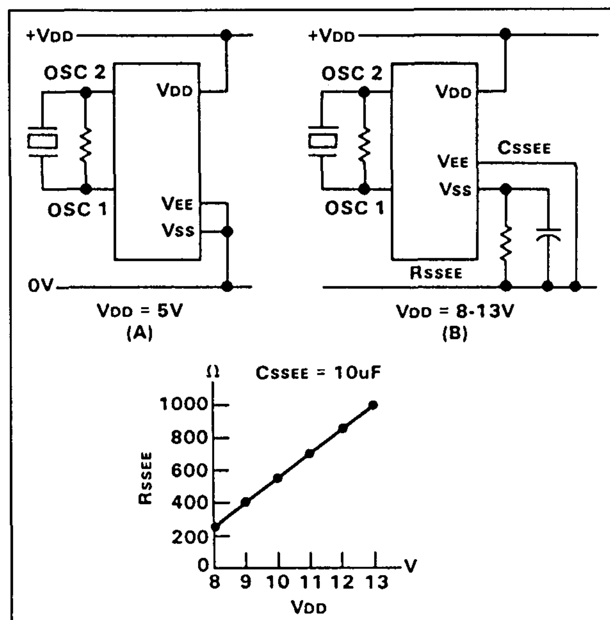
De MT-8860 is een CMOS digitale DTMF-detector/decoder. In samenwerking met een geschikt DTMF-filter (zoals de MT-8865 of G-8865, zie figuur 20/7.3-26) kunnen alle 16 standaard DTMF-toonparen worden gedetecteerd en gedecodeerd. Er wordt temidden van ruis en normale spraaksignalen onderscheid gemaakt tussen de frequenties uit de hoge en de lage groep.

Om een complete DTMF-ontvanger te vormen moet de MT-8860 worden vooraf gegaan door een DTMF-filter. De functie van dit filter is het samengestelde dubbeltoonsignaal op te splitsen in componenten van de hoge en de lage groep en de resulterende sinusvormige signalen zodanig te begrenzen dat blokvormige signalen met dezelfde frequenties ontstaan. De hoge groep en lage groep blokgolven worden aan respectievelijk de FH en FL ingang van de MT-8860 toegevoerd en met een complexe middelingsalgorithme bewerkt. Wanneer de signalen uit beide groepen gelijktijdig zijn vastgesteld wordt een ESt-flag (logisch HOOG) gegenereerd. ESt reageert zo snel op de aan/afwezigheid van een DTMF-toonpaar dat dit signaal voor een laatste geldigheidscheck gebruikt kan worden.



Figuur 20/7.3-24: Functioneel blokschema van de MT-8860 DTMF decoder.

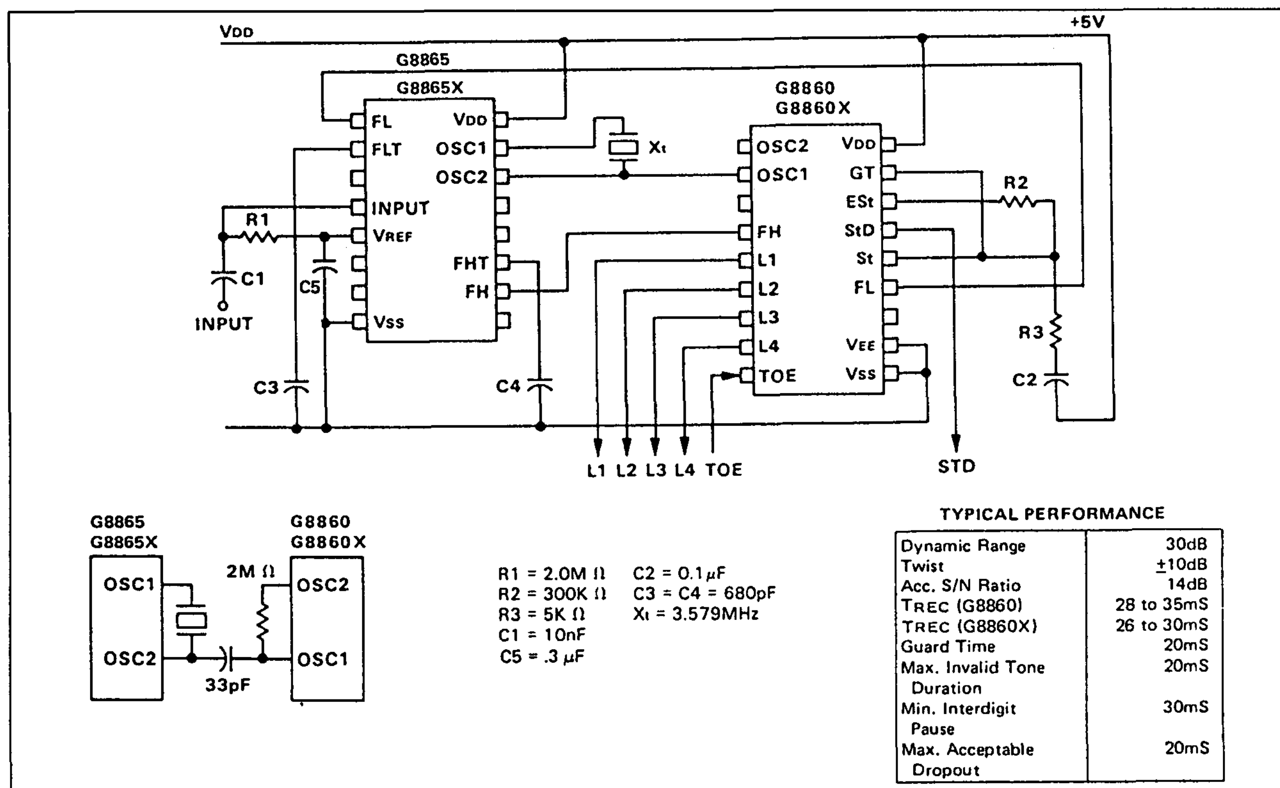
7.3 DTMF ontvangers



Figuur 20/7.3-25: Mogelijke aansluitingen van de voedingsspanning.

In figuur 20/7.3-27 is het tijddiagram van de schakeling getekend. Hierbij geldt:

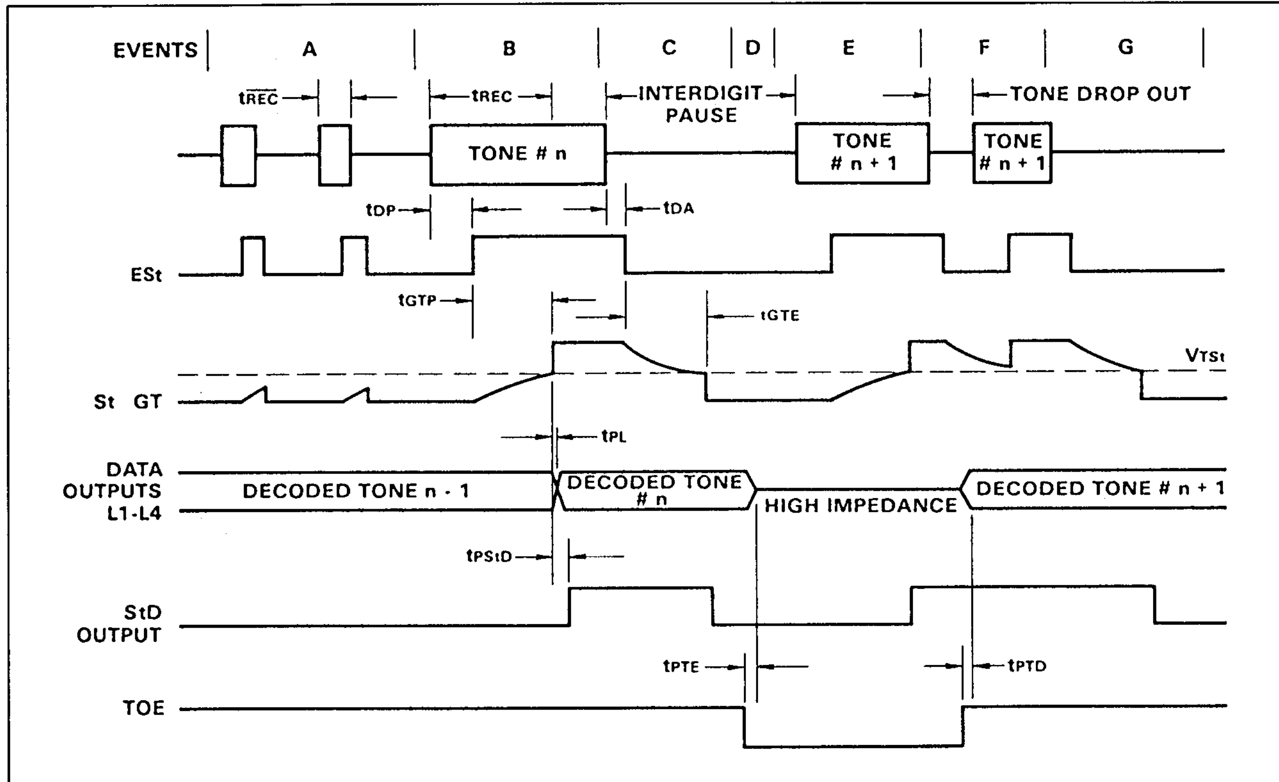
- A:
  korte tonen, tijdsduur ongeldig;
- B:
  toon #n is gedetecteerd, tijdsduur geldig, verschijnt gedecodeerd op uitgangen;
- C:
  einde van toon #n wordt gedetecteerd en geldig verklaard;
- D:
  3-state uitgangen gesperd (hoog-impedant);
- E:
  toon #n+1 is gedetecteerd, tijdsduur geldig, gaat gedecodeerd naar uitgangen;
- F:
  3-state uitgangen vrijgegeven, acceptabele drop out van toon #n+1 niet zichtbaar aan uitgangen;
- G:
  einde van toon #n+1 wordt gedetecteerd en gewaardeerd.



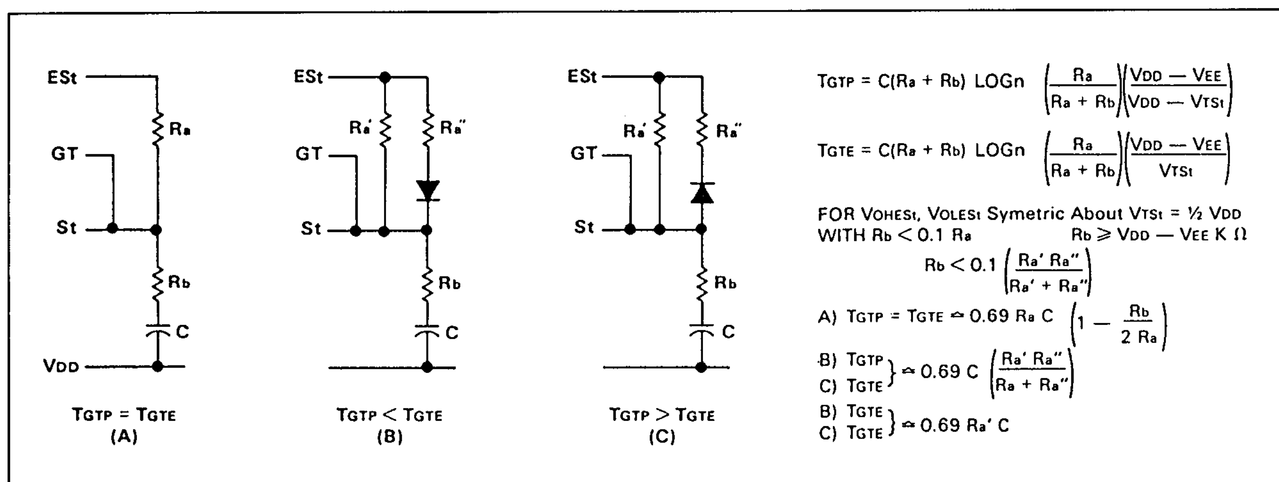
Dynamic Range	30dB
Twist	±10dB
Acc. S/N Ratio	14dB
TREC (G8860)	28 to 35mS
TREC (G8860X)	26 to 30mS
Guard Time	20mS
Max. Invalid Tone Duration	20mS
Min. Interdigit Pause	30mS
Max. Acceptable Dropout	20mS

Figuur 20/7.3-26: Toepassing van een MT(G)-8860 DTMF detector en een MT(G)-8865 DTMF-filter.

7.3 DTMF ontvangers



Figuur 20/7.3-27: Timing van alle signalen.



Figuur 20/7.3-28: Instelling van de "guard-tijd".

Voor deze geldigheidscheck is het nodig dat het DTMF-signaal gedurende minimaal t_{REC} aanwezig is, terwijl ook een minimale "toon afwezig" periode vereist is.
Hierdoor zijn korte onderbrekingen van het DTMF-signaal en zelfs hevige ruis tijdens het ontvangen mogelijk zonder dat er fouten optreden.
Zoals in figuur 20/7.3-28 te zien is wordt met ESt een condensator C via een weerstand R opgeladen als een DTMF-signaal is gedetecteerd.

7.3 DTMF ontvangers

A. Output Coding

Original Tone Character		TOE	L4	L3	L2	L1
	X	L	Z	Z	Z	Z
DR	1	H	L	L	L	H
	2	H	L	L	H	L
	3	H	L	L	H	H
	4	H	L	H	L	L
	5	H	L	H	L	H
	6	H	L	H	H	L
	7	H	L	H	H	H
	8	H	H	L	L	L
	9	H	H	L	L	H
	0	H	H	L	H	L
D	*	H	H	L	H	H
	#	H	H	H	L	L
	A	H	H	H	L	H
	B	H	H	H	H	L
	C	H	H	H	H	H
	D	H	L	L	L	L

B. Inhibit Function

Detected Character	INH	ESt
None	O	L
X	L	H
DR	H	H
D	H	L

C. Steering

ESt	St	GT	StD(1)
L	L	L	L
H	L	Z	L
L	H	Z	H
H	H	H	H

Notes:
1. Delayed WRT St.
2. For the purpose of these tables consider:
$V_{St} < V_{TSt}$ LOGIC LOW (L)
$V_{St} > V_{TSt}$ LOGIC HIGH (H)

H = LOGIC HIGH
L = LOGIC LOW
O = "DON'T CARE" LOGIC HIGH OR LOW
Z = HIGH IMPEDANCE
X = ANY CHARACTER

Tabel 20/7.3-20: Coderingstabellen. A: uitgangscodering, B: sper-functie, C: besturing.

HIGH GROUP FREQUENCIES Hz

LOW GROUP FREQUENCIES Hz

	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

(BLACKED IN CHARACTERS ARE AFFECTED BY INH)

Figuur 20/7.3-29: Overeenkomst tussen karakters en DTMF-toonparen.

Parameter	Symbol	Value
V_{DD} - V_{EE}	Vdc	15V Max.
V_{DD} - V_{SS} (Low Impedance Supply)	Vdc	5.5V Max.
Voltage on any pin except OSC1 and OSC2	Vdc	V_{EE} -0.3, V_{DD} +0.3
Voltage on OSC1 and OSC2	Vdc	V_{SS} -0.3, V_{DD} +0.3
Current on any pin except V_{DD} and V_{EE}	I_{DD}	10mA Max.
Operating temperature (D/P package)	T_A	-40°C to +85°C
Storage temperature (D package)	T_S	-65°C to +150°C
Storage temperature (P package)	T_S	-65°C to +125°C
Power dissipation (D package)(2)	P	1000 mW Max.
Power dissipation (P package)(3)	P	450 mW Max.

Tabel 20/7.3-21: Maximaal toegelaten waarden.

Na een periode t_{GTP} wordt de spanning over de condensator V_C hoger dan de drempelspanning V_{TSt}, waardoor een interne flag wordt geset die aangeeft dat het gedetecteerde signaal geldig is.

Het functioneren van de check-algorithme vindt plaats door de 3-state uitgang GT die gewoonlijk op St is aangesloten en die bediend wordt door ESt en St. De bedrijfsmode is te zien in tabel 20/7.3-20c en het tijddiagram.
Inwendig wordt de control-discriminator door de aanwezigheid van de ESt-flag in staat gesteld de gedetecteerde tonen te identificeren en aan de code-converter toe te voeren die op zijn beurt een 4-bit binair codewoord aan de uitgangslatch afgeeft.

7.3 DTMF ontvangers

Parameter		Symbol	Min	Typ[4]	Max	Unit
Operating Supply Voltage		V_{DD}	4.75	5	5.25	V
(V_{DD} - V_{EE})			8		13	V
Internal Logic Ground Voltage		V_{DDSS}	4.75		5.25	V
(V_{DD} - V_{SS})			6.0	6.5	7.5	V
Operating Supply Current		I_{DD}		1.3	4	mA
				2.5	5	mA
Internal Logic Ground Pin Current		I_{SS}		5.5	6.7	mA
Operating Power Consumption		P_o		6.5		mW
				66		mW
High Level Input Voltage		V_{IH}	3.5			V
(All Inputs Except OSC1)			8.5			V
Low Level Input Voltage		V_{IL}			1.5	V
(All Inputs Except OSC1)					3.5	V
High Level Input Voltage		V_{IHO}	3.5			V
OSC1			10.5			V
Low Level Input Voltage		V_{ILO}			1.5	V
OSC1					1.5	V
Steering Input Threshold		V_{TSt}	2.04	2.27	2.5	V
Voltage			5.4	6.0	6.6	V
Pull Down Sink Current		I_{SI}	10	25	75	µA
(INH)			10	190	400	µA
Pull Up Source Current		I_{SO}	2	7	45	µA
(TOE)						
Input High Leakage Current		I_{IH}		0.1	1.5	µA
Input Low Leakage Current		I_{IL}		0.1	1.5	µA
High Level Output Voltage		V_{OH}	4.9			V
(All Outputs Except OSC2)			11.9			V
Low Level Output Voltage		V_{OL}			0.1	V
(All Outputs Except OSC2)					0.1	V
High Level Output Voltage		V_{OHO}	4.9			V
OSC2			11.9			V
Low Level Output Voltage		V_{OL}			0.1	V
OSC2					0.1	V
Output Drive	P Channel	I_{OH}	0.4	0.6		mA
Current	Source		0.5	0.8		mA
(All Outputs	N Channel	I_{OL}	0.8	1.2		mA
Except OSC2)	Sink		1.0	1.6		mA
Output Drive	P Channel	I_{OH}	90	120		µA
Current	Source		90	120		µA
OSC2	N Channel	I_{OL}	100	160		µA
	Sink		100	160		µA
Tristate Output	L1-L4 = H			0.035	1.5	µA
Current	L1-L4 = L			0.1	1.5	µA
(High Impedance	L1-L4 = H	I_{OZ}		0.1	1.5	µA
State)	L1-L4 = L			0.3	1.5	µA

Tabel 20/7.3-22: Gelijkspanningskarakteristieken van de MT-8860 (G-8860).

7.3 DTMF ontvangers

Parameter		Symbol	Min	Typ[4]	Max	Unit
Tone Frequency Deviation Accept		Δf_A			±2.5	% Nom.
Tone Frequency Deviation Reject		Δf_R	±3.5			% Nom.
Tone Present Detection Time (G8860)		t_{DP}	8	10	15	mS
Tone Absent Detection Time (G8860)		t_{DA}	0.6	4	10	mS
Tone Present Detection Time (G8860X)		t_{DP}	6		10	mS
Tone Absent Detection Time (G8860X)		t_{DA}	0		6	mS
Guard Time		$t_{GT(P\ or\ E)}$	Adjustable Functions			
Time to Receive = (t_{DP} + t_{GTP})		t_{REC}	of t_{GT}.			
Invalid Tone Duration (f_n of t_{REC})		$\overline{t_{REC}}$	See Figs			
Interdigit Pause = (t_{DA} + t_{GTA})		t_{ID}	and			
Acceptable Drop Out (f_n of t_{ID})		t_{DO}	Timing Diagram			
FL FH Input Transition Time		t_T			1.0	µS
Capacitance Any Input		C		5	7.5	pF
Propagation Delay St to L1-L4		t_{PL}		8	11	µS
Propagation Delay St to StD		t_{PStD}		12	14	µS
Synch. Delay L1-L4 to StD		t_{QStD}		3.43		µS
Propagation Delay TOE to L1-L4	Enable	t_{PTE}		300		nS
				200		nS
	Disable	t_{PTD}		300		nS
				200		ns
Crystal/Clock Frequency		f_c	3.5759	3.5795	3.5831	MHz
Clock Input (OSC1)	Rise Time	t_{LHCI}			110	nS
	Fall Time	t_{HLCI}			110	nS
	Duty Cycle	DC_{CI}	40	50	60	%
Clock Output (OSC2)	Capacitive Load	C_{LO}			30	pF

Tabel 20/7.3-23: Wisselspanningskarakteristieken (schakeltijden) van de MT-8860 (G-8860) DTMF-decoder.

De interne St-flag wordt met t_{PStD} vertraagd en verschijnt als strobe op de StD-uitgang. Nadat de St-flag door V_C is gereset wordt ook StD weer LAAG. Wanneer de 3-state uitgangen L1 tot en met L4 op een databus worden aangesloten kan TOE door een externe schakeling worden bestuurd of direct met StD worden verbonden. In het laatste geval worden de uitgangen automatisch vrijgegeven als een toon is ontvangen.
Wanneer INH HOOG wordt gemaakt zullen alleen de cijfers worden gedetecteerd (zie figuur 20/7.3-29 en tabel 20/7.3-20a).

MT-8862, MT-8863

DTMF decoder

De MT-8862 en MT-8863 detecteren en decoderen beide alle 16 DTMF toonparen.

Net als de MT-8860 hebben deze decoders een DTMF-filter (bijvoorbeeld een MT-8865) nodig om goed te kunnen werken.
Ze verschillen alleen van elkaar door de opgewekte uitgangscode.
De werking van deze decoders komt grotendeels overeen met die van de MT-8860, zodat hier alleen de afwijkingen daarvan worden vermeld.
De MT-8862/63 kan bijvoorbeeld worden gebruikt voor signalering op afstand, regelsystemen, mobiele radio en toon-naar-puls omzetters.

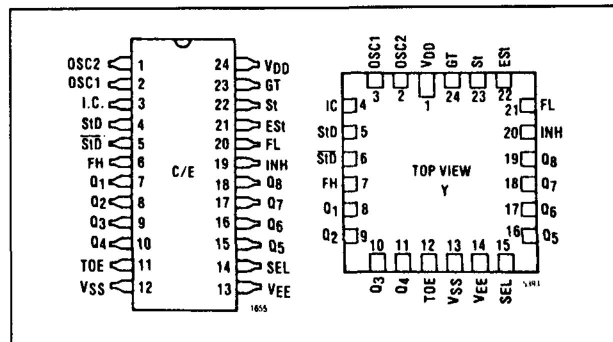
Opmerking

De figuren 20/7.3-25, -27, -28 en -29 en de tabellen 20/7.3-21, -22 en -23 gelden ook voor de MT-8862/63.

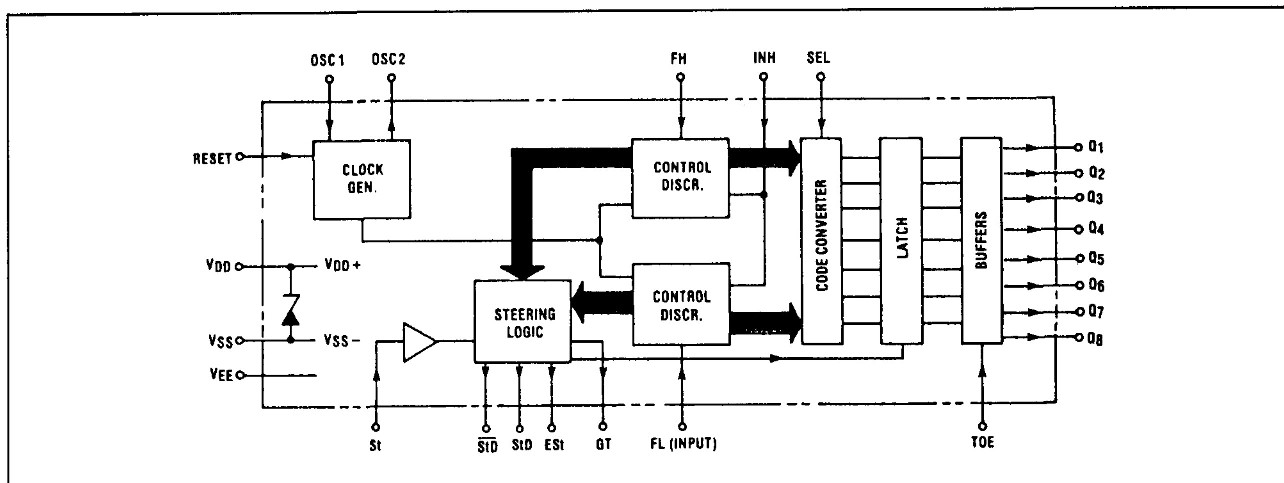
7.3 DTMF ontvangers

Technische gegevens

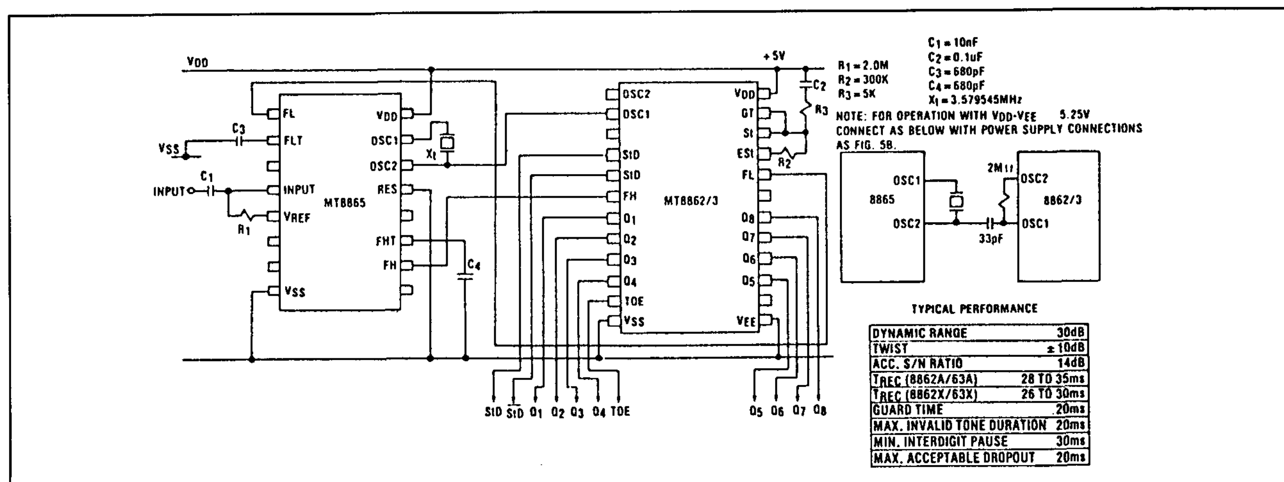
- fabrikant: Mitel
- uitgangscode: hexadecimaal of 2-uit-8
- 24 pens 0,6" plastic, ceramische DIL-behuizing of 24-pens Chip-carrier (figuur 20/7.3-30)
- uitstekende spraak-onderdrukking
- detecteert tijden tot 20 ms
- enkele voeding: 5 V of 8 V tot 13 V (zie ook MT-8860, figuur 20/7.3-25)
- 8 gelatchte 3-state gebufferde uitgangen
- detecteert alle 16 DTMF combinaties met "Central Office" kwaliteit
- gebruikt goedkoop 3,58 MHz kristal
- CMOS: geringe dissipatie
- instelbare toegangs- en afvaltijden



Figuur 20/7.3-30: Aansluitgegevens van de MT-8862/MT-8863.



Figuur 20/7.3-31: Functioneel blokschema van de MT-8862/63 DTMF decoder.



DYNAMIC RANGE	30dB
TWIST	±10dB
ACC. S/N RATIO	14dB
TREC (8862A/63A)	28 TO 35ms
TREC (8862X/63X)	26 TO 30ms
GUARD TIME	20ms
MAX. INVALID TONE DURATION	20ms
MIN. INTERDIGIT PAUSE	30ms
MAX. ACCEPTABLE DROPOUT	20ms

Figuur 20/7.3-32: Toepassingsvoorbeeld van een MT-8862/63 DTMF decoder en een DTMF-filter MT-8865.

7.3 DTMF ontvangers

Pin	Name	Description	
1	OSC2	CLOCK OUTPUT	3.579545MHz crystal with parallel 5M Ω resistor connected between these pins completes internal oscillator, running between V_{DD} and V_{SS}.
2	OSC1	CLOCK INPUT	
3	IC	Internal connection for testing only (reset) Note 1	
4	StD	Delayed Steering Output. Flags when a valid tone pair has been received. When the St voltage exceeds V_{TSt}, the output latch is updated, then StD presents a logic high. Returns to logic low when St voltage falls below V_{TSt}. (See Fig. 2 c)	
5	$\overline{StD}$	Inverted StD.	
6	FH	High frequency group input. Accepts single rectangular wave High group tone from DTMF filter.	
7	Q1	Data outputs 3 state buffered.	
8	Q2	Provides 4 bit binary word (SEL low) or half of 2 of 8 binary word (SEL high),	
9	Q3	corresponding to the tone pair decoded, when enabled by TOE.	
10	Q4	See Fig. 2 for state table.	
11	TOE	3 state output enable input. Logic high on this input enables outputs Q1-Q8. Internal pull up	
12	V_{SS}	Internal logic ground. For V_{DD} - V_{EE} = 5V, V_{SS} connected to V_{EE}. For V_{DD} - V_{EE} > 8V, V_{SS} connected via resistor to V_{EE} see Fig. 5	
13	V_{EE}	Negative power supply. External logic ground.	
14	SEL	Output Code Select. Logic low on this pin selects Q1-Q4, Q5-Q8 to provide 2 different 4 bit binary output codes. A logic high selects Q1-Q8 to provide a 2 of 8 output code (See Fig. 2).	
15	Q5	Data outputs 3 state buffered.	
16	Q6	Provides 4 bit binary word (SEL low) or half of 2 of 8 binary word (SEL high),	
17	Q7	corresponding to the tone pair decoded, when enabled by TOE.	
18	Q8	See Fig. 2 for state table.	
19	INH	Inhibit input. Logic high inhibits detection of tones (D tones in Fig. 2a) representing characters #, *, A, B, C, D. Internal pull down.	
20	FL	Low frequency group input. Accepts single rectangular wave low group tone from DTMF filter.	
21	ESt	Early Steering Output. Presents a logic high immediately the digital algorithm detects a recognisable tone pair. Any momentary loss of the incoming tone or excessive distortion of the tone will cause ESt to return to a logic low.	
22	St	Steering input. A voltage greater than V_{TSt} on this input causes the device to accept validity of the detected tone pair and latch the corresponding codeword at the outputs Voltage less than V_{TSt} on this pin frees the device to accept a new tone pair. See Fig. 2 c and Functional Description.	
23	GT	Guard Time Output. 3 state output. Normally connected to St, is used in the steering algorithm and is a function of St and ESt (See Fig. 2 c)	
24	V_{DD}	Positive power supply	

Note 1: Must be left open circuit.

Tabel 20/7.3-24: Functies van de aansluitpennen.

7.3 DTMF ontvangers

a) Output Coding

Original Tone Character		TOE	SEL	MT8862 Q_8	Q_7	Q_6	Q_5	Q_4	Q_3	Q_2	Q_1	MT8863 Q_8	Q_7	Q_6	Q_5	Q_4	Q_3	Q_2	Q_1
	X	L	Ø	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z
DR	1	H	L	L	L	L	H	L	L	L	H	L	L	L	L	L	L	L	H
	2	H	L	L	L	H	L	L	L	H	L	L	L	H	L	L	L	H	L
	3	H	L	L	L	H	H	L	L	H	H	L	H	L	L	L	L	H	H
	4	H	L	L	H	L	L	L	H	L	L	H	L	L	L	L	H	L	L
	5	H	L	L	H	L	H	L	H	L	H	H	L	H	L	L	H	L	H
	6	H	L	L	H	H	L	L	H	H	L	H	H	L	L	L	H	H	L
	7	H	L	L	H	H	H	L	H	H	H	L	L	L	H	L	H	H	H
	8	H	L	H	L	L	L	H	L	L	L	L	L	H	H	H	L	L	L
	9	H	L	H	L	L	H	H	L	L	H	L	H	L	H	H	L	L	H
	0	H	L	L	L	L	L	H	L	H	L	L	H	H	L	H	L	H	L
D	*	H	L	H	L	H	L	H	L	H	H	H	H	L	H	H	L	H	H
	#	H	L	H	L	H	H	H	H	L	L	H	L	L	H	H	H	L	L
	A	H	L	H	H	L	L	H	H	L	H	L	H	H	H	H	H	L	H
	B	H	L	H	H	L	H	H	H	H	L	H	L	H	H	H	H	H	L
	C	H	L	H	H	H	L	H	H	H	H	H	H	H	L	H	H	H	H
	D	H	L	H	H	H	H	L	L	L	L	H	H	H	H	L	L	L	L
DR	1	H	H	H	H	H	L	H	H	H	L	L	L	L	H	L	L	L	H
	2	H	H	H	H	L	H	H	H	H	L	L	L	H	L	L	L	L	H
	3	H	H	H	L	H	H	H	H	H	L	L	H	L	L	L	L	L	H
	4	H	H	H	H	H	L	H	H	L	H	L	L	L	H	L	L	H	L
	5	H	H	H	H	L	H	H	H	L	H	L	L	H	L	L	L	H	L
	6	H	H	H	L	H	H	H	H	L	H	L	H	L	L	L	L	H	L
	7	H	H	H	H	H	L	H	L	H	H	L	L	L	H	L	H	L	L
	8	H	H	H	H	L	H	H	L	H	H	L	L	H	L	L	H	L	L
	9	H	H	H	L	H	H	H	L	H	H	L	H	L	L	L	H	L	L
	0	H	H	H	H	L	H	L	H	H	H	L	L	H	L	H	L	L	L
D	*	H	H	H	H	H	L	L	H	H	H	L	L	L	H	H	L	L	L
	#	H	H	H	L	H	H	L	H	H	H	L	H	L	L	H	L	L	L
	A	H	H	L	H	H	H	H	H	H	L	H	L	L	L	L	L	L	H
	B	H	H	L	H	H	H	H	H	L	H	H	L	L	L	L	L	H	L
	C	H	H	L	H	H	H	H	L	H	H	H	L	L	L	L	H	L	L
	D	H	H	L	H	H	H	L	H	H	H	H	L	L	L	H	L	L	L

b) Inhibit Function

Detected Character	INH	ESt
None	Ø	L
X	L	H
DR	H	H
D	H	L

c) Steering

ESt	St	GT	StD*	$\overline{StD}$*
L	L	L	L	H
H	L	Z	L	H
L	H	Z	H	L
H	H	H	H	L

* DELAYED FROM St.

FOR THE PURPOSE OF THESE TABLES CONSIDER:

$V_{St} < V_{TSt}$ LOGIC LOW (L)
$V_{St} > V_{TSt}$ LOGIC HIGH (H)

H= LOGIC HIGH
X= ANY CHARACTER
L=LOGIC LOW
Z=HIGH IMPEDANCE
Ø="DON'T CARE" LOGIC HIGH OR LOW

Tabel 20/7.3-25: Uitgangscodes van de MT-8862 en MT-8863.

MT-8865, G-8865

DTMF-filter

De MT-8865 bevat filters voor zowel de hoge als de lage groep DTMF-frequenties (Dual Tone Mult-Frequency) en comparatoren waardoor bij gebruik van een DTMF-decoder (bijvoorbeeld de MT-8860) een complete DTMF-ontvanger kan worden samengesteld. De filters worden geïmplementeerd met behulp van geschakelde condensatortechnieken, terwijl de schakeling wordt vervaardigd met ISO-CMOS technologie. De filter-clocksignalen worden afgeleid van een op de chip aanwezige oscillator die als externe component alleen een goedkoop TV-kristal nodig heeft. De MT-8865 werkt op een enkele voedingsspanning en heeft een logische power-down.

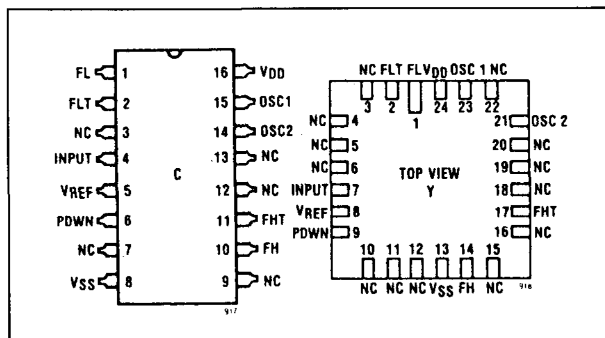
De MT-8865 kan bijvoorbeeld worden toegepast voor end-to-end signalering, regelsystemen, afstandsbediening, mobiele radio en toon-naar-puls omzetters.

Technische gegevens

- fabrikanten:
  Mitel: MT-8865
  GTE: G-8865
- levert DTMF hoge en lage groep filtering
- begrensde filter-uitgangen
- 6-polige banddoorlatende hoge en lage groep filters
- 40 dB intergroep-verzwakking
- onderdrukking van kiestonen
- 16-pens 0,3" plastic, ceramische DIL-behuizing of 24-pens Chip-carrier (figuur 20/7.3-33)

7.3 DTMF ontvangers

- enkele voeding: 5 V tot 12 V
- logische power-down
- gebruikt goedkoop 3,58 MHz kristal
- groot dynamisch bereik (30 dB)



Figuur 20/7.3-33: Aansluitgegevens van de MT-8865.

Functionele beschrijving

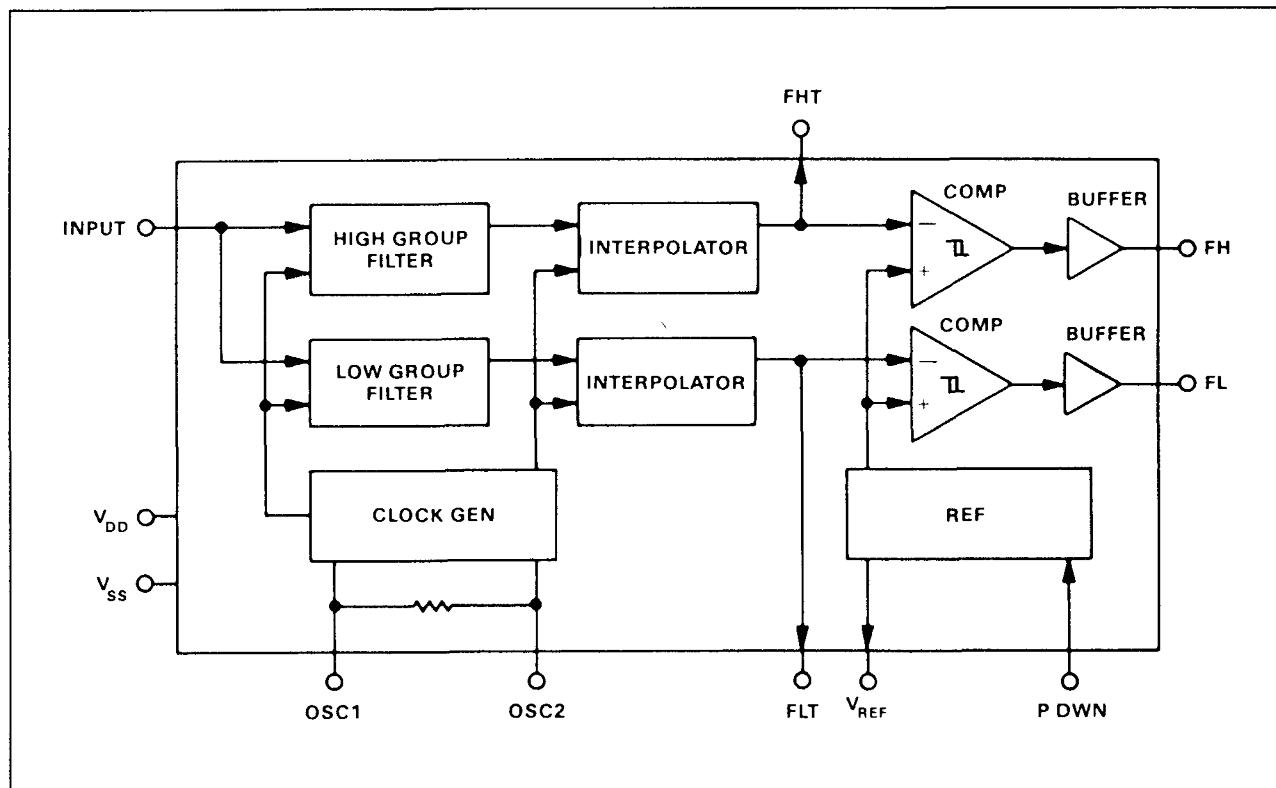
In de MT-8865 worden de hoge groep en lage groep bestanddelen van het dubbeltoon-signaal van elkaar gescheiden. Bovendien wordt het resulterende paar sinusgolven in amplitude begrensd waardoor blokgolven met dezelfde frequenties ontstaan.

Deze begrensde hoge groep en lage groep tonen verschijnen aan de FH en FL uitgangen van het filter en kunnen vervolgens op de FH, respectievelijk FL ingangen van een DTMF-decoder worden aangesloten (zie figuur 20/7.3-37).

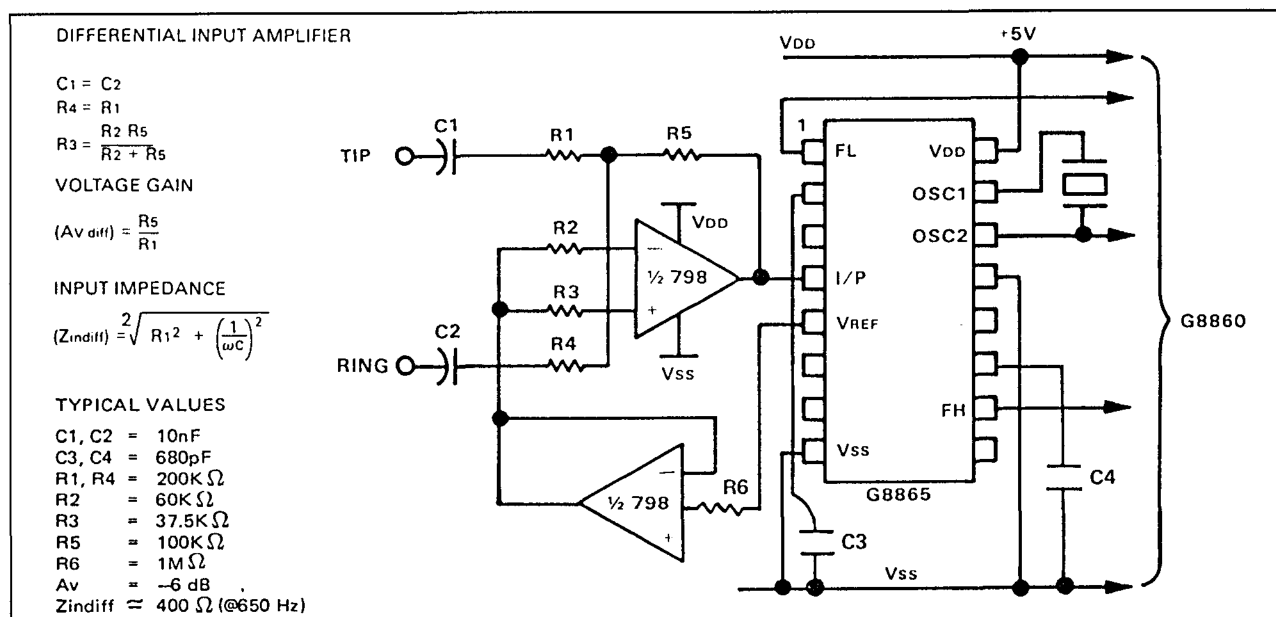
DIP Pin	Name	Description	
1	FL	Low group limiter output.	
2	FLT	Test output. Monitors low group filter output. Decouple to V_{SS} with 680pF capacitor.	
3	NC	Not connected.	
4	INPUT	Tone signal input (single ended).	
5	V_{REF}	Internal reference, can be used to bias input via 2MΩ resistor.	
6	PDWN	Power down active high. Internal pull down transistor. A high level signal powers down the device and inhibits the oscillator.	
7	NC	Not connected.	
8	V_{SS}	Negative (0V) power supply.	
9	NC	Not connected.	
10	FH	High group limiter output.	
11	FHT	Test output. Monitors high group filter output. Decouple to V_{SS} with 680pF capacitor.	
12	NC	Not connected.	
13	NC	Not connected.	
14	OSC2	Clock Output.	3.579545 MHz crystal connected between these pins completes internal oscillator.
15	OSC1	Clock Input.	
16	V_{DD}	Positive power supply.	

Tabel 20/7.3-26: Beschrijving van de aansluitpennen.

7.3 DTMF ontvangers

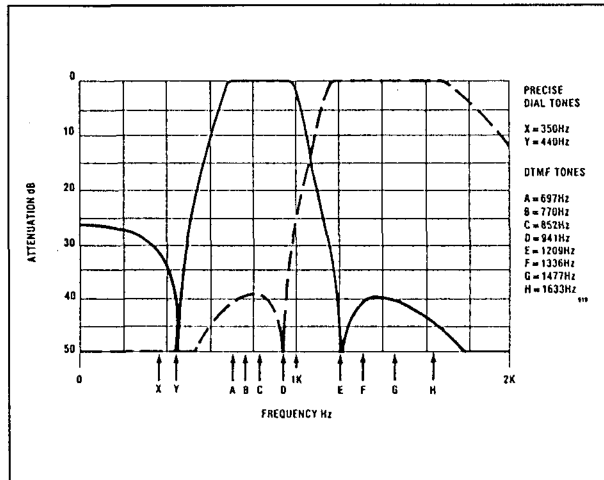


Figuur 20/7.3-34: Functioneel blokschema van het MT-8865 DTMF-filter.



Figuur 20/7.3-35: Aansluiting van een MT-8865 DTMF-filter (via een externe differentiële versterker) op de telefoonlijn.

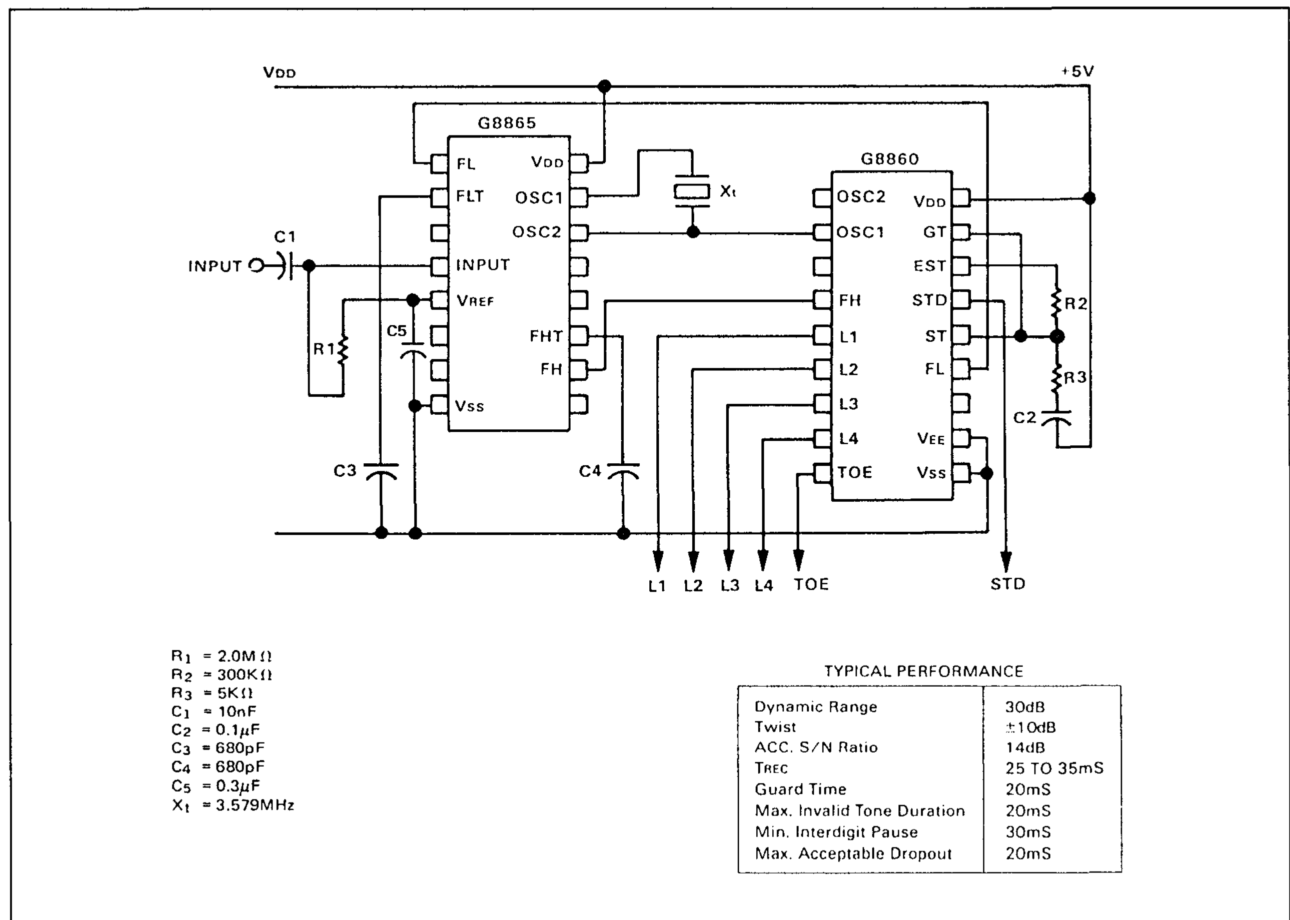
7.3 DTMF ontvangers



Figuur 20/7.3-36: Typische filterkarakteristieken met DTMF-frequenties.

De scheiding van de hoge en lage groep tonen wordt bereikt door het dubbeltoon-signaal gelijktijdig toe te voeren aan de ingangen van twee zesde orde banddoorlaat filters waarvan de bandbreedten overeenkomen met de banden die de hoge en lage groeptonen omsluiten.

De frequentie-karakteristiek van elk filter (figuur 20/7.3-36) vertoont ook een dal bij 440 Hz om de kiestoon te onderdrukken. Elke filter-uitgang wordt gevolgd door een eerste orde geschakelde condensator-sectie waarmee de signalen worden afgevlakt voordat ze worden begrensd. De begrenzing wordt gedaan met behulp van comparatoren met grote versterking die van een hysteresis zijn voorzien om detectie van ongewenste kleine signalen en ruis te vermijden.



Dynamic Range	30dB
Twist	±10dB
ACC. S/N Ratio	14dB
TREC	25 TO 35mS
Guard Time	20mS
Max. Invalid Tone Duration	20mS
Min. Interdigit Pause	30mS
Max. Acceptable Dropout	20mS

Figuur 20/7.3-37: Aansluitschema van een complete, uit een MT-8865 filter en een MT-8860 decoder samengestelde, DTM ontvanger.

7.3 DTMF ontvangers

Parameter		Min	Max	
$V_{DD} - V_{SS}$			15	V
Voltage on any pin		$V_{SS} - 0.3$	$V_{DD} + 0.3$	V
Max. current at any pin			10	mA
Operating Temperature	All Packages	−40°C	+85	°C
Storage Temperature	C/Y Packages	−65°C	+150	°C
	E Package	−65°C	+125	°C

Parameter		Max
Power Dissipation	C/Y Packages[1]	850mW
	E Package[2]	400mW

[1] Derate 16mW/°C above 75°C.
[2] Derate 6.3mW/°C above 25°C.
All leads soldered to PC board.

† Exceeding these ratings may cause permanent damage. Functional operation under these conditions is not implied.

Tabel 20/7.3-27: Maximaal toegelaten waarden voor de MT-8865.

All voltages referenced to V_{SS} unless otherwise noted.

		Characteristics		Symbol	V_{DD} = 5V			V_{DD} = 12V			Unit	Test Conditions Unless Noted T_A = 25°C f_{CLK} = 3.579545MHz
					Min	Typ	Max	Min	Typ	Max		
1	SUPPLY	Operating Supply Voltage		V_{DD}	4.75					13	V	
2		Operating Supply Current		I_{DD}		1.2	3		5	10	mA	PDWN = V_{SS}
3		Standby Supply Current		I_{DDS}		70	100		300	500	µA	PDWN = V_{DD}
4		Operating Power Consumption		P_O		6			60		mW	PDWN = V_{SS}
5		Standby Power Consumption		P_S		0.5			1.5		mW	PDWN = V_{DD} C = 15pF
6	INPUTS	Low Level Input Voltage	PDWN & OSC1	V_{IL}			1.5			3.5	V	
7		High Level Input Voltage		V_{IH}	3.5			8.5			V	
8		Pull Down Sink Current	PDWN	I_{IH}		3	6		12	24	µA	
9		Input Current	OSC1	I_I		±2.5			±6		µA	
10	OUTPUTS	Low Level Output Voltage	FL, FH	V_{OL}			0.1			0.1	V	No load
11		High Level Output Voltage	OSC2	V_{OH}	4.9			11.9			V	
12		Output Drive Current N Channel	FL, FH	I_{OL}	0.2			0.5			mA	V_{OL} = 0.4V (5V)
13		Sink	OSC2		0.1			0.25			mA	V_{OL} = 1.2V (12V)
14		P Channel	FL, FH	I_{OH}	0.2			0.5			mA	V_{OH} = 4.6V (5V)
15		Source	OSC2		0.1			0.25			mA	V_{OH} = 10.8V (12V)
16		Output Voltage	V_{REF}	V_{REF}	2.3		2.6	5.4		6.2	V	No Load
17		Output Resistance		R_{OR}			16			8	kΩ	

Tabel 20/7.3-28: Gelijkspannings-waarden van de MT-8865 bij 5 V en 12 V.

De comparator-uitgangen zijn gebufferd. De MT-8865 heeft een "single-ended" ingang (één ingang ten opzichte van aarde) waardoor aansluiting op een PCM-decoder, een radio-ontvanger of (via een differentiële buffer) een telefoonlijn mogelijk is. De signaal-

7.3 DTMF ontvangers

pen (pen 4) moet op $V_{DD}/2$ worden gebracht. Als de ingang capacitief wordt gekoppeld, wordt dit bereikt door de signaal-ingang via een 2 MΩ weerstand op V_{ref} aan te sluiten.

FLT en FHT maken het mogelijk de filter-uitgangssignalen te bekijken voordat ze begrensd worden en dienen ieder met 680 pF naar V_{SS} te worden ontkoppeld.

		Characteristics		Symbol	Min	Typ	Max	Unit	Test Conditions Unless Noted $T_A = 25°C$ $f_c = 3.579545MHz$ $V_{DD} = 4.75 - 13V$	
1		Dynamic Range			30		36	dB		
2		Valid Input Signal Levels					$V_{DD}/2$	V_{pp}		
3		(Each tone of composite signal)			27.9		883	mVrms	$V_{DD} = 5V$	
4					67.0		2120	mVrms	$V_{DD} = 12V$	
5		Input Impedance		Z_I	10			MΩ		
6		Passband Ripple		A_V		±0.3	±1.0	dB		
7		Low Group	Lower Limit	f_{LL}		670	684	Hz		
8		1dB Bandwidth	Upper Limit	f_{LU}	958	990		Hz		
9	F	High Group	Lower Limit	f_{HL}		1162	1188	Hz		
10	I L	1dB Bandwidth	Upper Limit	f_{HU}	1660	1740		Hz		
11	T	Intergroup	Low Group with	IR_{L1209}	34	45		dB	1209Hz	w.r.t.
12	E R		High Tone	IR_{L1477}	36	40		dB	1477Hz	770Hz
13		Rejection	High Group with	IR_{H941}	38	50		dB	941Hz	w.r.t.
14			Low Tone	IR_{H770}	36	40		dB	770Hz	1336Hz
15		Dial Tone	Low Group	DR_{L440}	40	60		dB	440Hz	w.r.t
16				DR_{L350}	28	30		dB	350Hz	770Hz
17		Rejection	High Group	DR_{H440}	52	60		dB	440Hz	w.r.t.
18				DR_{H350}	50	55		dB	350Hz	1336Hz
19		FHT FLT Maximum Permissible Load		R_{LFT}	250			KΩ		
20				C_{LFT}			1000	pF		
21	L I	Output Rise Time	FL, FH	t_{TLHO}		90	150	ns	10% to	
22	M	Output Fall Time		t_{THLO}		60	100	ns	90% V_{DD}	
23		Crystal/Clock Freq.	OSC 1, OSC 2	f_c	3.5759	3.5795	3.5831	MHz		
24		Clock	Rise Time	t_{LHCI}			110	ns	10% to	Externally
25	C L	Input	Fall Time	t_{HLCI}			110	ns	90% V_{DD}	Applied
26	O C	(OSC 1)	Duty Cycle	DC_{CI}	40	50	60	%		Clock
27	K	Clock Output OSC 2	Capacitive Load	C_{LOC}			30	pF	Unbalanced load	
28		Capacitance Any Input		C_I		5	7.5	pF		

Tabel 20/7.3-29: Schakeltijden en AC-kenmerken van het MT-8865 DTMF-filter.

M-8870

DTMF ontvanger

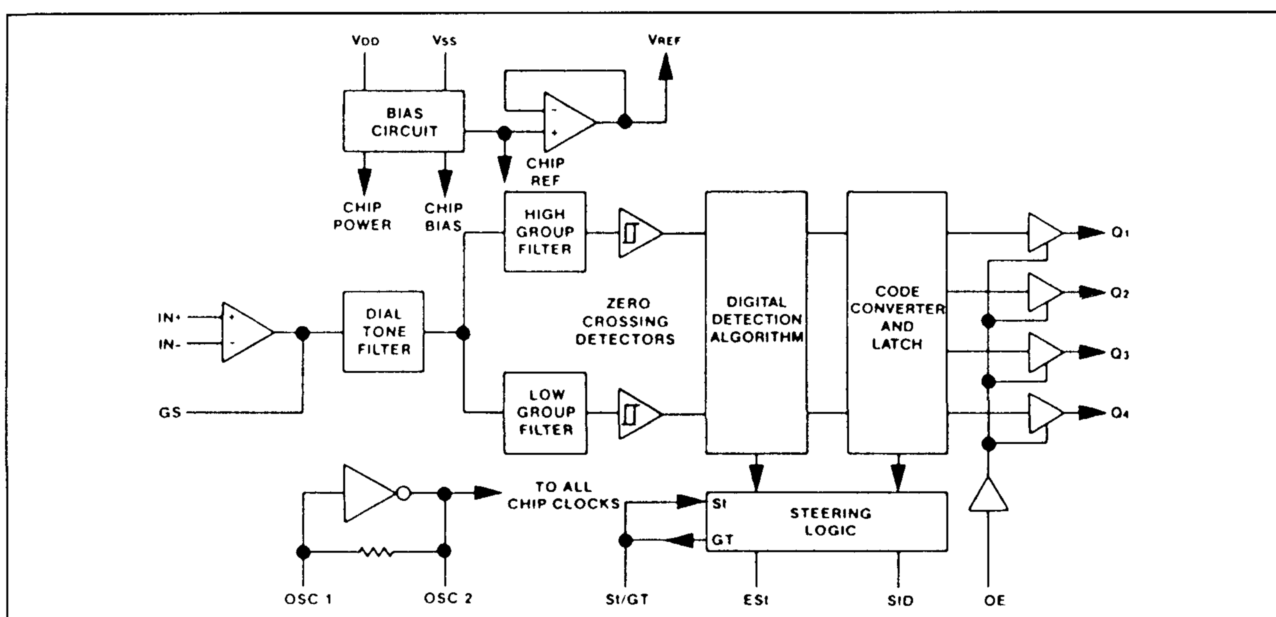
De DTMF ontvangers van het type 8870 worden door diverse fabrikanten met geringe verschillen vervaardigd. Sommige typen hebben wat extra mogelijkheden, zoals power-down (PD), inhibit (INH) en/of een extra oscillator-uitgang 3 (OSC3). In dit gedeelte wordt het eenvoudigste type (zonder de genoemde extra's) behandeld. Verder is de inwendige opbouw van alle typen identiek, zodat de algemene beschrijving van de werking uit dit gedeelte ook voor de andere geldt. In het blokschema (figuur 20/7.3-38) is de algemene vorm ervan te zien, waarin de optionele ingangen power-down (PD) en inhibit (INH) en de extra oscillator-uitgang 3 (OSC3) ook zijn opgenomen.

Technische gegevens

- fabrikanten:
  Teltone: M-8870
  Mitel: MT-8870, MT-8870-1
  Plessey: MV-8870-1
  GTE: G-8870
  Crystal: CS-8870
  CMD: CM-8870
- complete DTMF ontvanger
- geringe dissipatie
- enkele voeding
- industrieel temperatuurbereik
- instelbare toegangs- en afvaltijden
- geschikt voor kristal of ceramische resonator
- behuizingen: 18-pens plastic, ceramische DIP, 18-pens SOIC of 20-pens LCC (zonder PD, INH en OSC3: figuur 20/7.3-39)

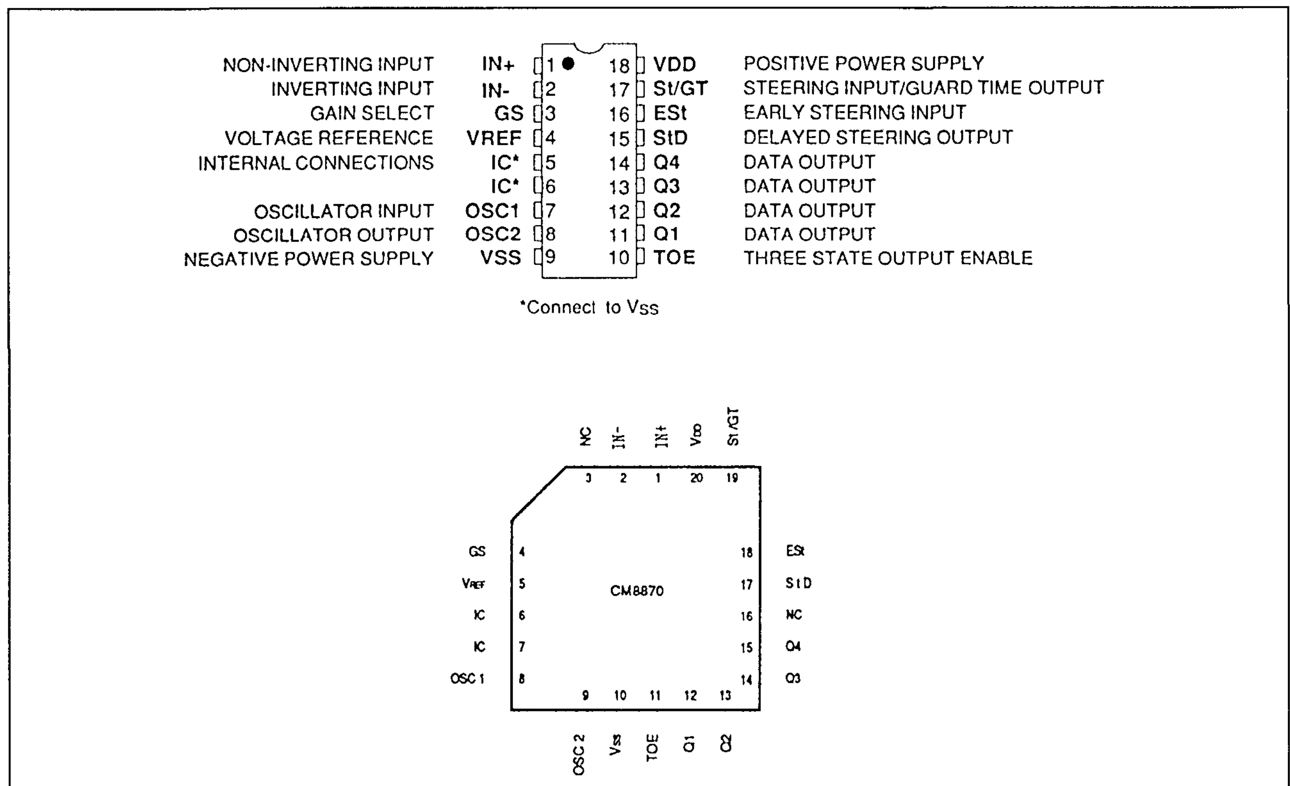
Beschrijving van de werking

- De M-8870 is een complete CMOS DTMF-ontvanger, inclusief bandsplitsfilter en digitale decodering (figuur 20/7.3-38). Voor de filters worden geschakelde condensator-technieken toegepast, terwijl de decoders gebruik maken van digitale teltechnieken om alle 16 DTMF-toonparen om te zetten in een 4-bit code. Het aantal benodigde externe componenten wordt tot een minimum beperkt (alleen een 3,579545 MHz kristal nodig) doordat bijvoorbeeld een inwendige differentiële versterker, een clock-oscillator en een gelatchte 3-state bus-interface op de chip zijn opgenomen.



Figuur 20/7.3-38: Functioneel blokschema van M-8870 DTMF ontvangers (eenvoudigste type).

7.3 DTMF ontvangers

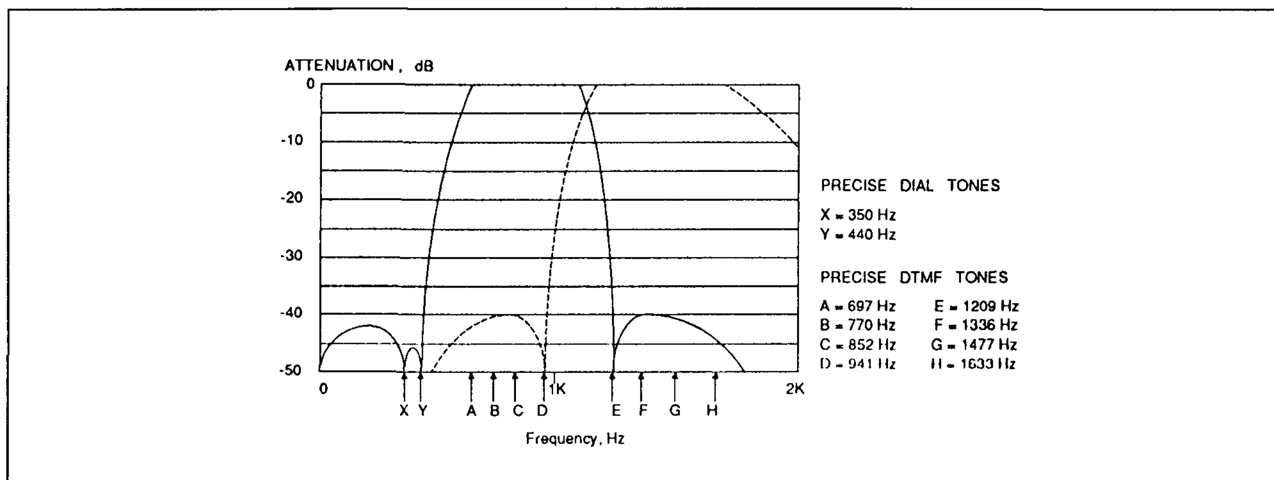


Figuur 20/7.3-39: Aansluitgegevens van de typen zonder PD, INH of OSC3 (de pennen 5 en 6 moeten met V_{SS} worden verbonden): M-8870, MT-8870(-1), CM-8870, MV-8870-1, CS-8870 en G-8870. ***LET OP LETTERCOMBINATIE VOOR TYPENUMMER!***

Name	Description	
IN+	Non-inverting input	Connections to the front-end differential amplifier
IN-	Inverting input	
GS	Gain select. Gives access to output of front-end amplifier for connection of feedback resistor.	
V_{REF}	Reference voltage output (nominally $V_{DD}/2$). May be used to bias the inputs at mid-rail.	
IC	Internal connection. Must be tied to V_{SS}.	
IC	Internal connection. Must be tied to V_{SS}.	
OSC1	Clock input	3.579545 MHz crystal connected between these pins completes internal oscillator.
OSC2	Clock output	
V_{SS}	Negative power supply (normally connected to 0 V).	
OE	Three-state output enable (input). Logic high enables the outputs Q1 - Q4. Internal pullup.	
Q1, Q2, Q3, Q4	Three-state outputs. When enabled by OE, provides the code corresponding to the last valid tone pair received (see Table 6.)	
StD	Delayed steering output. Presents a logic high when a received tone pair has been registered and the output latch is updated. Returns to logic low when the voltage on St/GT falls below V_{TSt}.	
ESt	Early steering output. Presents a logic high immediately when the digital algorithm detects a recognizable tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.	
St/GT	Steering input/guard time output (bidirectional). A voltage greater than VTSt detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than VTSt frees the device to accept a new tone pair. The GT output acts to reset the external steering time constant, and its state is a function of ESt and the voltage on St. (See Table 6).	

Tabel 20/7.3-30: Functies van de aansluitpennen.

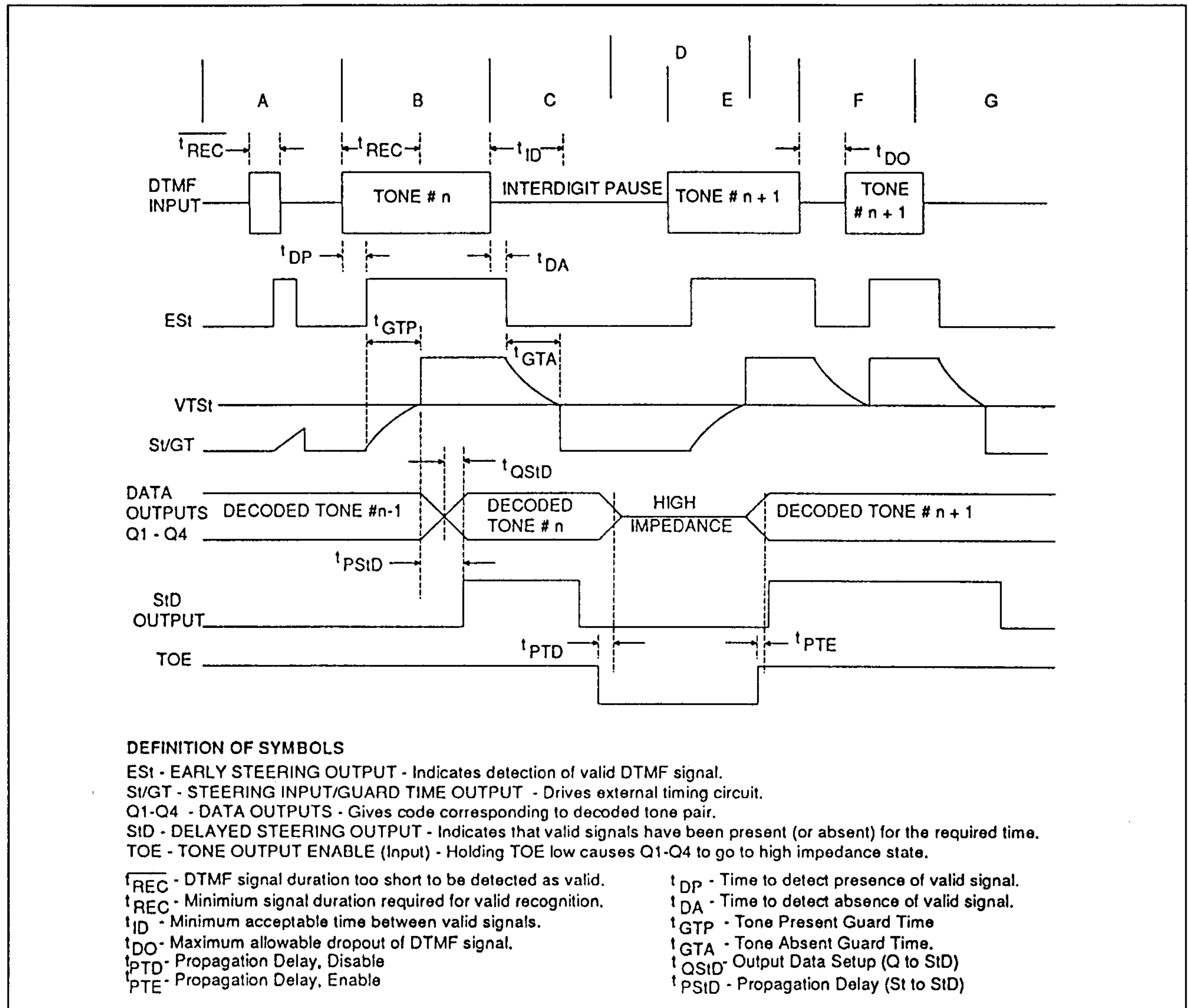
7.3 DTMF ontvangers



Figuur 20/7.3-40: Filter-karakteristieken.

- Filter
  De tonen uit de hoge en de lage groep worden van elkaar gescheiden door het dubbeltoon-signaal toe te voeren aan de ingangen van twee 9^e^ orde (geschakelde condensator) banddoorlaat filters, waarvan de bandbreedten overeenkomen met de banden die de tonen van de hoge en de lage groep omvatten. Het filter spert bij 350 en 440 Hz om de kiestoon effectief te onderdrukken (figuur 20/7.3-40). Elke filter-uitgang wordt gevolgd door een 1^e^ orde geschakelde condensator-sectie om de signalen af te vlakken voordat ze worden begrensd. De begrenzing wordt uitgevoerd door comparatoren met grote versterking. De comparatoren hebben een hysteresis om detectie van ongewenste kleine signalen en ruis te voorkomen. De door de comparatoren geleverde uitgangssignalen hebben amplitudes die even groot zijn als de voedingsspanning.
- Decoder
  In de decoder van de M-8870 wordt een digitale teltechniek gebruikt om de frequenties van de begrensde tonen te bepalen en te verifiëren dat ze overeen komen met standaard DTMFfrequenties. Ter beveiliging tegen toonsimulatie door andere signalen (bijvoorbeeld spraak), terwijl kleine frequentie-variaties zijn toegestaan, wordt een complex middelend algorithme toegepast: de periode van de blokgolf wordt gemeten, over een aantal cycli uitgemiddeld en vergeleken met de vier mogelijke tonen in de betreffende band.
  Wanneer in beide banden tegelijk een geldige toon wordt gedetecteerd, gaat de Early Steering flag (ESt) HOOG. Bij verlies van het DTMF-signaal gaat ESt weer LAAG (zie ook het *tijddiagram*, figuur 20/7.3-41).
- Tijddiagram
  - A:
    te korte tonen, tijdsduur ongeldig;
  - B:
    toon #n is gedetecteerd, tijdsduur geldig, verschijnt gedecodeerd op uitgangen;
  - C:
    einde van toon #n wordt gedetecteerd en geldig verklaard;
  - D:
    3-state uitgangen gesperd (hoog-impedant);
  - E:
    toon #n+1 is gedetecteerd, tijdsduur geldig, gaat gedecodeerd naar uitgangen;

7.3 DTMF ontvangers



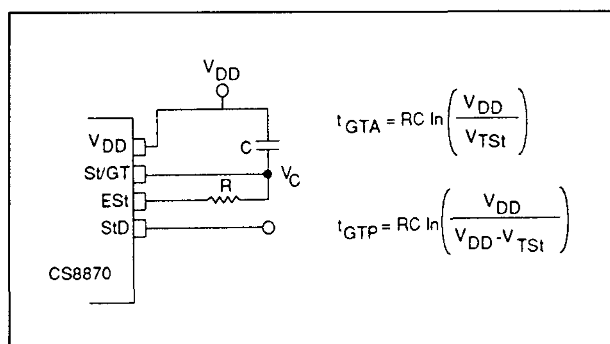
Figuur 20/7.3-41: Tijddiagram van de gebeurtenissen.

- F:
  3-state uitgangen vrijgegeven, acceptabele drop out van toon #n+1 niet zichtbaar aan uitgangen;
- G:
  einde van toon #n+1 wordt gedetecteerd en gewaardeerd.

- Besturingsschakeling

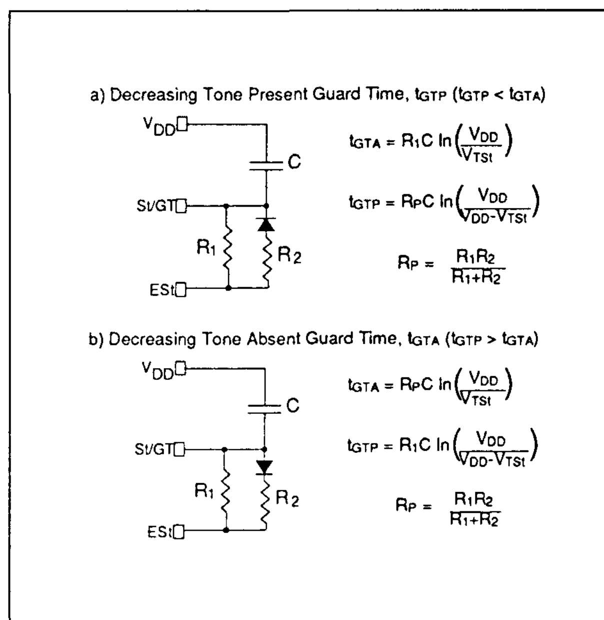
Voordat een gedecodeerd tonenpaar wordt geregistreerd checkt de ontvanger of de tijdsduur van het geldige signaal lang genoeg is. De timing hiervan wordt ingesteld door een externe weerstand en condensator (figuur 20/7.3-42). Nadat een geldige toon gedurende t_{DP} (tone present detection time) aanwezig is, gaat ESt HOOG en ontlaadt de condensator via de weerstand R. De spanning op de St/GT-pen verandert als een functie van de RC-tijdconstante, mits het DTMF-signaal geldig blijft. Wanneer de condensatorspanning (en de spanning op St/GT) de drempelwaarde V_{TSt} bereikt, wordt de GT-uitgang aktief en stuurt de condensatorspanning naar V_{DD}. Op dit moment wordt de met het DTMF-signaal over-

eenkomende 4-bit code in de uitgangen gelatcht. GT blijft HOOG zolang ESt HOOG blijft. Na een korte vertraging gaat de Delayed Steering Output StD HOOG, waarmee wordt aangegeven dat een geldig tonenpaar werd geregistreerd. De code komt op de uitgangen Q1 tot en met Q4 beschikbaar door de 3-state besturingsingang TOE logisch HOOG te maken. De besturingsschakeling werkt omgekeerd om de "interdigit" pause tussen de signalen te meten. Wanneer het DTMF-signaal wordt verwijderd, laadt de condensator op. Wordt dan de drempelwaarde bereikt, dan wordt GT naar V_{SS} getrokken. Deze schakeling maakt ook korte onderbrekingen van het DTMF-signaal tijdens het ontvangen mogelijk zonder dat er fouten optreden.



Figuur 20/7.3-42: Principiële besturingsschakeling.

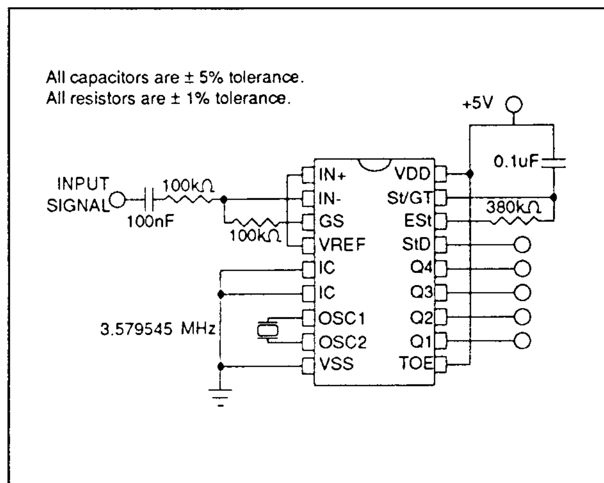
- Guard-tijd instelling
  De externe timing-schakelingen van de figuren 20/7.3-42 en -43 stellen de gebruiker in staat om de timing naar behoefte aan te passen. Met de volgende formules en die in figuur 20/7.3-42 kunnen de waarden voor R en C worden bepaald:
  $t_{REC} = t_{DP} + t_{GTP}$
  $t_{ID} = t_{DA} + t_{GTA}$
  Hierin is t_{REC} de minimale signaalduur die door de ontvanger wordt geaccepteerd. t_{DP} is de "toon aanwezig" detectietijd: de tijd die een geldige toon aanwezig moet zijn voordat ESt HOOG gaat. t_{ID} is de interdigit pause-tijd en t_{DA} de "toon afwezig" detectietijd. Voor de schakeling in figuur 20/7.3-42 is 0,1 µF de aanbevolen waarde voor C, terwijl met een 380 kΩ weerstand een t_{REC} van 40 ms wordt bereikt. Om de "toon aan- en afwezig" guard-tijden onafhankelijk van elkaar in te stellen kunnen de schakelingen en formules in figuur 20/7.3-43 worden toegepast.



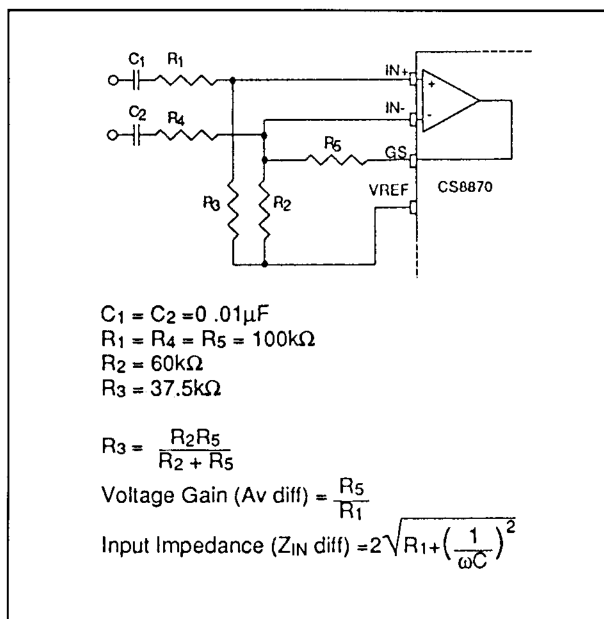
Figuur 20/7.3-43: Besturingsschakelingen voor de instelling van de guard-tijden.

- Configuratie van de ingangen
  De ingangssignalen van de M-8870 gaan door een op de chip aanwezige operationele versterker. De ingang wordt door middel van een referentiespanning V_{ref} op ongeveer het midden van de voedingsspanning gehouden. In figuur 20/7.3-44 is een "single-ended" ingangsconfiguratie te zien waarbij de ingangen op V_{ref} staan en de versterking is ingesteld op 1.
  Figuur 20/7.3-45 toont een opstelling met een differentiële ingang. De terugkoppelweerstand R5 die op uitgang GS van de operationele versterker is aangesloten kan worden gebruikt om de versterking in te stellen.

7.3 DTMF ontvangers



Figuur 20/7.3-44: Single-ended ingangs-configuratie.

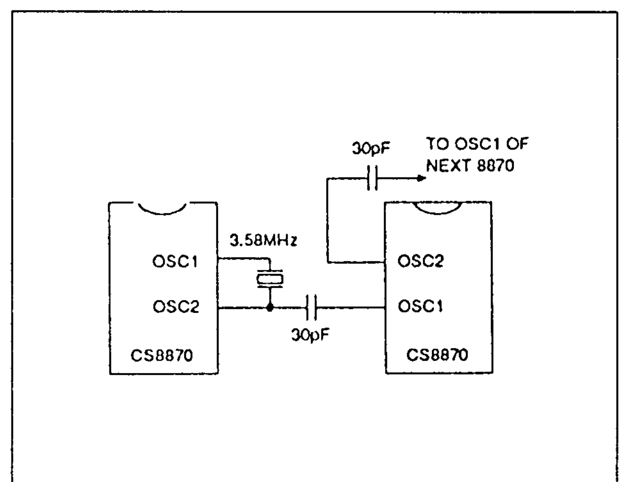


Figuur 20/7.3-45: Differentiële ingangs-configuratie.

- Kristal-oscillator
  Tussen de pennen OSC1 en OSC2 moet een 3,579545 MHz (TV colorburst) kristal worden aangesloten om de interne clock-schakeling te completeren.
  Tot maximaal tien M-8870's kunnen van dezelfde clock gebruik maken door de oscillator-uitgang OSC2 van de eerste via een 30 pF condensator te verbinden met de OSC1 van de volgende (zie figuur 20/7.3-46).

Overige specificaties

De overige specificaties van de M-8870 zijn samengevat in de tabellen 20/7.3-31 tot en met -37.



Figuur 20/7.3-46: Aansluiten van meerdere M-8870's op één oscillator.

F_{LOW}	F_{HIGH}	KEY	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z
L - LOGIC LOW H - LOGIC HIGH Z - HIGH IMPEDANCE							

Tabel 20/7.3-31: Decodering van de DTMF-signalen.

7.3 DTMF ontvangers

Parameter	Symbol	Min	Max	Units
DC Supply	V_{DD}-V_{SS}	-	6.0	Volts
Input Voltage	V_{in}	V_{SS}-0.3	V_{DD}+0.3	Volts
Input Current, Any Pin *	I_{in}	-	10	mA
Power Dissipation **	P_D	-	1000	mW
Ambient Operating Temperature	T_A	-40	85	°C
Storage Temperature	T_{stg}	-65	150	°C

*Transient currents of up to 100mA will not cause latch-up.
**Derate above 75°C at 16 mW/°C; all leads soldered to board.

WARNING: Operating this device at or beyond these limits may result in permanent damage to the device. Normal operation is not guaranteed at these extremes.

Tabel 20/7.3-32: Maximaal toegelaten waarden voor de M-8870.

Parameter	Symbol	Min	Typ	Max	Units
DC Supply	V_{DD}-V_{SS}	4.75	5.0	5.25	Volts
Ambient Operating Temperature	T_A	0	25	70	°C
Crystal Frequency	f_C	3.5759	3.5795	3.5831	MHz

Tabel 20/7.3-33: Aanbevolen bedrijfscondities.

7.3 DTMF ontvangers

Parameter	Symbol	Min	Typ *	Max	Units
Supply Current	I_{DD}	-	6.0	10.0	mA
Power Consumption		-	30	45	mW
Input Impedance, pins 1 & 2 (note 12)	R_{IN}	-	10	-	Mohms
Steering Threshold Voltage	V_{TSt}	2.2	-	2.5	V
Signal Levels for Valid Input (each tone of composite signal) (notes 1, 2, 3, 5, 6, 9)		- 29 27.5	- -	+1 883	dBm mVrms
Twist (notes 2,3,6,9,13)		-	±10	-	dB
Frequency Detect Bandwidth (notes 2,3,5,9)		±1.5% ±2Hz	-	±3.5%	
Third Tone Tolerance (notes 2,3,4,5,9,10)		-	- 16	-	dB
Noise Tolerance (notes 2,3,4,5,7,9,10)		-	- 12	-	dB
Dial Tone Tolerance (notes 2,3,4,5,8,9,10)		-	+ 22	-	dB
Clock Output (OSC 2, pin 8) Capacitive Load		-	-	30	pF
V_{REF} Output Voltage No Load	V_{REF}	2.4	-	2.8	V
V_{REF} Output Resistance	R_{OR}	-	10	-	kohms

Tabel 20/7.3-34: Kenmerken van het analoge gedeelte van de M-8870.

7.3 DTMF ontvangers

Parameter	Symbol	Min	Typ*	Max	Units
Input Leakage Current (note 14)	I_{IN}	-	100	-	nA
Input Resistance	R_{IN}	-	10	-	Mohms
Input Offset Voltage	V_{OS}	-	25	-	mV
Common Mode Rejection (note 15)	CMRR	-	60	-	dB
Power Supply Rejection (note 16)	PSRR	-	60	-	dB
DC Open Loop Voltage Gain	A_{VOL}	-	65	-	dB
Open Loop Unity Gain Bandwidth	f_C	-	1.5	-	MHz
Output Voltage Swing (note 17)	V_O	-	4.5	-	Vp-p
Tolerable Capacitive Load, GS pin	C_L	-	100	-	pF
Tolerable Resistive Load, GS pin	R_L	-	50	-	kohms
Common Mode Range (note 18)	V_{CM}	-	3.0	-	Vp-p

Tabel 20/7.3-35: Kenmerken van de gain-setting versterker.

7.3 DTMF ontvangers

Parameter	Symbol	Min	Typ*	Max	Units
Tone Present Detection Time	t_{DP}	5	11	14	ms
Tone Absent Detection Time	t_{DA}	0.5	4	8.5	ms
Tone Duration Accept+	t_{REC}	-	-	40	ms
Tone Duration Reject+	$\overline{t_{REC}}$	20	-	-	ms
Interdigit Pause Accept+	t_{ID}	-	-	40	ms
Interdigit Pause Reject+	t_{DO}	20	-	-	ms
Propagation Delay (St to Q) (note 19)	t_{PQ}	-	8	11	us
Propagation Delay (St to StD) (note 19)	t_{PStD}	-	12	-	us
Output Data Set Up (Q to StD) (note 19)	t_{QStD}	-	3.4	-	us
Propagation Delay (TOE to Q) (note 20) ENABLE DISABLE	t_{PTE} t_{PTD}	- -	50 300	- -	ns ns
Clock Input Rise Time	t_{LHCL}	-	-	110	ns
Clock Input Fall Time	t_{HLCL}	-	-	110	ns
Clock Input Duty Cycle	DC_{CL}	40	50	60	%

Tabel 20/7.3-36: Schakeltijden van de M-8870 DTMF-ontvanger.

7.3 DTMF ontvangers

Parameter		Symbol	Min	Typ*	Max	Units
Digital Inputs	"0" level	V_{IL}	-	-	1.5	V
	"1" level	V_{IH}	3.5	-	-	
Digital Outputs	"0" level	V_{OL}	-	-	0.03	V
(note 21)	"1" level	V_{OH}	4.97	-	-	
Output Low (Sink) Current (note 22)		I_{OL}	1	2.5	-	mA
Output High (Source) Current (note 23)		I_{OH}	0.4	0.8	-	mA
Input Leakage Current (note 24)		I_{IH}, I_{IL}	-	0.1	-	uA
Pull Up Source Current (note 25)		I_{SO}	-	7.5	15	uA

*Typical figures for design only; not guaranteed and not subject to production testing.

Notes: 21. No Load
22. $V_{OUT} = 0.4V$
23. $V_{OUT} = 4.6V$
24. $V_{IN} = V_{SS}$ or V_{DD}
25. TOE(pin 10) = 0V

Tabel 20/7.3-37: Kenmerken van het digitale gedeelte van de M-8870.

MV-8870
DTMF-ontvanger met high en low groepfilter-uitgangen

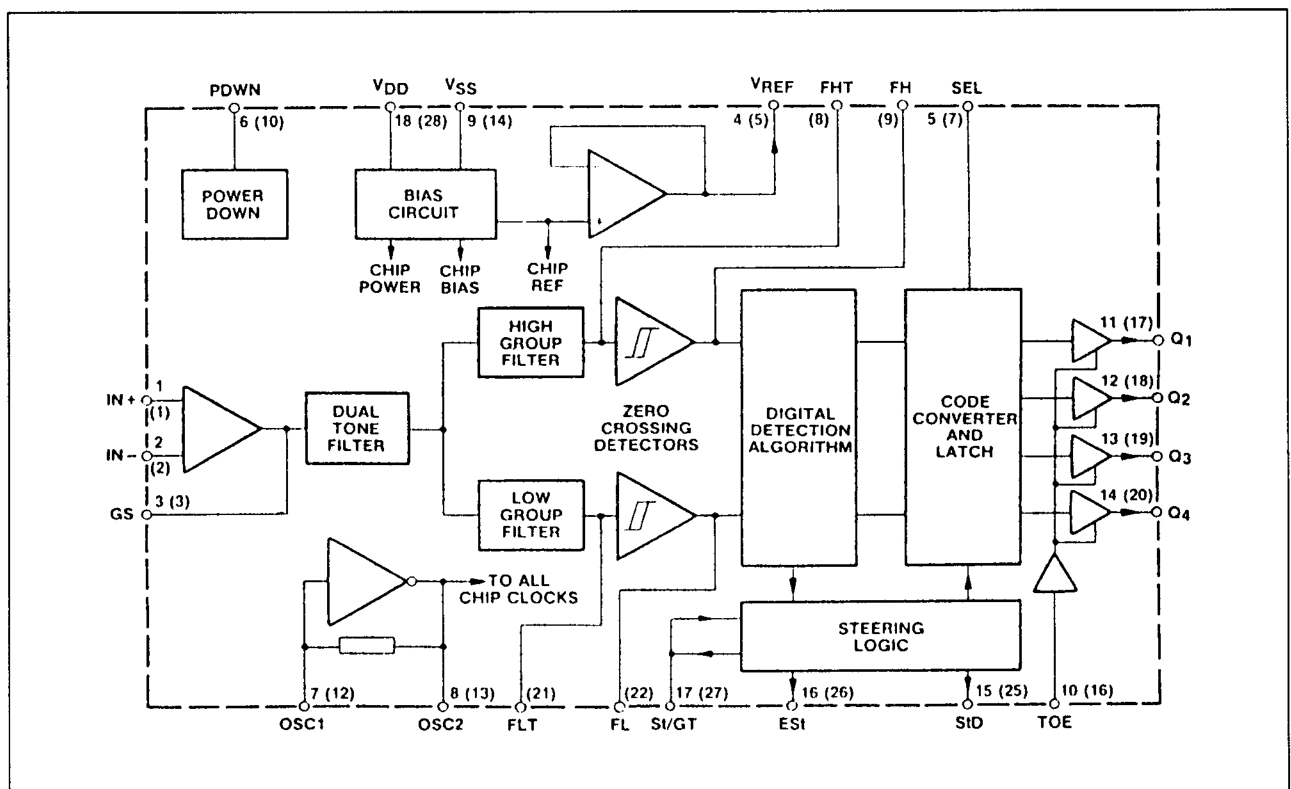
De MV-8870 van Plessey is een DTMF-ontvanger van het 8870-type met als extra de low en high groepfilter-uitgangen. De inwendige opbouw van dit type komt verder overeen met de andere 8870-typen, zodat voor de algemene beschrijving van de werking naar de hiervoor staande M-8870 wordt verwezen.
In het blokschema (figuur 20/7.3-47) zijn de extra aansluitingen te zien.

Technische gegevens

- fabrikant:
  Plessey MV-8870
- complete DTMF-ontvanger
- geringe dissipatie
- enkele voeding
- industrieel temperatuurbereik
- instelbare toegangs- en afvaltijden
- behuizingen:
  18-pens ceramische DIP of 28-pens PLCC (figuur 20/7.3-48)

Beschrijving van de werking

De MV-8870 is een complete CMOS DTMF-ontvanger met bandsplits-filter en digitale decoderingsfuncties.
In het filtergedeelte worden geschakelde condensator-technieken toegepast voor de hoge en lage groepfilters en onderdrukking van de kiestonen.
De decoder maakt gebruik van digitale teltechnieken om alle 16 DTMF-toonparen om te zetten in een 4-bit code.
Extern zijn weinig componenten nodig (alleen een 3,579545 MHz kristal) omdat de chip is uitgerust met een differentiële ingangsversterker, een clock-oscillator en een gelatchte 3-state businterface.



Figuur 20/7.3-47: Functioneel blokschema van de MV-8870 DTMF-ontvanger.

7.3 DTMF ontvangers

Pin HP	Pin DG	Name	Description	
1	1	IN+	Non-inverting input	Connections to the front-end differential amplifier
2	2	IN-	Inverting input	
3	3	GS	Gain select. Gives access to output of front-end differential amplifier for connections of feedback resistor.	
5	4	V_{REF}	Reference voltage output, nominally $V_{DD}/2$. May be used to bias the inputs at mid-rail (see application diagram).	
7	5	SEL	Logic '1' or '0' selects one of two truth tables (see Table 1).	
10	6	P_{DWN}	Power down active high, internal pulldown resistor. A high level signal powers down and inhibits the oscillator.	
12	7	OSC1	Clock input	3.579545MHz crystal connected between these pins completes internal oscillator.
13	8	OSC2	Clock output	
14	9	V_{SS}	Negative power supply, normally connected to 0V.	
16	10	TOE	3-state output enable (input). Logic high enables the outputs Q1 - Q4. Internal pull-up.	
17	11	Q1	3-state data outputs. When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1).	
18	12	Q2		
19	13	Q3		
20	14	Q4		
25	15	StD	Delayed steering output presents a logic high when a received tone-pair has been registered and the output high latch updated; returns to logic low when the voltage on St/GT falls below V_{TSt}.	
26	16	ESt	Early steering output. Presents a logic high immediately when the digital algorithm detects a recognisable tone-pair (signal conditions). Any momentary loss of signal condition will cause ESt to return to a logic low.	
27	17	St/GT	Steering input/guard time output (bidirectional). A voltage greater than V_{TSt} detected at St causes the device to register the detected tone-pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone-pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St (see Table 1).	
28	18	V_{DD}	Positive power supply.	
8	-	FHT	High group sine wave filter output.	
21	-	FLT	Low group sine wave filter output.	
9	-	FH	High group square wave filter output.	
22	-	FL	Low group square wave filter output.	

Tabel 20/7.3-38: Functies van de aansluitpennen.

Configuratie van de ingangen

De ingang van de MV-8870 is voorzien van een differentiële versterker en een referentiespanning V_{ref} (op de helft van de voedingsspanning). Er kan een terugkoppelweerstand naar GS worden gebruikt om de versterking in te stellen. De ingangsconfiguratie kan "single-ended" zijn of differentieel (respectievelijk figuren 20/7.3-49 en -50).

Filter

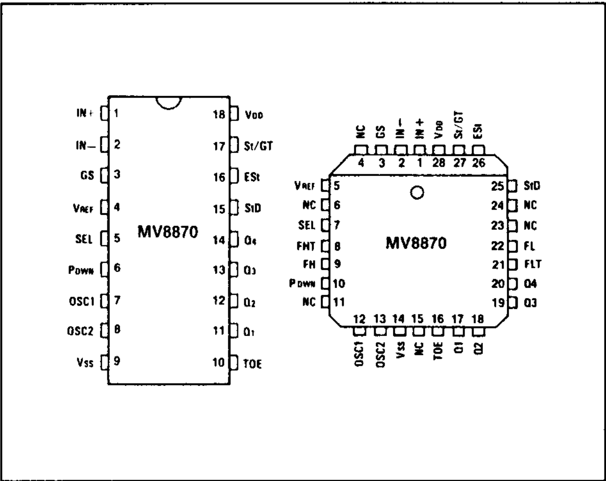
De hoge en de lage groep tonen worden uit elkaar gehaald door het dubbeltoon-signaal toe te voeren aan de ingangen van twee zesde orde banddoorlaat filters. Het filter spert bij 350 en 440 Hz om de kiestoon effectief te onderdrukken. Elke filter-uitgang wordt gevolgd door een eerste orde sectie om de signalen vóór begrenzing af te vlakken. Voor testen en controle zijn de groepfilter-uitgangssignalen (FHT, FLT, FH en FL) beschikbaar op de pennen 8, 21, 9 en 22.

Decoder

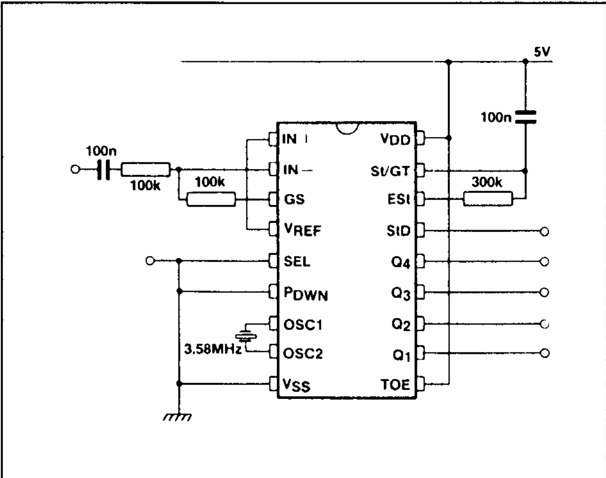
In de decoder wordt bepaald of de frequenties van de begrensde tonen overeenkomen

7.3 DTMF ontvangers

met standaard DTMF-frequenties. Wanneer tegelijkertijd twee geldige tonen worden gedetecteerd, gaat de Early Steering flag (ESt) HOOG.



Figuur 20/7.3-48: Aansluitgegevens van de 18-pens DIL en 28-pens LCC-behuizingen.



Figuur 20/7.3-49: Single-ended ingangs-configuratie.

F_{LOW}	F_{HIGH}	KEY	TOE	SEL	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	L	0	0	0	1
697	1336	2	H	L	0	0	1	0
697	1477	3	H	L	0	0	1	1
770	1209	4	H	L	0	1	0	0
770	1336	5	H	L	0	1	0	1
770	1477	6	H	L	0	1	1	0
852	1209	7	H	L	0	1	1	1
852	1336	8	H	L	1	0	0	0
852	1477	9	H	L	1	0	0	1
941	1336	0	H	L	1	0	1	0
941	1209	*	H	L	1	0	1	1
941	1477	#	H	L	1	1	0	0
697	1633	A	H	L	1	1	0	1
770	1633	B	H	L	1	1	1	0
852	1633	C	H	L	1	1	1	1
941	1633	D	H	L	0	0	0	0
697	1209	1	H	H	0	0	0	1
697	1336	2	H	H	0	0	1	0
697	1477	3	H	H	0	0	1	1
770	1209	4	H	H	0	1	0	0
770	1336	5	H	H	0	1	0	1
770	1477	6	H	H	0	1	1	0
852	1209	7	H	H	0	1	1	1
852	1336	8	H	H	1	0	0	0
852	1477	9	H	H	1	0	0	1
941	1336	0	H	H	0	0	0	0
941	1209	*	H	H	1	0	1	0
941	1477	#	H	H	1	0	1	1
697	1633	A	H	H	1	1	0	0
770	1633	B	H	H	1	1	0	1
852	1633	C	H	H	1	1	1	0
941	1633	D	H	H	1	1	1	1
		ANY	L	ANY	Z	Z	Z	Z

L = Logic low, H = Logic high, Z = High impedance

Tabel 20/7.3-39: Decodering van de DTMF-signalen.

7.3 DTMF ontvangers

DIFFERENTIAL INPUT AMPLIFIER

$C_1 = C_1 = 10nF$

$R_1 = R_4 = R_1 = 100k\Omega$ All resistors ±1 %

$R_2 = 60k\Omega$ $R_3 = 37.5k\Omega$ All capacitors ±5 %

$R_3 = \left(\frac{R_2 R_1}{R_2 + R_1}\right)$

VOLTAGE GAIN $(A_{V\,diff}) = \frac{R_1}{R_2}$

INPUT IMPEDANCE

$(Z_{IN\,diff}) = 2\sqrt{R1^2 + \left(\frac{1}{\omega C}\right)^2}$

Figuur 20/7.3-50: Differentiële ingangs-configuratie.

CM-8870C, CM-8871C en CM-8872C

DTMF-ontvangers met extra functies

De hier vermelde DTMF-ontvangers van het type 8870 hebben extra mogelijkheden, zoals power-down (PD), inhibit (INH) en/of een extra oscillator-uitgang 3 (OSC3). De inwendige opbouw is verder bij alle typen identiek, zodat voor de algemene beschrijving van de werking kan worden verwezen naar de M-8870.
In het blokschema (figuur 20/7.3-51) is de algemene vorm te zien, waarin de optionele ingangen power-down (PD) en inhibit (INH) en de extra oscillator-uitgang 3 (OSC3) ook zijn opgenomen.

Besturingsschakeling

Voordat een gedecodeerd tonenpaar wordt geregistreerd checkt de ontvanger of de tijdsduur van het geldige signaal lang genoeg is. Deze timing wordt ingesteld door een externe weerstand en condensator. Ook kunnen externe "guard" timing-schakelingen worden gebruikt om de timing naar behoefte aan te passen (zie ook M-8870).
Voor de verdere elektrische en timing karakteristieken wordt ook verwezen naar de M-8870.

Technische gegevens

- fabrikant: CMD
- typen:
  CM-8870C: power down en inhibit
  CM-8871C: power down en gebufferde oscillator-uitgang (OSC 3)
  CM-8872C: inhibit en gebufferde oscillator-uitgang (OSC 3)
- complete DTMF-ontvanger
- geringe dissipatie (minder dan 35 mW)
- enkele voeding
- industrieel temperatuurbereik
- instelbare toegangs- en afvaltijden
- geschikt voor kristal of ceramische resonator
- behuizingen: 18-pens plastic of ceramische DIP, 18-pens SOIC of 20-pens LCC (figuur 20/7.3-52)

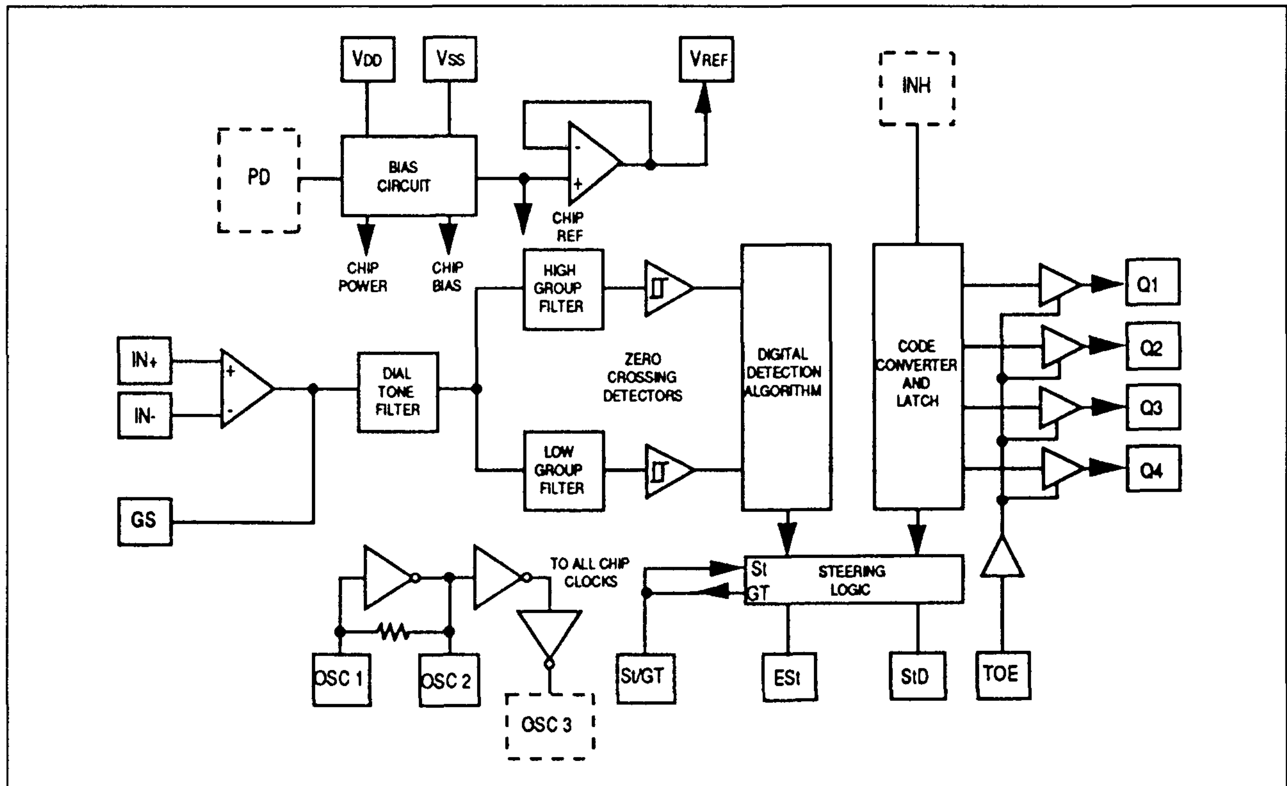
Beschrijving van de werking

Deze CM-8870C-typen zijn complete CMOS DTMF-ontvangers, inclusief bandsplits-filter en digitale decodering. Bij de filters worden geschakelde condensator-technieken toegepast, terwijl de decoders gebruik maken van digitale teltechnieken om alle 16 DTMF-toonparen om te zetten in een 4-bit code. Het aantal externe componenten is minimaal (er is alleen een goedkoop 3,579545 MHz TV-kristal nodig) doordat de chip een differentiële versterker, een clock-generator en een gelatchte 3-state bus-interface bevat.

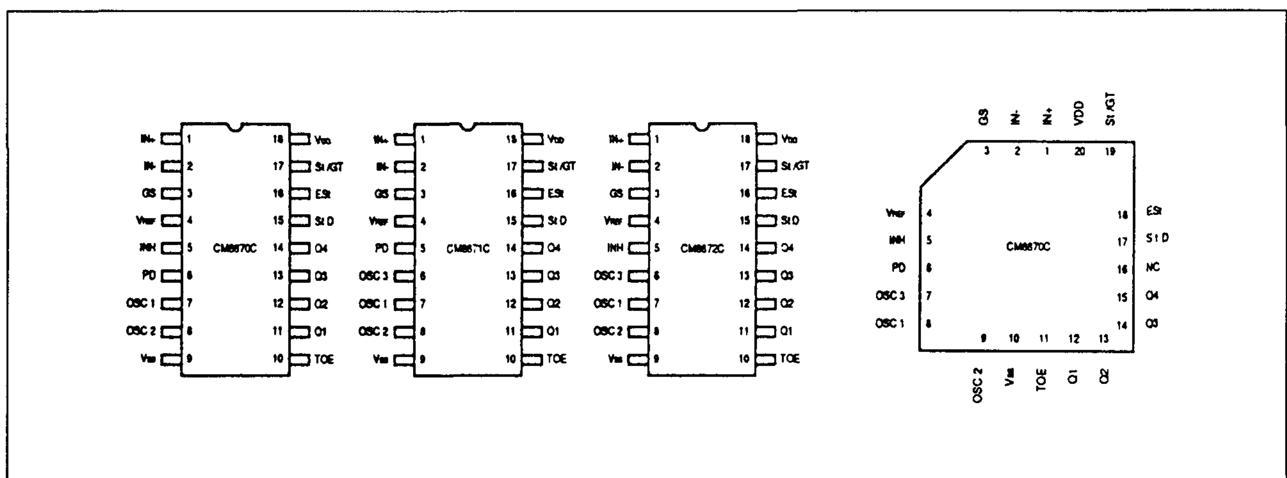
Alle functies in het blokschema (filter, decoder, besturingsschakeling, guard-tijd, configuratie van de ingangen en clock-schakeling) zijn bij de M-8870 al uitvoerig besproken. Ook voor de elektrische en timing-karakteristieken wordt daarnaar verwezen, omdat die volkomen gelijk zijn. De CM-8871C en de CM-8872C hebben een gebufferde oscillator-uitgang (OSC 3) die

7.3 DTMF ontvangers

kan worden gebruikt voor aansturing van de clock-ingangen van schakelingen, zoals een microprocessor of andere CM-887x ontvangers. De CM-8870C heeft geen OSC 3-pen (met de PLCC-behuizing wel).



Figuur 20/7.3-51: Algemeen functioneel blokschema van de CM-887x DTMF-ontvangers.



Figuur 20/7.3-52: Aansluitgegevens (van links naar rechts) van de CM-8870C (met INH en PD), CM-8871C (PD, OSC 3) en CM-8872C (INH, OSC 3).

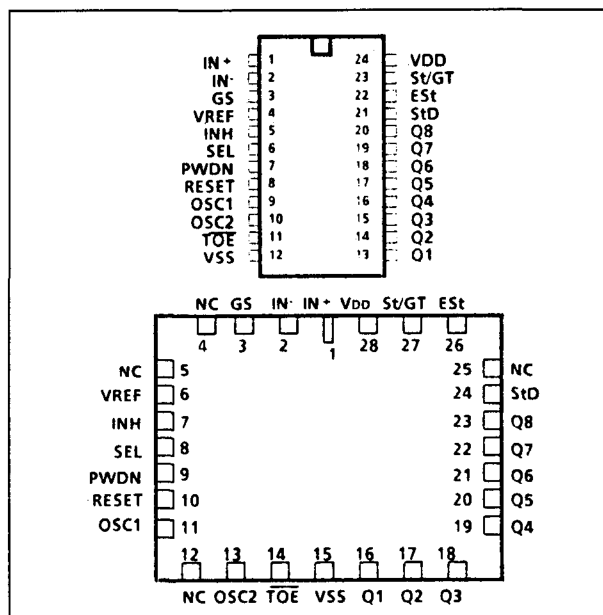
7.3 DTMF ontvangers

Name	Description	
IN+ IN-	Non-inverting input Inverting input	Connections to the front-end differential amplifier
GS	Gain Select. Gives access to output of front-end differential amplifier for connection of feedback resistor.	
VREF	Reference voltage output (nominally VDD/2). May be used to bias the inputs at mid-rail.	
INH	Inhibits detection of tones representing keys A,B,C,D.	
OSC 3	Digital buffered oscillator output.	
PD	Power down	Logic high powers down the device and inhibits the oscillator
OSC 1	Clock input	3.579545 MHz crystal connected between these pins completes internal oscillator.
OSC 2	Clock output	
Vss	Negative power supply (Normally connected to 0V).	
TOE	Three-state output enable (input). Logic high enables the outputs Q_1-Q_4. Internal pull-up.	
Q_1 Q_2 Q_3 Q_4	Three-state outputs. When enabled by TOE, provides the code corresponding to the last valid tone pair received. (See Fig. 2.)	
StD	Delayed steering output. Presents a logic high when a received tone pair has been registered and the output latch is updated. Returns to logic low when the voltage on St/GT falls below V_{TSt}.	
ESt	Early steering output. Presents a logic high immediately when the digital algorithm detects a recognizable tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.	
St/GT	Steering input/guard time output (bidirectional). A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time constant, and its state is a function of ESt and the voltage on St. (See Fig. 2.)	
VDD	Positive power supply	

Tabel 20/7.3-40: Functies van de aansluitpennen (zie type-nummering).

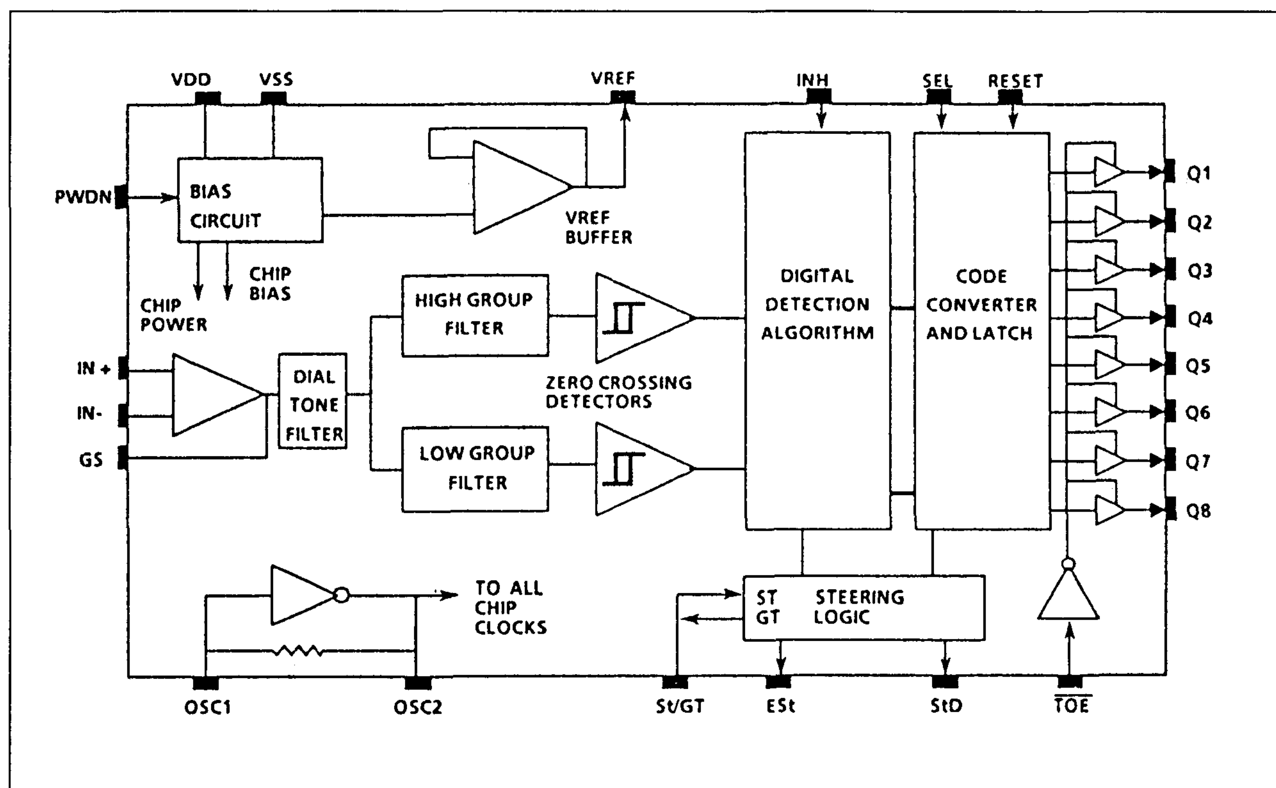
MT-8872
DTMF-ontvanger met inhibit, power-down en reset

De MTV-8872 is een complete DTMF-ontvanger met bandsplits-filter en digitale decoderingsfuncties, gefabriceerd in Mitel's "double-poly ISO2-CMOS technologie. In het filtergedeelte worden geschakelde condensator-technieken toegepast voor de hoge en lage groepfilters.
De decoder berust op digitale teltechnieken om alle 16 DTMF-toonparen om te zetten in een 8-bit code. Extern is een minimum aan componenten nodig omdat de chip is voorzien van een differentiële ingangsversterker, een clock-oscillator en een gelatchte 3-state bus-interface.
Vanwege de extra ingangen en de 8-bit uitgangscode is de MT-8872 opgenomen in een 24-pens ceramische DIL-behuizing of in een 28-pens PLCC.



Figuur 20/7.3-53: Aansluitgegevens van de MT-8872 in 18-pens DIL en 28-pens LCC-behuizingen.

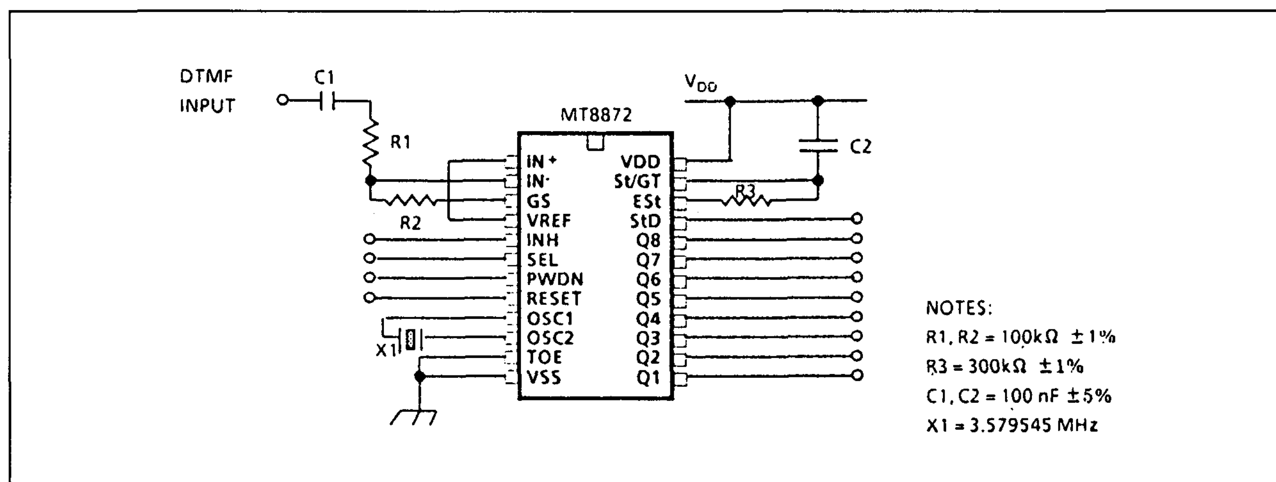
7.3 DTMF ontvangers



Figuur 20/7.3-54: Functioneel blokschema van MT-8872 DTMF-ontvanger.

Technische gegevens

- fabrikant: Mitel
- complete DTMF-ontvanger
- geringe dissipatie
- enkele voeding
- industrieel temperatuurbereik
- instelbare guardtijd
- behuizingen: 24-pens ceramische DIP of 28-pens PLCC (figuur 20/7.3-53)



Figuur 20/7.3-55: Single-ended ingangs-configuratie.

7.3 DTMF ontvangers

Pin #	Name	Description
1	IN +	Non-inverting op-amp (Input).
2	IN-	Inverting op-amp (Input).
3	GS	Gain Select. Gain access to output front end differential amplifier for connection of feedback register.
4	V_{REF}	Reference Voltage (Output). Normally VDD/2 is used to bias inputs at mid-rail.
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. Internal pull down (see Table 2).
6	SEL	Output Code Select (Input). Logic low on this pin selects Q1-Q4, Q5-Q8 to provide two different 4 bit binary output codes. A logic high selects Q1-Q8 to provide a 2 of 8 output code (see Table 1).
7	PDWN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. Internal pull down.
8	RESET	Reset (Input). A logic high will reset the data output latches to an "All High" condition.
9	OSC1	Clock (Input).
10	OSC2	Clock (Output). A 3.5795 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit.
11	$\overline{TOE}$	Three State Output Enable (Input). A logic low enables the data outputs Q1-Q8.
12	V_{SS}	Negative Power Supply (Input).
13	Q1	Data (Outputs) three-state buffered. Provides 4 bit binary word (SEL Low) or inverted 2-of-8 binary word (SEL High), corresponding to the tone pair decoded when enabled by $\overline{TOE}$.
14	Q2	
15	Q3	
16	Q4	
17	Q5	
18	Q6	
19	Q7	
20	Q8	
21	StD	Delayed Steering (Output). Presents a logic high when a received tone pair has been registered and the output latched; returns to a logic low when the voltage on St/GT falls below V_{TST}.
22	ESt	Early Steering Input (Output). Presents a logic high once the digital algorithm detects a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
23	St/GT	Steering Input/Guard Time (Output) bidirectional. A voltage greater than V_{TST} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than VTSt frees the device to accept a new tone pair. The GT output acts to reset the external steering time constant; its state is a function of ESt and the voltage on St.
24	V_{DD}	Positive Power Supply (Input).

Tabel 20/7.3-41: Functies van de aansluitpennen.

7.3 DTMF ontvangers

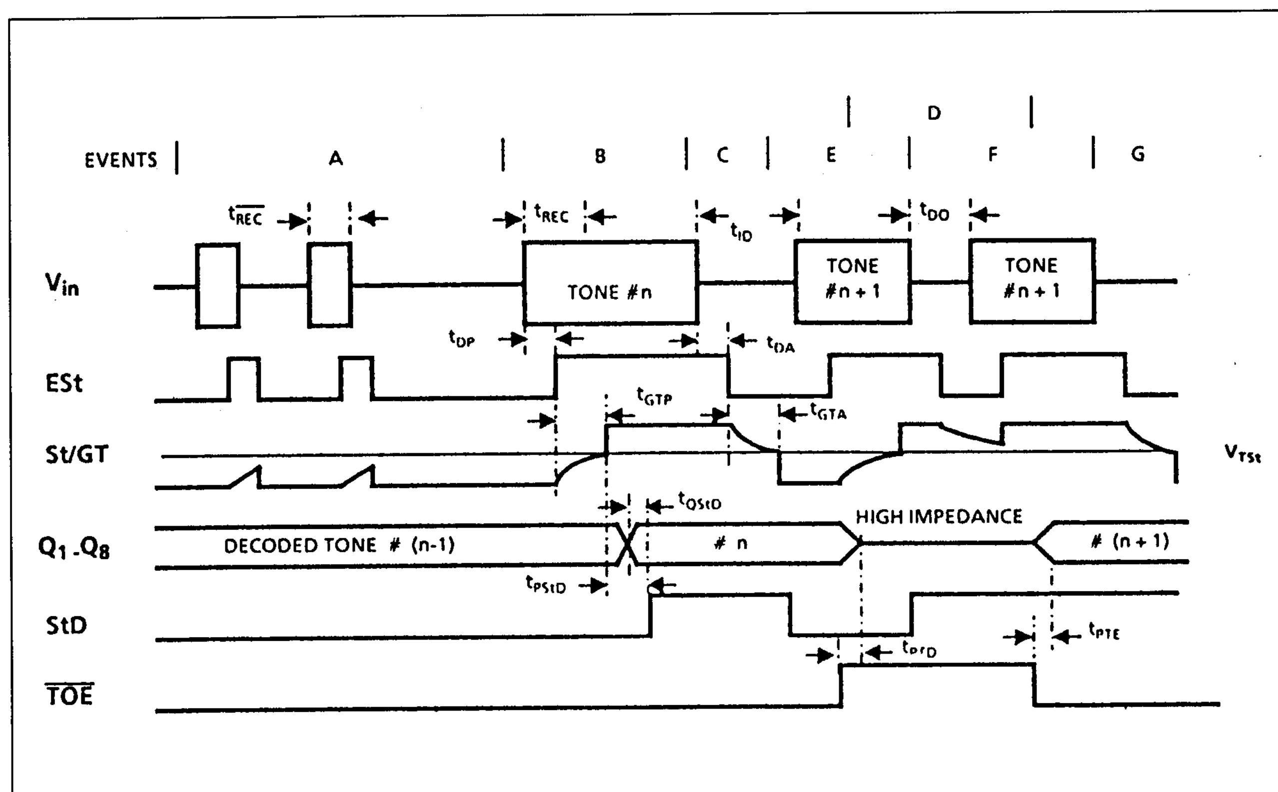
DIGIT	$\overline{TOE}$	SEL	INH	Q8	Q7	Q6	Q5	Q4	Q3	Q2	Q1
X	H	X	X	Z	Z	Z	Z	Z	Z	Z	Z
1	L	L	L	L	L	L	H	L	L	L	H
2	L	L	L	L	L	H	L	L	L	H	L
3	L	L	L	L	L	H	H	L	L	H	H
4	L	L	L	L	H	L	L	L	H	L	L
5	L	L	L	L	H	L	H	L	H	L	H
6	L	L	L	L	H	H	L	L	H	H	L
7	L	L	L	L	H	H	H	L	H	H	H
8	L	L	L	H	L	L	L	H	L	L	L
9	L	L	L	H	L	L	H	H	L	L	H
0	L	L	L	L	L	L	L	H	L	H	L
*	L	L	L	H	L	H	L	H	L	H	H
#	L	L	L	H	L	H	H	H	H	L	L
A	L	L	L	H	H	L	L	H	H	L	H
B	L	L	L	H	H	L	H	H	H	H	L
C	L	L	L	H	H	H	L	H	H	H	H
D	L	L	L	H	H	H	H	L	L	L	L
1	L	H	L	H	H	H	L	H	H	H	L
2	L	H	L	H	H	L	H	H	H	H	L
3	L	H	L	H	L	H	H	H	H	H	L
4	L	H	L	H	H	H	L	H	H	L	H
5	L	H	L	H	H	L	H	H	H	L	H
6	L	H	L	H	L	H	H	H	H	L	H
7	L	H	L	H	H	H	L	H	L	H	H
8	L	H	L	H	H	L	H	H	L	H	H
9	L	H	L	H	L	H	H	H	L	H	H
0	L	H	L	H	H	L	H	L	H	H	H
*	L	H	L	H	H	H	L	L	H	H	H
#	L	H	L	H	L	H	H	L	H	H	H
A	L	H	L	L	H	H	H	H	H	H	L
B	L	H	L	L	H	H	H	H	H	L	H
C	L	H	L	L	H	H	H	H	L	H	H
D	L	H	L	L	H	H	H	L	H	H	H

Tabel 20/7.3-42: Decodering van de DTMF-signalen.

DIGIT	INH	SEL	ESt
A	H	X	L
B	H	X	L
C	H	X	L
D	H	X	L

Tabel 20/7.3-43: Waarheidstabel van de inhibit-functie.

7.3 DTMF ontvangers



Figuur 20/7.3-56: Tijddiagram van de gebeurtenissen:
A: te korte tonen, tijdsduur ongeldig;
B: toon #n is gedetecteerd, tijdsduur geldig, verschijnt gedecodeerd op uitgangen;
C: einde van toon #n wordt gedetecteerd en geldig verklaard;
D: 3-state uitgangen gesperd (hoog-impedant);
E: toon #n+1 is gedetecteerd, tijdsduur geldig, gaat gedecodeerd naar uitgangen;
F: 3-state uitgangen vrijgegeven, acceptabele drop out van toon #n+1 niet zichtbaar aan uitgangen;
G: einde van toon #n+1 wordt gedetecteerd en gewaardeerd.

	Parameter	Symbol	Min	Max	Units
1	Power supply voltage V_{DD}-V_{SS}	V_{DD}		6	V
2	Voltage on any pin	V_I	V_{SS}-0.3	V_{DD} + 0.3	V
3	Current at any pin	I_I		10	mA
4	Operating temperature	T_O	-40	+ 85	°C
5	Storage temperature	T_{STG}	-65	+ 150	°C
6	Package power dissipation	P_D		1000	mW

Tabel 20/7.3-44: Maximaal toegelaten waarden voor de MT-8872.

7.3 DTMF ontvangers

		Characteristics	Sym	Min	Typ'	Max	Units
1	SUPPLY	Operating supply voltage	V_{DD}	4.75	5.0	5.25	V
2		Operating supply current	I_{DD}		3.0	9.0	mA
3		Power consumption	P_C		15	45	mW
4	INPUTS	High level input	V_{IH}	3.5			V
5		Low level input voltage	V_{IL}			1.5	V
6		Input leakage current	I_{IH}/I_{IL}		0.1		µA
7		Pull Down (sink) current	I_{SO}		12	40	µA
8		Input impedance (IN +, IN-)	R_{IN}		10		MΩ
9		Steering threshold voltage	V_{TSt}	2.2		2.5	V
10	OUTPUTS	Low level output voltage	V_{OL}			0.03	V
11		High level output voltage	V_{OH}	4.97			V
12		Output low (sink) current	I_{OL}	1	2.5		mA
13		Output high (source) current	I_{OH}	0.4	0.8		mA
14		V_{Ref} output voltage	V_{REF}	2.4		2.8	V
15		V_{Ref} output resistance	R_{OR}		10		kΩ

Tabel 20/7.3-45: Gelijkspanningskarakteristieken.

	Characteristics	Sym	Min	Typ'	Max	Units
1	Input leakage current	I_{IN}		100		nA
2	Input resistance	R_{IN}		10		MΩ
3	Input offset voltage	V_{OS}		25		mV
4	Power supply rejection	PSRR		60		dB
5	Common mode rejection	CMRR		60		dB
6	DC open loop voltage gain	A_{VOL}		65		dB
7	Open loop unity gain bandwidth	f_C		1.5		MHz
8	Output voltage swing	V_O		4.5		V_{pp}
9	Maximum capacitive load (GS)	C_L		100		pF
10	Maximum resistive load (GS)	R_L		50		kΩ
11	Common mode range	V_{CM}		3.0		V_{pp}

Tabel 20/7.3-46: Kenmerken van de gain-setting versterker.

7.3 DTMF ontvangers

		Characteristics	Sym	Min	Typ‡	Max	Units
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms
3		Tone duration accept	t_{REC}			40	ms
4		Tone duration reject	$t_{\overline{REC}}$	20			ms
5		Interdigit pause accept	t_{ID}			40	ms
6		Interdigit pause reject	t_{DO}	20			ms
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	µs
8		Propagation delay (St to StD)	t_{PStD}		12		µs
9		Output data set up (Q to StD)	t_{QStD}		3.4		µs
10		Propagation delay ($\overline{TOE}$ to Q ENABLE)	t_{PTE}		50		ns
11		Propagation delay ($\overline{TOE}$ to Q DISABLE)	t_{PTD}		300		ns
12	CLOCK	Crystal /clock frequency	f_C	3.5759	3.5795	3.5831	MHz
13		Clock input rise time	t_{LHCL}			110	ns
14		Clock input fall time	t_{HLCL}			110	ns
15		Clock input duty cycle	DC_{CL}	40	50	60	%
16		Capacitive load (OSC2)	C_{LO}			30	pF
1	SIGNAL CONDITIONS	Valid input signal levels (each tone of composite signal)		-29			dBm
				27.5			mV_{RMS}
						+1	dBm
						883	mV_{RMS}
2		Positive twist accept			10		dB
3		Negative twist accept			10		dB
4		Freq. deviation accept		± 1.5% ± 2Hz			Nom.
5		Freq. deviation reject		± 3.5%			Nom.
6		Third tone tolerance			-16		dB
7		Noise tolerance			-12		dB
8		Dial tone tolerance			+22		dB

Tabel 20/7.3-47: Schakeltijden van de MT-8872 DTMF-ontvanger.

SSI-75T201

DTMF-ontvanger

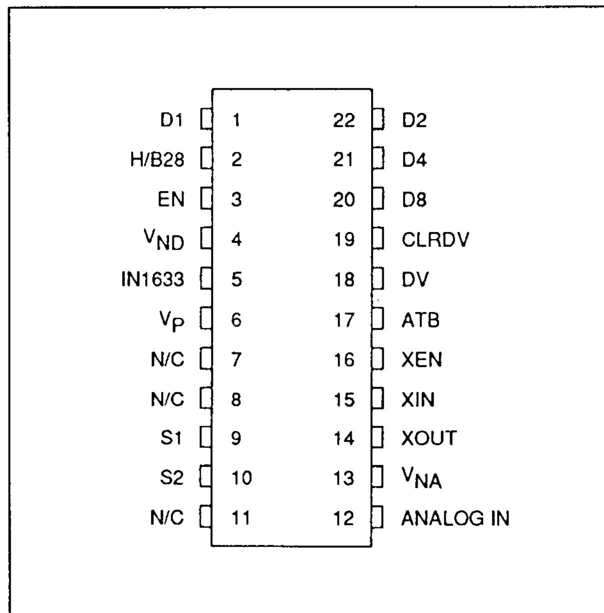
De SSI-75T201 van Silicon Systems is een complete DTMF-ontvanger voor het detecteren van een selecteerbare groep van 12 of 16 standaard cijfers.

Er is geen extra filtering vereist en de enige componenten die extern moeten worden aangesloten zijn een goedkoop 3,58 MHz televisie "colorburst" kristal en twee condensatoren.

De clock-uitgang van een 75T201 kan ook worden gebruikt voor het aansturen van andere ontvangers. Het is een monolithische CMOS-schakeling in een 22-pens plastic DIL-behuizing.

Technische gegevens

- fabrikant: Silicon Systems
- detecteert 12 of 16 standaard DTMF-cijfers
- enkele, niet-kritische 12 V voeding
- industrieel temperatuurbereik
- geen externe filters nodig
- gebruikt goedkoop 3,579545 MHz kristal
- immuun voor spraak
- synchrone of handshake interface
- 3-state uitgangen
- behuizing: 22-pens plastic DIP (figuur 20/7.3-57)



Figuur 20/7.3-57: Aansluitgegevens van de SSI-75T201.

Beschrijving van de werking

In de SSI-75T201 worden digitale en analoge functies op één chip gecombineerd. Het analoge ingangssignaal wordt eerst bewerkt met een 60 Hz sperfilter en bandsplitsfilters, waarna het in amplitude wordt begrensd (AGC: Automatic Gain Control). De individuele tonen worden door middel van acht banddoorlaat-filters gedetecteerd (zie ook figuur 20/7.3-58). De digitale post-processor controleert de tijdsduur van de tonen en levert de gecodeerde, CMOS-compatibele informatie aan de uitgangen.

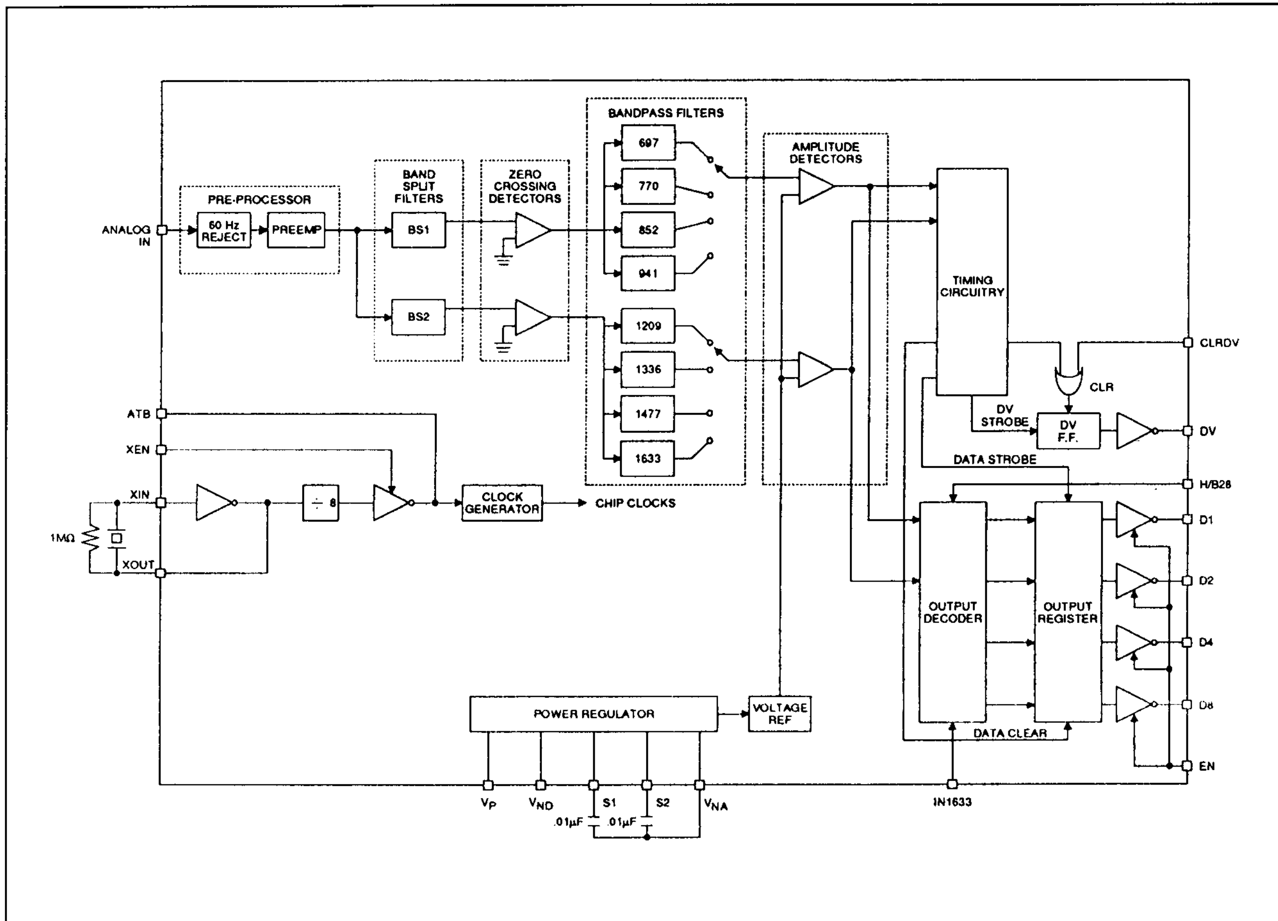
Analoge ingang

Het analoge ingangssignaal komt op pen 12 binnen. Deze ingang is intern op voorspanning gebracht zodat AC-koppeling is toegestaan. Ook mag DC worden gekoppeld, zolang hierdoor de positieve voedingsspanning niet wordt overschreden. In figuur 20/7.3-59 zijn de correcte koppelingen te zien.

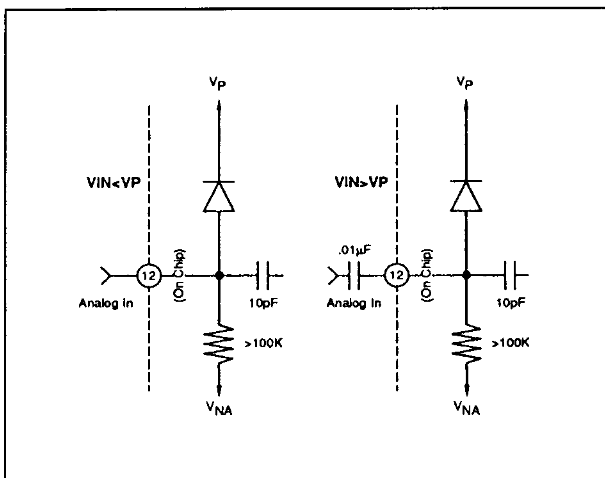
Kristal-oscillator

De SSI-75T201 is voorzien van een inverter met voldoende versterking om met een "colorburst" kristal te kunnen oscilleren. De oscillatie wordt vrijgegeven door XEN HOOG te maken. Het kristal (en parallel daaraan een 1 MΩ 10 % weerstand) wordt opgenomen tussen XIN en XOUT. In deze mode is ATB een clock-uitgang, waarop ook andere SSI-75T201's met hun ATB-ingang kunnen worden aangesloten. De XIN en XEN ingangen van deze andere 75T201's moeten dan respectievelijk HOOG en LAAG worden gemaakt.

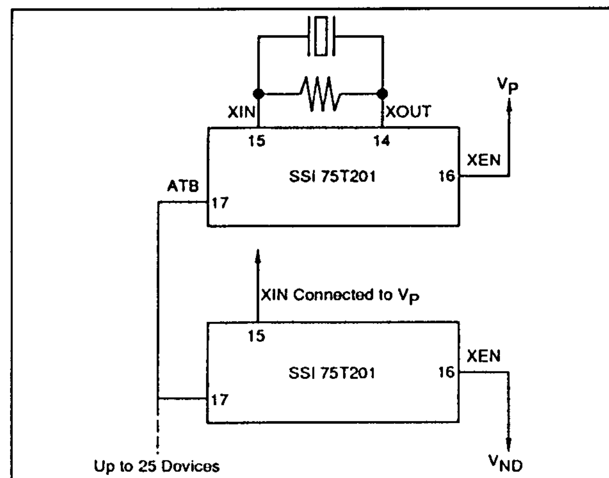
7.3 DTMF ontvangers



Figuur 20/7.3-58: Functioneel blokschema van de SSI-75T201.



Figuur 20/7.3-59: Correcte ingangs-configuraties.



Figuur 20/7.3-60: Met deze schakeling kunnen maximaal 25 SSI-75T201's gebruik maken van één kristal.

7.3 DTMF ontvangers

Hexadecimal					Binary Coded 2-of-8				
Digit	D8	D4	D2	D1	Digit	D8	D4	D2	D1
1	0	0	0	1	1	0	0	0	0
2	0	0	1	0	2	0	0	0	1
3	0	0	1	1	3	0	0	1	0
4	0	1	0	0	4	0	1	0	0
5	0	1	0	1	5	0	1	0	1
6	0	1	1	0	6	0	1	1	0
7	0	1	1	1	7	1	0	0	0
8	1	0	0	0	8	1	0	0	1
9	1	0	0	1	9	1	0	1	0
0	1	0	1	0	0	1	1	0	1
*	1	0	1	1	*	1	1	0	0
#	1	1	0	0	#	1	1	1	0
A	1	1	0	1	A	0	0	1	1
B	1	1	1	0	B	0	1	1	1
C	1	1	1	1	C	1	0	1	1
D	0	0	0	0	D	1	1	1	1

Tabel 20/7.3-48: De uitgangscodes.

H/B28

Met de H/B28 pen wordt het formaat van de digitale uitgangscode ingesteld. Wanneer H/B28 HOOG is, is de uitgang hexadecimaal. Is deze ingang LAAG, dan is de uitgang binair gecodeerd 2-uit-8 (zie tabel 20/7.3-48).

IN1633

Door de IN1633 ingangspen HOOG te maken worden toonparen die de 1633 Hz component bevatten gesperd. Om alle 16 standaard cijfers te kunnen detecteren moet IN1633 LAAG zijn.

Low Group f_0	High Group f_0
Row 0 = 697Hz	Column 0 = 1209Hz
Row 1 = 770Hz	Column 1 = 1336Hz
Row 2 = 852Hz	Column 2 = 1477Hz
Row 3 = 941Hz	Column 3 = 1633Hz

Tabel 20/7.3-49: De bij figuur 20/7.3-62 behorende detectie-frequenties.

D1, D2, D4, D8 en EN

De uitgangen D1, D2, D4 en D8 zijn CMOS push-pull uitgangen als ze zijn vrijgegeven (EN = HOOG). Als EN LAAG wordt getrokken, zijn ze hoog-impedant. De codering van deze uitgangen wordt geprogrammeerd met de H/B28-pen. De digitale uitgangen worden "waar" als een toonpaar is gedetecteerd, terwijl ze na een geldige pause weer worden gecleared.

DV en CLRDV

Wanneer DV HOOG gaat geeft dit aan dat een geldig toonpaar werd gedetecteerd en dat het gedecodeerde signaal op de uitgangen D1, D2, D4 en D8 staat. DV blijft HOOG totdat een geldige pause optreedt of CLRDV HOOG wordt gemaakt.

Voeding

De analoge (VNA) en digitale (VND) nulleidingen worden gescheiden uitgevoerd om de gevoeligheid voor storingen te verminderen. Extern dienen ze echter aan elkaar te worden gelegd (figuur 20/7.3-61). Tevens moeten tussen de "bypass"-pennen S1 en S2 en VNA twee 0,01 µF +/-20 % condensatoren worden aangebracht.

7.3 DTMF ontvangers

PARAMETER	RATING	UNIT
DC Supply Voltage - V_P	Referenced to V_{NA}, V_{ND}	+16V
Operating Temperature		-40°C to +85°C Ambient
Storage Temperature		-65°C to +150°C
Power Dissipation (25°C)	Derate above T_A= 25°C @ 10 mW/°C	1W
Input Voltage	All inputs except ANALOG IN	(V_P+ .5V) to (V_{ND} -.5V)
ANALOG IN Voltage		(V_P + .5V) to (V_P - 22V)
DC Current into any Input		±1.0mA
Lead Temperature	Soldering, 10 sec.	300°C

Tabel 20/7.3-50: Maximaal toegelaten waarden.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency Detect Bandwidth		± (1.5+2Hz)	±2.3	±3.0	% of fo
Amplitude for Detection	each tone	-24		+6	dBm ref. to 600Ω
Minimum Acceptable Twist	$\text{Twist} = \frac{\text{High Tone}}{\text{Low Tone}}$	-8		+4	dB
60Hz Tolerance				2	Vrms
Dial Tone Tolerance	"precise" dial tone			0dB	dB*
Talk Off	MITEL tape #CM 7290		2		hits
Digital Outputs	"0" level, 750µA load	V_{ND}		V_{ND}+0.5	V
(except XOUT)	"1" level, 750µA load	V_P-0.5		V_P	V
Digital Inputs	"0" level	V_{ND}		**	V
(except H/B28, XEN)	"1" level	***		V_P	V
Digital Inputs	"0" level	V_{ND}		V_{ND}+1	V
H/B28, XEN	"1" level	V_P-1		V_P	V
Power Supply Noise	wide band			25	mV p-p
Supply Current	TA = 25°C $V_P - V_{NA} = V_P - V_{ND}$ = 12V±10%		29	50	mA
Noise Tolerance	MITEL tape #CM 7290			-12	dB*
Input Impedance	$V_P \geq V_{IN} \geq V_P - 22$	100KΩ‖5pF			

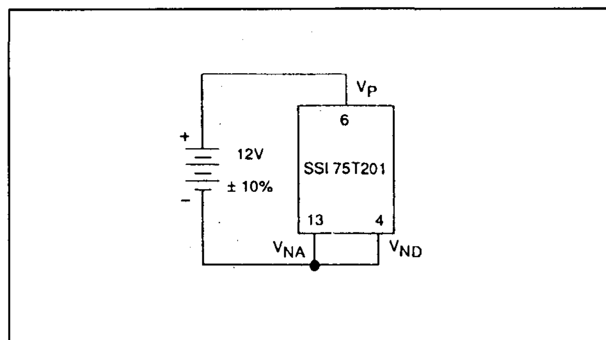
* dB referenced to lowest amplitude tone
** V_{ND} + .3(V_P - V_{ND})
*** V_P - .3(V_P - V_{ND})

Tabel 20/7.3-51: Elektrische kenmerken van de SSI-75T201.

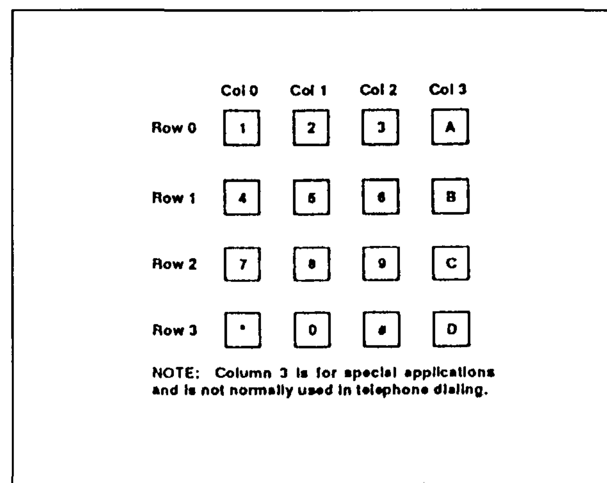
Overige kenmerken

De resterende, belangrijke elektrische en timing karakteristieken zijn vermeld in de figuren 20/7.3-62 en -63 en de tabellen 20/7.3-49 tot en met -53.

7.3 DTMF ontvangers



Figuur 20/7.3-61: De analoge en digitale aardes van een 12 V systeem moeten extern worden doorverbonden.

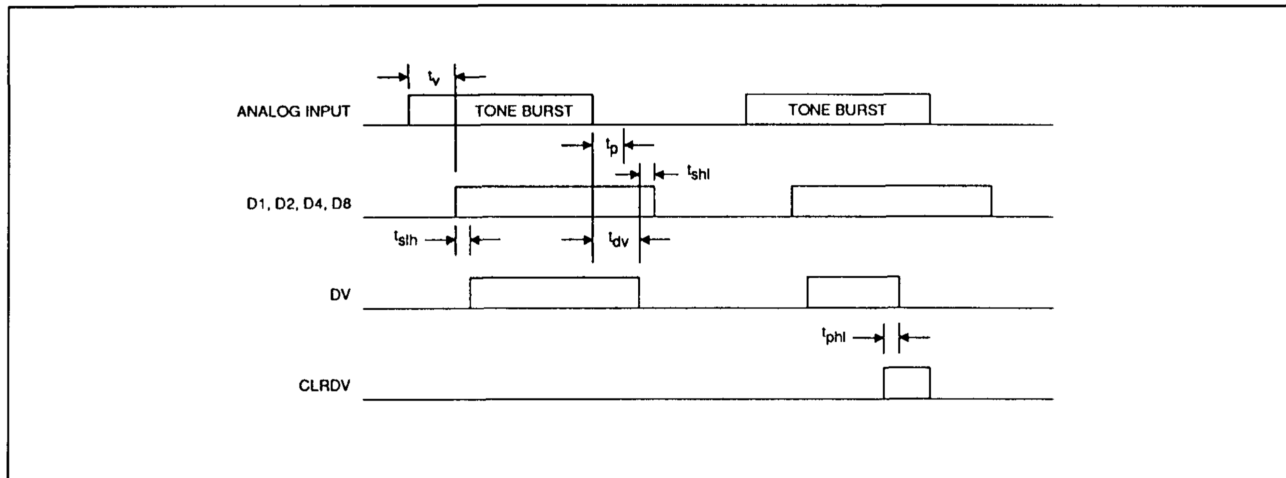


Figuur 20/7.3-62: DTMF kiesmatrix (kolom 3 wordt bij normale telefoons meestal niet gebruikt).

PARAMETER		CONDITIONS	MIN	TYP	MAX	UNITS
t_V	Tone Detection Time		20	25	40	ms
t_{slh}	Data Overlap of DV Rising Edge	CLRDV = V_{ND}, EN = V_P	7			µs
t_P	Pause Detection Time		25	32	40	ms
t_{dv}	Time between end of Tone and Fall of DV		40	45	50	ms
t_{shl}	Data overlap of DV Falling Edge		4	4.56	4.8	ms
t_{phl}	Prop. Delay: Rise of CLRDV to fall of DV	Cl = 300pF Measured at 50% points			1	µs
	Output Enable Time	Cl = 300pF, Rl = 10K Measured from 50% point of Rising Edge of EN to the 50% point of the data output with Rl to opposite rail.			1	µs
	Output Disable Time	Cl = 300pF, Rl = 1K ΔV = 1V Measured from 50% point of Falling Edge of EN to time at which output has changed 1V with Rl to opposite rail.			1	µs
	Output 10-90% Transition Time	Cl = 300pF			1	µs

Tabel 20/7.3-52: Timing-karakteristieken (zie ook figuur 20/7.3-63).

7.3 DTMF ontvangers



Figuur 20/7.3-63: Tijddiagram voor de SSI-75T201.

SSI-75T202, SSI-75T203

DTMF-ontvanger, 5 V, low-power

De SSI-75T202 en 75T203 zijn complete DTMF-ontvangers voor het detecteren van (naar keuze) een groep van 12 of 16 standaard cijfers.

Het analoge signaal behoeft niet te worden voorgefilterd. De enige componenten die extern moeten worden aangesloten zijn een goedkoop 3,58 MHz televisie "colorburst" kristal (als referentie-frequentie) en een weerstand. Grote systeem-dichtheden zijn mogelijk doordat de clock-uitgang van één 75T202 of 75T203 ook kan worden gebruikt voor het aansturen van andere ontvangers. Beide ontvangers zijn monolithische CMOS-schakelingen in een 18-pens plastic DIL-behuizing.

De identieke SC11202 en SC11203 van Sierra hebben intern een sperfilter voor de kiestonen, de andere merken niet.

In het onderstaande worden de gegevens van de SSI-typen getoond die, evenals de algemene beschrijving van de werking, ook gelden voor de andere merken.

Technische gegevens

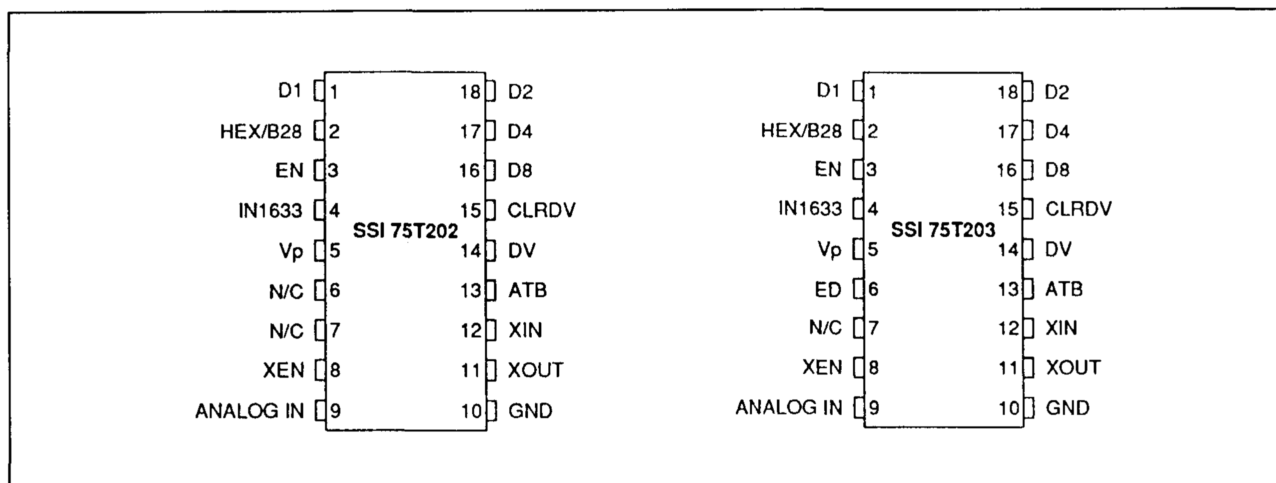
- fabrikanten:
  Silicon Systems: SSI-75T202, SSI-75T203
  Harris (GE/RCA): CD-22202E, CD-22203E
  Sierra: SC-11202, SC-11203
  Crystal: CS-202, CS-203
- detecteert 12 of 16 standaard DTMF-cijfers
- uitgang: 4-bit hexadecimaal of 2-uit-8
- enkele, niet-kritische 5 V voeding
- industrieel temperatuurbereik
- geen externe filters nodig
- gebruikt goedkoop 3,579545 MHz kristal
- uitstekende immuniteit voor spraak
- synchrone of handshake interface
- 3-state uitgangen
- behuizing: 18-pens plastic DIP (figuur 20/7.3-64)

Beschrijving van de werking

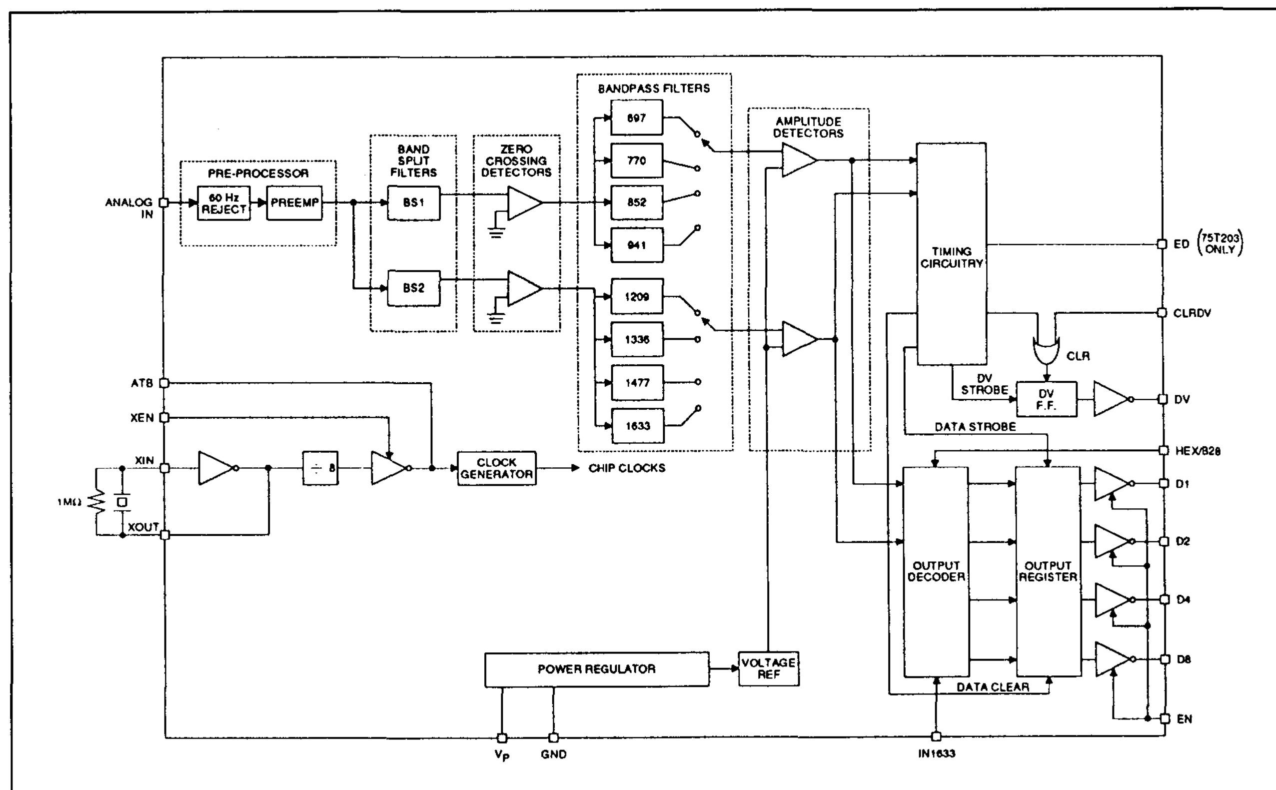
In de SSI-75T202 en 75T203 worden digitale en analoge functies gecombineerd.

Het analoge ingangssignaal passeert eerst een 60 Hz sperfilter en bandsplitsfilters, waarna de amplitude wordt begrensd (AGC). Voor de detectie van de tonen worden acht banddoorlaat-filters gebruikt (zie ook figuur 20/7.3-65). De tijdsduur van de tonen wordt met een digitale post-processor gecontroleerd die ook de gecodeerde, CMOS-compatibele informatie aan de uitgangen verstrekt.

7.3 DTMF ontvangers



Figuur 20/7.3-64: Aansluitgegevens van de SSI-75T202 (links) en de 75T203 (rechts: met ED-uitgang).

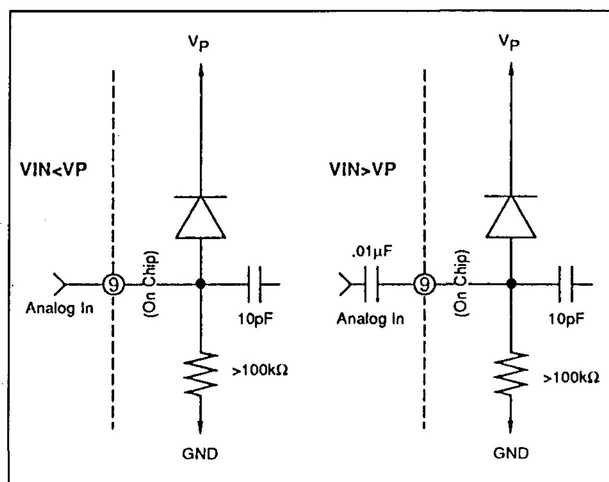


Figuur 20/7.3-65: Functioneel blokschema van de SSI-75T202/203. Alleen de 75T203 is uitgerust met een ED (early detect)-uitgang.

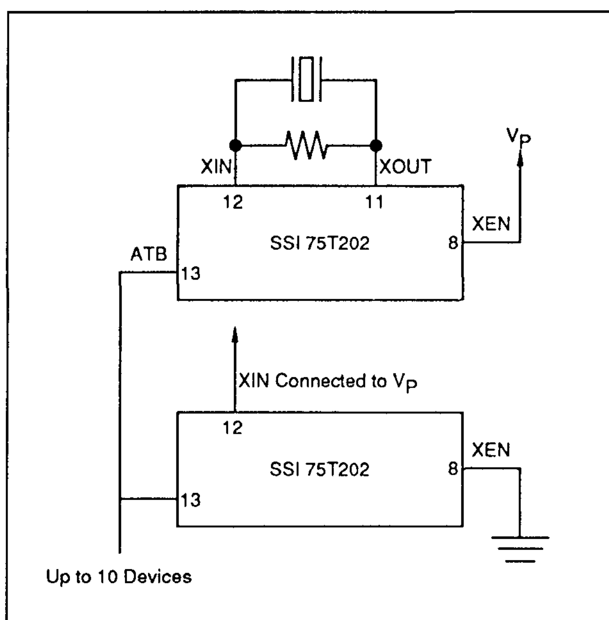
Analoge ingang

Het analoge ingangssignaal wordt op pen 9 aangelegd. Deze ingang heeft een interne voorspanning, zodat AC-koppeling is toegestaan (ook DC, als de positieve voedingsspanning niet wordt overschreden).
In figuur 20/7.3-66 zijn correcte aansluitingen te zien.

7.3 DTMF ontvangers



Figuur 20/7.3-66: Correcte ingangs-configuraties (DC: links, AC: rechts).



Figuur 20/7.3-67: Maximaal 25 stuks SSI-75T202/203's kunnen gebruik maken van één kristal.

Kristal-oscillator

De SSI-75T202 en 75T203 hebben een interne inverter met voldoende versterking om met een gewoon "colorburst" kristal te kunnen oscilleren. Het oscilleren begint als XEN HOOG wordt. Parallel aan het kristal moet tussen XIN en XOUT een 1 MΩ, 10 % weerstand worden opgenomen. In deze mode is ATB een clockfrequentie-uitgang, waarop ook andere SSI DTMF-ontvangers met hun ATB-ingang kunnen worden aangesloten. Deze moeten dan XIN = HOOG en XEN = LAAG hebben.

H/B28

De H/B28 pen selecteert het formaat van de digitale uitgangscode. Is H/B28 = HOOG, dan is de uitgang hexadecimaal. In het andere geval is de uitgang binair gecodeerd 2-uit-8 (zie tabel 20/7.3-53).

IN1633

Door de IN1633-pen HOOG te maken worden toonparen die een 1633 Hz component bevatten gesperd.
In het andere geval worden alle 16 standaard cijfers gedetecteerd.

D1, D2, D4, D8 en EN

Als EN = HOOG, zijn de uitgangen D1, D2, D4 en D8 CMOS push-pull uitgangen. Als EN = LAAG, zijn ze hoog-impedant. De H/B28-pen bepaalt de codering van deze uitgangen. De digitale uitgangen worden geldig als een toonpaar is gedetecteerd, terwijl ze na een geldige pause weer worden gecleared.

DV en CLRDV

DV gaat HOOG als een geldig toonpaar wordt gedetecteerd. Het gedecodeerde signaal staat dan op de uitgangen D1, D2, D4 en D8. DV blijft HOOG totdat een geldige pause optreedt of CLRDV HOOG wordt gemaakt.

ED (alleen SSI-75T203)

De ED-uitgang gaat HOOG zodra de SSI-75T203 een DTMF toonpaar begint te detecteren. ED gaat bij het begin van een pause weer LAAG.
De D1, D2, D4 en D8 uitgangen zijn wel gegarandeerd geldig als DV HOOG is, maar niet persé als ED HOOG is.

7.3 DTMF ontvangers

Hexadecimal					Binary Coded 2-of-8				
Digit	D8	D4	D2	D1	Digit	D8	D4	D2	D1
1	0	0	0	1	1	0	0	0	0
2	0	0	1	0	2	0	0	0	1
3	0	0	1	1	3	0	0	1	0
4	0	1	0	0	4	0	1	0	0
5	0	1	0	1	5	0	1	0	1
6	0	1	1	0	6	0	1	1	0
7	0	1	1	1	7	1	0	0	0
8	1	0	0	0	8	1	0	0	1
9	1	0	0	1	9	1	0	1	0
0	1	0	1	0	0	1	1	0	1
*	1	0	1	1	*	1	1	0	0
#	1	1	0	0	#	1	1	1	0
A	1	1	0	1	A	0	0	1	1
B	1	1	1	0	B	0	1	1	1
C	1	1	1	1	C	1	0	1	1
D	0	0	0	0	D	1	1	1	1

Tabel 20/7.3-53: De uitgangscodes van de SSI-75T202/203.

PARAMETER	CONDITIONS	RATING
DC Supply Voltage - V_P		+7V
Operating Temperature		-40°C to +85°C Ambient
Storage Temperature		-65°C to +150°C
Power Dissipation (25°C)	Derate above T_A = 25°C @ 6.25 mW/°C	65mW
Input Voltage	All inputs except ANALOG IN	(V_P + .5V) to -.5V
ANALOG IN Voltage		(V_P + .5V) to (V_P - 10V)
DC Current into any Input		±1.0mA
Lead Temperature	Soldering, 10 sec.	300°C

Tabel 20/7.3-54: Maximaal toegelaten waarden.

Overige kenmerken

De resterende, belangrijke elektrische en timing karakteristieken zijn vermeld in de figuren 20/7.3-68 tot en met -70 en de tabellen 20/7.3-54 tot en met -56.

	Col 0	Col 1	Col 2	Col 3
Row 0	1	2	3	A
Row 1	4	5	6	B
Row 2	7	8	9	C
Row 3	*	0	#	D

Figuur 20/7.3-68: DTMF kiesmatrix (kolom 3 wordt bij normale telefoons meestal niet gebruikt).

7.3 DTMF ontvangers

Low Group f_0	High Group f_0
Row 0 = 697 Hz	Column 0 = 1209 Hz
Row 1 = 770 Hz	Column 1 = 1336 Hz
Row 2 = 852 Hz	Column 2 = 1477 Hz
Row 3 = 941 Hz	Column 3 = 1633 Hz

Figuur 20/7.3-69: De bij figuur 20/7.3-68 behorende detectie-frequenties.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency Detect Bandwidth		±(1.5+2Hz)	±2.3	±3.5	% of fo
Amplitude for Detection	each tone	-32		-2	dBm ref. to 600Ω
Minimum Acceptable Twist	$\text{Twist} = \frac{\text{High Tone}}{\text{Low Tone}}$	-10		+10	dB
60-Hz Tolerance				0.8	Vrms
Dial Tone Tolerance	"precise" dial tone			0dB	dB*
Talk Off	MITEL tape #CM 7290		2		hits
Digital Outputs	"0" level, 400µA load	0		0.5	V
(except XOUT)	"1" level, 200µA load	V_P-0.5		V_P	V
Digital Inputs	"0" level	0		0.3V_P	V
	"1" level	0.7V_P		V_P	V
Power Supply Noise	wide band			10	mV p-p
Supply Current	T_A = 25°C		10	16	mA
Noise Tolerance	MITEL tape #CM 7290			-12	dB*
Input Impedance	$V_P \geq V_{IN} \geq V_P - 10$	100KΩ‖15pF			

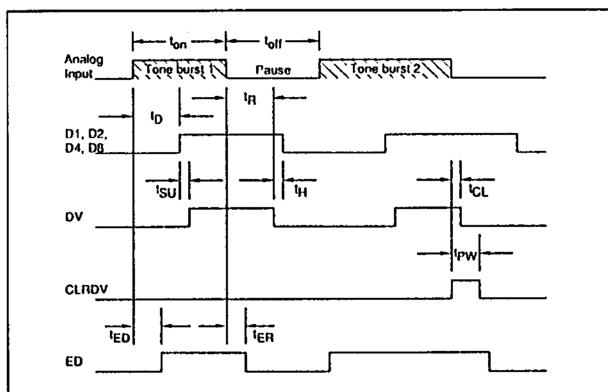
* dB referenced to lowest amplitude tone

Tabel 20/7.3-55: Elektrische kenmerken van de SSI-75T202 en SSI-75T203.

7.3 DTMF ontvangers

PARAMETER	CONDITIONS	MIN	NOM	MAX	UNITS
t_{ON} Tone Time	for detection	40	-	-	ms
	for rejection	-	-	20	ms
t_{OFF} Pause Time	for detection	40	-	-	ms
	for rejection	-	-	20	ms
t_D Detect Time		25	-	46	ms
t_R Release Time		35	-	50	ms
t_{SU} Data Setup Time		7	-	-	µs
t_H Data Hold Time		4.2	-	5.0	ms
t_{CL} DV Clear Time		-	160	250	ns
t_{PW} CLRDV Pulse Width		200	-	-	ns
t_{ED} ED Detect Time		7	-	22	ms
t_{ER} ED Release Time		2	-	18	ms
Output Enable Time	C_L = 50pF, R_L = 1KΩ	-	-	200	ns
Output Disable Time	C_L = 35pF, R_L = 500Ω	-	-	200	ns
Output Rise Time	C_L = 50pF	-	-	200	ns
Output Fall Time	C_L = 50pF	-	160	200	ns

Tabel 20/7.3-56: Timing-karakteristieken (zie ook figuur 20/7.3-70).



Figuur 20/7.3-70: Tijddiagram van de SSI-75T202/203.

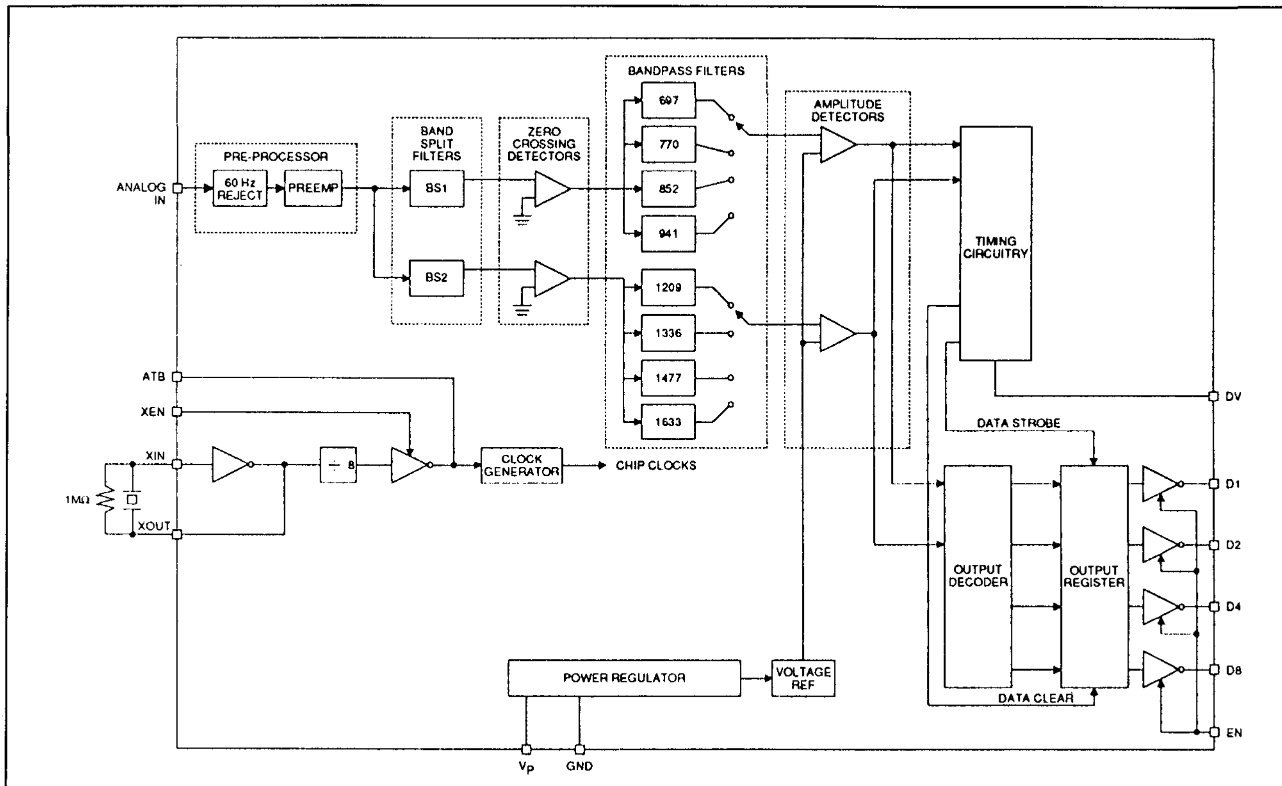
SSI-75T204

DTMF-ontvanger, 5 V, low-power

De SSI-75T204 is een complete DTMF-ontvanger voor het detecteren van 16 standaard cijfers.

Er is voor het analoge ingangssignaal geen bijkomende filtering vereist, zodat extern alleen een goedkoop 3,58 MHz televisie "colorburst" kristal en een biasweerstand nodig zijn. Het IC heeft een "Alternate Time Base" (ATB) clock-uitgang waarmee maximaal nog eens tien 75T204's kunnen worden aangedreven.

7.3 DTMF ontvangers



Figuur 20/7.3-71: Functioneel blokschema van de SSI-75T204.

De 75T204 gebruikt "geschakelde condensator" filtertechnieken en digitale schakelingen op dezelfde chip. Het analoge ingangssignaal wordt eerst behandeld door een 60 Hz sperfilter en een achttal bandfilters, waarna "zero-cross" detectie plaatsvindt (figuur 20/7.3-71). De tijdsduur van de tonen en de pause wordt gemeten. De uitgangen zijn CMOS-compatibel. De 75T204 is opgenomen in een 14-pens plastic DIL of een 16-pens SO-behuizing.

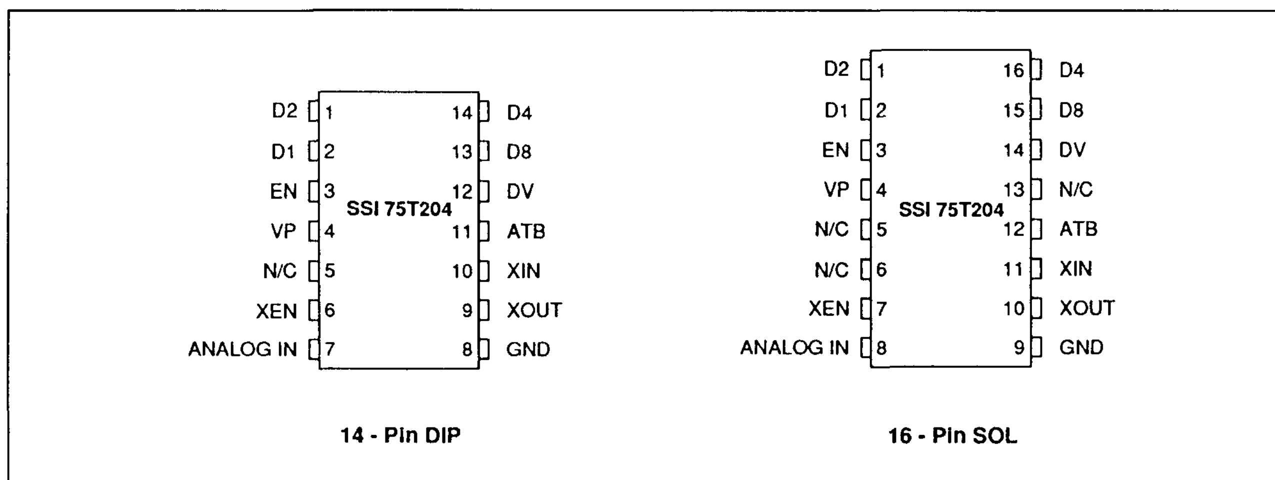
Technische gegevens

- fabrikanten:
  Silicon Systems: SSI-75T204
  Sierra: SC-11204
  Harris (GE/RCA): CD-22204E
  Crystal: CS-204
- bestemd voor toepassingen met minder strenge eisen dan de 75T202
- detecteert 16 standaard DTMF-cijfers
- uitgang: 4-bit hexadecimaal
- enkele, niet-kritische 5 V voeding
- industrieel temperatuurbereik
- geen externe filters nodig
- gebruikt goedkoop 3,579545 MHz kristal
- immuun voor spraak
- 3-state uitgangen
- behuizing: 14-pens plastic DIP of 16-pens SO (figuur 20/7.3-72)

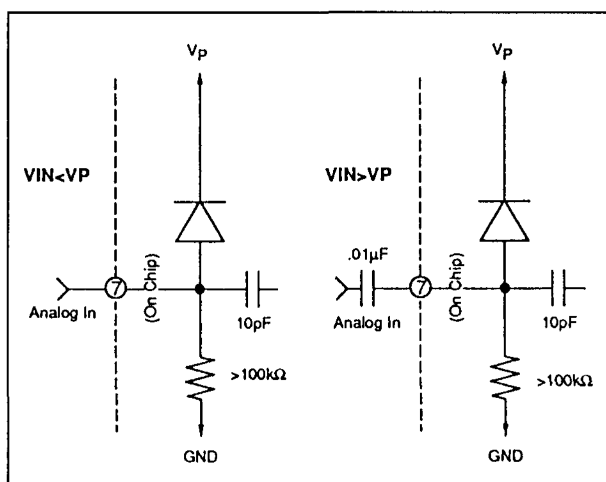
Analoge ingang

Het analoge ingangssignaal komt op de pen "analog-in" binnen. Deze ingang staat intern op de halve voedingsspanning, zodat AC-koppeling mogelijk is. Zolang de positieve voedingsspanning niet wordt overschreden mag ook DC worden gekoppeld. In figuur 20/7.3-73 zijn de geschikte koppelingen te zien. De SSI-75T204 is ontworpen voor sinusvormige ingangssignalen, maar werkt ook goed met andere signalen, zolang de harmonischen hiervan 20 dB kleiner zijn dan het basissignaal.

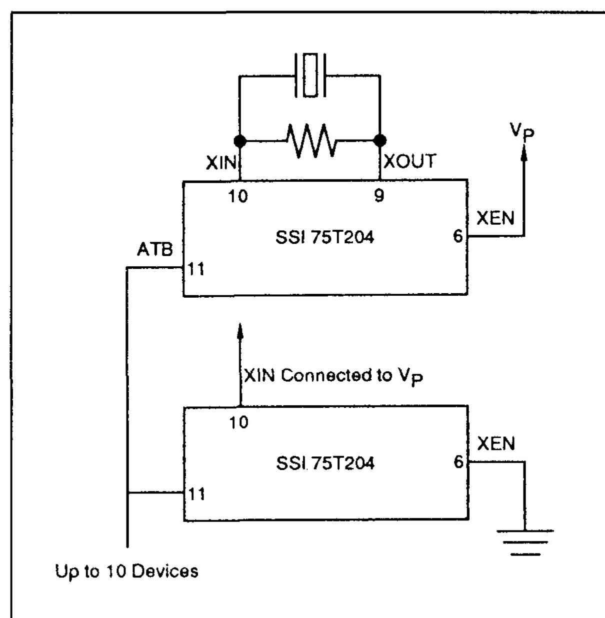
7.3 DTMF ontvangers



Figuur 20/7.3-72: Aansluitingen van de 14-pens DIL (links) en de 16-pens SO uitvoering (rechts) van de SSI-75T204.



Figuur 20/7.3-73: Geschikte ingangs-configuraties voor de 75T204.



Figuur 20/7.3-74: Met deze schakeling kunnen maximaal tien SSI-75T204's (of 75T202's) gebruik maken van één kristal.

Kristal-oscillator

De SSI-75T204 heeft een inverter op de chip die genoeg versterkt om met een kristal te kunnen oscilleren. De schakeling oscilleert als XEN = HOOG is. Het kristal (met een parallelle 1 MΩ, 10 % weerstand) wordt opgenomen tussen XIN en XOUT. In deze mode is ATB een clock-uitgang, waarop ook maximaal tien andere DTMF-ontvangers met hun ATB-ingang kunnen worden aangesloten. De XIN en XEN ingangen van de andere ontvangers moeten dan respectievelijk HOOG en LAAG worden gemaakt.

D1, D2, D4, D8 en EN

Als EN = HOOG, zijn de uitgangen D1, D2, D4 en D8 CMOS push-pull uitgangen. Als EN = LAAG, zijn ze hoog-impedant. De codering van deze uitgangen is te zien in tabel 20/7.3-57. De digitale uitgangen worden "waar" als een toonpaar is gedetecteerd,

7.3 DTMF ontvangers

terwijl ze na een geldige pause weer worden gecleared.

	Output Code			
Digit	D8	D4	D2	D1
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
0	1	0	1	0
*	1	0	1	1
#	1	1	0	0
A	1	1	0	1
B	1	1	1	0
C	1	1	1	1
D	0	0	0	0

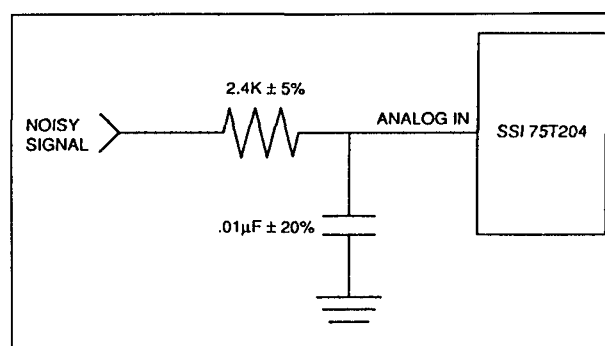
Tabel 20/7.3-57: De uitgangscodes.

DV

Wanneer een geldig toonpaar werd gedetecteerd gaat DV HOOG en komt het gedecodeerde signaal op de uitgangen D1, D2, D4 en D8. DV blijft HOOG totdat een geldige pause wordt gedetecteerd.

Toepassing

De 75T204 werkt nog goed met signalen waarvan de RMS-ruis 12 dB onder de laagste toon-amplitude ligt. Voor de meeste telefoonlijnen zijn door de combinatie van verzwakking van de hoge frequenties en interne begrenzing van de bandbreedte geen extra voorzieningen op het ingangssignaal nodig. Ruis in de buurt van de inwendige 56 kHz sample-frequentie zal echter worden herleid naar het audio-spectrum (aliasing). Wanneer dus veel ruis boven 28 kHz aanwezig is, moet het eenvoudige RC-filter uit figuur 20/7.3-75 worden toegepast.



Figuur 20/7.3-75: Wanneer veel ruis boven 28 kHz aanwezig is, moet dit RC-filter worden toegepast.

Overige kenmerken

De resterende, belangrijke elektrische en timing karakteristieken zijn vermeld in de figuren 20/7.3-62 en -63 en de tabellen 20/7.3-49 tot en met -53.

	Col 0	Col 1	Col 2	Col 3
Row 0	1	2	3	A
Row 1	4	5	6	B
Row 2	7	8	9	C
Row 3	*	0	#	D

Figuur 20/7.3-76: DTMF kiesmatrix (kolom 3 is bestemd voor speciale toepassingen en is bij gewone telefoons meestal niet aanwezig).

7.3 DTMF ontvangers

Low Group f_0	High Group f_0
Row 0 = 697 Hz	Column 0 = 1209 Hz
Row 1 = 770 Hz	Column 1 = 1336 Hz
Row 2 = 852 Hz	Column 2 = 1477 Hz
Row 3 = 941 Hz	Column 3 = 1633 Hz

Tabel 20/7.3-58: De bij figuur 20/7.3-76 behorende detectie-frequenties.

PARAMETER	CONDITIONS	RATING
DC Supply Voltage - V_P		+7V
Operating Temperature		-40°C to +85°C Ambient
Storage Temperature		-65°C to +150°C
Power Dissipation (25°C)	Derate above T_A = 25°C @ 6.25 mW/°C	65mW
Input Voltage	All inputs except ANALOG IN	(V_P + 0.5V) to -0.5V
ANALOG IN Voltage		(V_P + .5V) to (V_P - 10V)
DC Current into any Input		±1.0mA
Lead Temperature	Soldering, 10 sec.	300°C

Tabel 20/7.3-59: Maximaal toegelaten waarden.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency Detect Bandwidth		±(1.5+2Hz)	±2.3	±3.5	% of fo
Amplitude for Detection	each tone	-32		-2	dBm ref. to 600Ω
Minimum Acceptable Twist	$Twist = \frac{High\ Tone}{Low\ Tone}$	-10		+10	dB
60-Hz Tolerance				0.8	Vrms
Dial Tone Tolerance	"precise" dial tone			0dB	dB*
Talk Off	MITEL tape #CM 7290		2		hits
Digital Outputs	"0" level, 400µA load	0		0.5	V
(except XOUT)	"1" level, 200µA load	V_P-0.5		V_P	V
Digital Inputs	"0" level	0		0.3V_P	V
	"1" level	0.7V_P		V_P	V
Power Supply Noise	wide band			10	mV p-p
Supply Current	T_A = 25°C		10	16	mA
Noise Tolerance	MITEL tape #CM 7290			-12	dB*
Input Impedance	$V_P \geq V_{IN} \geq V_P$-10	100KΩ‖15pF			

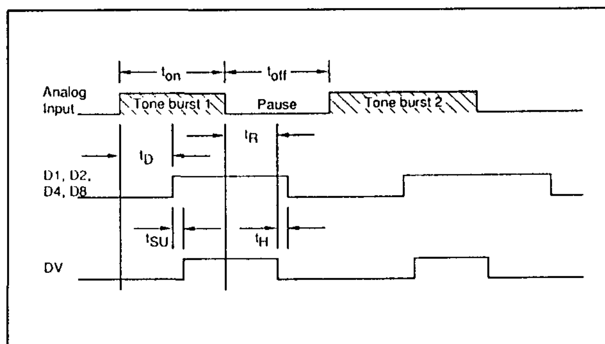
* dB referenced to lowest amplitude tone

Tabel 20/7.3-60: Elektrische kenmerken van de SSI-75T204.

7.3 DTMF ontvangers

PARAMETER		CONDITIONS	MIN	NOM	MAX	UNITS
t_{ON}	Tone Time	for detection	40	-	-	ms
		for rejection	-	-	20	ms
t_{OFF}	Pause Time	for detection	40	-	-	ms
		for rejection	-	-	20	ms
t_D	Detect Time		25	-	46	ms
t_R	Release Time		35	-	50	ms
t_{SU}	Data Setup Time		7	-	-	µs
t_H	Data Hold Time		4.2	-	5.0	ms
	Output Enable Time	C_L = 50pF, R_L = 1KΩ	-	-	200	ns
	Output Disable Time	C_L = 35pF, R_L = 500Ω	-	-	200	ns
	Output Rise Time	C_L = 50pF	-	-	200	ns
	Output Fall Time	C_L = 50pF	-	-	200	ns

Tabel 20/7.3-61: Schakeltijden (zie ook figuur 20/7.3-77).



Figuur 20/7.3-77: Golfvormen en schakeltijden van de SSI-75T204.

M-977

DTMF-ontvanger

De M-977 van Teltone is een complete DTMF-ontvanger voor het detecteren van (naar keuze) een groep van 12 of 16 standaard cijfers.

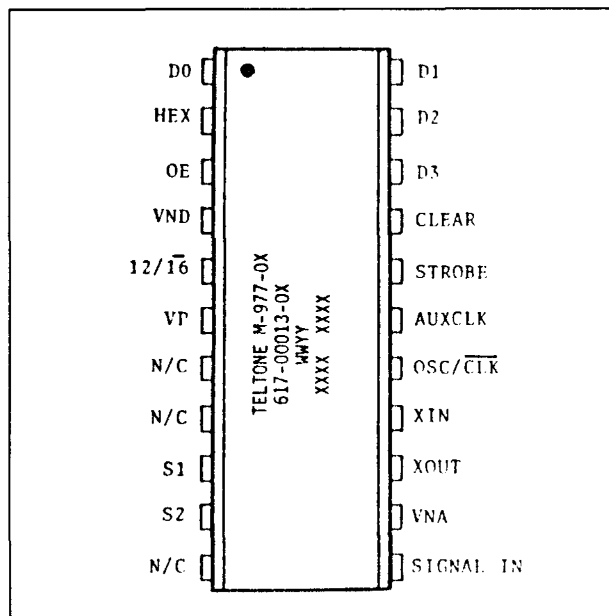
Er is geen pre-filtering nodig en de enige componenten die extern moeten worden aangesloten zijn een goedkoop 3,58 MHz televisie "colorburst" kristal en twee condensatoren. De clock-uitgang van de M-977 kan worden gebruikt voor het aansturen van andere DTMF-ontvangers.

Het is een monolithische CMOS-schakeling in een 22-pens plastic of ceramische DIL-behuizing.

Technische gegevens

- fabrikant: Teltone
- detecteert 12 of 16 standaard DTMF-cijfers
- uitgang: 4-bit hexadecimaal of binair gecodeerd 2-uit-8
- enkele, niet-kritische 12 V voeding
- geen externe filters nodig
- gebruikt goedkoop 3,579545 MHz kristal
- goede immuniteit voor spraak
- synchrone of handshake interface
- 3-state uitgangen
- behuizing: 22-pens plastic of ceramische DIP (figuur 20/7.3-78)

7.3 DTMF ontvangers



Figuur 20/7.3-78: Aansluitgegevens van de M-977.

Beschrijving van de werking

De M-977 maakt gebruik van digitale en analoge functies op één chip. Het analoge ingangssignaal wordt eerst bewerkt met een 60 Hz sperfilter en bandsplitsfilters, waarna het in amplitude wordt begrensd voor de AGC (Automatic Gain Control). De individuele tonen worden met behulp van acht banddoorlaat-filters gedetecteerd. De digitale post-processor controleert de tijdsduur van de tonen en levert de gecodeerde, CMOS-compatibele informatie aan de uitgangen.

Signal in

Het analoge ingangssignaal komt op deze pen, die intern op voorspanning gebracht is, binnen. AC- en DC-koppeling is toegestaan mits de positieve voedingsspanning niet wordt overschreden. In figuur 20/7.3-80 is de juiste koppeling te zien.

Hex

Met de Hex-pen wordt het formaat van de digitale uitgangscode gekozen. Als Hex = HOOG is, is de uitgang hexadecimaal. Als Hex = LAAG, dan is de uitgang binair gecodeerd 2-uit-8 (zie figuur 20/7.3-81).

12/$\overline{16}$

Door de 12/$\overline{16}$ ingangspen HOOG te maken worden toonparen die de 1633 Hz-component bevatten gesperd. Om alle 16 standaard cijfers te kunnen detecteren moet 12/$\overline{16}$ = LAAG zijn.

D0, D1, D2, D3 en OE

De uitgangen D0, D1, D2 en D3 zijn CMOS push-pull uitgangen als ze zijn vrijgegeven (OE = HOOG). Als OE LAAG wordt gemaakt, zijn ze hoog-impedant. De codering van deze uitgangen komt overeen met de Hex-pen. De digitale uitgangen worden "waar" als een toonpaar is gedetecteerd, terwijl ze na een geldige pause weer worden gecleared.

STROBE

Wanneer STROBE HOOG gaat betekent dit dat een geldig toonpaar werd gedetecteerd en dat het gedecodeerde signaal op de uitgangen D0, D1, D2 en D3 staat. STROBE blijft HOOG totdat een geldige pause optreedt of CLEAR HOOG wordt gemaakt.

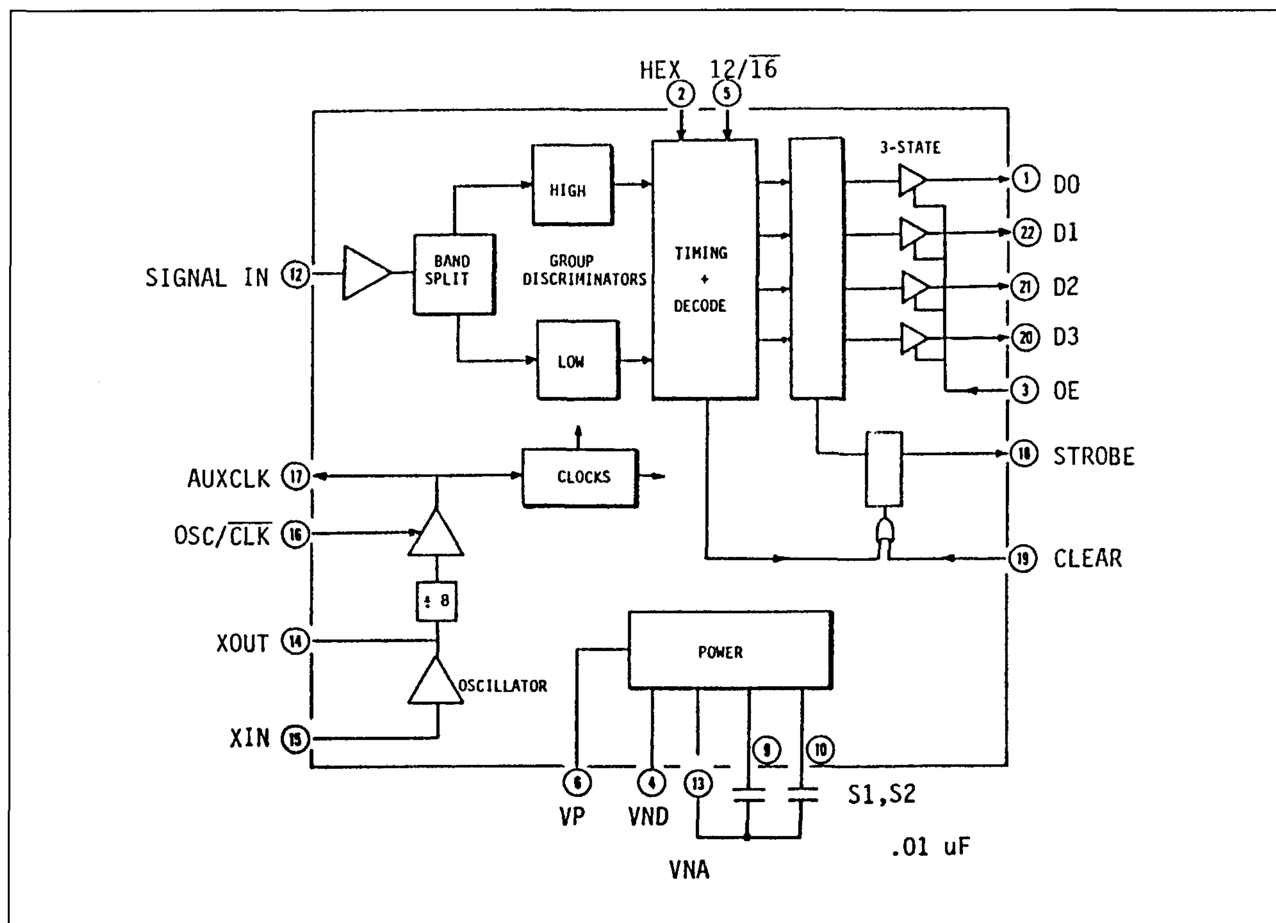
VNA en VND

De analoge (VNA) en digitale (VND) retourleidingen zijn gescheiden uitgevoerd om de gevoeligheid voor storingen te verminderen. Extern moeten ze echter aan elkaar worden gelegd (figuur 20/7.3-82). Tevens moeten tussen de "bypass"-pennen S1 en S2 en VNA twee 0,01 µF +/-20 % condensatoren worden aangebracht.

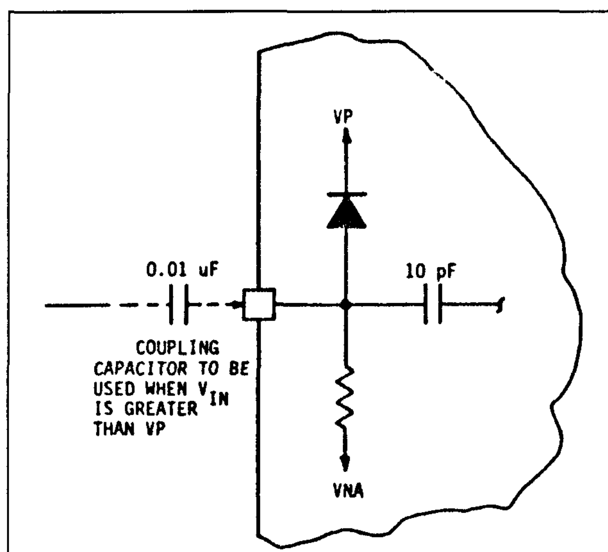
XIN, XOUT, OSC/$\overline{CLK}$, AUXCLK

De M-977 is voorzien van een inverter met voldoende versterking om met een "colorburst" kristal te oscilleren als de OSC/$\overline{CLK}$-pen HOOG is. Het kristal wordt opgenomen tussen XIN en XOUT. In deze mode is AUXCLK een clock-uitgang, waarop ook andere M-977's met hun AUXCLK-ingang kunnen worden aangesloten. De XIN en XEN ingangen van deze andere M-977's moeten dan respectievelijk HOOG en LAAG zijn (zie ook het toepassingsvoorbeeld in figuur 20/7.3-86).

7.3 DTMF ontvangers



Figuur 20/7.3-79: Functioneel blokschema van de M-977.



Figuur 20/7.3-80: Correcte ingangs-configuratie bij de M-977.

DC Supply Voltage V_D ....+16 Volts
(Referenced to V_{NA}, V_{ND})
Operating Temperature.........0°C to 70°C Ambient
Storage Temperature................-65°C to 150°C
Power Dissipation (25°C).......................1 Watt
(Derate above T_A = 25°C @ 10mW/°C)

Tabel 20/7.3-62: Maximaal toegelaten waarden.

Overige kenmerken

De resterende, belangrijke elektrische en timing karakteristieken zijn vermeld in de figuren 20/7.3-84, -85 en -86 en de tabellen 20/7.3-62 en -63.

7.3 DTMF ontvangers

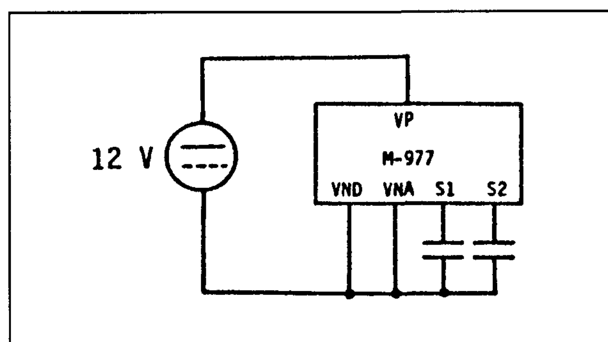
DTMF DIALING MATRIX

	1209	1336	1477	1633Hz
697Hz	1	2	3	A
770Hz	4	5	6	B
852Hz	7	8	9	C
941Hz	*	0	#	D

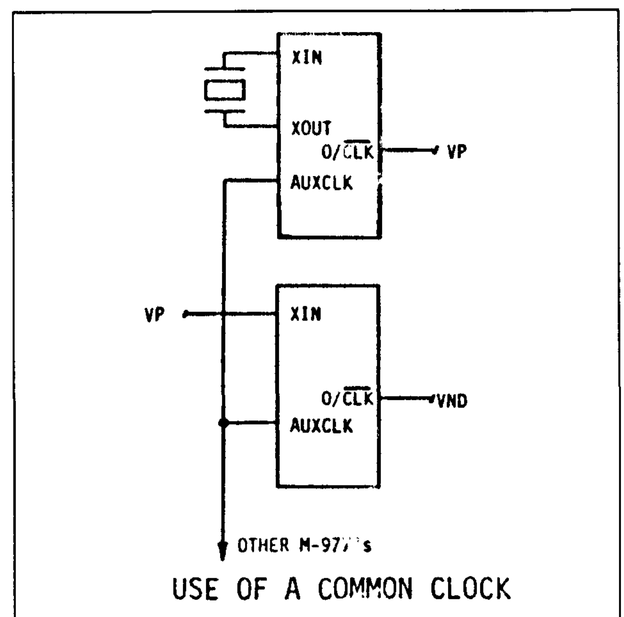
DTMF CODING SCHEME

	Hexidecimal				Binary Coded 2 of 8			
Digit	D8	D4	D2	D1	D8	D4	D2	D1
1	0	0	0	1	0	0	0	0
2	0	0	1	0	0	0	0	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	0	0
5	0	1	0	1	0	1	0	1
6	0	1	1	0	0	1	1	0
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	1	0	1	0
0	1	0	1	0	1	1	0	1
*	1	0	1	1	1	1	0	0
#	1	1	0	0	1	1	1	0
A	1	1	0	1	0	0	1	1
B	1	1	1	0	0	1	1	1
C	1	1	1	1	1	0	1	1
D	0	0	0	0	1	1	1	1

Figuur 20/7.3-81: De DTMF-kiesmatrix en de bijbehorende uitgangscodes.



Figuur 20/7.3-82: De analoge en digitale aardes van een 12 V systeem moeten extern worden doorverbonden.

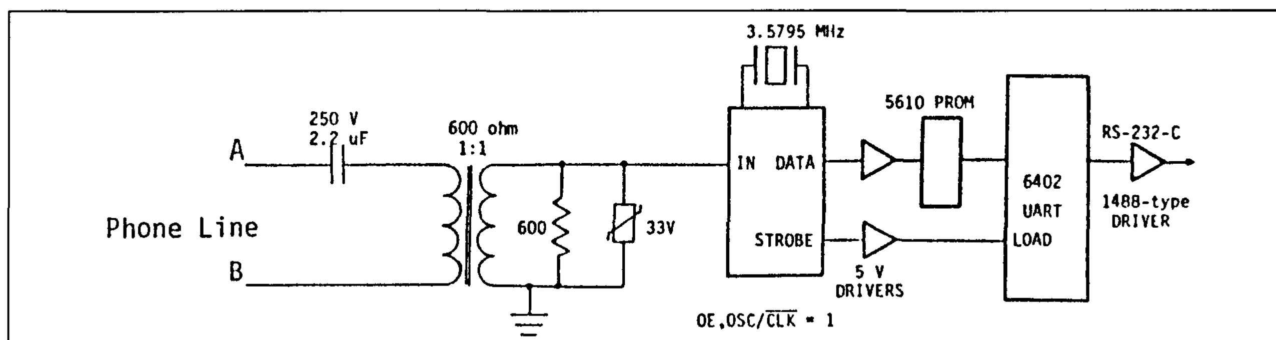


Figuur 20/7.3-83: Met deze schakeling kunnen maximaal 25 M-977's gebruik maken van één kristal.

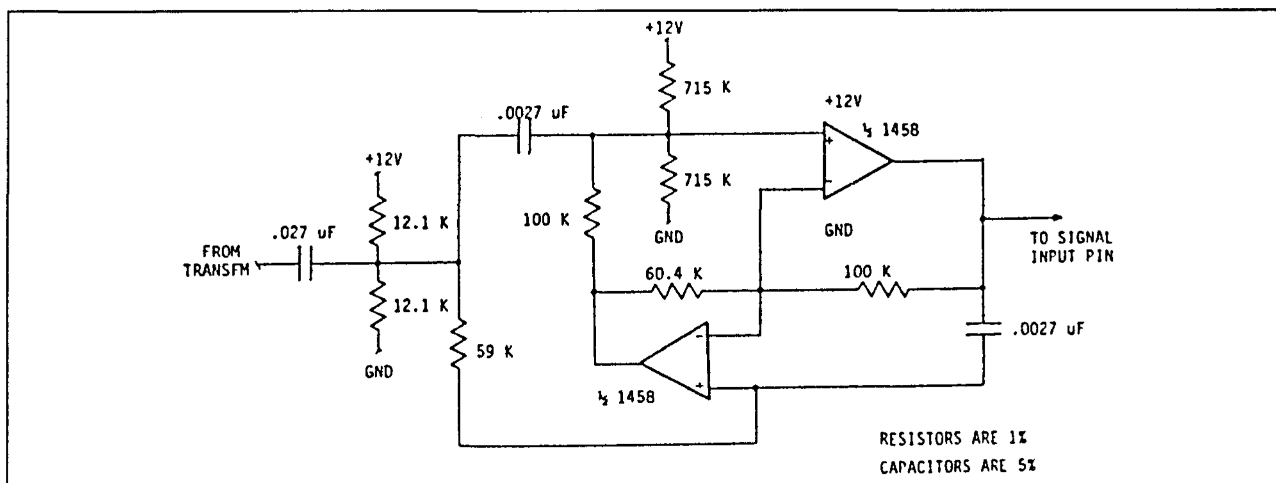
7.3 DTMF ontvangers

Parameter	Conditions	Min	Typ	Max	Units
Frequency Detect Bandwidth		±(1.5 + 2 Hz)	±2.3	±3.0	% of f_o
Amplitude for Detection	each tone	-24		+6	dBm referenced to 600 Ω
Minimum Acceptable Twist	twist = $\frac{\text{high tone}}{\text{low tone}}$	-8		+4	dB
Detection Time		20	25	40	mSec
Pause Time		25	32	40	mSec
60-Hz Tolerance				2	Vrms
Dial Tone Tolerance	"precise" dial tone			0 dB	dB referenced to lower amplitude tone
Talk Off	MITEL tape #CM 7290		2		hits
Digital Outputs	"0" level, 1 mA load "1" level, 1 mA load	V_{NO} V_P - 0.5		V_{NO} + 0.5 V_P	Volts Volts
Digital Inputs	"0" level "1" level	V_{NO} $V_P - .3(V_P - V_{NO})$		$V_{NO} + .3(V_P - V_{NO})$ V_P	Volts Volts
Power Supply Noise	wide band			25	mV p-p
Supply Current	T_A = 25°C $V_P - V_{NA} = V_P - V_{NO}$ = 12V±10%		29		mA
Noise Tolerance	MITEL tape #CM 7290			-12	dB referenced to lowest amplitude tone

Tabel 20/7.3-63: Elektrische kenmerken van de M-977.

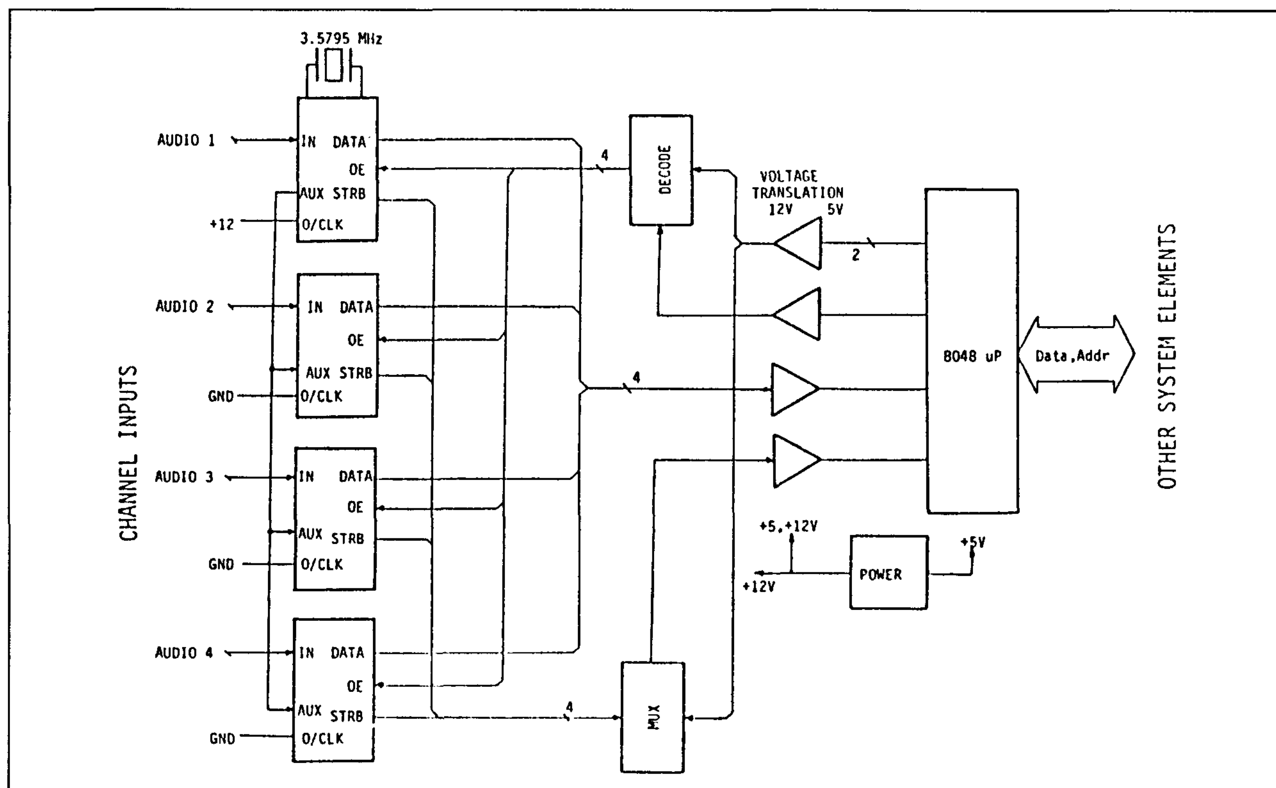


Figuur 20/7.3-84: Controle van binnenkomende cijfers met behulp van een seriële ASCII-uitgang (RS-232).



Figuur 20/7.3-85: Kiestoon-onderdrukkingsfilter dat bij de schakeling van figuur 20/7.3-84 gebruikt kan worden.

7.3 DTMF ontvangers



Figuur 20/7.3-86: Een 4-kanaals DTMF-detectorbank.

7.3 DTMF ontvangers

20/7.6

DTMF puls-ontvangers

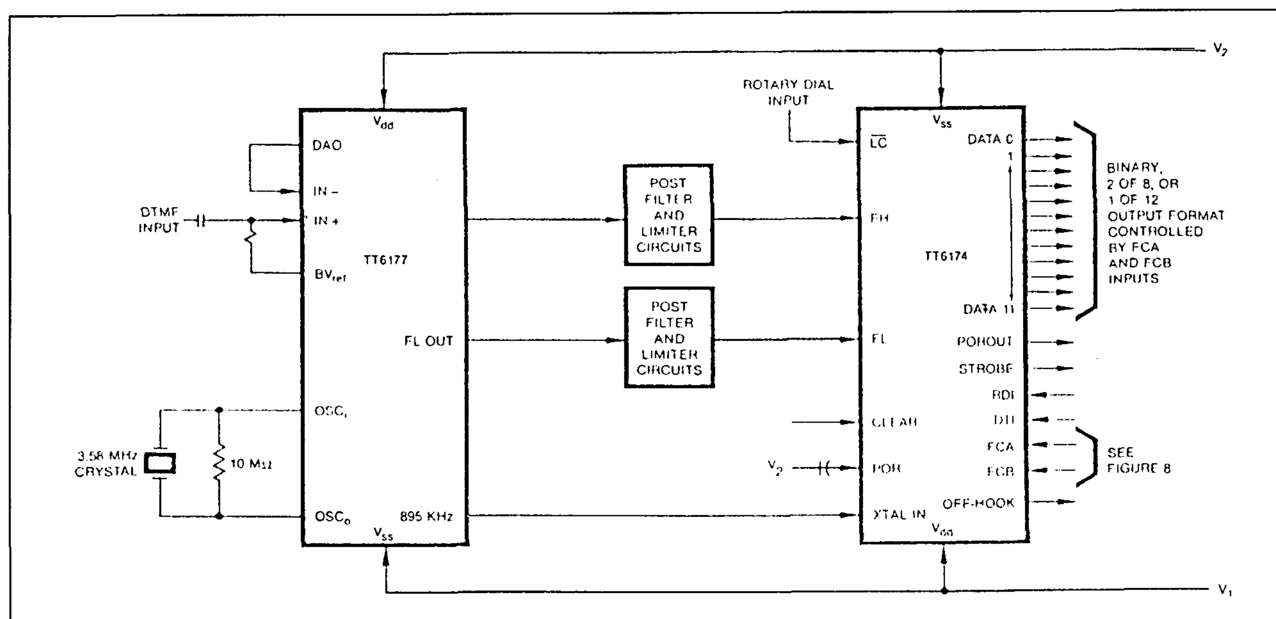
M-900

DTMF filter en decoder set

De M-900 is een uit twee LSI-chips bestaande set voor het decoderen van Dual Tone Multi Frequency (DTMF) telefoonsignalen. De set bestaat uit een TT6177 DTMF filter en een TT6174 digitale toonontvanger, zoals in figuur 20/7.6-1 te zien is. De ingangssignalen kunnen afkomstig zijn van druktoets telefoons, radio, bandopnamen of andere bronnen. De uitgangsformaten zijn 2-uit-8, 1-uit-12, binair of blank. De uitgangen kunnen CMOS, LSTTL of transistoringangen aansturen.

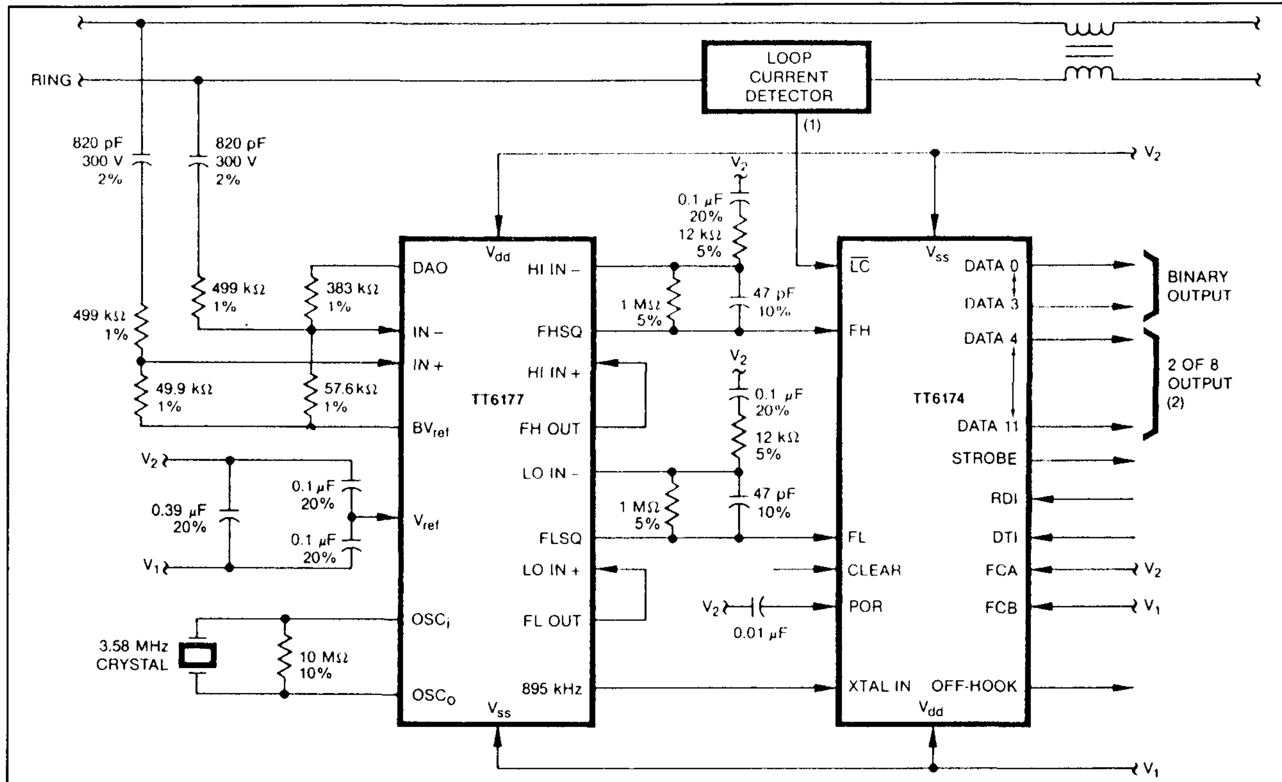
De set is opgebouwd uit een bufferversterker, kiestoonfilter, bandscheidingsfilters en een kristal gestuurde digitale frequentiedetector voor het detecteren van alle 16 DTMF-cijfers (digits).

Een kiespulsteller detecteert cijfers die afkomstig zijn van een kiesschijf. De set kan zo worden geprogrammeerd dat alleen DTMF-signalen, alleen kiespulsen of beide worden geaccepteerd. DTMF-signalering is ideaal wanneer met audio-signalen over lange afstand wordt gewerkt. De set kan worden toegepast in centrales, PABX en intercom systemen, special features telefoons op klantenspecificatie en als interface tussen radio-apparatuur en het telefoonnet. De M-900 set wordt bijvoorbeeld gebruikt in antwoord- en opname-apparatuur, op afstand bediende radiocommunicatie, machines of microprocessoren en controle-apparatuur.



Figuur 20/7.6-1: Blokschema van de M-900 set.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-2: Toepassingsvoorbeeld van de M-900 set.

Ook zijn telebankieren, krediet- en betalingssystemen, teleshopping en computer-interfaces hiermee mogelijk.
In figuur 20/7.6-2 wordt een toepassingsvoorbeeld getoond, terwijl in tabel 20/7.6-1 enkele algemene eigenschappen van de set worden samengevat.
Indien geen kiespulsen behoeven te worden geteld, is de lusstroom-detector (loop current detector) niet nodig en kan $\overline{LC}$ aan V1 worden gelegd.

Technische gegevens

- fabrikant: Teltone
- voldoet aan CEPT-eisen (minder dan één foute operatie per 10000 gekozen cijfers (digits)
- voldoet aan CCITT aanbevelingen voor toon-ontvangers
- superieure signaal/ruis-karakteristieken en immuniteit voor spraak
- flexibele versterkings parameters
- ingangsfilter spert hoogfrequente ruis
- gebufferde clock-uitgangen
- bestel-informatie: tabel 20/7.6-2

Parameter	Typical (Note 1)	Units	Conditions
Input Impedance	500	k ohm	at 1 kHz
Common Mode Noise, 15 Hz to 100 Hz	60	Vrms	
Dial Tone Tolerance	− 5	dBm	f ≤ 500 Hz
Precise Dial Tone Tolerance	0	dBm	each tone, 350 Hz and 440 Hz
Signal Detect Level	− 30 to + 6	dBm	per tone
Signal Reject Level	− 40	dBm	per tone
Twist	± 10	dB	
Signal-to-Noise Ratio	15	dB	Note 2
Signal Detect Time	38	ms	
Signal Reject Time	27	ms	
Interdigital Pause Detect Time	35	ms	
Interdigital Pause Reject Time	22	ms	

NOTES:
1. These values may vary with your particular circuit arrangements.
2. With the signal level -25 dBm per tone, the signal 50 ms on and 50 ms off, no twist or frequency deviation, all 16 digits signalled randomly, 0 thru 3 kHz flat Gaussian noise, and an error rate of less than one in 10,000. This is essentially the test method of EIA, USITA, and AT & T.

Tabel 20/7.6-1: Enkele algemene eigenschappen van de M-900 set.

7.6 DTMF puls-ontvangers

Ordering Number	Description	Part Number
M-900-01	TT6174-03 Receiver, 40-Pin Plastic TT6177-01 Filter, 18-Pin Plastic	617-00004-03 617-00007-01
M-900-02	TT6174-11 Receiver, 28-Pin Plastic TT6177-01 Filter, 18-Pin Plastic	617-00004-11 617-00007-01
M-900-03	TT6174-04 Receiver, 40-Pin Cer-DIP TT6177-02 Filter, 18-Pin Cer-DIP	617-00004-04 617-00007-02
M-900-04	TT6174-12 Receiver, 28-Pin Cer-DIP TT6177-02 Filter, 18-Pin Cer-DIP	617-00004-12 617-00007-02

Tabel 20/7.6-2: Informatie voor het bestellen van de M-900 set.

TT6177

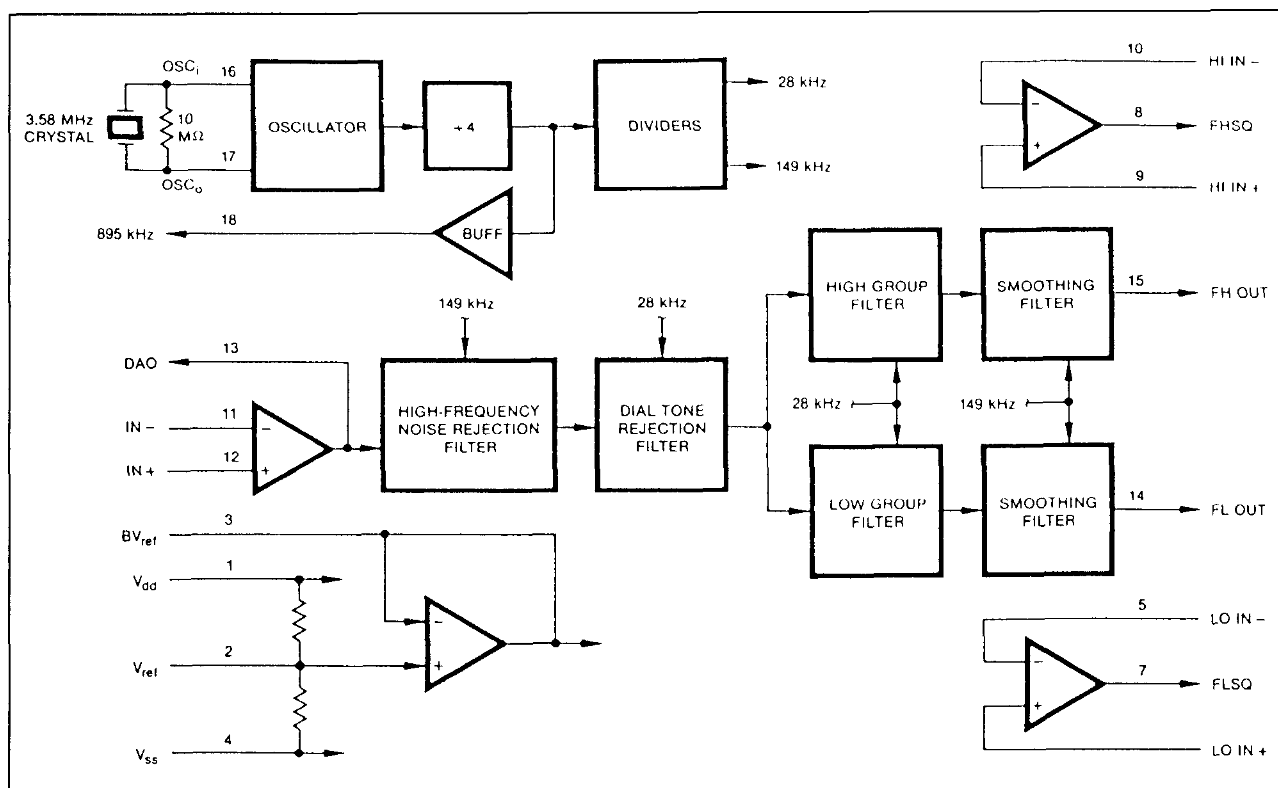
Filter

Zoals te zien is in figuur 20/7.6-3 bestaat de TT6177 uit clockcircuits, een analoog aardcircuit en een meertraps DTMF-filter met optioneel bruikbare limiters.

Voor de clockcircuits zijn slechts een goedkoop 3,579545 MHz televisie kleuren-burst kristal en een 10 MΩ weerstand als externe componenten nodig. De 149,148 kHz en 27,965 kHz kloksignalen vormen de bemonsteringsfrequenties voor de geschakelde condensator filters. De gebufferde 894,886 kHz clock wordt gebruikt om de TT6174 ontvanger aan te sturen.

Het analoge aardcircuit levert de gebufferde referentiespanning voor de geschakelde condensator filters. Indien nodig kan de ruis op V_{SS} en V_{dd} worden verminderd door externe condensatoren (zie figuur 20/7.6-2). De gebufferde referentiespanning is van buitenaf bereikbaar voor de instelling van de Tip en Ring ingangen van het DTMF-filter en kan ook dienst doen als referentie voor compatibele externe schakelingen.

De ingangstrappen van het DTMF-filter bestaan uit een differentiële versterker die voor de common-mode rejectie zorgt, een laagdoorlatend filter dat hoogfrequente ruis onderdrukt en een hoogdoorlatend filter dat de kiestoon spert.



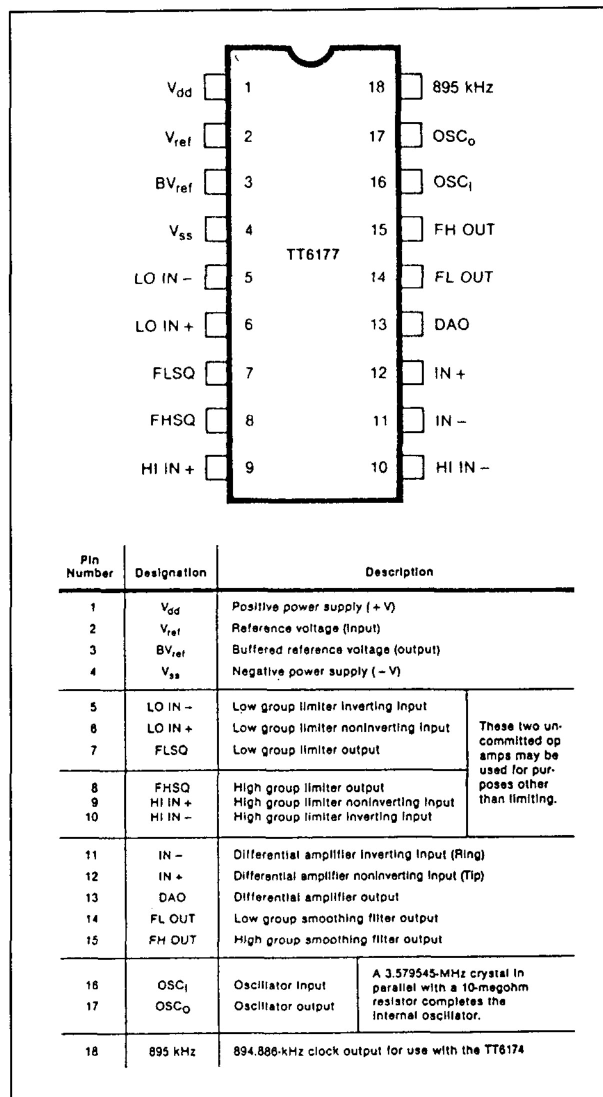
Figuur 20/7.6-3: Blokschema van het DTMF-filter TT6177.

7.6 DTMF puls-ontvangers

De uitgangstrappen van het DTMF-filter bestaan uit twee bandsplits filters die het DTMF-signaal opdelen in een hoge en een lage groep, twee laagdoorlatende afvlakfilters en twee vrij bruikbare operationele versterkers.
In de schakeling van figuur 20/7.6-2 zijn de operationele versterkers gebruikt voor nafiltering, versterking en de blokgolf-ingangen voor de TT6174.

Technische gegevens

- TT6177 DTMF-filter is leverbaar in 18-pens plastic of ceramische DIL-behuizing (figuur 20/7.6-4)
- ingangsversterker accepteert zowel differentiële als single-ended signalen en heeft programmeerbare versterking
- extra operationele versterkers beschikbaar voor gebruik als limiters met programmeerbare versterking
- gebufferde referentiespanning
- onderdrukking kiestooncomponenten (350 Hz en 440 Hz): >50 dB (figuur 20/7.6-5)
- verzwakking bij 600 Hz: >15 dB
- intergroep-verzwakking: >30 dB
- werkt met enkele of dubbele voeding



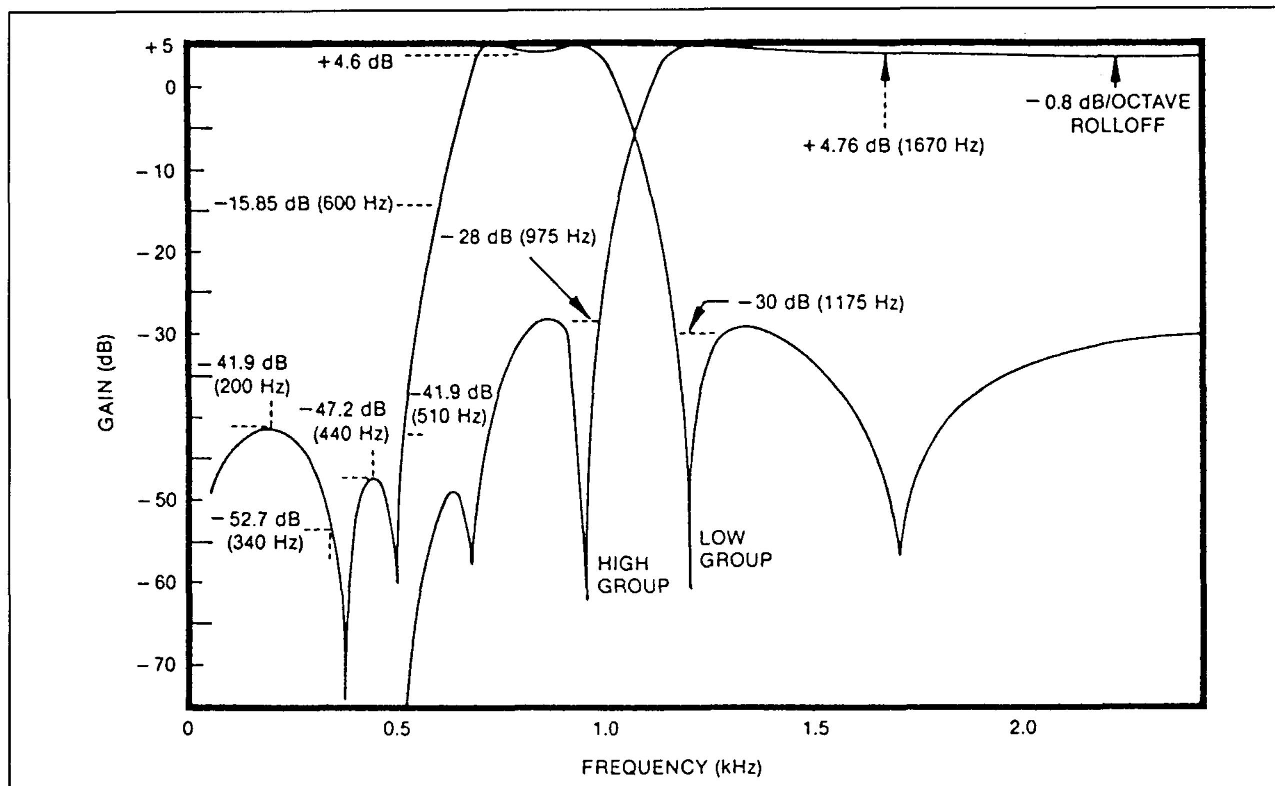
Pin Number	Designation	Description	
1	V_{dd}	Positive power supply (+ V)	
2	V_{ref}	Reference voltage (input)	
3	BV_{ref}	Buffered reference voltage (output)	
4	V_{ss}	Negative power supply (– V)	
5	LO IN –	Low group limiter inverting input	These two uncommitted op amps may be used for purposes other than limiting.
6	LO IN +	Low group limiter noninverting input	
7	FLSQ	Low group limiter output	
8	FHSQ	High group limiter output	
9	HI IN +	High group limiter noninverting input	
10	HI IN –	High group limiter inverting input	
11	IN –	Differential amplifier inverting input (Ring)	
12	IN +	Differential amplifier noninverting input (Tip)	
13	DAO	Differential amplifier output	
14	FL OUT	Low group smoothing filter output	
15	FH OUT	High group smoothing filter output	
16	OSC_I	Oscillator input	A 3.579545-MHz crystal in parallel with a 10-megohm resistor completes the internal oscillator.
17	OSC_O	Oscillator output	
18	895 kHz	894.886-kHz clock output for use with the TT6174	

Figuur 20/7.6-4: Aansluitgegevens van de TT6177.

Supply Voltage	13.5 V
Power Dissipation	610 mW
Voltage on Any Pin	(V_2 + 0.3 V) to (V_1 – 0.3 V)
Storage Temperature	– 55 ° to 125 ° C
Operating Temperature	0 ° to 70 ° C ambient air
Lead Soldering Temperature	260 ° C for 5 seconds at 0.035 inches from package

Tabel 20/7.6-3: Maximaal toegelaten waarden.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-5: Filterkarakteristieken.

TT6174

Toon-ontvanger

Het blokschema van de TT6174 (figuur 20/7.6-6) laat zien dat dit IC is samengesteld uit een meertraps schakeling voor de cijfertoekenning, logika voor de aanwezigheid van cijfers, een uitgangsregister/decoder en een clockcircuit. In tabel 20/7.6-5 is de complete beschrijving van alle in- en uitgangen te zien.

De schakeling voor de toekenning van cijfers bestaat uit een besturingstrap die andere ontvangschakelingen kan vrijgeven of sperren, een DTMF-trap die de FLSQ- en FHSQ-uitgangen van het TT6177 filter vergelijkt met interne modellen van de DTMF-frequenties en een trap voor kiesschijfpulsen die de timing en tellen van het maken en verbreken van de lusstroom voor zijn rekening neemt. Detectie van een geldig cijfer wordt gemeld aan de Digit Presence logika, terwijl de identiteit ervan naar de Output Register/Decoder gaat. Deze uitgangsregister/decoder vertaalt het cijfer in een uitgangsformaat dat wordt gespecificeerd door de FCA- en FCB-ingangen (zie figuur 20/7.6-7). Let op dat de 28-pens uitvoering de data-uitgangen 4 tot en met 9 mist! De 895 kHz-uitgang van de TT6177 drijft de clockschakeling van de TT6174 aan, die op zijn beurt gebruikt kan worden door andere schakelingen.

Technische gegevens

- leverbaar in 40-pens of 28-pens DIL-behuizing (respectievelijk figuur 20/7.6-8 en -9)
- DTMF/pulsen in, 6 (28-pens) of 12 uitgangen
- decodeert alle 16 DTMF-cijfers
- ook geschikt voor het tellen van kiesschijfpulsen
- drie verschillende enable/disable ingangen
- "cijfer aanwezig" uitgangen
- instelbare uitgangsformaten
- precisie clock-uitgangen

7.6 DTMF puls-ontvangers

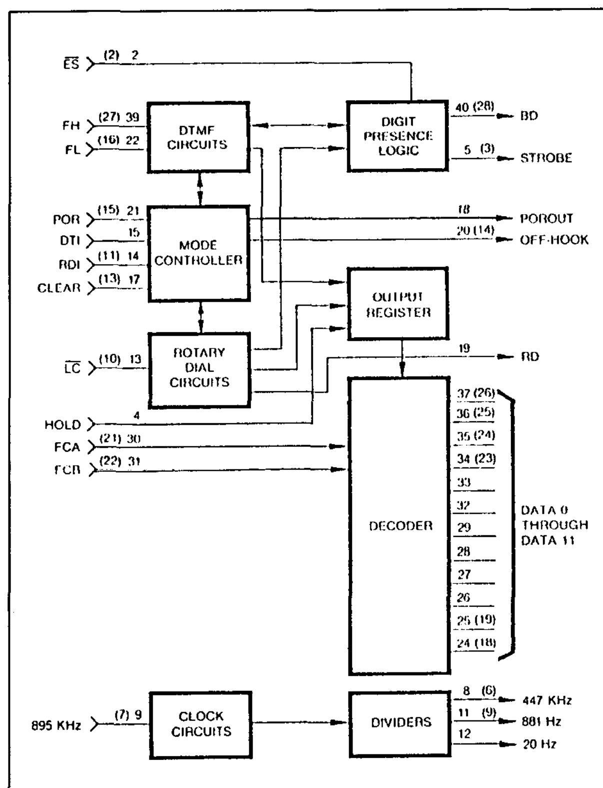
TT6177 DC Electrical Characteristics

	Parameter	Min	Typ	Max	Units
SUPPLY	Supply Current		30	45	mA
	Supply Voltage	9.5		13.5	V
	BV_{ref}	5.9	6.0	6.1	V
	Ripple Voltage			50	mV
OP AMPS (See note)	Input Resistance	10			MΩ
	Input Offset Voltage		10	25	mV
	Output Signal Voltage		1.5	10.5	V
	Common Mode Voltage	1.5		9.5	V
	Output Load Resistance	40			kΩ
	Output Load Capacitance			10	pF

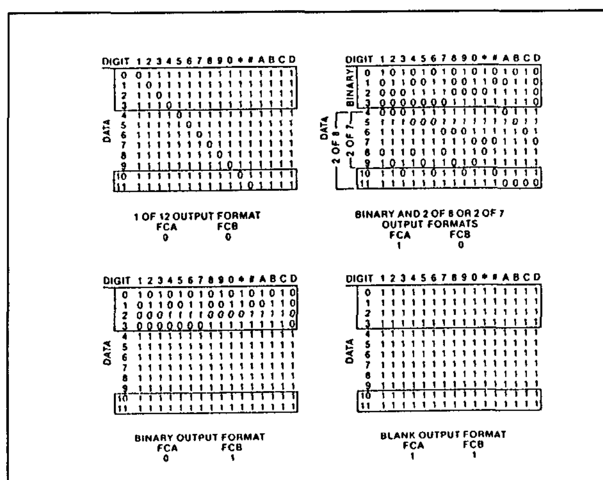
TT6177 AC Electrical Characteristics

	Parameter		Min	Typ	Max	Units	Conditions
FILTER	Distortion Components				−40	dBm	Signal level at Pin 13 (DAO) no greater than +3 dBm per tone (Note 1)
	Idle Channel Noise				−57	dBm	
	Low Group Bandwidth	low limit		684		Hz	−2 dB from max
		high limit		957		Hz	−2 dB from max
	High Group Bandwidth	low limit		1188		Hz	−2 dB from max
		high limit		1660		Hz	−2 dB from max
	Inband Ripple				2	dB	
	Intergroup Rejection		31			dB	
	300-450 Hz Dial Tone Rejection	low group	50			dB	
		high group	70			dB	
	600 Hz Rejection	low group	15			dB	
		high group	50			dB	
	Passband Gain		5.5	6.0	6.5	dB	
	Group Delay			4.5	6	ms	Amplitude within 1 dB of final value
OP AMPS	Open Loop Gain		80			dB	
	Input Capacitance				15	pF	
	Unity Gain Bandwidth		1.5			MHz	
	Common Mode Rejection		70			dB	

Tabel 20/7.6-4: Elektrische kenmerken van de TT6177.



Figuur 20/7.6-6: Blokschema van de TT6174 DTMF-receiver (nummers tussen haakjes: 28-pens versie).



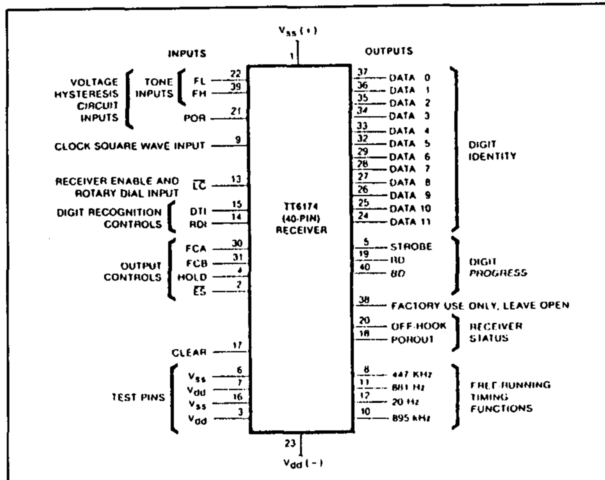
Figuur 20/7.6-7: Uitgangsformaten (omlijnde uitgangen gelden voor 28-pens versie).

7.6 DTMF puls-ontvangers

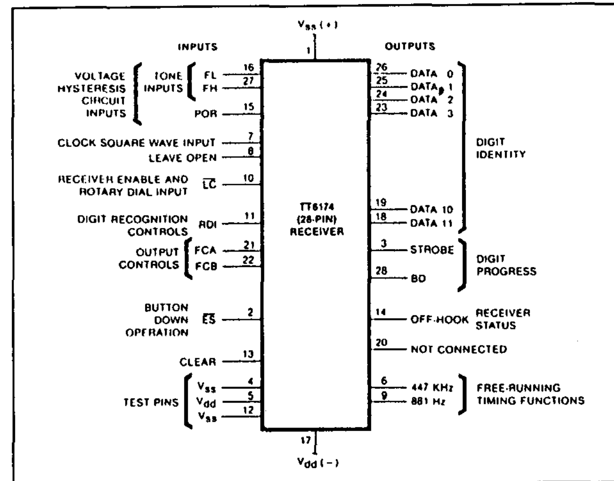
Pin Number	Mnemonic	Description
1 (1)	V_{SS}	Positive power supply (V_1)
2 (2)	$\overline{ES}$	Early Split Not input. When pulled to logic 0 (V_1), ES enables the early tone presence (BD) output.
3		Connect to logic 0.
4	HOLD	Input. For applications where the output data has to remain unchanged for an extended time period, whether or not additional digits have been received, pull HOLD to logic 1 after STROBE goes to logic 1.
5 (3)	STROBE	Valid data output. When DTMF digits are being detected, STROBE goes to the logic 1 state 10 microseconds after the DATA outputs change and returns to the logic 0 state 25 milliseconds (ms) after the end of DTMF detection. When rotary dial digits are being detected, STROBE goes to logic 1 for 200 ms after the interdigital pause is recognized. To read DATA during DTMF signal presence, use the leading edge of STROBE (button-down operation). To read DATA after DTMF signal presence, use the trailing edge of STROBE (button-up operation).
6 (4)		Test input. Connect to logic 1.
7 (5)		Test input. Connect to logic 0.
8 (6)	447 kHz	50-percent duty cycle, PMOS logic level signal for external use. Actual frequency is the clock frequency divided by 2.
9 (7)	CLOCK IN	895-kHz input from the TT6177 Filter.
10 (8)	XTAL OUT	Not used. Leave open.
11 (9)	881 Hz	50-percent duty cycle, PMOS logic level signal for external use. Actual frequency is the clock frequency divided by 1016.
12	20 Hz	50-percent duty cycle, PMOS logic level signal for external use. Actual frequency is the clock frequency divided by 44,704.
13 (10)	$\overline{LC}$	Loop Current Not Input. $\overline{LC}$ is both a receiver enable/disable input and the rotary dial pulse input. The TT6174 interprets a logic 0 as an off-hook condition, interdigital pause, or a make period. The TT6174 interprets a logic 1 as an on-hook condition or break period. For DTMF operation only, $\overline{LC}$ can be connected to V_1; then, with POR connected as described below, the receiver is enabled as long as CLEAR is at logic 0.
14 (11)	RDI	Rotary Dial Inhibit input — For mixed DTMF and rotary dial operation, connect DTI and RDI to logic 0. For rotary dial operation only, connect DTI to logic 1. For DTMF operation only, connect RDI to logic 1. For mode locking on the first digit detected, connect both DTI and RDI to STROBE. The mode lock will be held until the detection circuits are reset.
15	DTI	DTMF Inhibit input
16 (12)		Test input. Connect to logic 1.
17 (13)	CLEAR	Receiver enable/disable input. A logic 1 applied to the CLEAR input instantaneously resets all detection circuits and forces the DATA outputs to the "0" column of the currently enabled output format (see Figure 8).
18	POROUT	POR output. Responds to input on POR pin.
19	RD	Rotary Dial output. RD provides an early dial pulse presence signal that starts at the leading edge of the first break pulse and ends 100 ms after the trailing edge of the last pulse.
20 (14)	OFF-HOOK	Output. OFF-HOOK goes to the logic 1 state 100 ms after $\overline{LC}$ is pulled to logic 0. OFF-HOOK goes to the logic 0 state 300 ms after $\overline{LC}$ is pulled to logic 1.
21 (15)	POR	Power-On Reset, receiver enable/disable input. A 0.01 µF capacitor connected to V_2 and POR (see Figure 2) causes POROUT to go to logic 1 (V_2) for approximately 10 ms after power is applied. This pulse resets all detection circuits and forces the DATA outputs to the "0" column of the currently enabled output format (see Figure 8).
22 (16)	FL	FLSQ input from the TT6177 Filter
23 (17)	V_{dd}	Negative power supply (V_1)
24 (18)	DATA 11	Data outputs. See Figure 8 for the outputs associated with each output format. A DTMF digit is outputted when it has persisted for 35 ms. A rotary dial digit is outputted when an interdigital pause is recognized.
25 (19)	DATA 10	
26	DATA 9	
27	DATA 8	
28	DATA 7	
29	DATA 6	
(20)		Not used.
30 (21)	FCA	Format Control A input — As shown in Figure 8, FCA and FCB determine the DATA output format. FCA and FCB can also be used as a data strobe. By holding both inputs at logic 1, all data outputs will remain at logic 1 until FCA and/or FCB are pulled to logic 0.
31 (22)	FCB	Format Control B input
32	DATA 5	See description to DATA 6 through 11.
33	DATA 4	
34 (23)	DATA 3	
35 (24)	DATA 2	
36 (25)	DATA 1	
37 (26)	DATA 0	
38		Leave open.
39 (27)	FH	FHSQ input from the TT6177 Filter
40 (28)	BD	Button Down output. When enabled by $\overline{ES}$ being at logic 0, BD goes to the logic 1 state within 16 ms after a tone pair is detected. BD then returns to the logic 0 state 25 ms after the tone pair ends.

Tabel 20/7.6-5: Aansluitpen-nummers en signalen van de TT6174. De tussen haakjes () geplaatste nummers gelden voor de 28-pens uitvoering.

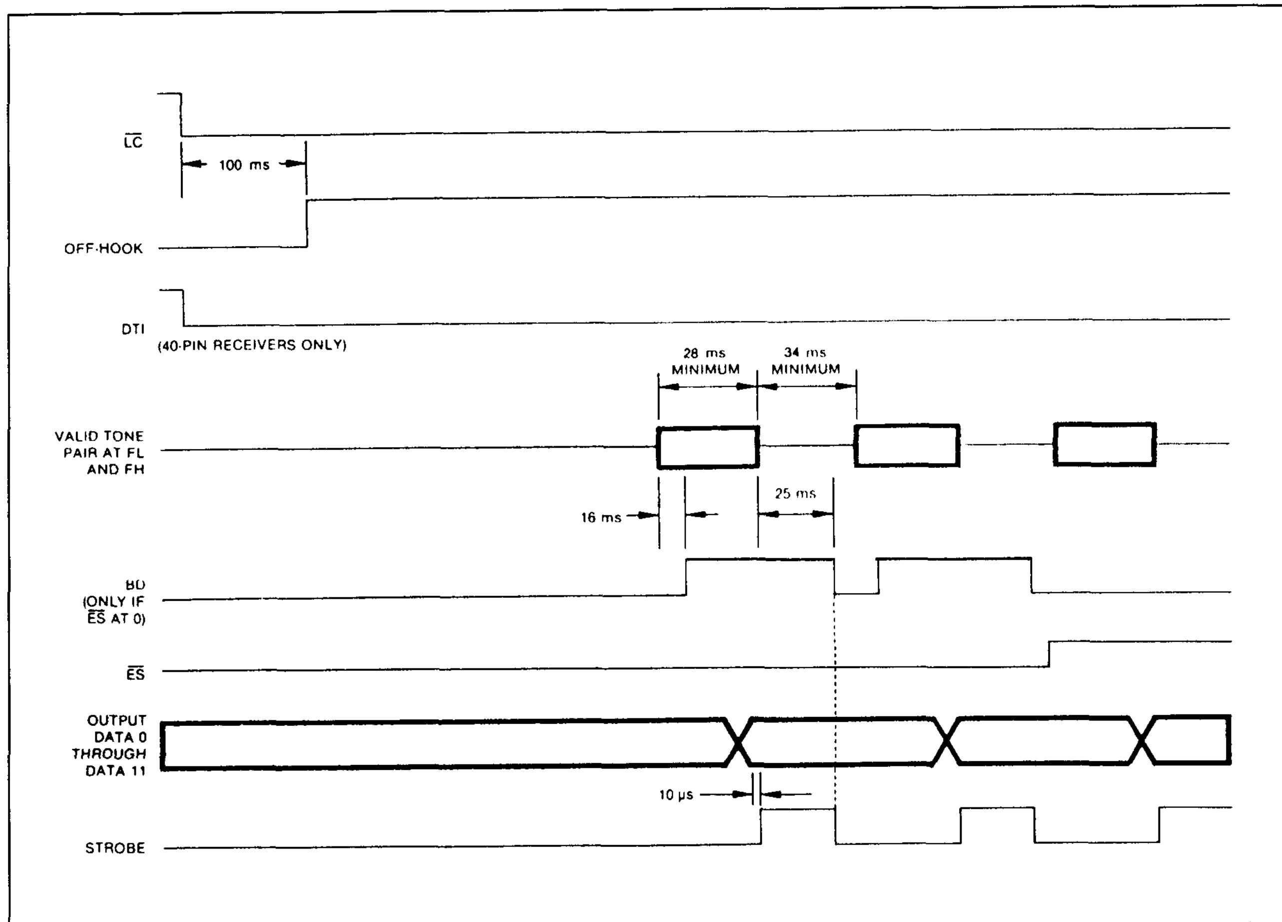
7.6 DTMF puls-ontvangers



Figuur 20/7.6-8: Aansluitgegevens van de 40-pens DIL-uitvoering van de TT6174.



Figuur 20/7.6-9: Aansluitgegevens van de 28-pens DIL-versie van de TT6174 (DATA4 tot en met DATA9 ontbreken!).



Figuur 20/7.6-10: Timing voor DTMF-signalen.

7.6 DTMF puls-ontvangers

Supply Voltage	14.5 V
Power Dissipation	600 mW
Voltage on Any Pin	(V_2 + 0.3 V) to (V_1 − 0.3 V)
Storage Temperature	− 40 ° to 150 ° C
Operating Temperature	0 ° to 70 ° C ambient air
Lead Soldering Temperature	260 ° C for 5 seconds at 0.035 inches from package

Tabel 20/7.6-6: Maximaal toegelaten waarden.

TT6174 DC Electrical Characteristics

	Parameter	Min	Typ	Max	Units	Conditions
Supply Requirements	Supply Voltage	+ 11	+ 12	+ 14.5	V	V_2 referenced to V_1 (Note 1)
	Ripple Voltage			250	mV	Measured peak-to-peak at 120 Hz
	Supply Current		25	35	mA	14.5 V at 0 °C
Logic Inputs	Logic 0 Level			V_1 + 3.2	V	
	Logic 1 Level	V_2 − 2.5			V	
	Capacitance			15	pF	
	Input Current (Note 2)			50	μA	
Analog Inputs	Logic 0 Threshold	0.57 (ΔV)	0.65 (ΔV)	0.73 (ΔV)	V	ΔV = V_2 − V_1
	Logic 1 Threshold	0.43 (ΔV)	0.35 (ΔV)	0.27 (ΔV)	V	ΔV = V_2 − V_1
	Capacitance			15	pF	
	Input Current (Note 2)			± 50	μA	
Data Outputs	Logic 0 Current Sink			1	mA	Output at V_1 + 7 V
	Logic 1 Current Source			100	μA	Output at V_2 − 2 V
Non-Data Outputs	Logic 0 Current Sink			100	μA	Output at V_1 + 2 V
	Logic 1 Current Source			100	μA	Output at V_2 − 2 V

Notes:
1. V_2 more positive than V_1. V_2 may be at ground.
2. The load current must be sourced or sunk to drive an input to its opposite state.

Tabel 20/7.6-7: Elektrische kenmerken (gelijkspanning) van de TT6174.

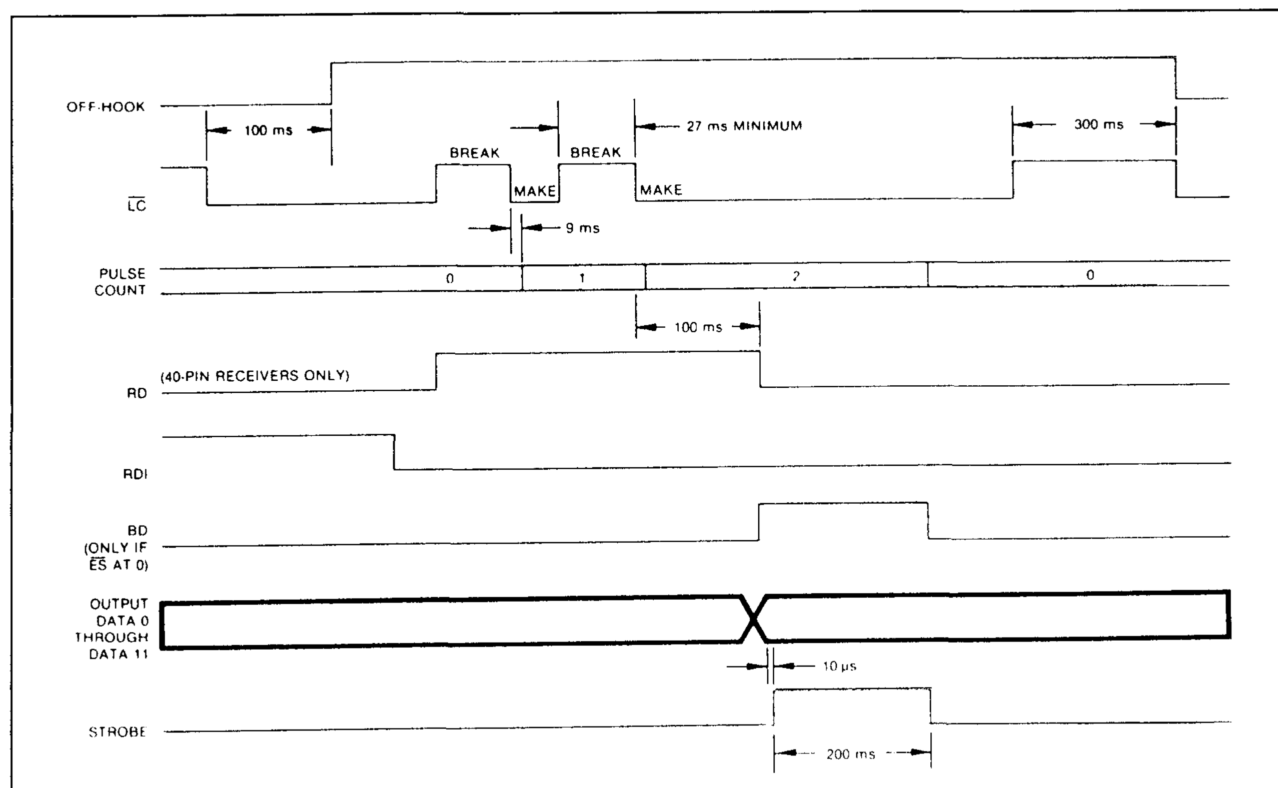
TT6174 AC Electrical Characteristics

	Parameter	Min	Typ	Max	Units	Conditions
FL and FH Inputs	Signal Detect Time	27		30	ms	
	Interdigital Pause Detect Time (Note 1)	26		34	ms	
	Interdigital Pause Reject Time (Note 1)	26			ms	
	Signal Detect Bandwidth	− 1.5% − 2 Hz		+ 1.5% + 2 Hz	Hz	Of each nominal DTMF frequency
	Signal Reject Bandwidth	− 3.5%		+ 3.5%	Hz	Of each nominal DTMF frequency
Inputs Other Than FL and FH	Pulse Width Required to Reset with CLEAR or POR Inputs			25	μs	
	Off-Hook Recognition	95	100	105	ms	$\overline{LC}$ at Logic 0
	Off-Hook Blanking (Note 2)	285	300	315	ms	$\overline{LC}$ at Logic 0
	Break Recognition	24.5		29.5	ms	$\overline{LC}$ at Logic 1
	Make Recognition	7	9	11	ms	$\overline{LC}$ at Logic 0
	End of Digit Recognition	95	100	105	ms	$\overline{LC}$ at Logic 0
	Rotary Interdigital Blanking	190	200	210	ms	
	On Hook Recognition	290	300	310	ms	$\overline{LC}$ at Logic 1
Available Frequencies	447.433 kHz Pulse Width	2.232	2.234	2.237	μs	
	881 Hz Pulse Width	0.567	0.568	0.569	ms	
	20 Hz Pulse Width (Note 3)	24.95	24.98	25	ms	

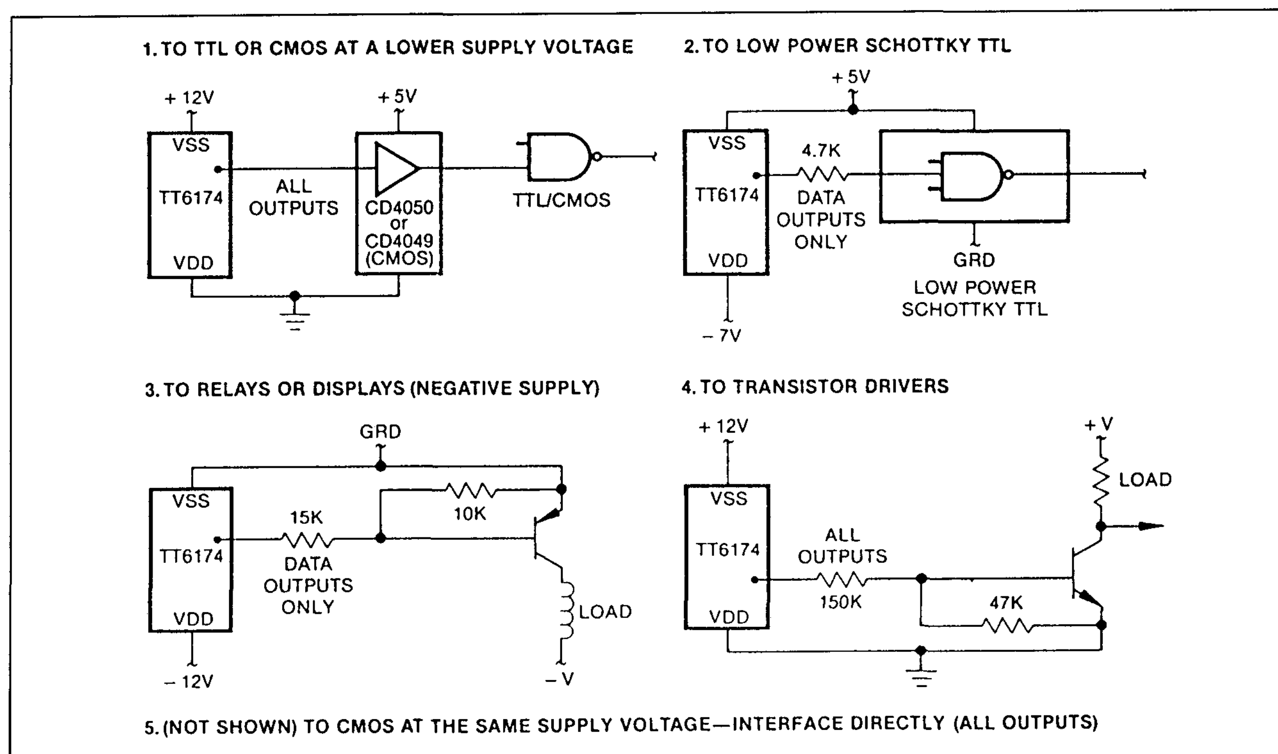
Notes:
1. The Interdigital Pause Detect Time is that interval of loss of tones after which the return of the valid tone pair is considered a new digit. The Interdigital Pause Reject Time is the interval a valid tone pair can be interrupted without being treated as a new digit when it returns.
2. Off-Hook Blanking is the delay between $\overline{LC}$ going to logic 0, from being at logic 1 longer than 300 ms, and enabling the digit detection circuits.
3. 40-pin receivers only.

Tabel 20/7.6-8: Elektrische kenmerken (dynamisch) van de TT6174.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-11: Tijddiagram voor kiesschijfpulsen.



Figuur 20/7.6-12: Enkele voorbeelden van interface-technieken met de TT6174.

7.6 DTMF puls-ontvangers

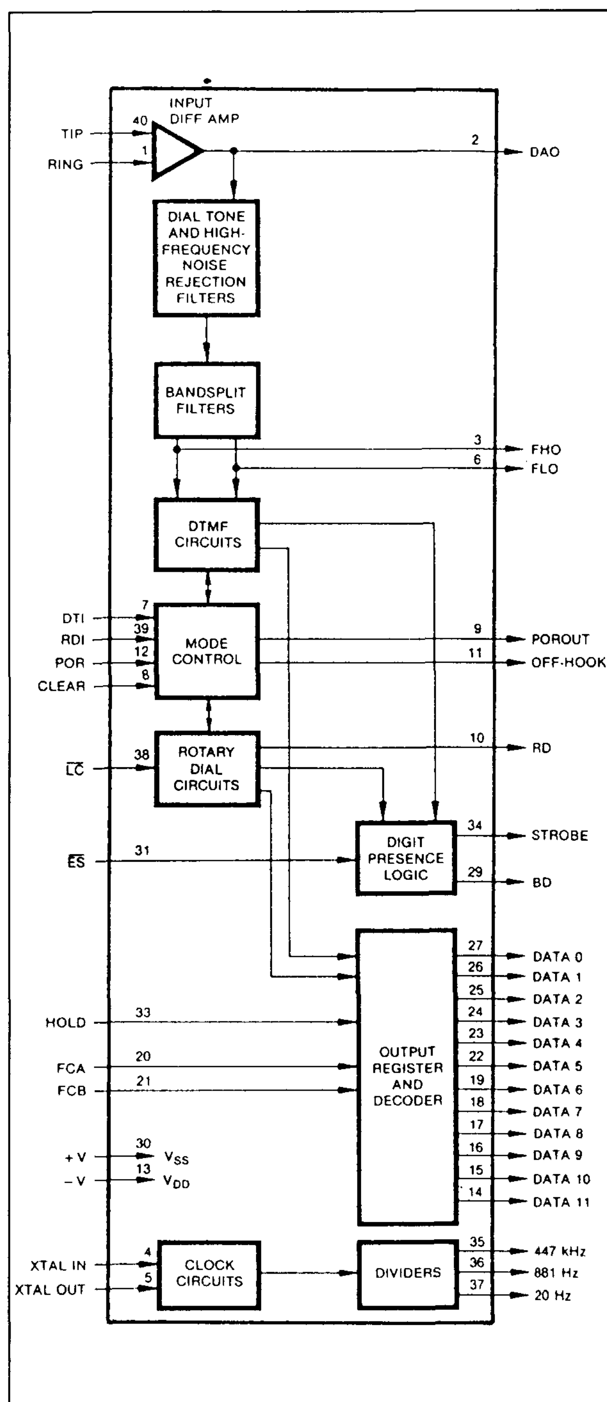
M-927

DTMF ontvanger

De M-927 is een digitale Dual-Tone Multi-frequency (DTMF) ontvanger die tevens kan werken als kiesschijf pulsenteller. De M-927 is opgenomen in een 40-pens behuizing en heeft behalve een 3,579 MHz TV-kristal geen externe componenten nodig.
Figuur 20/7.6-13 laat de opbouw van deze geïntegreerde schakeling zien.
Zoals in figuur 20/7.6-14 te zien is wordt de M-927 meestal parallel over de telefoonlijnen Tip en Ring geschakeld en ontvangt data die afkomstig is van een DTMF-generator of van een mechanische kiesschijf. Deze data wordt vertaald in logische uitgangsniveaus die door andere schakelingen bijvoorbeeld worden gebruikt voor data-invoer via de telefoon en toegang tot of aktivering van processen.
Voor toepassingen als DTMF-naar-puls omzetting zijn uitgangen beschikbaar die de aanwezigheid van een signaal aangeven. Met behulp van logische ingangen kan de ontvanger worden in- of uitgeschakeld, wordt gekozen voor uitsluitend DTMF-of puls-signalen en kan het uitgangsformaat worden geselecteerd (zie tabel 20/7.6-9).
De ontvanger kan worden toegepast in centrales, PBX en intercom systemen, telefoons met voorzieningen op klantenspecificatie en als interface tussen radio-apparatuur en het telefoonnet.
De M-927 is bijvoorbeeld zeer geschikt voor antwoord- en opname-apparatuur, op afstand bediende radio-apparatuur, machines of microprocessoren en controle-apparatuur.
In figuur 20/7.6-15 zijn enkele aansluitmogelijkheden te zien. Telebankieren, krediet- en betalingssystemen, teleshopping en computer-interfaces behoren tot de mogelijkheden.

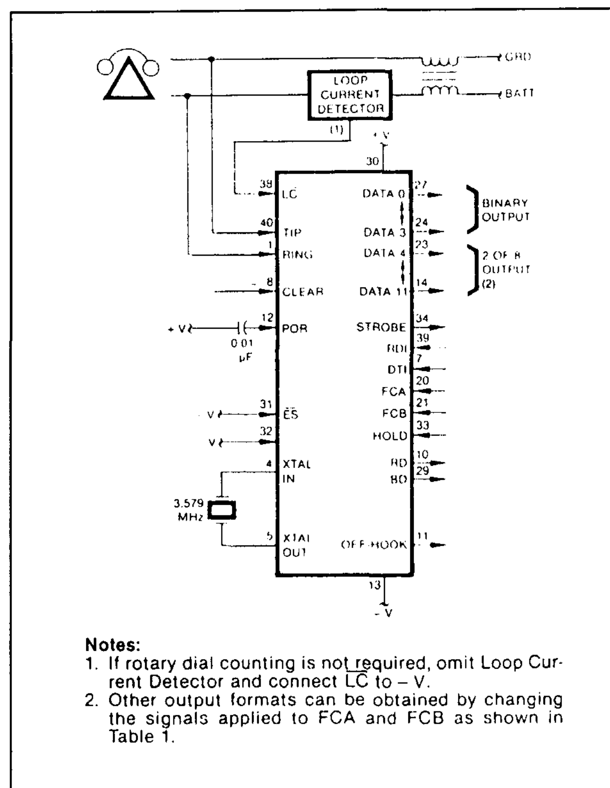
Technische gegevens

- fabrikant: Teltone
- voldoet aan CEPT-eisen (minder dan één fout per 10000 gekozen cijfers (digits)
- voldoet aan CCITT aanbevelingen voor toon-ontvangers
- DTMF/pulsen in, 12 uitgangen
- decodeert alle 16 DTMF-cijfers
- telt kiespulsen die aan tijdspecificaties voldoen



Figuur 20/7.6-13: Blokschema van de DTMF/pulsen-ontvanger M-927.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-14: Toepassingsvoorbeeld van de M-927.

1 OF 12 OUTPUT FORMAT — FCA 0, FCB 0

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
3	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
4	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
5	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
6	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
7	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
8	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
9	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
10	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1

BINARY AND 2 OF 8 OR 2 OF 7 OUTPUT FORMATS — FCA 1, FCB 0

DATA	DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
BINARY	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
BINARY	1	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
BINARY	2	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
BINARY	3	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0
2 OF 8 / 2 OF 7	4	0	0	0	1	1	1	1	1	1	1	1	1	0	1	1	1
2 OF 8 / 2 OF 7	5	1	1	1	0	0	0	1	1	1	1	1	1	1	0	1	1
2 OF 8 / 2 OF 7	6	1	1	1	1	1	1	0	0	0	1	1	1	1	1	0	1
2 OF 8 / 2 OF 7	7	1	1	1	1	1	1	1	1	1	0	0	0	1	1	1	0
2 OF 8 / 2 OF 7	8	0	1	1	0	1	1	0	1	1	0	1	1	1	1	1	1
2 OF 8 / 2 OF 7	9	1	0	1	1	0	1	1	0	1	0	1	1	1	1	1	1
2 OF 8 / 2 OF 7	10	1	1	0	1	1	0	1	1	0	1	1	0	1	1	1	1
2 OF 8	11	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0

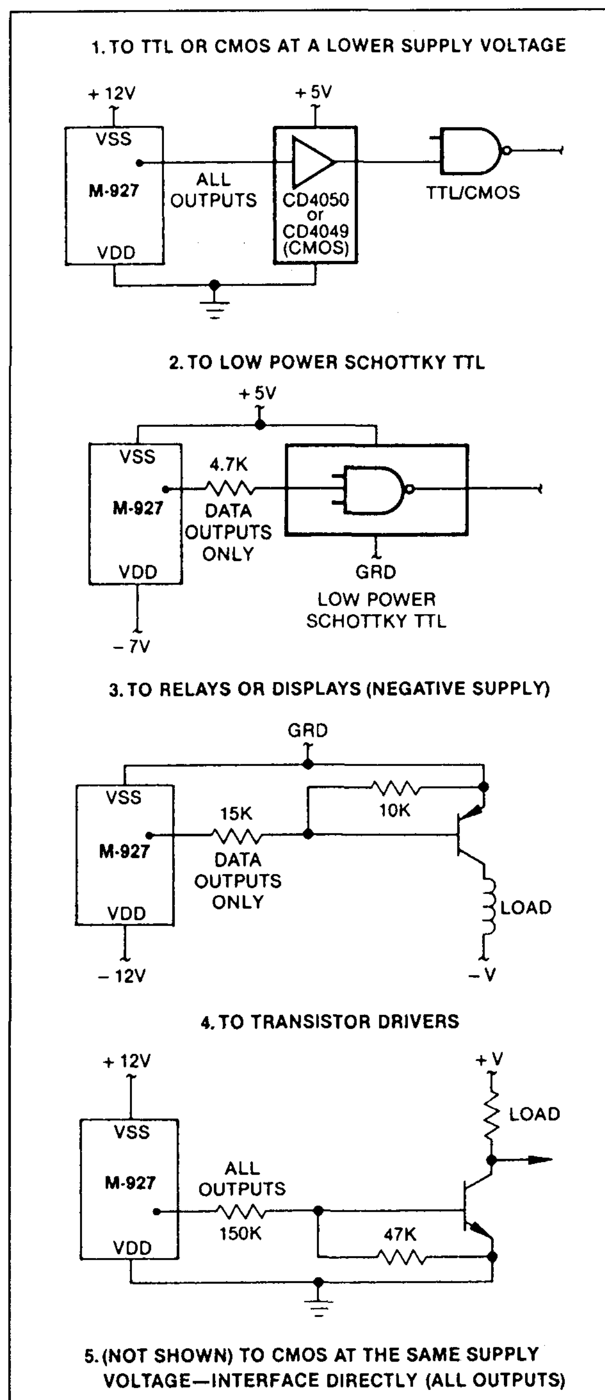
BINARY OUTPUT FORMAT — FCA 0, FCB 1

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
1	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
2	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
3	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0
4	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
5	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
6	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
7	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
8	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
9	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
10	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

BLANK OUTPUT FORMAT — FCA 1, FCB 1

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
3	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
4	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
5	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
6	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
7	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
8	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
9	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
10	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

Tabel 20/7.6-9: Selecteerbare uitgangsformaten.

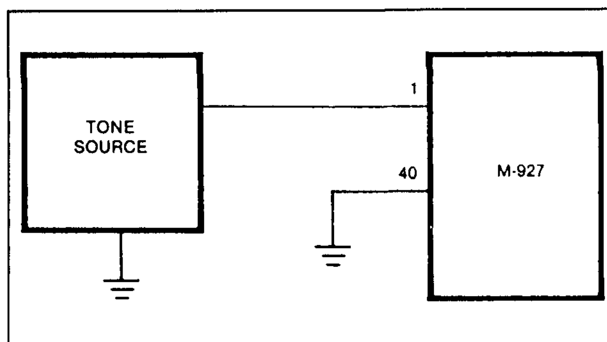


Figuur 20/7.6-15: Enkele interface-technieken.

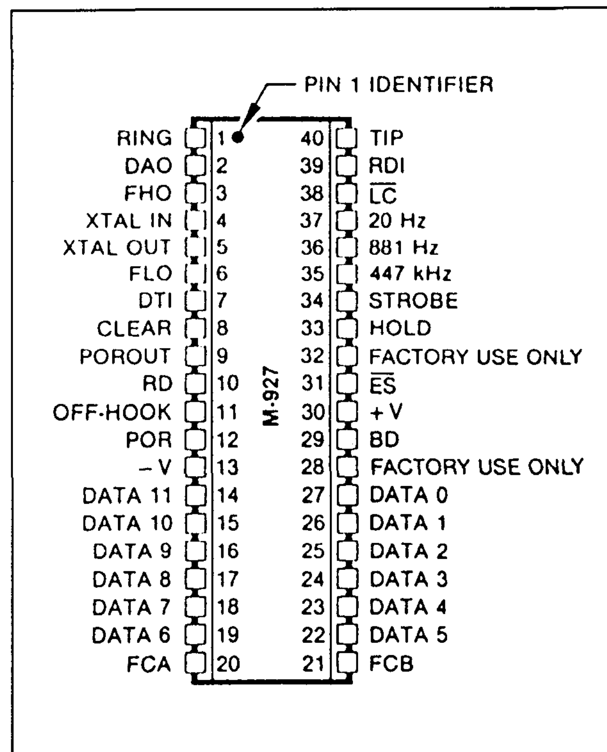
- selecteerbare uitgangsformaten: binair, 2-uit-8, 2-uit-7, 1-uit-12 of blank
- accepteert differentiële of single-ended signalen (figuur 20/7.6-16)

7.6 DTMF puls-ontvangers

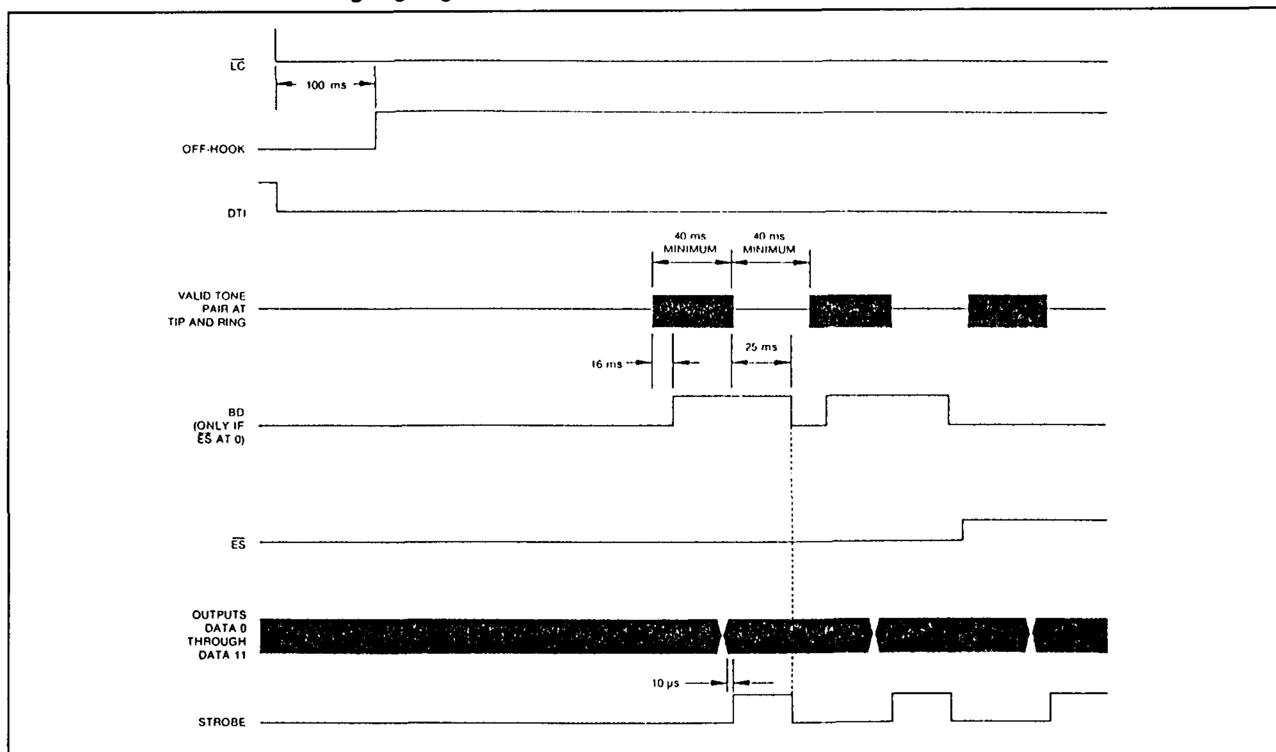
- behuizing: 40-pens DIL (figuur 20/7.6-17)
- uitstekende signaal/ruis karakteristieken en immuniteit voor spraak
- drie verschillende chip enable/disable ingangen
- aparte uitgangen voor indicatie van kiespuls of vroege aanwezigheid van DTMF-toon
- uitgangsstrobe voor geldige data
- stabiele clock-uitgangen: 447 kHz, 881 Hz en 20 Hz



Figuur 20/7.6-16: Voorbeeld van een single-ended ingangssignaal.



Figuur 20/7.6-17: Aansluitgegevens van de M-927.



Figuur 20/7.6-18: Tijddiagram bij DTMF-signalen.

7.6 DTMF puls-ontvangers

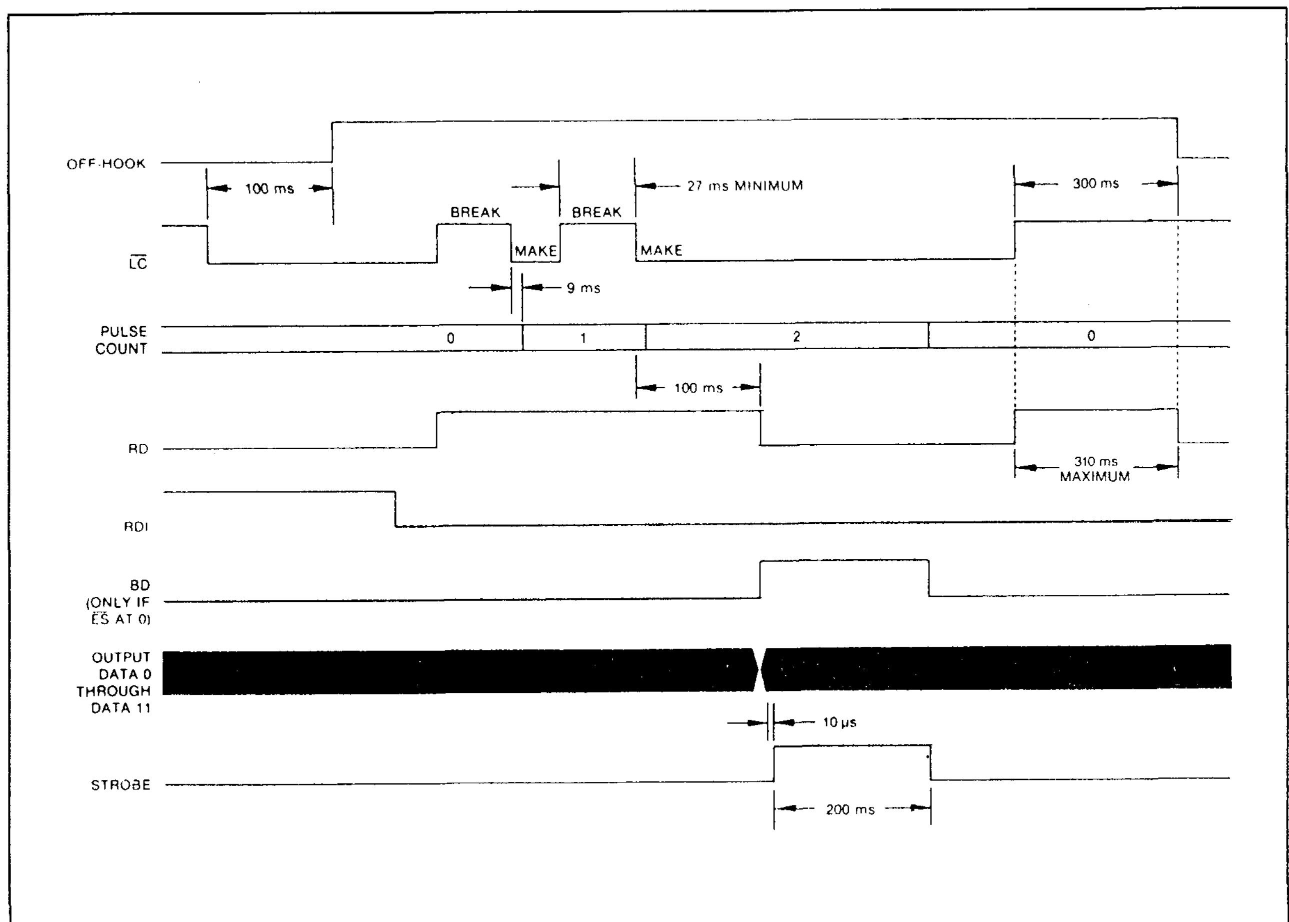
Pin	Number	Description
−V +V	13 30	Negative and positive power supply connections (11 to 13.5 VDC).
POR POROUT	12 9	Power-On *Reset*. Receiver enable/disable input and output. A logic 1 applied to pin 12 drives pin 9 to logic 1, resets all detection circuits, drives the OFF-HOOK output to *logic 0, and forces* the DATA outputs to the "D" column of the currently enabled output format (see Table 1). A logic 0 applied to pin 12 enables the detection circuits, *provided that* $\overline{LC}$ has been at logic 0 for 100 ms, causing OFF-HOOK to go to logic 1.
CLEAR	8	Receiver enable/disable input. A logic 1 applied to the CLEAR input instantaneously resets all detection circuits and forces the DATA outputs to the "D" column of the currently enabled output format (see Table 1). A logic 0 applied to the CLEAR input immediately enables the detection circuits, provided that $\overline{LC}$ has remained at logic 0 or has not been at logic 1 for longer than 300 ms.
$\overline{LC}$	38	Loop Current Not input. $\overline{LC}$ is both a receiver enable/disable input and a rotary dial pulse input. A logic 0 represents an off-hook condition, an interdigital pause, or a make period. A logic 1 represents an on-hook condition or a break period. For DTMF operation only, $\overline{LC}$ can be connected to −V; then, with POR connected as shown in Figure 3, the receiver is enabled as long as CLEAR is at logic 0.
TIP RING	40 1	AC-coupled, balanced DTMF or single-ended input to the differential amplifier.
DAO	2	Differential Amplifier Output. Primarily used for testing.
FHO FLO	3 6	High Frequency group and Low Frequency group bandsplit filter outputs. Used only for testing.
$\overline{ES}$	31	Early Split Not input. When pulled to logic 0, $\overline{ES}$ enables the BD output.
	32	For factory use only. Connect to logic 0.
BD	29	Button Down output. When enabled by $\overline{ES}$ being at logic 0, BD goes to the logic 1 state 16 ms after a tone pair is detected. BD then returns to logic 0 approximately 25 ms after the tone pair ends.
	28	For factory use only. Leave open.
RD	10	Rotary Dial output. RD provides an early dial pulse presence signal that starts at the leading edge of the first break pulse and ends 100 ms after the trailing edge of the last pulse.
OFF-HOOK	11	Output. OFF-HOOK goes to the logic 1 state 100 ms after $\overline{LC}$ is pulled to logic 0. OFF-HOOK goes to the logic 0 state 300 ms after $\overline{LC}$ is pulled to logic 1.
DTI RDI	7 39	DTMF Inhibit input and Rotary Dial Inhibit input. For mixed DTMF and rotary dial operation, connect DTI and RDI to −V. For rotary dial operation only, connect DTI to +V. For DTMF operation only, connect RDI to +V. For mode locking on the first digit detected, connect both DTI and RDI to STROBE. The mode lock will be held until the detection circuits are reset by the POR, CLEAR, or $\overline{LC}$ inputs.
FCA FCB	20 21	Format Control A input and Format Control B input. As shown in Table 1, FCA and FCB determine the DATA output format. By holding both inputs at logic 1, all DATA outputs will remain at logic 1 until FCA and/or FCB are pulled to logic 0.
DATA 0 DATA 1 DATA 2 DATA 3 DATA 4 DATA 5 DATA 6 DATA 7 DATA 8 DATA 9 DATA 10 DATA 11	27 26 25 24 23 22 19 18 17 16 15 14	Data outputs. See Table 1 for the outputs associated with each output format. A DTMF digit is recognized when it has persisted for 40 ms. A rotary dial digit is recognized when an interdigital pause is detected.
STROBE	34	Valid data output. When DTMF digits are being detected, STROBE goes to the logic 1 state *10 microseconds* after the DATA outputs change, and returns to the logic 0 state 25 ms after the loss or change of either tone constituting the detected digit. When rotary dial digits are being detected, STROBE goes to logic 1 for 200 ms after the interdigital pause is recognized. To read DATA during DTMF signal presence, use the leading edge of STROBE. To read DATA after DTMF signal presence, use the trailing edge of STROBE.
HOLD	33	Input. For applications where the output data has to remain unchanged for an extended time period, whether or not additional digits have been received, pull HOLD to logic 1 after STROBE goes to logic 1.
XTAL IN XTAL OUT	4 5	Input and output connections for a 3.579 MHz color burst television crystal.
447 kHz 881 Hz 20 Hz	35 36 37	For external use. Actual frequencies are XTAL frequency divided by 8, XTAL frequency divided by 4064, and XTAL frequency divided by 178,816. These are 50 percent duty cycle, PMOS logic level signals.

Tabel 20/7.6-10: Pen-functies en signalen van de M-927.

7.6 DTMF puls-ontvangers

Supply Voltage	14.5 V
Power Dissipation	1.3 W
Voltage on Pins 1 and 40	(+V + 250 V) to (−V − 250 V)
Voltage on Any Pin Except 1 and 40	(+V + 0.3 V) to (−V − 0.3 V)
Storage Temperature Range	−40° to 150° C
Operating Temperature Range	0° to 70° C
Lead Soldering Temperature	260° C for 5 seconds at 0.035 inches from package

Tabel 20/7.6-11: Maximaal toegelaten waarden.



Figuur 20/7.6-19: Timing voor kiespulsen.

7.6 DTMF puls-ontvangers

(−V = 0 V +V = 12 V Ambient Temperature = 25° C)

	Parameter	Min	Typ	Max	Units	Conditions
Logic Inputs	Logic 0 Voltage	−0.3	—	2	V	
	Logic 1 Voltage	10	—	12.3	V	
	Capacitance	—	—	15	pF	
	Input Current	—	—	± 50	µA	
DC Signaling at $\overline{LC}$ Input	Logic 0 Voltage	−0.3	—	2	V	
	Logic 1 Voltage	10	—	12.3	V	
	Off-Hook Recognition	95	—	105	ms	$\overline{LC}$ at 0 V
	Off-Hook Blanking (Note 1)	285	—	315	ms	$\overline{LC}$ at 0 V
	Break Recognition	24.5	—	29.5	ms	$\overline{LC}$ at 12 V
	Make Recognition	7	—	11	ms	$\overline{LC}$ at 0 V
	End of Digit Recognition	95	—	105	ms	$\overline{LC}$ at 0 V
	Rotary Interdigital Blanking	190	—	210	ms	$\overline{LC}$ at 0 V
	On-Hook Recognition	290	—	310	ms	$\overline{LC}$ at 12 V
TIP and RING Inputs	Input Impedance	450	—	—	kohm	at 1 kHz
	Common Mode Noise Tolerance, 15 to 100 Hz	60	—	—	Vrms	
	Dial Tone Tolerance	·5	—	—	dBm (Note 2)	f ≤ 500 Hz
	Precise Dial Tone Tolerance	0	—	—	dBm (Note 2)	each tone, 350 and 440 Hz
	Signal Detect Level	−30	—	+6	dBm (Note 2)	per tone
	Signal Reject Level	−40	—	—	dBm (Note 2)	per tone
	Signal Detect Bandwidth	−1.5% −2	—	+1.5% +2	Hz	
	Signal Reject Bandwidth	−3.5%	—	+3.5%	Hz	
	Twist	—	± 10	—	dB	
	Noise Tolerance	−43	—	—	dBm	(Note 4)
	Signal-to-Noise Ratio	—	—	18	dB	(Note 4)
	Signal Detect Time	—	—	40	ms	
	Signal Reject Time	20	—	—	ms	
	Interdigital Pause Detect Time	—	—	40	ms	
	Interdigital Pause Reject Time	22	—	—	ms	
DATA Outputs	Logic 0 Voltage	—	—	7	V	with 1 mA output current
	Logic 1 Voltage	10	—	—	V	with −100 µA output current
	Logic 0 Current	1	—	—	mA	
	Logic 1 Current	−0.1	—	—	mA	
	STROBE Output Delay	10	—	—	µs	measured from appearance of digit at DATA outputs
	BD Output Delay	—	—	16	ms	measured from appearance of tones at receiver
Non-DATA Outputs	Logic 0 Voltage	—	—	2	V	with 100 µA output current
	Logic 1 Voltage	10	—	—	V	with −100 µA output current
	Logic 0 Current	0.1	—	—	mA	
	Logic 1 Current	−0.1	—	—	mA	
Power	Supply Voltage (Operating)	11	12	13.5	V	+V referenced to −V
	Supply Ripple (Note 3)	—	—	30	mV	
	Supply Current	—	—	85	mA	

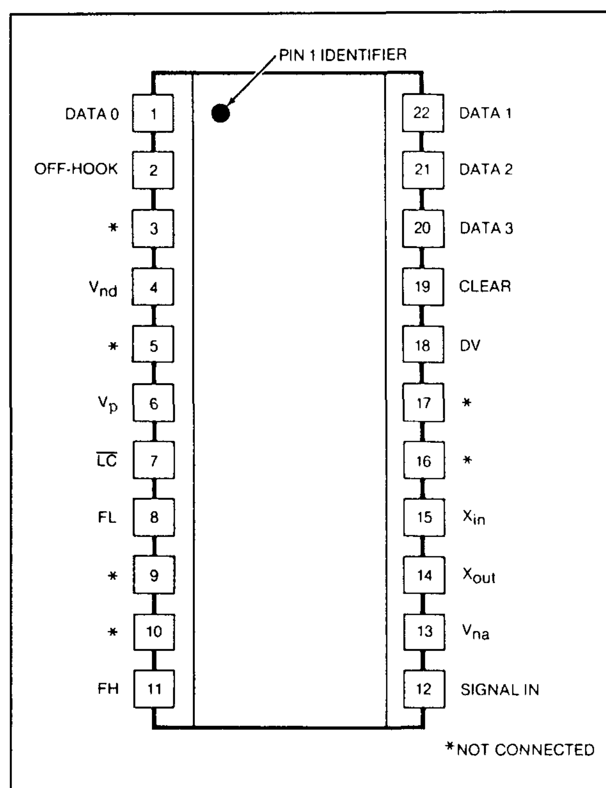
Notes:
1. Off-hook blanking is the delay between $\overline{LC}$ going to logic 0 (after having been at logic 1 for more than 300 ms) and enabling of the digit detection circuits.
2. dBm = decibels above or below a reference power of one milliwatt into a 600-ohm load.
3. A bypass capacitor may be necessary. The internal digital logic of the M-927 may generate ripple voltages.
4. With the signal level −25 dBm per tone, the signal 50 ms on and 50 ms off, no twist or frequency deviation, all 16 digits signalled randomly, 0 through 3 kHz flat Gaussian noise, and an error rate of less than one in 10,000. This is essentially the test method of EIA, USITA, and AT&T, except that the signal level is decreased to reflect the increased sensitivity of the M-927.

Tabel 20/7.6-12: Elektrische specificaties van de M-927.

M-948

DTMF ontvanger

De M-948 van Teltone combineert geschakelde condensator (switched capacitor) en digitale technieken voor het omzetten van Dual-Tone Multi-frequency (DTMF) en kiesschijfpulsen in 4-bits binaire data. Het DTMF-signaal behoeft niet van te voren te worden gefilterd. De M-948 heeft een ceramische 22-pens DIL behuizing (figuur 20/7.6-20), werkt op een enkele 12 V voeding en gebruikt een 3,579 MHz TV-kristal als referentiefrequentie.



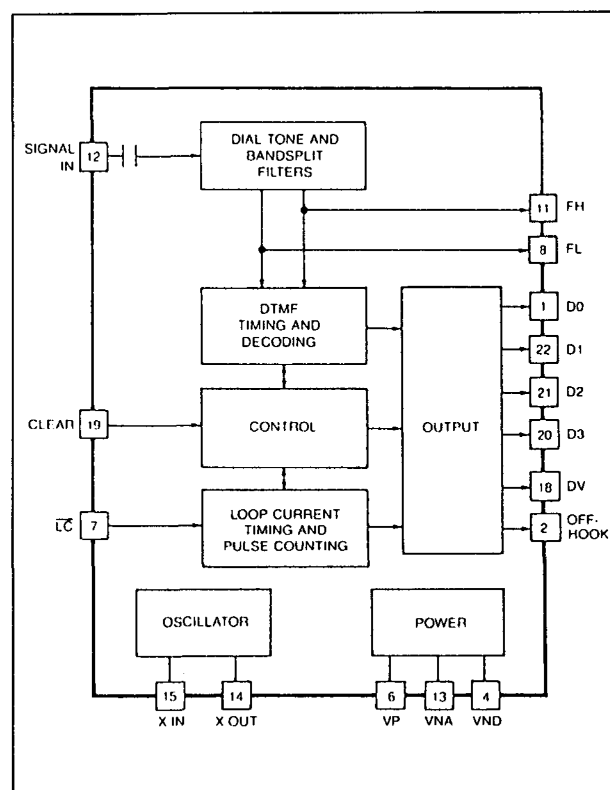
Figuur 20/7.6-20: Aansluitgegevens van de M-948.

De SIGNAL IN-ingang wordt meestal aangesloten op een druktoets-telefoon, radio-ontvanger, bandrecorder of een andere DTMF-bron. De DTMF-trappen in de M-948 filteren de kiestoon en ruis uit, splitsen het signaal in zijn hoog- en laagfrequent bestanddelen en analyseren deze om te bepalen of het paar geldig is (blokschema, figuur 20/7.6-21). De $\overline{LC}$-pen wordt aangesloten op het lusstroom-sensorcircuit of op het relais (figuur 20/7.6-22) en dient zowel voor de detectie van kiespulsen als voor het bepalen van de haak-status.

Geldige signalen worden gedecodeerd en opgeslagen op de DATA-uitgangen, terwijl ongeldige signalen worden genegeerd. De CLEAR-ingang reset alle M-948 functies, terwijl de DV-uitgang zorgt voor een data-strobe en de OFF-HOOK uitgang voor een haak-status indicator die niet pulseert tijdens het kiezen met de kiesschijf.

Alle M-948 uitgangen zijn compatibel met CMOS, standaard level-shifters en transistoren.

Voor toepassingen met meerdere M-948's kan de uitgang van één oscillator in cascade worden geschakeld.

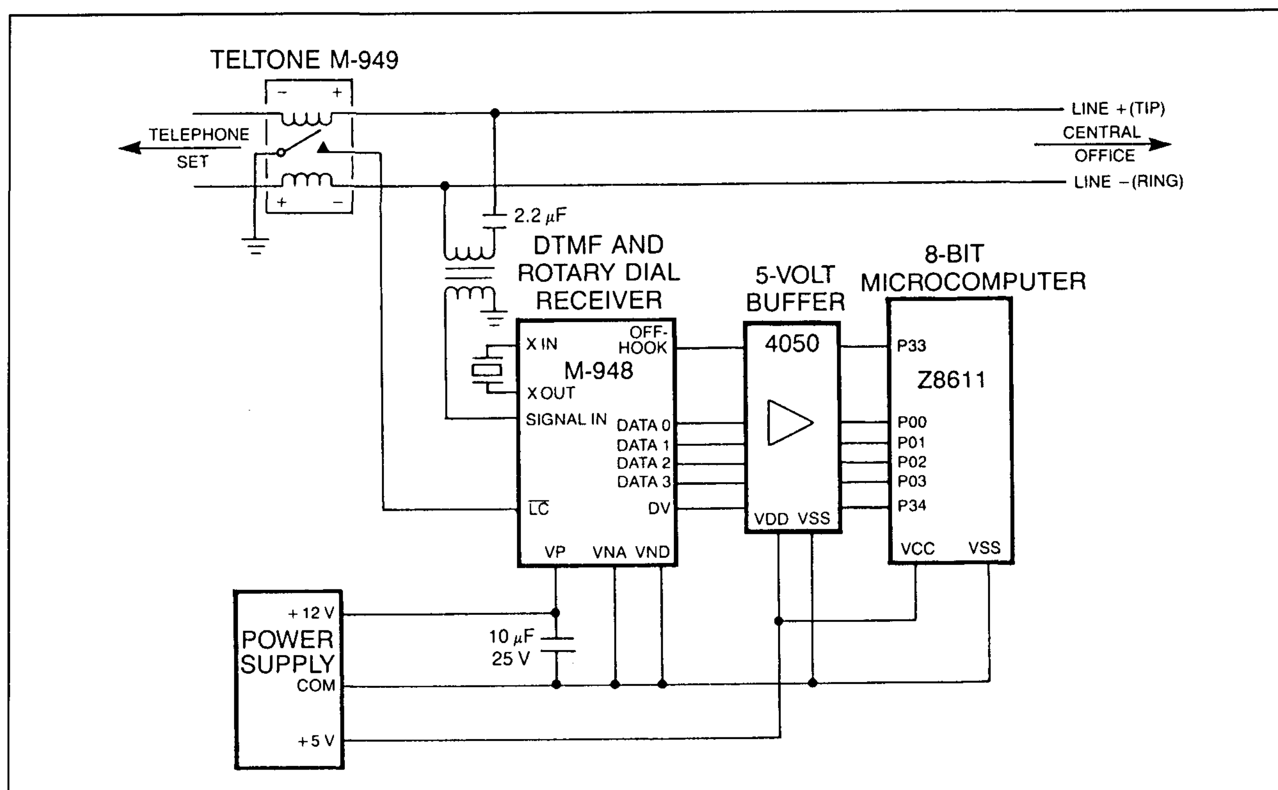


Figuur 20/7.6-21: Blokschema van de DTMF/pulsen-ontvanger M-948.

7.6 DTMF puls-ontvangers

Pin	Function
SIGNAL IN	DTMF input, internally AC coupled. See Table 1 for the frequency pairs associated with each DTMF signal.
$\overline{LC}$	Loop current not input. $\overline{LC}$ is both a receiver enable/disable input and a rotary dial pulse input. A logic "0" represents an off-hook condition, an interdigital pause, or a make period. A logic "1" represents an on-hook condition or a break period.
D3, D2, D1, D0	Data outputs. The data outputs change when a signal is validated, and are maintained until a new signal is validated or logic "1" is applied to CLEAR.
OFF-HOOK	Output. OFF-HOOK goes to the logic "1" state 100 ms after $\overline{LC}$ is pulled to logic "0". OFF-HOOK goes to the logic "0" state 300 ms after $\overline{LC}$ is pulled to logic "1".
DV	Valid data output. As shown in Figure 3, DV goes to logic "1" after the data outputs change and returns to logic "0" after the signal ends.
CLEAR	Clear. Logic "1" applied to CLEAR resets the signal validation circuits and forces the data outputs to the "D" row (all zeros) of Table 1. Logic "0" applied to CLEAR enables the signal validation circuits.
XIN, XOUT	Connections for a 3.579-MHz television color burst crystal.
VNA, VND	Negative analog and digital power supply connections. Separated on the chip for greater system flexibility. VNA and VND should be at equal potential.
VP	Positive power supply connection.
FL,FH	Normally not used.

Tabel 20/7.6-13: Functies van de aansluitpennen.



Figuur 20/7.6-22: Toepassingsvoorbeeld van de M-948.

7.6 DTMF puls-ontvangers

	INPUT			OUTPUT		
		DTMF TONES (Hz)			OUTPUT EQUIVALENTS	
SIGNAL	ROTARY DIAL PULSES	LOW-FREQUENCY COMPONENT	HIGH-FREQUENCY COMPONENT	DATA OUTPUTS 3 2 1 0	HEX	OCTAL
1	1	697	1209	0 0 0 1	1	1
2	2	697	1336	0 0 1 0	2	2
3	3	697	1477	0 0 1 1	3	3
4	4	770	1209	0 1 0 0	4	4
5	5	770	1336	0 1 0 1	5	5
6	6	770	1477	0 1 1 0	6	6
7	7	852	1209	0 1 1 1	7	7
8	8	852	1336	1 0 0 0	8	10
9	9	852	1477	1 0 0 1	9	11
0	0	941	1336	1 0 1 0	A	12
*		941	1209	1 0 1 1	B	13
#		941	1477	1 1 0 0	C	14
A		697	1633	1 1 0 1	D	15
B		770	1633	1 1 1 0	E	16
C		852	1633	1 1 1 1	F	17
D		941	1633	0 0 0 0	0	0

Tabel 20/7.6-14: Signaaldecodering.

Technische gegevens

- fabrikant: Teltone
- decodeert alle 16 DTMF-cijfers
- telt ook kiespulsen
- condensator gekoppelde SIGNAL IN-ingang
- gelatchte 4-bit uitgang
- filtert kiestoon en ruis uit
- uitstekende immuniteit voor spraak en ruis
- uitgangen voor haak-status en geldige data
- enkele 12 V voeding
- behuizing: 22-pens DIL (figuur 20/7.6-20)

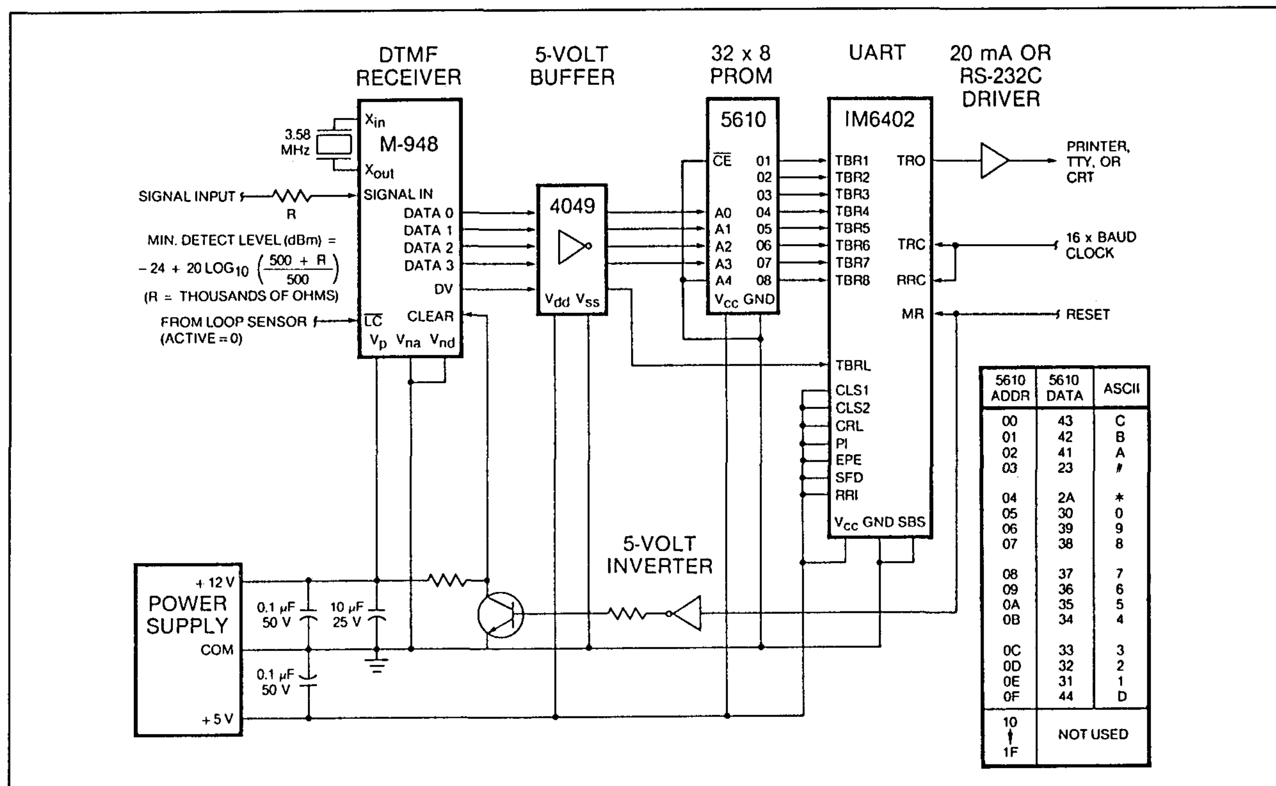
Toepassingen

De M-948 kan worden toegepast voor telefonieschakelingen in centrales, PBX en intercom systemen en voor radio-telefoon apparatuur, terwijl de ontvanger zeer geschikt is voor gebruik in antwoord- en opname-apparatuur, alarm- en controle-apparatuur en afstandsbediening.
In de figuren 20/7.6-23 en -24 zijn enkele toepassingsmogelijkheden te zien.

DC Supply Voltage	14.5 V
Voltage on SIGNAL IN	(V_p + 25 V) to (V_{na} − 25 V)
Voltage on Any Pin Except SIGNAL IN	(V_p + 0.3 V) to (V_{na} − 0.3 V)
Storage Temperature Range	−40° to 85° C
Operating Temperature Range	0° to 70° C
Lead Soldering Temperature	260° C for 5 seconds at 0.035 inches (0.89 mm) from package

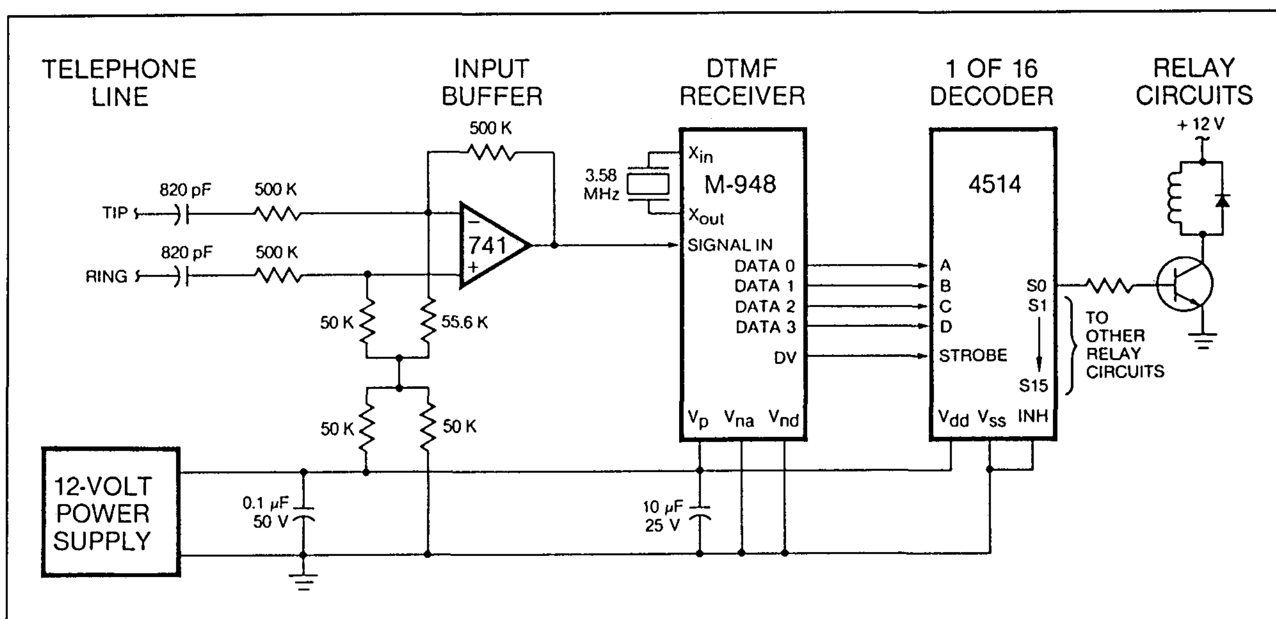
Tabel 20/7.6-15: Maximaal toegelaten waarden.

7.6 DTMF puls-ontvangers



5610 ADDR	5610 DATA	ASCII
00	43	C
01	42	B
02	41	A
03	23	#
04	2A	*
05	30	0
06	39	9
07	38	8
08	37	7
09	36	6
0A	35	5
0B	34	4
0C	33	3
0D	32	2
0E	31	1
0F	44	D
10 ↓ 1F	NOT USED	

Figuur 20/7.6-23: Asynchrone seriële ASCII-uitgang met instelbaar minimaal detectieniveau van de DTMF-signalen.



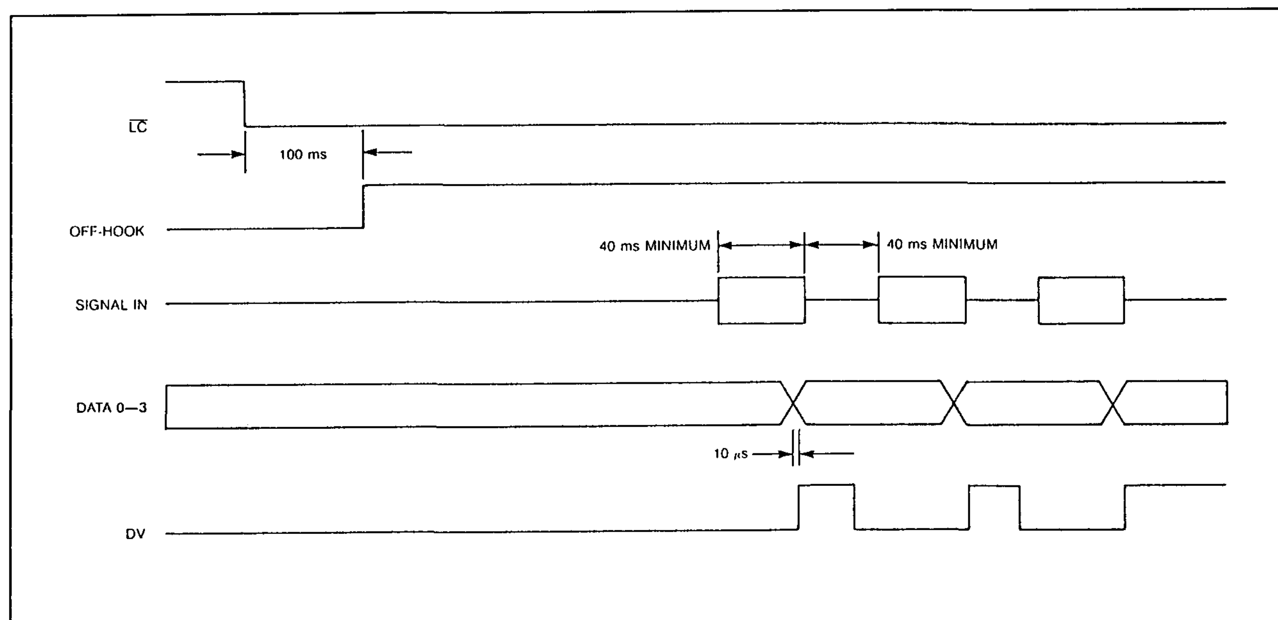
Figuur 20/7.6-24: Het besturen van relais via het telefoonnet.

7.6 DTMF puls-ontvangers

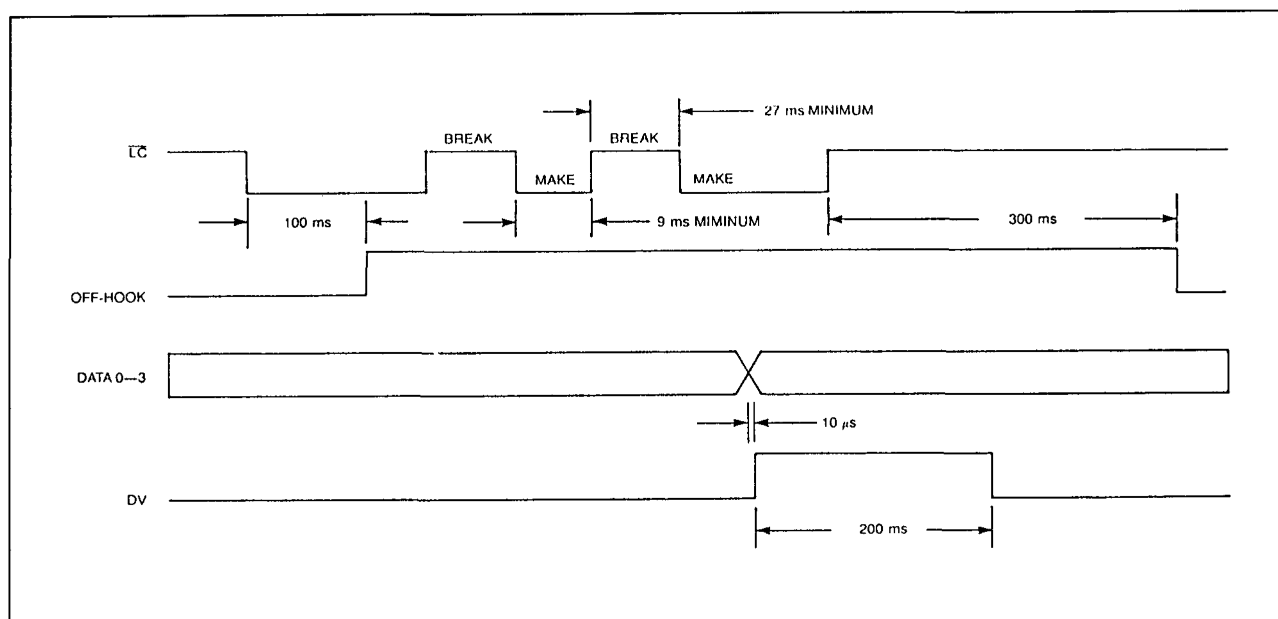
	Parameter	Conditions	Min	Typ	Max	Units
SIGNAL IN Input Requirements	Signal Level (per tone)	—	−24	—	+6	dBm
	Signal Duration	—	40	—	—	ms
	Interval Between Signals	—	40	—	—	ms
	Signal Cycle Time	—	85	—	—	ms
	Signal Present Without Detection	—	—	—	20	ms
	Interruption of Signal Without Redetection	—	—	—	20	ms
	Signal Frequency Deviation	—	—	—	±(1.5% +2)	Hz
	Twist	—	—	—	±10	dB
	Signal-to-Noise Ratio	—	18	—	—	dB
	Noise Level	—	—	—	−37	dBm
	Dial Tone Level (per tone, f ≤ 500 Hz)	—	—	—	−2	dBm
	Precise Dial Tone Level (per tone)	—	—	—	3	dBm
$\overline{LC}$ Input Requirements	Off-Hook Recognition	$\overline{LC}$ at 0 V	95	—	105	ms
	Off-Hook Blanking	$\overline{LC}$ at 0 V	285	—	315	ms
	Break Recognition	$\overline{LC}$ at 12 V	24.5	—	29.5	ms
	Make Recognition	$\overline{LC}$ at 0 V	7	—	11	ms
	End of Digit Recognition	$\overline{LC}$ at 0 V	95	—	105	ms
	Rotary Interdigital Blanking	$\overline{LC}$ at 0 V	190	—	210	ms
	On-Hook Recognition	$\overline{LC}$ at 12 V	290	—	310	ms
Digital Input Requirements	Logic 0 Voltage	—	0.3	—	2.0	V
	Logic 1 Voltage	—	10.0	—	12.3	V
	Input Current	—	−50	—	50	μA
Digital Output Characteristics	Logic 0 Voltage	—	—	—	2	V
	Logic 1 Voltage	—	10	—	—	V
	Output Current	—	−0.1	—	0.1	mA
Miscellaneous Characteristics	Power Dissipation	—	—	0.6	1.3	W
	Digital Input Capacitance	—	—	—	15	pF
	SIGNAL IN Input Impedance	f = 1 kHz	450k	—	—	ohms
Power Requirements	Supply Voltage	—	11.0	—	13.5	VDC
	Supply Voltage Ripple	—	—	—	30	mVpp
	Supply Current	—	—	—	85	mA

Tabel 20/7.6-16: Elektrische specificaties van de M-948.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-25: Tijddiagram voor DTMF-signalen.



Figuur 20/7.6-26: Tijddiagram voor kiespulsen.

M-967

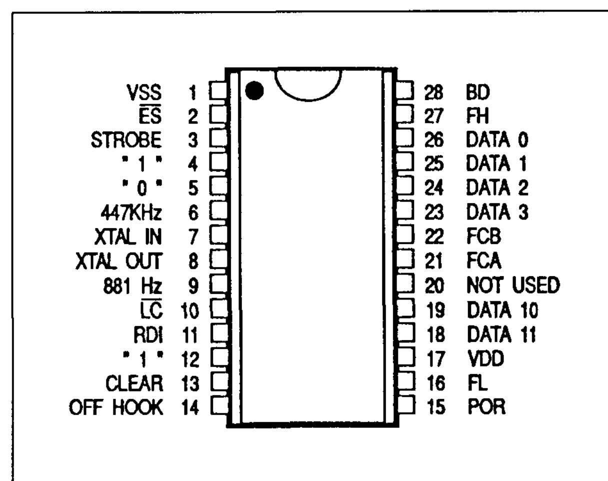
DTMF ontvanger

De toon- en kiespulsen decoder M-967 is een LSI implementatie van de schakelingen die nodig zijn om het hart van een DTMF-kiespulsen ontvanger te vormen. Wanneer de M-967 wordt gecombineerd met filters om de dubbele tonen van elkaar te scheiden is de M-967 zeer goed in staat om DTMF-signalen te detecteren.

Met behulp van de kristalgestuurde tijdbasis in de M-967 worden de frequenties van de toonsignalen zeer precies gemeten, wordt de status van de telefoonhaak gecontroleerd

7.6 DTMF puls-ontvangers

en worden kiespulsen met digitale nauwkeurigheid gewaardeerd.
Als de decoder een signaal heeft herkend wordt de informatie, vergezeld van een strobe-signaal, binair gepresenteerd. De uitgangen kunnen worden geblankt (allemaal HOOG), terwijl ook "*" en "#" worden gedetecteerd. De M-967 werkt op een enkele 12 V voeding met een 895 kHz kristal (of 895 kHz = 3,58 MHz/4 clock-signaal). De M-967 is opgenomen in een 28-pens DIL behuizing (figuur 20/7.6-27).



Figuur 20/7.6-27: Aansluitgegevens van de M-967.

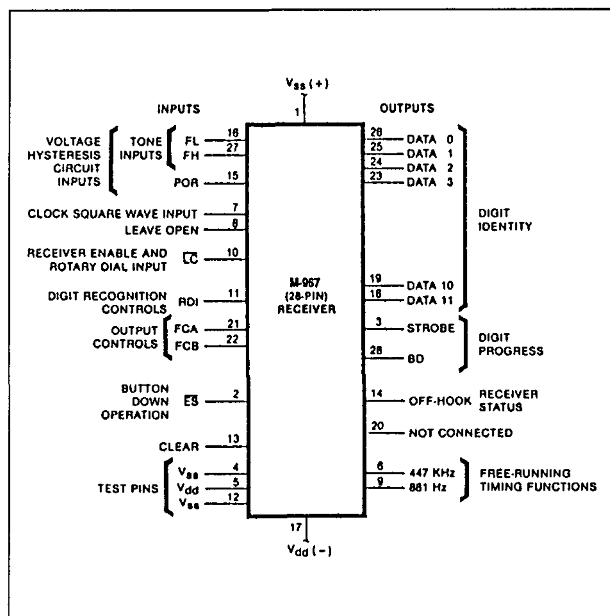
Figuur 20/7.6-28: Blokschema van de DTMF/pulsen-ontvanger M-967.

7.6 DTMF puls-ontvangers

Pin Number	Function	Description
1	V_{SS}	Positive power supply (V_2)
2	$\overline{ES}$	Early split not input. When pulled to logic 0 (V_1), $\overline{ES}$ enables the early tone presence (BD) output.
3	STROBE	Valid data output. When DTMF digits are being detected, STROBE goes to the logic 1 state 10 microseconds after the DATA outputs change and returns to the logic 0 state 25 milliseconds (ms) after the end of DTMF detection. When rotary dial digits are being detected, STROBE goes to logic 1 for 200 ms after the interdigital pause is recognized. To read DATA during DTMF signal presence, use the leading edge of STROBE (button-down operation). To read DATA after DTMF signal presence, use the trailing edge of STROBE (button-up operation).
4		Test input. Connect to logic 1.
5		Test input. Connect to logic 0.
6	447 kHz	50 percent duty cycle. PMOS logic level signal for external use. Actual frequency is the clock frequency divided by 2.
7	CLOCK IN	895-kHz input from the filter.
8	XTAL OUT	Not used. Leave open.
9	881 Hz	50 percent duty cycle. PMOS logic level signal for external use. Actual frequency is the clock frequency divided by 1016.
10	$\overline{LC}$	Loop current not input. $\overline{LC}$ is both a receiver enable/disable input and the rotary dial pulse input. The M-967 interprets a logic 0 as an off-hook condition, interdigital pause, or a make period. The M-967 interprets a logic 1 as an on-hook condition or break period. For DTMF operation only, $\overline{LC}$ can be connected to V_1; then, with POR connected as described below, the receiver is enabled as long as CLEAR is at logic 0.
11	RDI	Rotary dial inhibit input. For mixed DTMF and rotary dial operation, connect RDI to logic 0. For DTMF operation only, connect RDI to logic 1.
12		Test input. Connect to logic 1.
13	CLEAR	Receiver enable/disable input. A logic 1 applied to the CLEAR input instantaneously resets all detection circuits and forces the DATA outputs to the D column of the currently enabled output format (see Figure 3).
14	OFF-HOOK	Output OFF-HOOK goes to the logic 1 state 100 ms after $\overline{LC}$ is pulled to logic 0. OFF-HOOK goes to the logic 0 state 300 ms after $\overline{LC}$ is pulled to logic 1.
15	POR	Power-on reset, receiver enable/disable input. A 0.01 µf capacitor connected to V_2 and POR causes POROUT to go to logic 1 (V2) for approximately 10 ms after power is applied. This pulse resets all detection circuits and forces the DATA outputs to the D column of the currently enabled output format (see Figure 3).
16	FL	FLSQ input from the filter.
17	V_{dd}	Negative power supply (V_1).
18	DATA 11	Data outputs. See Figure 3 for the outputs associated with each output format. A DTMF digit is output when it has persisted for 35 ms. A rotary dial digit is output when an interdigital pause is recognized.
19	DATA 10	
20		Not used.
21 and 22	FCA and FCB	Format control A and B inputs. As shown in Figure 3, FCA and FCB determine the DATA output format. FCA and FCB can also be used as a data strobe. By holding both inputs at logic 1, all data outputs will remain at logic 1 until FCA and/or FCB are poulled to logic 0.
23	DATA 3	See description to DATA 10 and 11.
24	DATA 2	
25	DATA 1	
26	DATA 0	
27	FH	FHSQ input from the filter.
28	BD	Button down output. When enabled by $\overline{ES}$ being at logic 0, BD goes to the logic 1 state within 16 ms after a tone pair is detected. BD then returns to the logic 0 state 25 ms after the tone pair ends.

Tabel 20/7.6-17: Functies van de aansluitpennen.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-29: Configuratie van de ontvanger.

Partial 1 of 12 Output Format (FCA=0, FCB=0)

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
3	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
10	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1

Binary and Partial 2 of 8 Output Format (FCA=1, FCB=0)

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
1	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
2	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
3	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0
10	1	1	0	1	1	0	1	1	0	1	1	0	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0

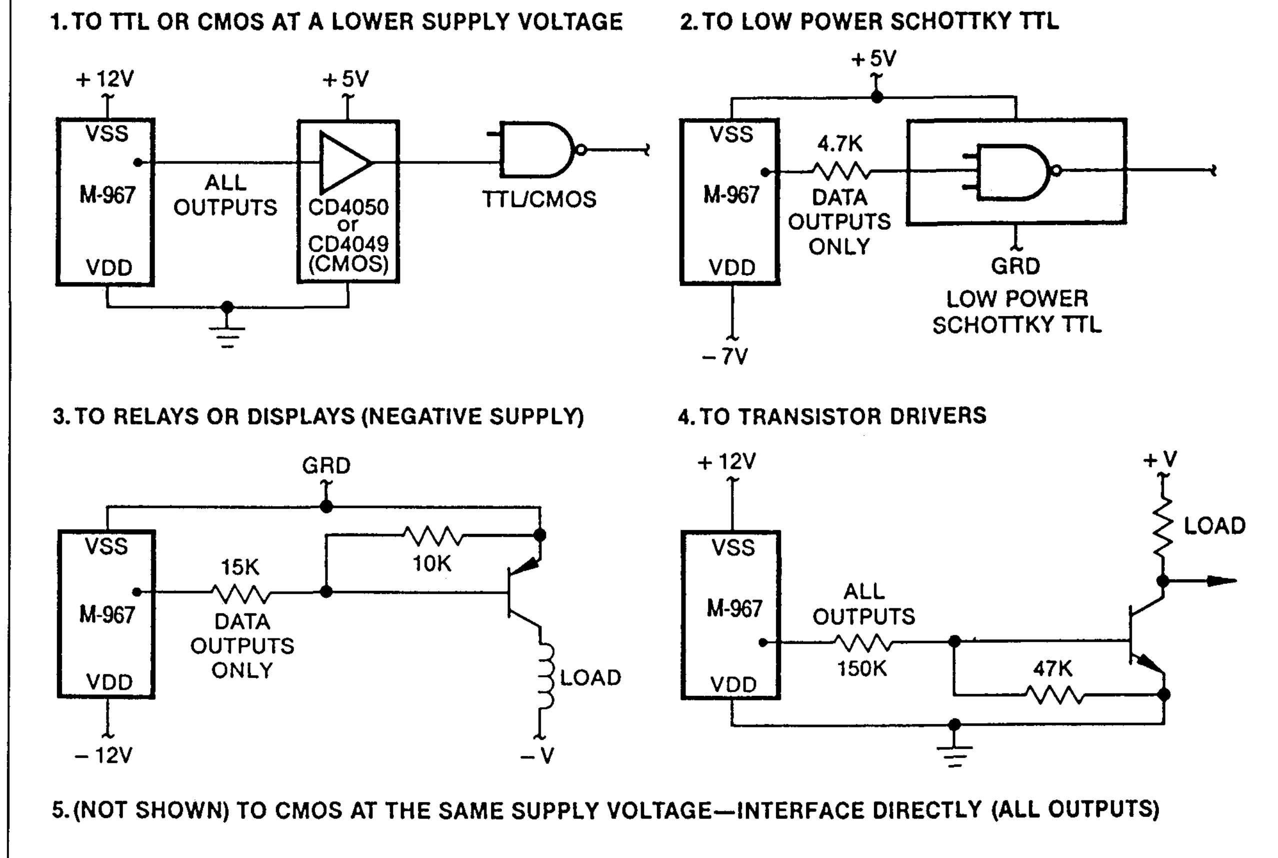
Binary Output Format (FCA=0, FCB=1)

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0
1	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
2	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
3	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0
10	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

Blank Output Format (FCA=1, FCB=1)

DATA \ DIGIT	1	2	3	4	5	6	7	8	9	0	*	#	A	B	C	D
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
3	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
10	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
11	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

Tabel 20/7.6-18: Uitgangsformaten van de M-967.



Figuur 20/7.6-30: Enkele interface-voorbeelden met de M-967.

7.6 DTMF puls-ontvangers

Supply Voltage	14.5 V
Power Dissipation	600 mW
Voltage on Any Pin	(V_2 + 0.3 V) to (V_1 − 0.3 V)
Storage Temperature	− 40 ° to 150 ° C
Operating Temperature	0 ° to 70 ° C ambient air
Lead Soldering Temperature	260 ° C for 5 seconds at 0.035 inches from package

Tabel 20/7.6-19: Maximaal toegelaten waarden.

	Parameter	Min	Typ	Max	Units	Conditions
Supply Requirements	Supply Voltage	+ 11	+ 12	+ 14.5	V	V_2 referenced to V_1 (Note 1)
	Ripple Voltage			250	mV	Measured peak-to-peak at 120 Hz
	Supply Current		25	35	mA	14.5 V at 0 °C
Logic Inputs	Logic 0 Level			V_1 + 3.2	V	
	Logic 1 Level	V_2 − 2.5			V	
	Capacitance			15	pF	
	Input Current (Note 2)			50	μA	
Analog Inputs	Logic 0 Threshold	0.57 (ΔV)	0.65 (ΔV)	0.73 (ΔV)	V	ΔV = V_2 − V_1
	Logic 1 Threshold	0.43 (ΔV)	0.35 (ΔV)	0.27 (ΔV)	V	ΔV = V_2 − V_1
	Capacitance			15	pF	
	Input Current (Note 2)			± 50	μA	
Data Outputs	Logic 0 Current Sink			1	mA	Output at V_1 + 7 V
	Logic 1 Current Source			100	μA	Output at V_2 − 2 V
Non-Data Outputs	Logic 0 Current Sink			100	μA	Output at V_1 + 2 V
	Logic 1 Current Source			100	μA	Output at V_2 − 2 V

Notes:
1. V_2 more positive than V_1. V_2 may be at ground.
2. The load current must be sourced or sunk to drive an input to its opposite state.

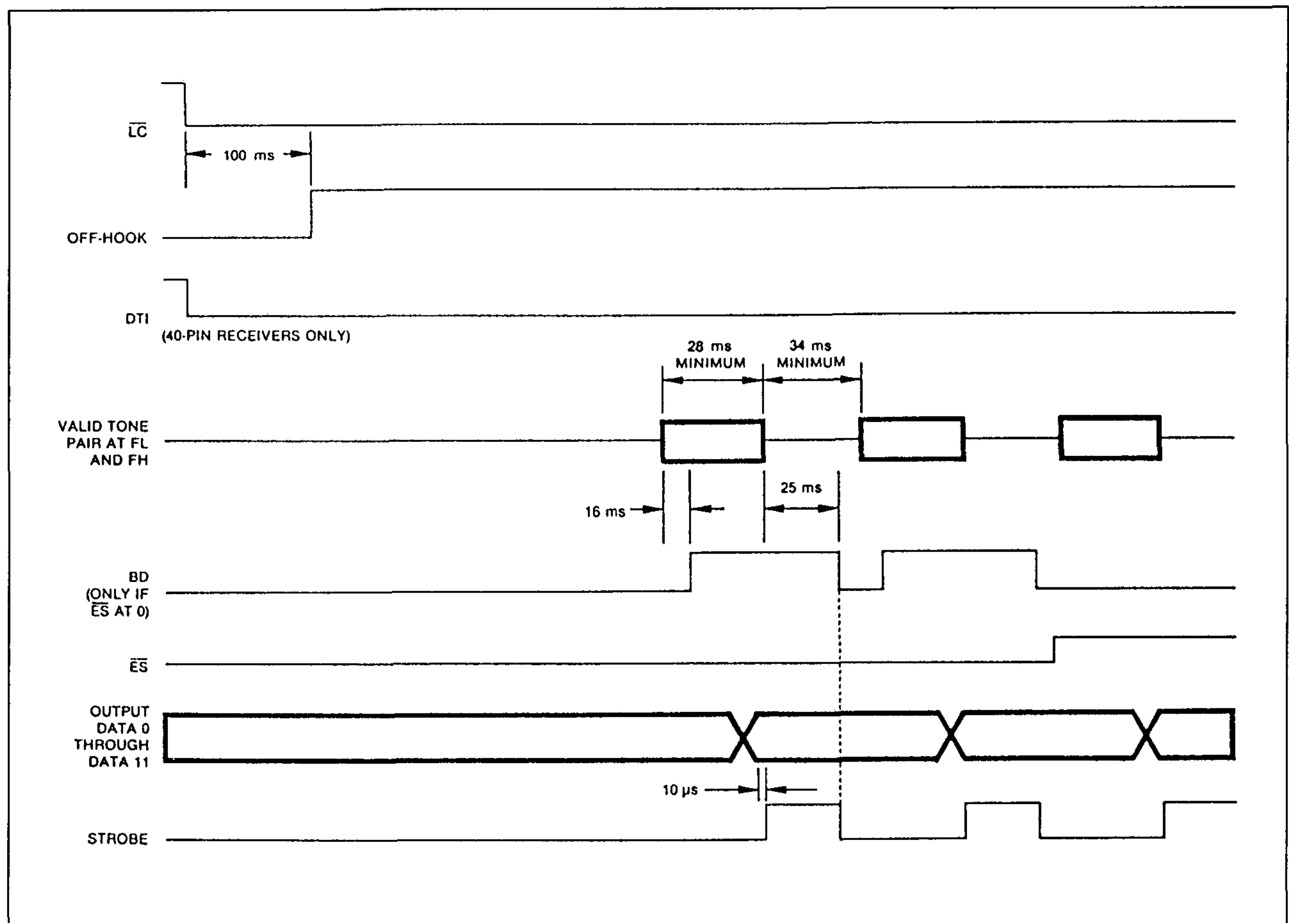
Tabel 20/7.6-20: Elektrische specificaties (DC) van de M-967.

	Parameter	Min	Typ	Max	Units	Conditions
FL and FH Inputs	Signal Detect Time	27		30	ms	
	Interdigital Pause Detect Time (Note 1)	26		34	ms	
	Interdigital Pause Reject Time (Note 1)	26			ms	
	Signal Detect Bandwidth	− 1.5% − 2 Hz		+ 1.5% + 2 Hz	Hz	Of each nominal DTMF frequency
	Signal Reject Bandwidth	− 3.5%		+ 3.5%	Hz	Of each nominal DTMF frequency
Inputs Other Than FL and FH	Pulse Width Required to Reset with CLEAR or POR Inputs			25	μs	
	Off-Hook Recognition	95	100	105	ms	$\overline{LC}$ at Logic 0
	Off-Hook Blanking (Note 2)	285	300	315	ms	$\overline{LC}$ at Logic 0
	Break Recognition	24.5		29.5	ms	$\overline{LC}$ at Logic 1
	Make Recognition	7	9	11	ms	$\overline{LC}$ at Logic 0
	End of Digit Recognition	95	100	105	ms	$\overline{LC}$ at Logic 0
	Rotary *Interdigital* Blanking	190	200	210	ms	
	On-Hook Recognition	290	300	310	ms	$\overline{LC}$ at Logic 1
Available Frequencies	447.433 kHz Pulse Width	2.232	2.234	2.237	μs	
	881 Hz Pulse Width	0.567	0.568	0.569	ms	
	20 Hz Pulse Width (Note 3)	24.95	24.98	25	ms	

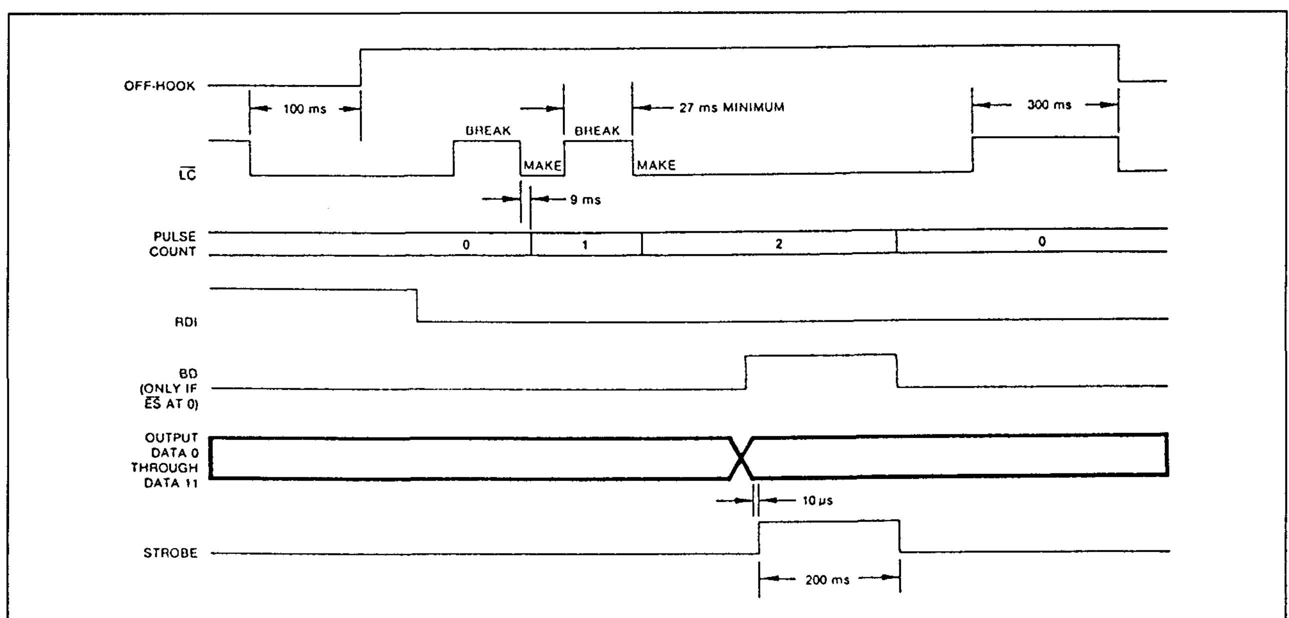
Notes:
1. The Interdigital Pause Detect Time is that interval of loss of tones after which the return of the valid tone pair is considered a new digit. The Interdigital Pause Reject Time is the interval a valid tone pair can be interrupted without being treated as a new digit when it returns.
2. Off-Hook Blanking is the delay between $\overline{LC}$ going to logic 0, from being at logic 1 longer than 300 ms, and enabling the digit detection circuits.
3. 40-pin receivers only.

Tabel 20/7.6-21: Dynamische (AC) elektrische specificaties van de M-967.

7.6 DTMF puls-ontvangers



Figuur 20/7.6-31: De timing van DTMF-signalen.



Figuur 20/7.6-32: Tijddiagram voor kiespulsen.

7.6 DTMF puls-ontvangers

Technische gegevens

- fabrikant: Teltone
- decodeert alle 16 DTMF-cijfers
- bevat timing- en telcircuits voor haakstatus en 10 pulsen/s pulsdecodering
- toon-alleen of gemengde bedrijfsmode
- selecteerbare uitgangsformaten (tabel 20/7.6-18)
- twee ingangen met hysteresis voor aansluiten van het uitgangssignaal van een DTMF-bandsplits filter
- enkele 12 V voeding
- behuizing: 22-pens DIL (figuur 20/7.6-27)

20/10

IC's voor home-bus systemen

Inhoud

20/10.1

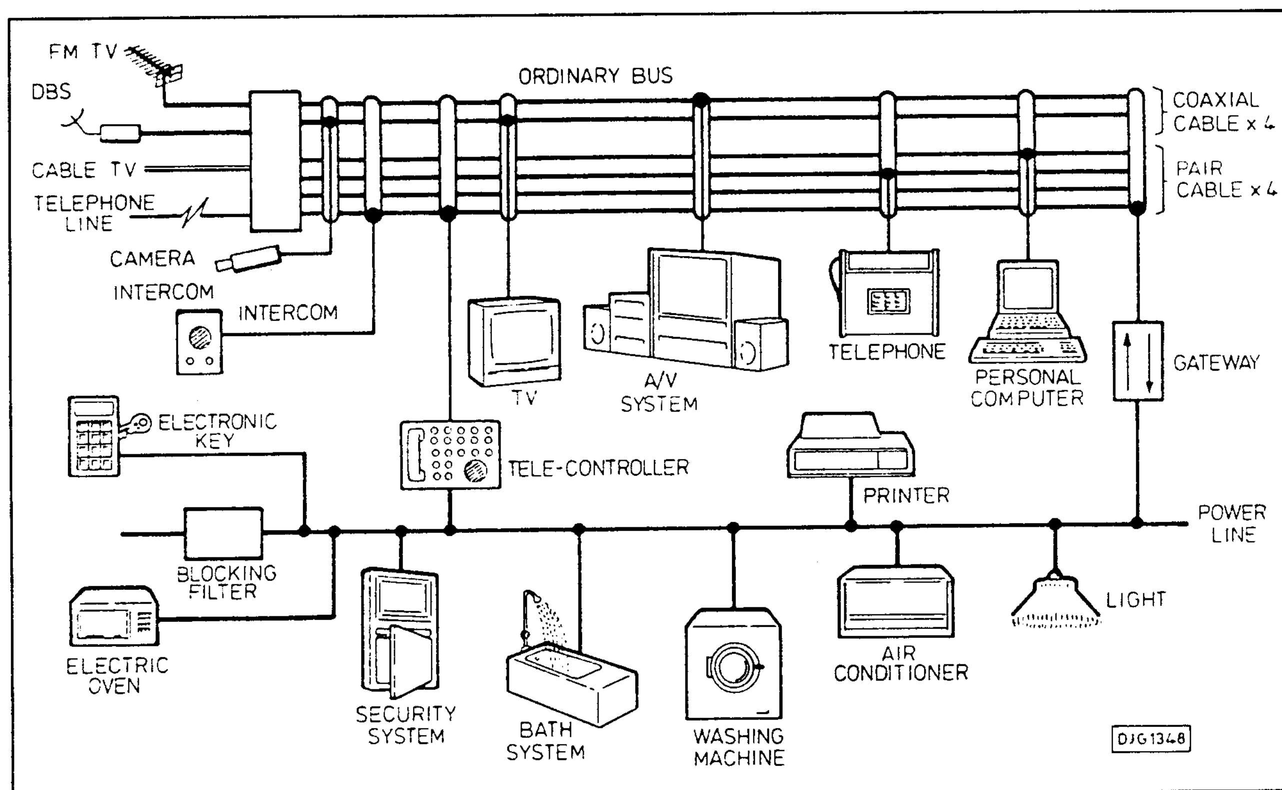
Achtergrond-informatie

Inleiding
Het begrip "home-bus" zal de consumenten-elektronica van de volgende jaren in belangrijke mate gaan bepalen. In Japan zijn reeds door verschillende concerns home-bussen ontworpen en ook Philips heeft zich in de normenstrijd gemengd met een eigen systeem. Omdat echter, zoals dat heet, de consumentenmarkt er nu nog niet rijp voor is, blijven deze systemen voorlopig in de laboratoria opgesloten. Het ligt echter in de lijn der verwachtingen dat de giganten van de consumenten-elektronica de markt op de hun toevertrouwde manier wel warm zullen weten te maken voor het begrip home-bus.

Wat is een home-bus?
Iedere elektronicus kent de betekenis van het woord "bus". Een bus is een set leidingen, waarlangs gegevens en stuurpulsen van het ene naar het andere elektronisch systeem worden verzonden. Bekende bussen zijn de data- en adres-bussen in iedere computer. De betekenis van het woord "home-bus" zal dan ook wel oppervlakkig duidelijk zijn. De bedoeling is dat er door het gehele huis een bus wordt aangelegd, dus een reeks leidingen, waarop men op iedere gewenste plaats een elektronisch apparaat kan aansluiten. Deze apparaten kunnen met elkaar communiceren via deze bus. Bovendien is het mogelijk vanaf elke plaats commando's langs de bus te versturen waarmee een op de bus aangesloten apparaat bediend kan worden. Op deze manier zou het bijvoorbeeld mogelijk moeten zijn vanuit de luie stoel in de woonkamer de tuinverlichting in te schakelen, de TV in de kinderkamer uit te schakelen, een video-recorder in de hobbyruimte een TV-programma te laten opnemen, de verwarming in de badkamer hoger te zetten en één uur voor het slapen gaan de ramen in de slaapkamers te openen.

Soorten home-bussen
De meeste systemen die door de grote elektronica-concerns worden ontworpen maken gebruik van processorbesturing. Bovendien werken sommige systemen met de netspanning als bus. Dat is uitermate handig omdat deze spanning overal in huis beschikbaar is en er dus geen extra bedrading moet worden aangebracht. De informatie wordt in seriële vorm op de netspanning gemoduleerd en kan nadien weer gedemoduleerd worden. Het grote probleem is echter dat dergelijke systemen een internationale standaardisatie nodig hebben om te kunnen doorbreken. Deze standaardisatie is op dit moment nog niet gerealiseerd.
Er zijn wél al een groot aantal systemen voorgesteld:
- Het Arigo-systeem van IBM
  Is een verdere ontwikkeling van het LONWORKS-netwerkconcept. Werkt met een 125 kHz tot 140 kHz modulatie op het 50 Hz net, kan maximaal 32.000 "Stations" per home-bus aansturen.
- BatiBUS
  Dit Franse systeem maakt gebruik van een home-bus die is samengesteld uit een twisted-pair. Het systeem laat toe 240 verschillende adressen voor aangesloten apparatuur te selecteren.

10.1 Achtergrond-informatie



Figuur 20/10.1-1: De Japanse home-bus HBS me zijn maximale configuratie.

De 15 V voedingsspanning wordt via de bus verdeeld naar de aangesloten ontvangers en zenders. Het netwerk kan een maximale lengte van ongeveer 2,5 km hebben, de data's bestaan uit seriële codes van minimaal 1 en maximaal 25 bytes. Het verzenden van één data duurt maximaal 0,2 s.

- EIB
  EIB is de afkorting van "European Installation Bus" en is een poging tot Europese standaardisatie. In de meest eenvoudige uitvoering ondersteunt EIB 64 afzonderlijke apparaten, die met een transmissiesnelheid van 9,6 kbit/s met elkaar communiceren. Door middel van koppelmodulen kan men diverse eenheden van 64 apparaten aan elkaar koppelen. Ook EIB maakt gebruik van een home-bus die bestaat uit een twisted-pair kabel, die de signalen en de voeding transporteert.
- Magic Control
  Een door het Duitse bedrijf Grewe ontwikkelde home-bus, die gebruikt maakt van een PC voor het bedienen en besturen van alle aangesloten ontvangers. Het systeem maakt gebruik van infrarood verbindingen en in iedere ruimte moet dus een vrij krachtige IR-zender worden opgenomen. Deze zenders worden rechtstreeks gestuurd uit de interface van de PC.
- PHILIN
  Dit is de afkorting van "Philips Integrated Local Area Network". Dit home-bus systeem werkt met een glasvezelkabel, waarop de adressen en data met een klokfrequentie van 20,48 MHz worden getransporteerd. De bitstroom is verdeeld in rasters van 125 µs lengte, die ieder 320 bytes van 8 bit bevatten.
- HBS
  Dit Japanse systeem wordt "Home Bus System" genoemd. In de maximale configuratie bevat deze home-bus vier coaxi-

10.1 Achtergrond-informatie

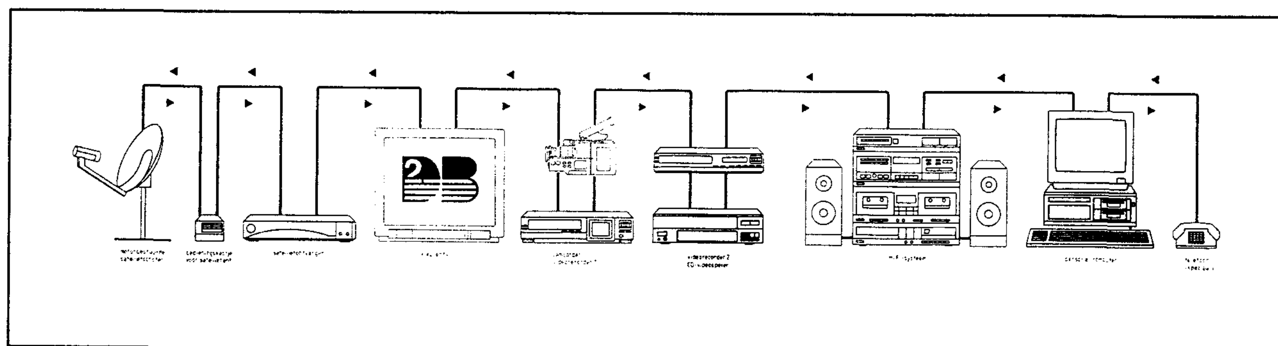
ale kabels voor de verzending van radio- en TV-signalen en vier twisted-pair kabels voor het transport van de besturingssignalen. Een blokschematische voorstelling van dit systeem is getekend in figuur 20/10.1-1.

- D2B

Deze door Philips en Matsushita voorgestelde home-bus luistert naar de naam "Domestic Digital Bus". Het is een poging diverse systemen met elkaar te verenigen, zoals HBS, EIB en het Amerikaanse CE-bus. Het systeem is ontwikkeld in nauw overleg met de internationale IEC (International Electrotechnical Commision), zodat het zou kunnen uitgroeien tot dé internationale standaard. De D2B home-bus heeft een maximale lengte van 150 m en er kunnen 50 apparaten op worden aangesloten. Het systeem werkt met een transmissiesnelheid van 7,7 kbyte/s. Het D2B-concept werkt met een twee-aderige kabel, opgebouwd uit een signaal-ader en een massa-ader. Het principe van het netwerk is, zie figuur 20/10.1-2, dat de home-bus wordt doorgelust van apparaat naar apparaat. Ieder apparaat heeft dus de beschikking over twee bus-connectoren. Een unieke mogelijkheid van het D2B-systeem is dat het de bedoeling is dat er speciale telefoontoestellen worden ontwikkeld, die op de home-bus kunnen worden aangesloten. Men kan dan het systeem programmeren door middel van het toetsenbord van een dergelijke telefoon.

Niet-gestandaarde systemen

Daarnaast zijn er echter ook niet gestandaardiseerde, maar veel eenvoudiger systemen op de markt, die gebruik maken van een vierdraads-bus. Een dergelijke home-bus heeft een eigen bedrading door het huis, die niet alleen de communicatie tussen alle apparaten die op de bus zijn aangesloten verzorgt, maar bovendien alle schakelingen van voedingsspanning voorziet en tijd-code pulsen distribueert. Het grote voordeel van een dergelijk systeem is dat er geen centrale noodzakelijk is, in principe kunnen alle zenders en ontvangers op de meest praktische plaats op de home-bus worden aangesloten. Het basis-systeem bestaat uit slechts drie eenheden, namelijk een voeding, een zender en een ontvanger. Vanuit deze opzet kan het systeem op ieder moment worden uitgebreid met meerdere zenders en ontvangers, met een netonafhankelijke voeding, met de schakeling die de tijd-code pulsen genereert en met schakelingen die tijdsafhankelijke toepassingen in- en uitschakelen. Dergelijke systemen kunnen modulair worden opgezet, hetgeen wil zeggen dat zoveel mogelijk van identieke schakelingen wordt uitgegaan die tot de gewenste specifieke toepassing gecombineerd kunnen worden.



Figuur 20/10.1-2: Het doorlus-principe van de D2B home-bus standaard.

10.1 Achtergrond-informatie

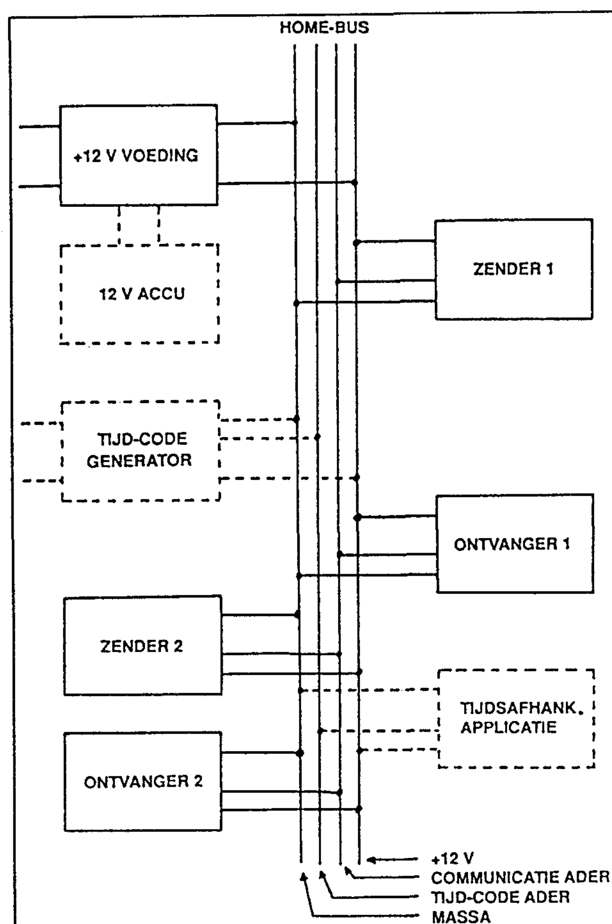
Het basis-systeem

Het basis-systeem van een dergelijke eenvoudige home-bus bestaat uit vier eenheden, namelijk:

- de home-bus zélf;
- de voeding;
- de zender;
- de ontvanger.

Dit basis-systeem is schematisch getekend in figuur 20/10.1-3.

De gestippeld ingetekende blokjes zijn uitbreidingen die in een later stadium op het systeem kunnen worden aangesloten.



Figuur 20/10.1-3: Blokschematische voorstelling van een niet-gestandaardiseerd home-bus systeem.

De home-bus

De home-bus bestaat uit slechts vier aders.

- Een ader voor de voedingsspanning waaruit alle schakelingen gevoed kunnen worden.
- Een ader als gemeenschappelijke massa.
- Een seriële communicatie-ader waarover alle zenders met alle ontvangers kunnen communiceren.
- Een tijd-code ader waarop timing-pulsen worden gezet die ervoor zorgen dat tijd-afhankelijke applicaties gesynchroniseerd worden met de reële tijd.

Aan deze bedrading worden geen speciale eisen gesteld. Het is dus niet nodig dure afgeschermde kabels te gebruiken.

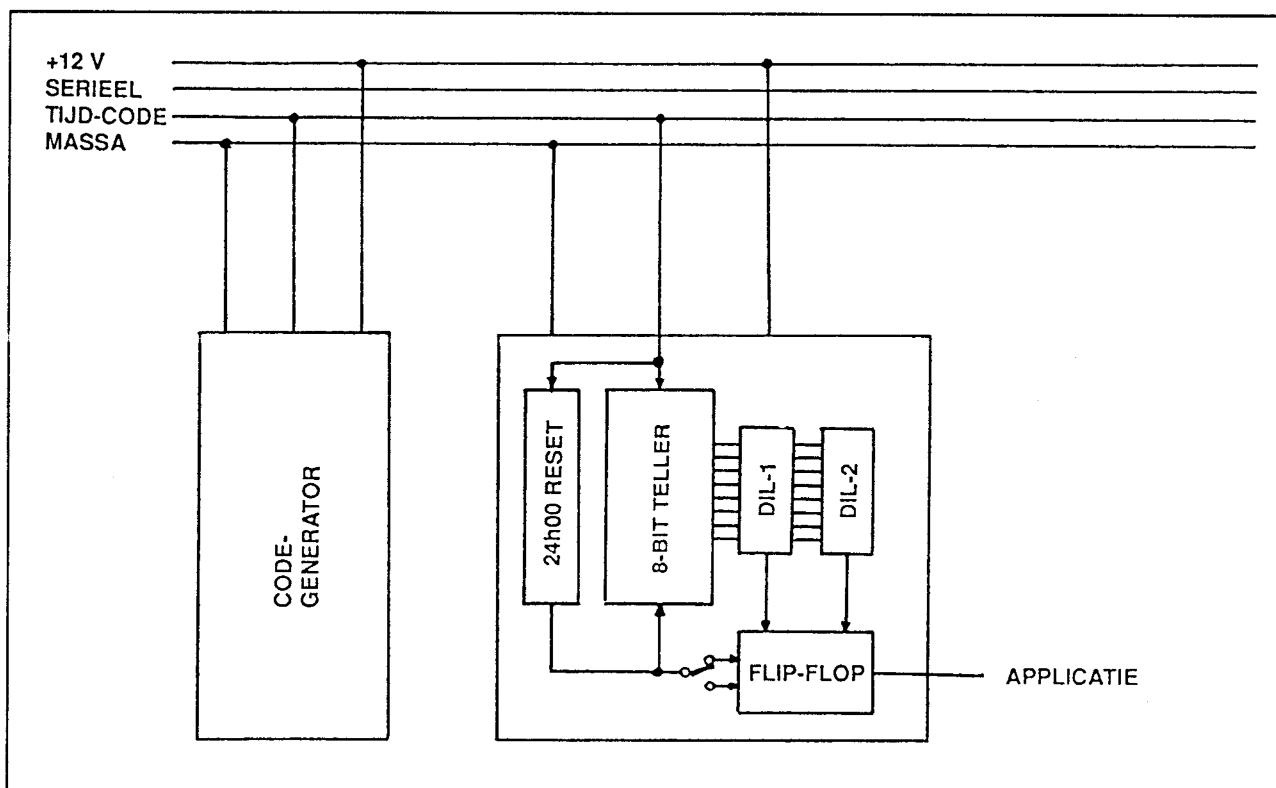
Het tijd-code systeem

Bij het ontwerpen van een home-bus moet men in ieder geval de mogelijkheid inbouwen dat bepaalde apparaten op bepaalde tijdstippen in- en uitgeschakeld kunnen worden. Te denken valt daarbij aan TV's, video's, verlichting maar ook inbraakalarmschakelingen. Bij bestudering van deze toepassingen blijkt dat een schakelnauwkeurigheid van tien minuten meer dan voldoende is. Een bepaald apparaat, bijvoorbeeld een verlichting, zou dan ingeschakeld kunnen worden om 20h00, 20h10, 20h30, etc. In totaal zijn er dan slechts 24 x 6 = 144 verschillende schakeltijden per dag noodzakelijk. Dit heeft als voordeel dat deze schakeltijden door een uiterst goedkoop en eenvoudig IC gedecodeerd kunnen worden: een 8 bit brede teller kan met zijn 256 verschillende codecombinaties zonder enig probleem deze 144 schakeltijden decoderen.

De opzet van een bruikbaar tijd-code systeem voor een home-bus is geschetst in figuur 20/10.1-4. Een code-generator leidt uit de 50 Hz van de netspanning door middel van recht-toe-recht-aan frequentiedeling een puls af met een herhalingsperiode van tien minuten. Deze smalle puls wordt op de tijdcode ader van de home-bus gezet. Daarnaast wekt deze code-generator om precies middernacht een veel bredere puls op. Deze puls kan afgeleid worden uit een goedkoop klok-IC. Deze brede synchronisatie-puls

10.1 Achtergrond-informatie

wordt via dezelfde lijn van de home-bus verstuurd. In de ontvangers worden de tien minuten pulsen geteld door een storingsongevoelige 8 bit brede CMOS-teller. De 144 codes op de uitgangen van deze teller worden gedecodeerd door 2 x 8 DIL-schakelaars DIL-1 en DIL-2. De ene schakelaarbank stuurt de SET van een flip-flop, de tweede de RESET. De uitgang van de flip-flop stuurt de gewenste applicatie, bijvoorbeeld een lichtpunt. Dat kan via een relais, maar natuurlijk ook zuiver elektronisch via een optische koppelaar met fotogevoelige triac. Met behulp van de twee schakelaar-banken kan men een in- en een uitschakeltijd voor de applicatie instellen. De brede sync-puls om middernacht kan met eenvoudige middelen (een integrator, denk aan de sync-scheider in een TV) gedetecteerd worden en gebruikt voor het resetten van de teller en voor het zetten van de flip-flop in de stand die voor deze applicatie van toepassing is om middernacht. Op deze manier is men er zeker van dat storingen in het systeem, bijvoorbeeld veroorzaakt door stoorpulsen die een of meerdere tellers op hol laten slaan, ten hoogste 24 uur het gehele systeem van slag kunnen brengen.



Figuur 20/10.1-4: De basisopzet van een bruikbaar tijd-code systeem.

10.1 Achtergrond-informatie

20/10.2

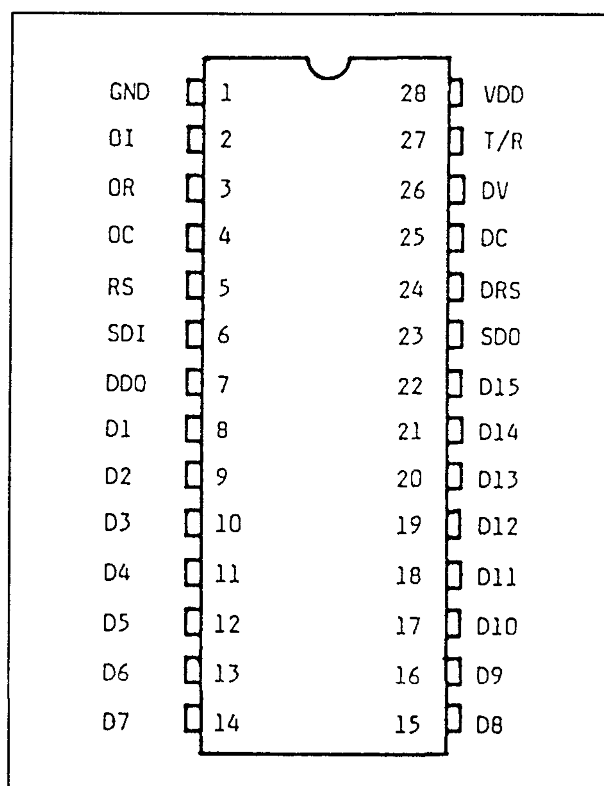
Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik

Inleiding

Door de Duitse firma Heiland Elektronik worden twee zogenoemde PED-IC's aangeboden. PED is de afkorting van "Programmable Encoder/Decoder". In het kort komt het er op neer dat deze IC's een aantal data-ingangen hebben. Op deze ingangen wordt door middel van DIL-schakelaars een bepaalde code ingesteld. Gebruikt men het IC als zender, dan zal de schakeling de geprogrammeerde code onder seriële vorm op zijn uitgang zetten. Wordt het IC als ontvanger gebruikt, dan zal de schakeling een uitgangspuls opwekken als de code die op de ingang wordt ontvangen gelijk is aan de code die men met behulp van de schakelaars heeft ingesteld. Op deze manier kan men met deze IC's op een heel eenvoudige manier een home-bus opzetten, waarbij zenders en ontvangers door middel van DIL-schakelaars geprogrammeerd kunnen worden op een eigen, uniek adres.

Er zijn twee voor deze toepassing geschikte IC's verkrijgbaar.

- PED15
  De PED 15 heeft een woordlengte van 15 bit, zodat in totaal 32.768 verschillende codes kunnen worden ingesteld. Dit IC is ondergebracht in een 28-pens DIL-behuizing. De aansluitgegevens zijn getekend in figuur 20/10.2-1.
- PED9
  Een schakeltechnisch volledig identiek IC, dat echter over een woordlengte van 9 bit beschikt. Er kunnen dus 512 verschillende codes worden gegenereerd. Dit IC is ondergebracht in een DIL-18 behuizing, de aansluitingen zijn getekend in figuur 20/10.2-2.



Figuur 20/10.2-1: De aansluitgegevens van de PED15.

Algemene gegevens

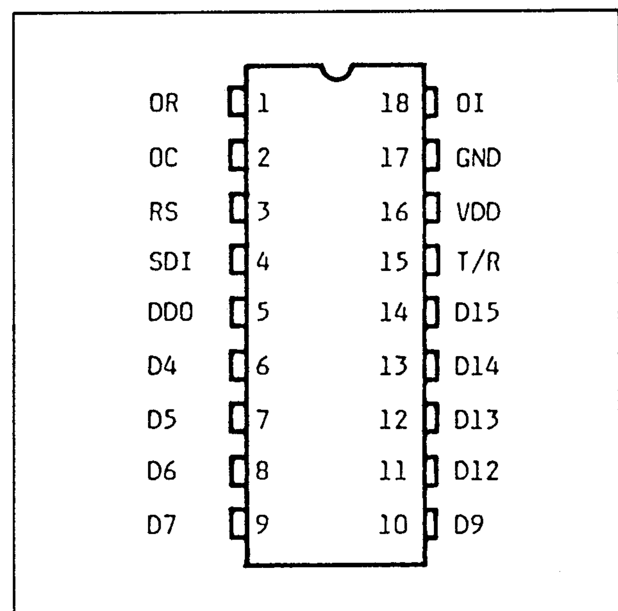
- fabrikant: Heiland Elektronik
- voedingsspanning: +5 V
- stroomverbruik: 10 µA (rust)
- temperatuurbereik: 0 tot +70 °C
- oscillatorfrequentie: 25 kHz max.
- ingangscapaciteit: 10 pF typisch

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik

- uitgangscapaciteit: 10 pF typisch
- uitgangsstroom: 1 mA max.

Beschrijving van de pennen

- GND, MASSA
  De massa van de schakeling.
- OI, Oscillator
  De gemeenschappelijke aansluiting van het RC-netwerk dat de interne oscillator stuurt. Deze oscillator kan in principe oscilleren op iedere frequentie tot 25 kHz.
- OR, $R_{oscillator}$
  Aansluiting van de weerstand R die de frequentie van de interne oscillator bepaalt. Standaardwaarde voor deze weerstand is 68 kΩ.
- OC, $C_{oscillator}$
  Aansluiting voor de condensator die de frequentie van de interne oscillator bepaalt. Standaardwaarde voor dit onderdeel is 1 nF.
- RS, RESET
  Een positieve puls op deze ingang onderbreekt of verhindert het uitzenden respectievelijk ontvangen van een code.
- S/DI, START/DATA INPUT
  Deze pen heeft twee functies. Bij het zenden moet deze pen naar de voeding getrokken worden om een codewoord uit te zenden.
  Bij het ontvangen is deze pen de ingang waarop de seriële gegevens aangelegd moeten worden.
- D/DO, DATA/DECODE OUTPUT
  Ook deze pen heeft en dubbele functie. Bij het zenden verschijnt de seriële code op deze pen, bij het ontvangen gaat deze pen naar "H" als de ontvangen code overeen stemt met de ingestelde code. De pen blijft dan "H" tot er een nieuwe code wordt ontvangen. Deze nieuwe code moet echter niet dezelfde samenstelling hebben als de ingestelde code! Deze uitgang gaat dus weer naar "L" bij het ontvangen van gelijk welke code. Deze pen is in staat maximaal 1 mA te leveren aan een externe schakeling.
- Dxx, DATA INPUTS
  Ingangen waarop de serieel uit te zenden respectievelijk te ontvangen code onder parallelle vorm wordt ingesteld. De D-ingangen hebben pull-down weerstanden naar de massa, zodat het volstaat deze ingangen met enkelvoudige schakelaars met de voeding te verbinden om een bit "H" te maken.
- SDO, SERIAL DATA OUT
  Komt overeen met de S/DI-pen, maar dan met ingebouwde Schmitt-trigger werking.
- DRS, DATA RESET OUTPUT
  Uitgangssignaal voor extern schuifregister, geeft aan dat een nieuw woord ontvangen wordt en kan gebruikt worden om dat seriële woord in te lezen in een schuifregister zodat de gegevens onder parallelle vorm ter beschikking staan.
- DC, DATA CLOCK
  Uitgangssignaal voor het synchroniseren van een extern schuifregister, wekt een puls op bij ieder nieuw ontvangen bit uit de seriële code. Kan gebruikt worden om de seriële gegevens in een schuifregister te clocken.



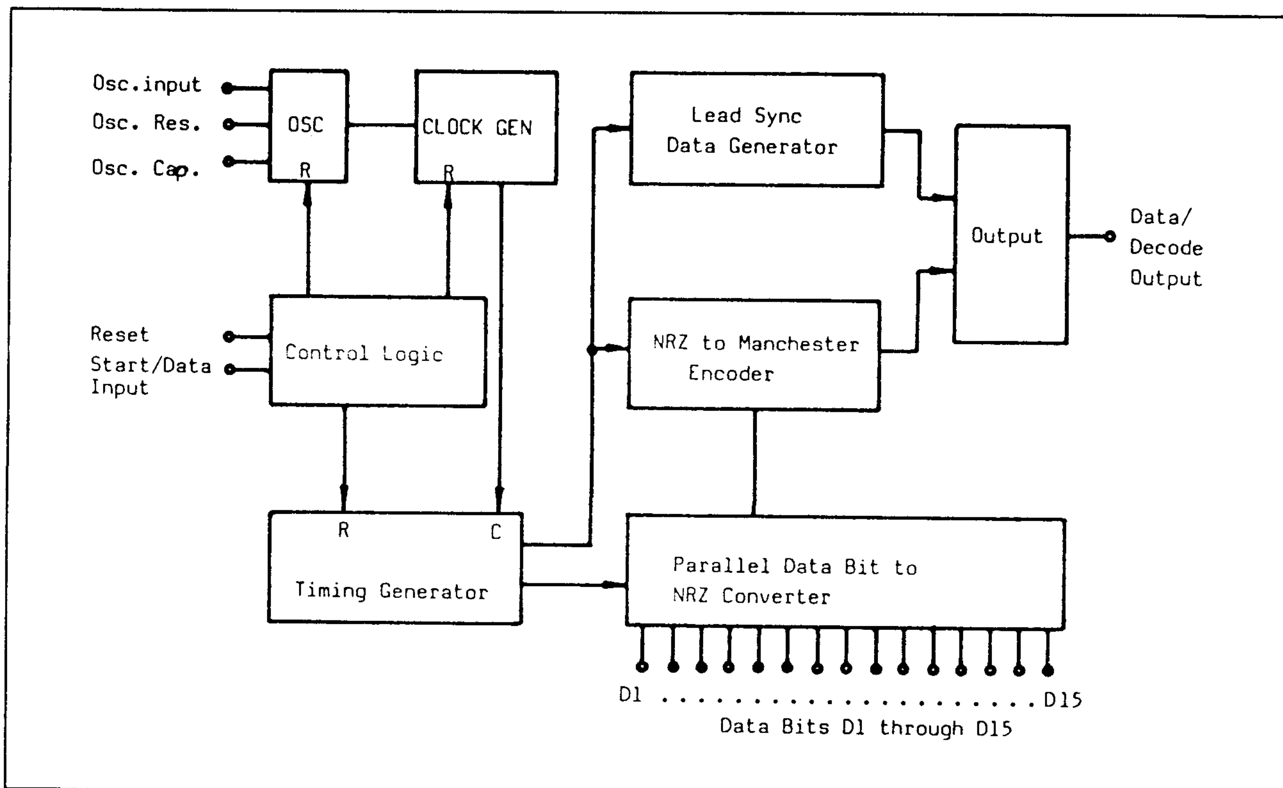
Figuur 20/10.2-2: De aansluitgegevens van de PED9.

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik

- DV, DATA VALID
  Deze uitgang wordt "L" als een woord ontvangen wordt. Dat geldt voor ieder woord dat voldoet aan het protocol, ook dus voor woorden die wat codesamenstelling niet voldoen aan de op de D-ingangen ingestelde code.
- T/R, TRANSMIT/RECEIVE
  Bepaalt of het IC in de zend- dan wel de ontvangst-modus staat geschakeld. Moet "H" worden voor zenden en "L" voor ontvangen.
- VDD, POSITIEVE VOEDING
  De schakeling wordt gevoed uit een positieve spanning van maximaal 6,5 V. Aanbevolen wordt een voedingsspanning van +5 V te gebruiken. Deze pen bevat een interne zenerdiode van 6,5 V naar de massa. Voeden uit hogere spanningen zonder voorschakelweerstand is dus absoluut verboden! Het stroomverbruik van het IC bedraagt ongeveer 10 µA in rust.

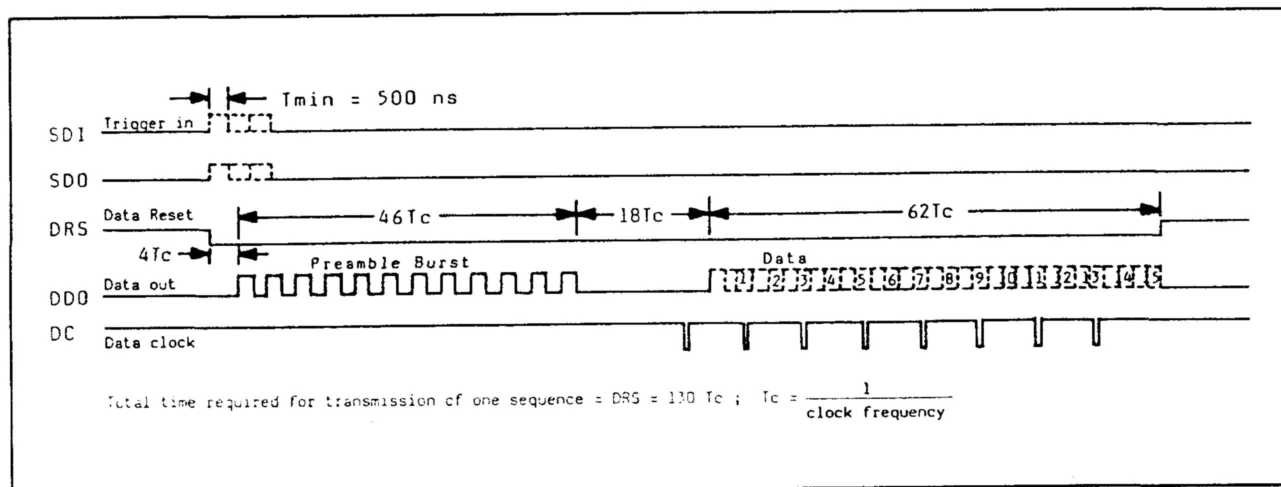
Blokschema en werking als zender

In figuur 20/10.2-3 is het blokschema van het IC getekend als dit in de zendmodus staat geschakeld. Het IC komt in de zend-modus door de T/R-pen met de voeding te verbinden. De interne schakelingen worden dan als encoder geschakeld. De schakeling tast de 15 of 9 data-ingangen af en zet de code die daarop staat om in serieel formaat. Nadien wordt deze code gecombineerd met het klok-signaal in Manchesterformaat (fasecodering met ingebedde klok). De code wordt nadien via de D/DO-pen verzonden. Dat gebeurt op het moment dat de S/DI-pen geactiveerd wordt.

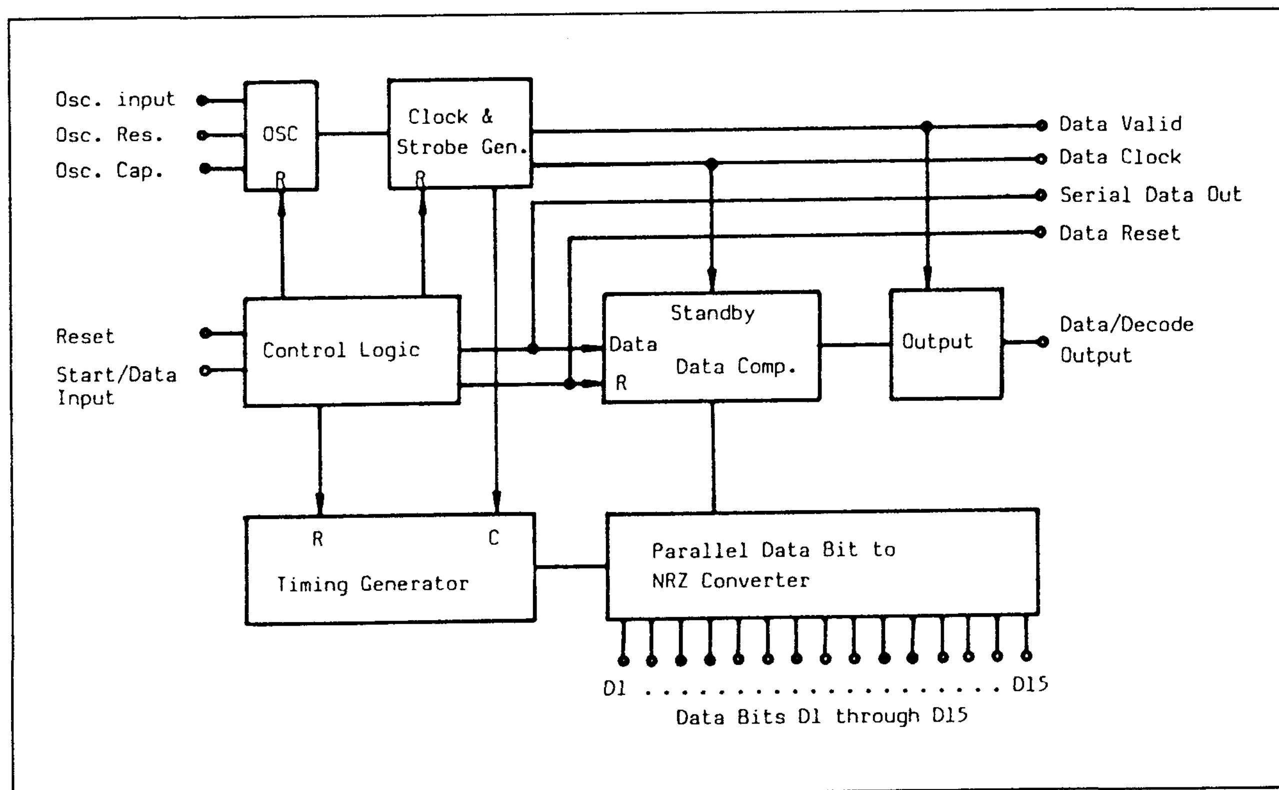


Figuur 20/10.2-3: Het blokschema van de PED-IC's, als zender geschakeld.

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik



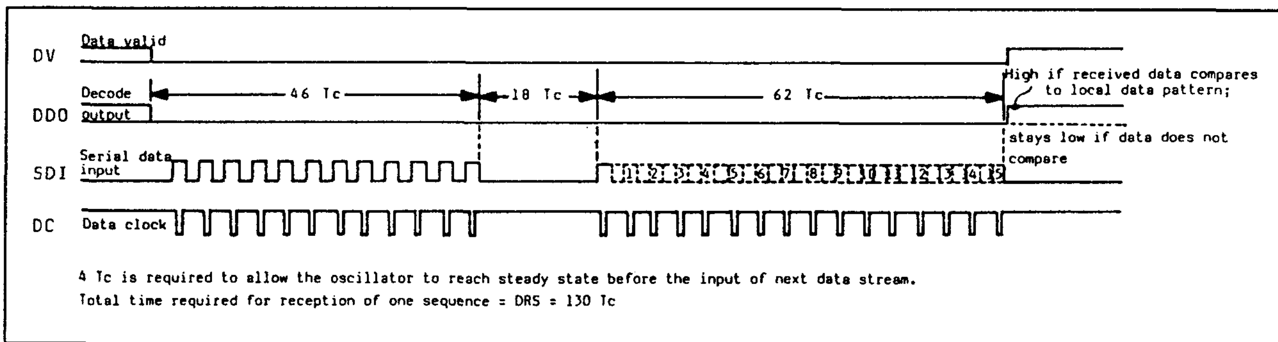
Figuur 20/10.2-4: Het uitgangssignaal en de timing van de overige signalen als het IC als zender wordt gebruikt.



Figuur 20/10.2-5: Het blokschema van een PED-IC, geschakeld als ontvanger.

Het gecodeerde data-woord, voorgesteld in figuur 20/10.2-4, bestaat uit twee delen. Het eerste deel, de zogenaamde "Preamble Burst", bestaat uit 12 "H"-pulsen met nadien een gedefinieerde pauze. Deze preamble wordt in de ontvanger gebruikt voor het synchroniseren van de Phase Locked Loop van de decoder met de klok van de zender. Na de gedefinieerde pauze volgt de seriële data, waarbij het D1-bit het eerste wordt verstuurd en het D9/D15-bit het laatst.

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik



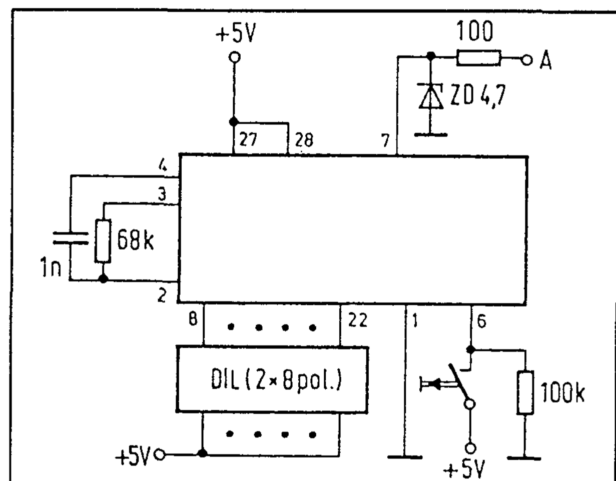
Figuur 20/10.2-6: De timing van de PEDxx bij het ontvangen van een codewoord.

Blokschema en werking als ontvanger

Het blokschema van de PED-IC's, als ontvanger geschakeld, is weergegeven in figuur 20/10.2-5. De ontvangst-modus wordt geactiveerd door de pen T/R met de massa te verbinden. De seriële code van de zender wordt verwacht in Manchester-formaat. Hieruit wordt in eerste instantie de clock van de zender herwonnen. Na controle van de geldigheid van het formaat wordt de seriële data omgezet in een 15 of 9 bit breed parallel woord. Dit woord wordt vergeleken met het woord dat is gecodeerd op de D-ingangen. Zijn beide woorden identiek, dan wordt de D/DO-uitgang "H". Deze pen blijft "H" totdat een nieuw woord wordt ontvangen. Hierbij speelt de codesamenstelling geen rol. De DV-uitgang gaat naar "H" nadat een woord is ontvangen dat voldoet aan het Manchester-formaat, ook al stemt de code niet overeen met de op de D-ingangen ingestelde code. In figuur 20/10.2-6 is de timing van de IC's bij ontvangst getekend.

Zenderschakelingen

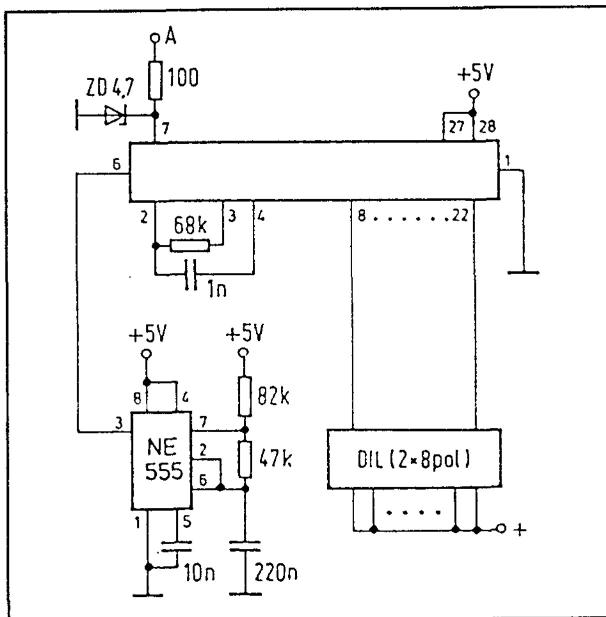
In figuur 20/10.2-7 is het praktische schema van een zender getekend. De uitgang wordt via een begrenzernetwerkje op de seriële lijn van de home-bus aangesloten. De serieweerstand van 100 Ω en de zenerdiode van 4,7 V beschermen de uitgang tegen hoge spanningen die per ongeluk op de lijn van de home-bus terecht kunnen komen. De zender wordt geactiveerd door het "H" maken van pen 6. De schakeling zal dan één woord uitzenden. Uiteraard moet dat "H" worden van pen 6 door een externe schakeling worden gestuurd. Wil men dat een zender continu een woord uitzendt, dan volstaat het pen 6 rechtstreeks te verbinden met pen 24. De herhalingsfrequentie van het woord bedraagt dan 50 Hz.



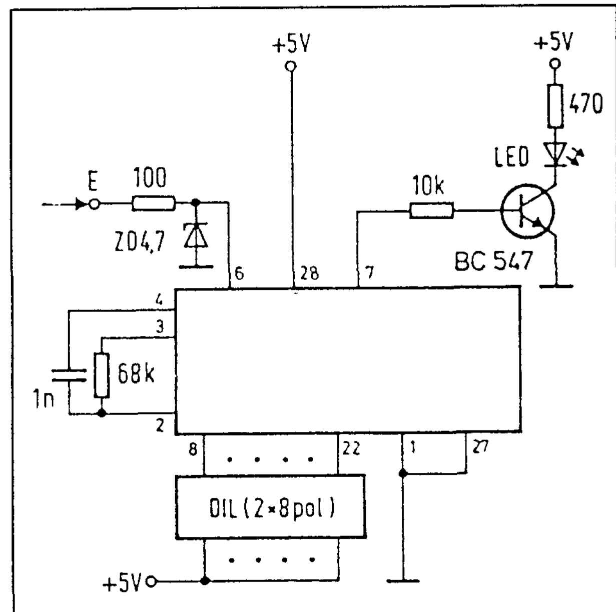
Figuur 20/10.2-7: Het basisschema van een zender.

In figuur 20/10.2-8 is een zenderschakeling gegeven, die om de zoveel seconden een woord uitzendt. Pen 6 wordt nu gestuurd uit het uitgangssignaal van een astabiele multivibrator, opgebouwd rond een 555 timer.
Een dergelijke schakeling kan bijvoorbeeld gebruikt worden voor het instellen van een algemene systeem-reset. Zoals beschreven blijft de uitgang van een ontvanger "H" totdat een nieuw woord wordt ontvangen. Dat kan bij bepaalde toepassingen erg vervelend zijn.

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik



Figuur 20/10.2-8: Een zenderschakeling die om de zoveel seconden een woord uitzendt.

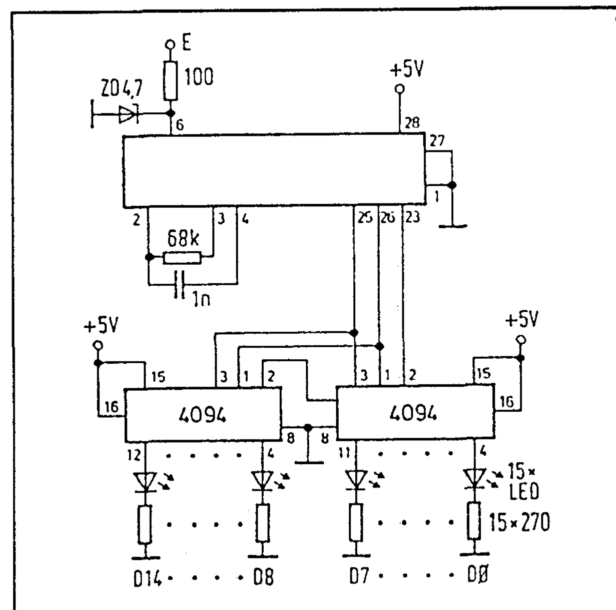


Figuur 20/10.2-9: Het basisschema van een PEDxx-IC gebruikt als ontvanger.

Men zou dan de schakeling van figuur 20/10.2-8 kunnen instellen op een codewoord dat nergens in het systeem wordt toegepast. Door nu de periode van de astabiele multivibrator in te stellen op tien seconde zullen alle ontvangers in ieder geval om de tien seconde gereset worden.

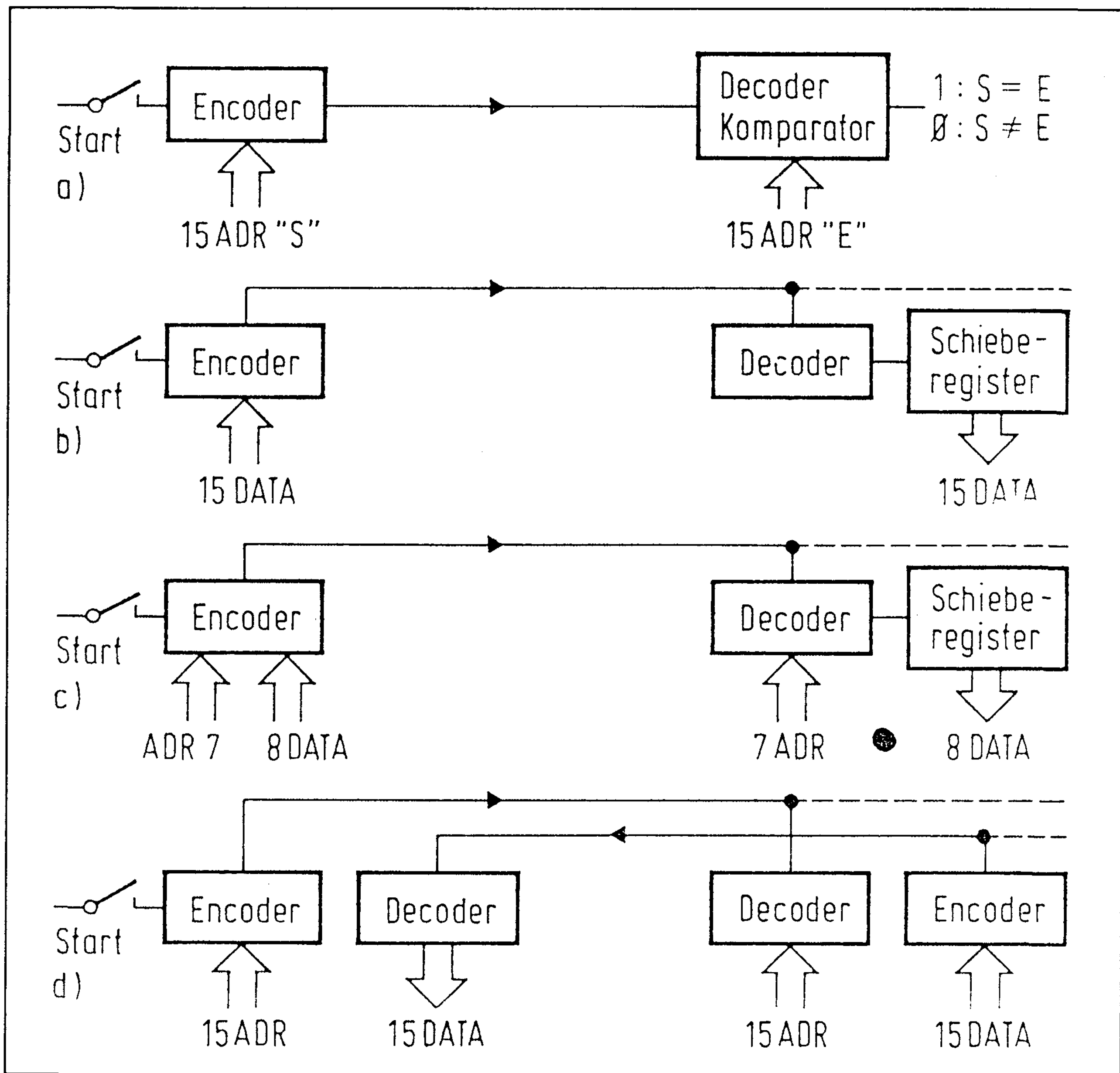
Opmerking

Het zal duidelijk zijn dat verhinderd moet worden dat twee zenders van het systeem op hetzelfde moment een woord gaan uitzenden. Dank zij de RESET-ingang van het IC is dat eenvoudig mogelijk. Er valt een eenvoudige schakeling te verzinnen die de seriële lijn van de home-bus bewaakt en detecteert wanneer er een signaal op staat. Zolang de lijn niet vrij is zal deze schakeling de eigen zender de-activeren. Enige ms nadat de lijn weer vrij is kan de zender weer geactiveerd worden en zijn eigen code op de lijn zetten.
Een typische zenderschakeling zou dus uit slechts drie IC's en een handjevol passieve onderdelen kunnen bestaan.



Figuur 20/10.2-10: Het omzetten van de seriële code in een parallelle code die beschikbaar is op de uitgangen van een schuifregister.

10.2 Het "Programmable Encoder/Decoder" PED-systeem van Heiland Elektronik



Figuur 20/10.2-11: Blokschematische voorbeeld-schakelingen met de PED-IC's.

Ontvangerschakelingen

Het basisschema van een ontvanger rond een PEDxx-IC is getekend in figuur 20/10.2-9. De seriële ader van de home-bus wordt via eenzelfde begrenzend netwerkje aangesloten op pen 6 van het IC. De uitgang stuurt in dit geval een LED, maar in de meeste gevallen zal men deze trap natuurlijk door iets zinnigers willen vervangen.

Zo zou men de transistor kunnen vervangen door een laagvermogen thyristor. Dit onderdeel wordt in geleiding gestuurd door de uitgangspuls van het IC en stuurt een acoustisch alarm. Omdat een eenmaal geleidende thyristor blijft geleiden zal het alarm alleen uitgeschakeld kunnen worden door het met behulp van een drukknop overbruggen van de thyristor.

In figuur 20/10.2-10 is een schema getekend, waarmee men de ontvangen seriële code kan omzetten in een parallelle code die in een schuifregister wordt opgeslagen. Op deze manier kan men met één zenderschakeling 15 verschillende apparaten aan en uit sturen.

Blokschematische voorbeelden van toepassingen

In figuur 20/10.2-11 is een aantal blokschematische toepassingen getekend van de PED-IC's. Van boven naar beneden:

- Voorbeeld a:
  Twee identieke IC's worden hier toegepast in een op afstand te bedienen codeslot.
  Alle D-ingangen en -uitgangen worden gebruikt voor het instellen van de sleutelcode.
- Voorbeeld b:
  Een toepassing waarbij de 15 data-bits die de zender uitzendt door middel van een schuifregister worden omgezet in een parallelle code.
- Voorbeeld c:
  Het is natuurlijk niet verplicht om alle data-ingangen als dusdanig te gebruiken. In dit voorbeeld worden deze opgesplitst in een adres-deel en een data-deel.
  Op deze manier kan en 2^7 (128) adressen in het systeem opnemen, die ieder 2^8 (256) individuele commando's kunnen bevatten.
- Voorbeeld d:
  Door de home-bus uit te breiden met één ader kan men bidirectionele systemen samenstellen. In het getekende voorbeeld kan men 2^{15} adressen afvragen, die ieder 2^{15} verschillende data kunnen retourneren.

Eenvoudige uitbreidingen

Vanwege de lage prijs van de IC's bestaat er geen bezwaar om in één ontvanger verschillende IC's, ieder ingesteld op een eigen code, parallel te schakelen. Op deze manier is het mogelijk een universele alarmontvanger te maken, die op verschillende manieren (LED's, zoemer, sirene) reageert op verschillende "alarmniveaus".

Al even goedkoop en eenvoudig kan een applicatie worden omgevormd tot gecombineerde zender/ontvanger. Op deze manier is het bijvoorbeeld mogelijk alle zenders van een inbraakalarm door middel van één extra zender in en uit te schakelen.

Er kunnen dus groepencodes gedefinieerd worden, waarop ieder gewenst aantal zenders en ontvangers kan reageren.

20/10.3

Het 3^{18}-systeem van Holtek

Systeemoverzicht

Zenders en ontvangers

In tegenstelling tot het PED-systeem van Heiland Elektronik bestaat het 3^{18}-systeem uit afzonderlijke zenders en ontvangers. Het systeem kent 6 zenders en 21 ontvangers, die van elkaar verschillen in het aantal adres- en data-lijnen, de triggerfaciliteiten, de reactie van de ontvangers en de behuizingen. Het maximaal aantal bits dat ter beschikking staat bedraagt 18, die bij de meeste schakelingen worden verdeeld in een aantal adres- en een aantal data-bits.

De werking

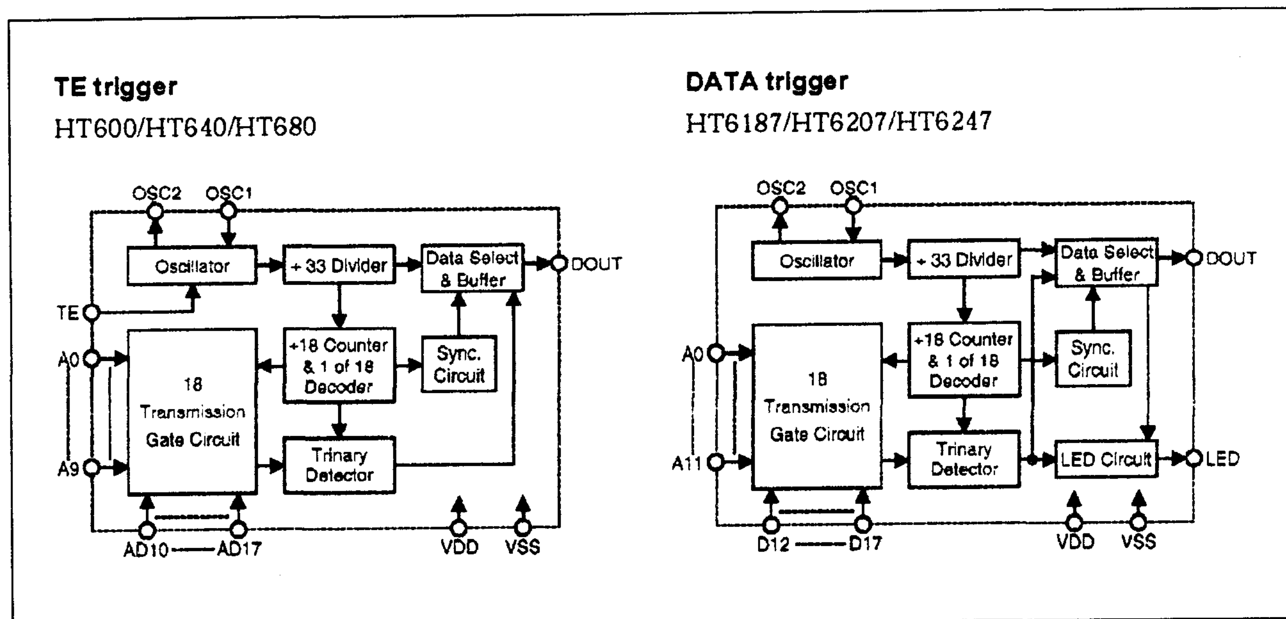
De werking is vergelijkbaar met het PED-systeem. De adresbit-ingangen van de zender worden verbonden met de massa, met de voeding of blijven open. Afhankelijk van het soort zender start de transmissie door het aanleggen van een trigger-puls (TE-trigger) of door het aanleggen van een code op de DATA-ingangen (DATA-trigger). De code wordt, samen met een header, serieel verzonden.

De ontvangers ontvangen deze code, onderzoeken de geldigheid ervan en vergelijken de inhoud met de code die op hun adresbitpennen is ingesteld. Komen beide codes overeen, dan nemen de data-uitgangen van de ontvanger de in de zender ingestelde data-code over. Dat kan momenteel of via een latch. In het laatste geval blijft de ontvangen code op de data-pennen staan tot er een nieuwe geldige code wordt ontvangen.

Function / Item	Address No.	Address/ Data No.	Data No.	Oscillator	Trigger	Package
HT600	9	5	0	RC oscillator	TE	20 DIP/20 SOP
HT640	12	6	0	RC oscillator	TE	24 SOP/24 SDIP
HT680	8	4	0	RC oscillator	TE	18 DIP
HT6187	9	0	3	RC oscillator	D12,D14,D15	18 DIP/20 SOP
HT6207	10	0	4	RC oscillator	D12~D15	20 DIP/20 SOP
HT6247	12	0	6	RC oscillator	D12~D17	24 SOP/24 SDIP

Figuur 20/10.3-1: De verschillen tussen de zes zenders van het 3^{18}-systeem.

10.3 Het 3^{18}-systeem van Holtek



Figuur 20/10.3-2: De interne blokschema's van de twee zender-typen.

De zenders

Familie

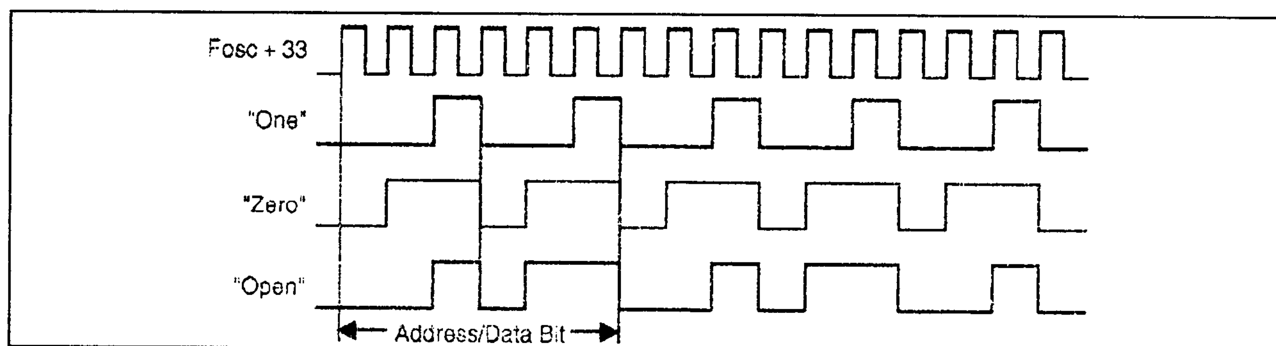
De familie zenders of encoders bestaat uit 6 typen, waarvan de onderlinge verschillen zijn samengevat in figuur 20/10.3-1. De drie eerste typen HT600, HT640 en HT680 worden getriggerd door het aanleggen van een hoog signaal op de TE-ingang. De drie overige typen worden getriggerd door het aanleggen van een hoog signaal op een van de data-ingangen.

Interne blokschema's en functie van de pennen

De interne blokschema's van de twee soorten zenders zijn samengevat in figuur 20/10.3-2. Aan de hand van deze schema's kan men vrij snel de onderstaande functies van de pennen inzien.

- A0 tot en met A11:
  Ingangen, hierop moet de adres-code worden gezet. Deze pennen kunnen open blijven ("Z"), met de massa verbonden worden ("L") of met de voeding ("H"). Iedere status correspondeert met een andere bit-sequentie in het uitgangssignaal, zie figuur 20/10.3-3.
- AD10 tot en met AD17:
  Ingangen, zijn bruikbaar voor het instellen van de te verzenden gegevens of als uitbreiding van de adrescodering. Ook deze pennen zijn tri-state. Open pennen worden door de data-logica van de ontvangers echter als "L" geïnterpreteerd, omdat deze schakelingen slechts twee codes op hun uitgangen kunnen zetten.
- D12 tot en met D17:
  Ingangen, worden gebruikt voor het instellen van de data en voor het triggeren van de schakelingen die werken met DATA-triggering. De werking is actief hoog. Deze ingangen kunnen open gelaten worden ("L") of verbonden met de positieve voeding ("H").
- DOUT:
  Uitgang, levert de seriële code van de schakelingen.
- LED:
  Sommige zenders beschikken over deze uitgang, die "L" wordt gestuurd als de gegevens worden verzonden.

10.3 Het 3^{18}-systeem van Holtek



Figuur 20/10.3-3: De drie uitgangsspanningen voor de drie mogelijke statussen van de A- en AD-ingangen.

9 Address, 5 Address/Data — **HT600 – 20 DIP/SOP**

Pin		Pin	
1	AD11	20	VDD
2	AD12	19	A9
3	AD13	18	A8
4	AD14	17	A7
5	AD15	16	A6
6	DOUT	15	A4
7	TE	14	A3
8	OSC2	13	A2
9	OSC1	12	A1
10	VSS	11	A0

8 Address, 4 Address/Data — **HT680 – 18 DIP/SOP**

Pin		Pin	
1	AD11	18	VDD
2	AD12	17	A9
3	AD14	16	A8
4	AD15	15	A7
5	DOUT	14	A6
6	TE	13	A3
7	OSC2	12	A2
8	OSC1	11	A1
9	VSS	10	A0

10 Address, 8 Address/Data — **HT640 – 24 SOP/SDIP**

Pin		Pin	
1	AD11	24	VDD
2	AD12	23	AD10
3	AD13	22	A9
4	AD14	21	A8
5	AD15	20	A7
6	AD16	19	A6
7	AD17	18	A5
8	DOUT	17	A4
9	TE	16	A3
10	OSC2	15	A2
11	OSC1	14	A1
12	VSS	13	A0

DATA trigger type

9 Address, 3 Data — **HT6187 – 18 DIP**

Pin		Pin	
1	A11	18	VDD
2	D12	17	A9
3	D14	16	A8
4	D15	15	A7
5	DOUT	14	A6
6	LED	13	A3
7	OSC2	12	A2
8	OSC1	11	A1
9	VSS	10	A0

9 Address, 3 Data — **HT6187 – 20 SOP**

Pin		Pin	
1	NC	20	NC
2	A11	19	VDD
3	D12	18	A9
4	D14	17	A8
5	D15	16	A7
6	DOUT	15	A6
7	LED	14	A3
8	OSC2	13	A2
9	OSC1	12	A1
10	VSS	11	A0

10 Address, 4 Data — **HT6207 – 20 DIP/SOP**

Pin		Pin	
1	A11	20	VDD
2	D12	19	A9
3	D13	18	A8
4	D14	17	A7
5	D15	16	A6
6	DOUT	15	A4
7	LED	14	A3
8	OSC2	13	A2
9	OSC1	12	A1
10	VSS	11	A0

12 Address, 6 Data — **HT6247 – 24 SOP/SDIP**

Pin		Pin	
1	A11	24	VDD
2	D12	23	A10
3	D13	22	A9
4	D14	21	A8
5	D15	20	A7
6	D16	19	A6
7	D17	18	A5
8	DOUT	17	A4
9	LED	16	A3
10	OSC2	15	A2
11	OSC1	14	A1
12	VSS	13	A0

Figuur 20/10.3-4: De aansluitgegevens van de zender-IC's.

10.3 Het 3^{18}-systeem van Holtek

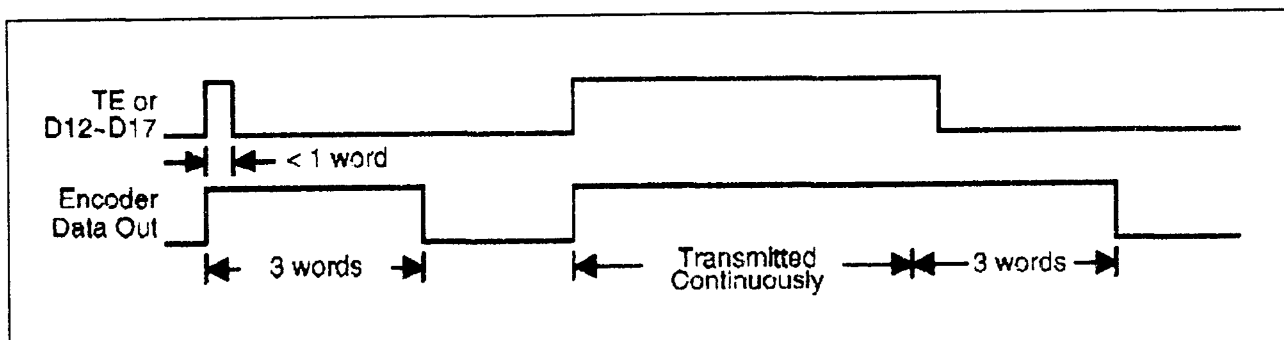
Deze uitgang kan de stroom van een LED zonder externe versterking leveren.

- TE:
  Ingang, wordt intern op "L" gehouden en start het verzenden van de gegevens als hij "H" wordt gemaakt.
- OSC1 en OSC2:
  Twee pennen, waartussen een 5 % weerstand wordt aangesloten die de clock- frequentie van de zender bepaalt. De aanbevolen waarde bedraagt 330 kΩ, hetgeen een clock-frequentie van100 kHz tot gevolg heeft.
- VSS:
  Massa van de schakeling.
- VDD:
  Positieve voedingsspanning.

Aansluitgegevens
De aansluitgegevens van de zes zender-IC's zijn samengevat in figuur 20/10.3-4. De HT6187 is leverbaar in twee verschillende behuizingen.

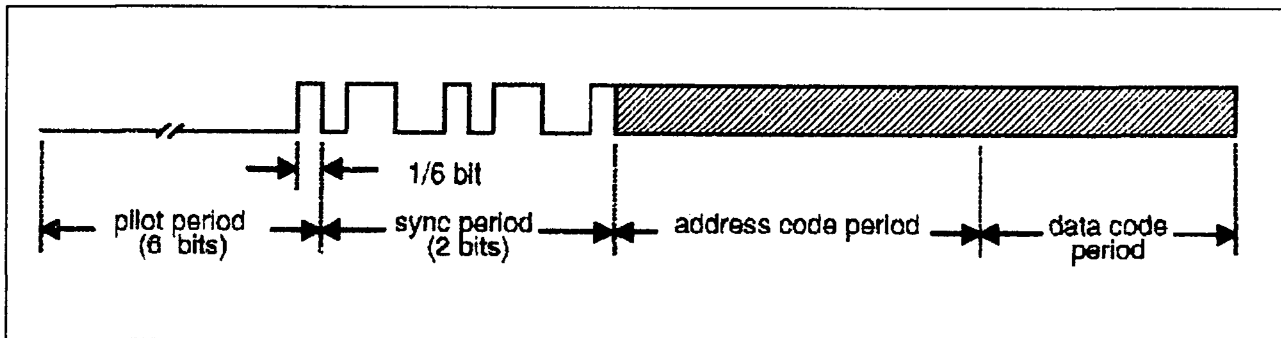
Technische gegevens
- fabrikant: Holtek
- behuizingen: figuur 20/10.3-4
- voedingsspanning:
  +2,4 V min.
  +12 V max.
- voedingsstroom:
  stand-by: 4 µA max.
  bedrijf: 2,4 mA max.
- LED-stroom: 3 mA typisch
- uitgangsstroom: 1,2 mA typisch
- "H"-niveau: 0,8*V_{DD} min.
- "L"-niveau: 0,2*V_{DD} max.
- clock-frequentie: 100 kHz typisch
- TE pull-low weerstand: 1,5 MΩ typisch
- D pull-low weerstand: 1,5 MΩ typisch

Functionele beschrijving
De zenders starten met het genereren van een zend-cyclus op het moment dat TE of een van de D-pennen "H" wordt gemaakt gedurende een tijd die in ieder geval kleiner moet zijn dat de woordlengte, zie figuur 20/10.3-5. Een zend-cyclus bestaat uit drie woorden. Als TE of D "H" blijven, zal de zender continu woorden uitzenden. Wel wordt, bij het "L" gaan van de trigger, de begonnen cyclus afgemaakt.
Een woord is opgebouwd volgens het schema van figuur 20/10.3-6. Na een pilot van zes "L"-bits volgt de sync van twee bits en nadien achtereenvolgens de gegevens van de adres-pennen en de gegevens van de data-pennen. De ingangen worden uitgezonden in de volgorde A0 tot en met AD17 of A0 tot en met D17. Zenders die niet alle 18 bit-ingangen ter beschikking hebben, zenden deze bits echter wél uit. Ontbrekende A- en AD-pennen worden beschouwd als zijnde floiting ("Z"), ontbrekende D-pennen worden beschouwd als zijnde laag ("L"). In figuur 20/10.3-7 is als voorbeeld getekend welke codes een zender uitzendt bij de getekende schema-configuratie.

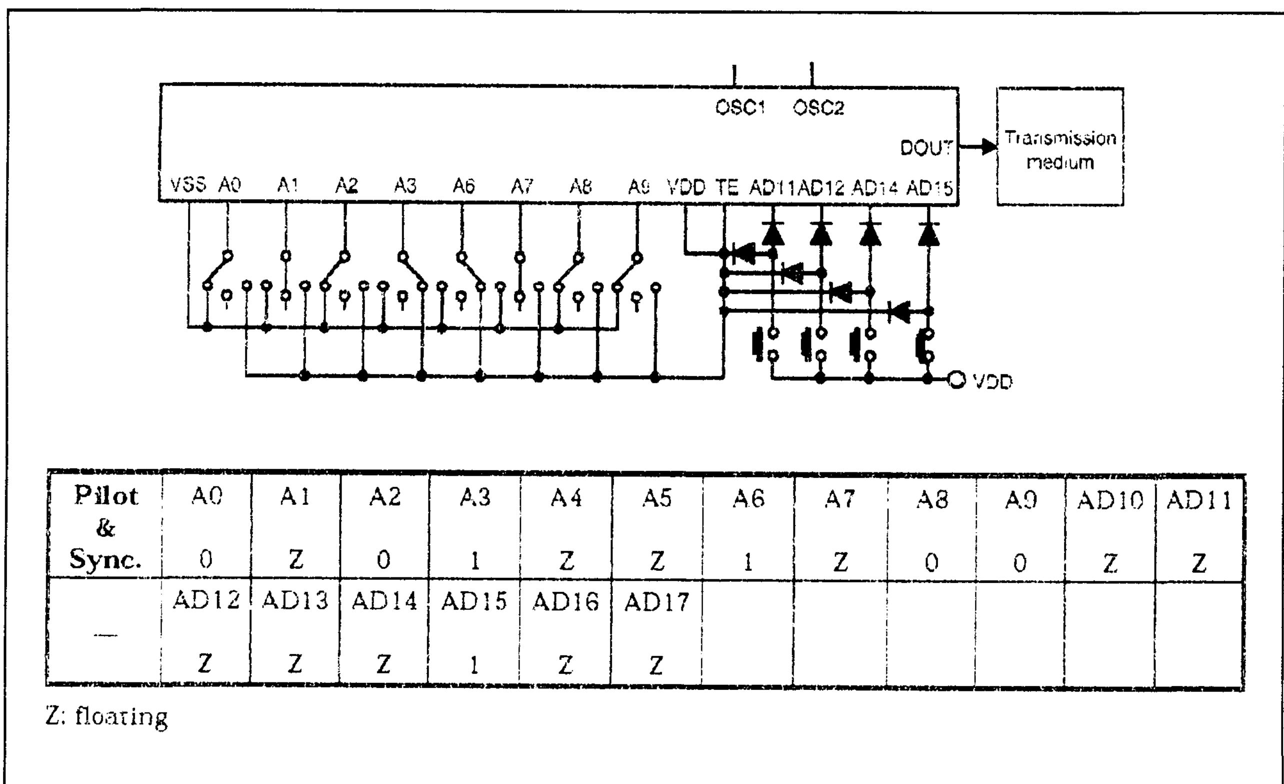


Figuur 20/10.3-5: De timing van het uitzenden van drie identieke woorden.

10.3 Het 3^{18}-systeem van Holtek



Figuur 20/10.3-6: De samenstelling van één woord.



Pilot & Sync.	A0	A1	A2	A3	A4	A5	A6	A7	A8	A9	AD10	AD11
	0	Z	0	1	Z	Z	1	Z	0	0	Z	Z
—	AD12	AD13	AD14	AD15	AD16	AD17						
	Z	Z	Z	1	Z	Z						

Z: floating

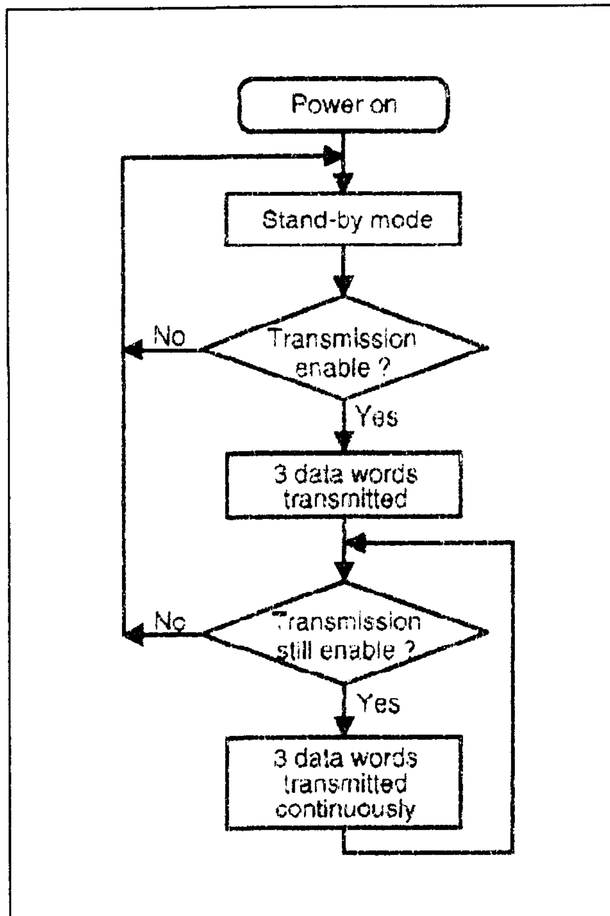
Figuur 20/10.3-7: De samenstelling van een woord voor een bepaalde voorbeeld-instelling van de A- en AD-pennen. De drukknoppen naar de AD-pennen worden gebruikt voor het triggeren van de schakeling.

Figuur 20/10.3-8 geeft de flowchart voor het uitzenden van de codes.

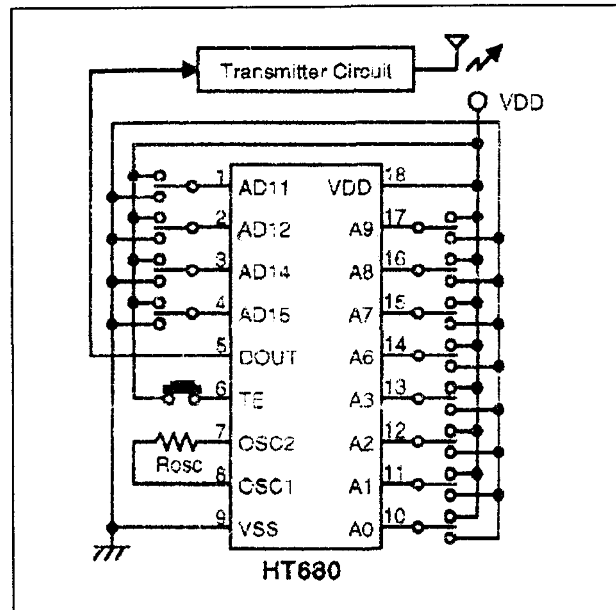
Voorbeeld-schakelingen

In figuur 20/10.3-9 is getekend hoe bij een TE-getriggerde zender de triggering start door het "H" maken van de TE-ingang. Figuur 20/10.3-10 geeft een voorbeeld van het triggeren van een DATA-getriggerde zender middels een van de D-drukknoppen.

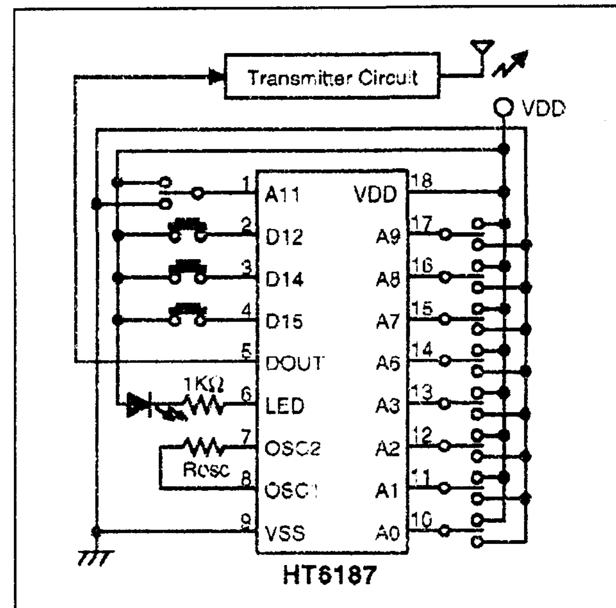
10.3 Het 3^{18}-systeem van Holtek



Figuur 20/10.3-8: De flowchart voor het uitzenden van de code.



Figuur 20/10.3-9: Het standaard-schema van een zender die van TE-triggering gebruik maakt.



Figuur 20/10.3-10: Het standaard-schema van een zender die gebruik maakt van DATA-triggering.

10.3 Het 3^{18}-systeem van Holtek

Item \ Function	Address No.	Data No.	Data Type	VT	Oscillator	Trigger	Package
HT602L	12	2	L	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT604L	10	4	L	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT605L	9	5	L	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT611	14	0	—	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT612	12	2	M	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT614	10	4	M	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT615	9	5	M	√	RC oscillator	DIN active "Hi"	20 DIP/20 SOP
HT644L	14	4	L	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT646L	12	6	L	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT648L	10	8	L	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT651	18	0	—	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT654	14	4	M	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT656	12	6	M	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT658	10	8	M	√	RC oscillator	DIN active "Hi"	24 SOP/24 SDIP
HT682L	10	2	L	√	RC oscillator	DIN active "Hi"	18 DIP
HT683L	9	3	L	√	RC oscillator	DIN active "Hi"	18 DIP
HT684L	8	4	L	√	RC oscillator	DIN active "Hi"	18 DIP
HT691	12	0	—	√	RC oscillator	DIN active "Hi"	18 DIP
HT692	10	2	M	√	RC oscillator	DIN active "Hi"	18 DIP
HT693	9	3	M	√	RC oscillator	DIN active "Hi"	18 DIP
HT694	8	4	M	√	RC oscillator	DIN active "Hi"	18 DIP

Figuur 20/10.3-11: Volledig overzicht van alle ontvangers uit het 3^{18}-systeem.

De ontvangers

Familie

Het 3^{18}-systeem bevat 21 ontvangers of receivers. Een overzicht van deze schakelingen is gegeven in de tabel van figuur 20/10.3-11. Het verschil tussen het klein aantal zenders en het groot aantal ontvangers wordt veroorzaakt doordat er ontvangers zijn met momentele actie (M) en ontvangers met gelatchte actie (L). Goede werking van een systeem wordt alleen gegarandeerd als zender en ontvanger op elkaar zijn afgestemd, hetgeen te maken heeft met een identiek aantal adres- en data-bits. De ontvangers moeten door middel van schakelaars op de A- en D-pennen ingesteld worden op dezelfde code als de zender. Wordt een geldige

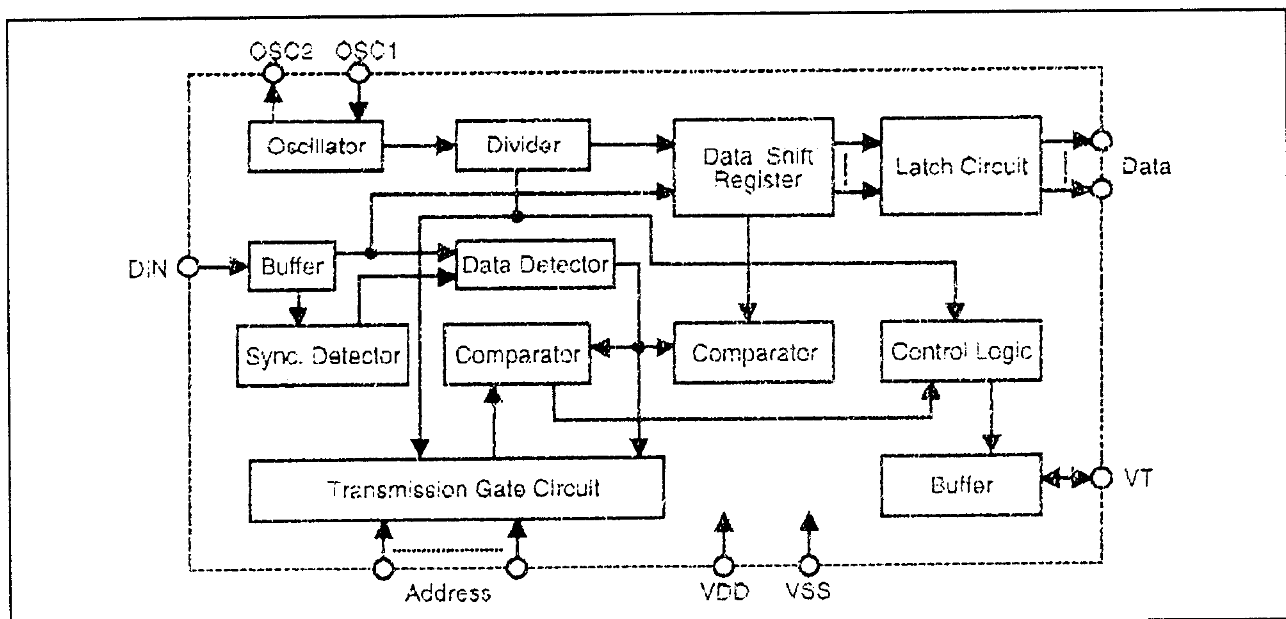
10.3 Het 3^{18}-systeem van Holtek

code ontvangen, dan zullen de data-uitgangen van de schakeling ofwel zolang de ontvangen data-code overnemen als de code wordt ontvangen (M-type) ofwel de code bewaren (L-type). Bij de L-typen schakelen de uitgangen naar een nieuwe code op het moment dat een tweede geldige adres-set wordt ontvangen.

Intern blokschema en functie van de pennen

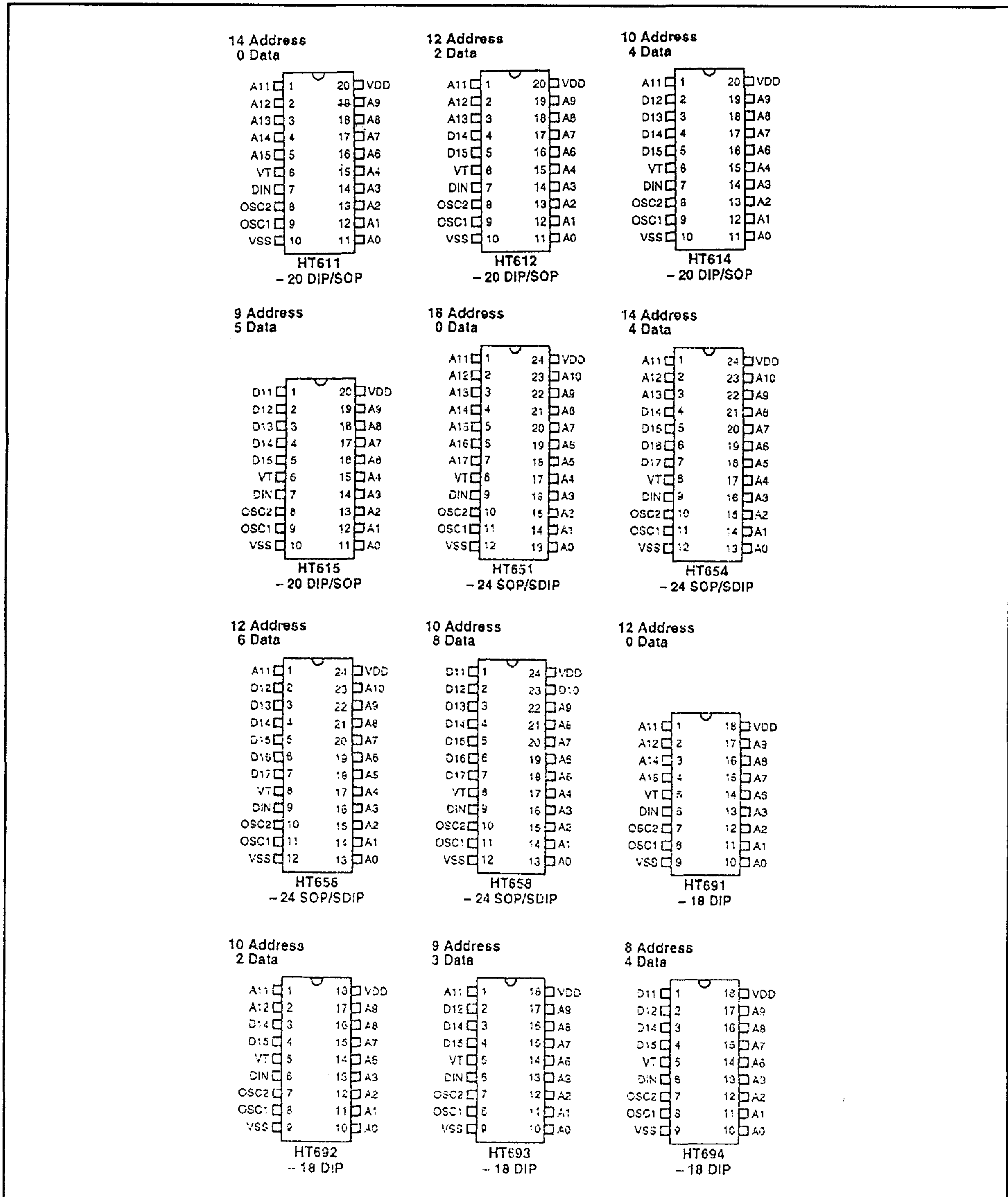
Het intern blokschema van alle ontvangers is getekend in figuur 20/10.3-12. Aan de hand van dit schema kan de functie van de pennen als volgt worden samengevat.

- A0 tot en met A17:
  Deze ingangen worden gebruikt voor het instellen van het adres waarop de ontvanger moet reageren. Ook deze pennen kunnen open gelaten worden ("Z"), met de massa verbonden ("L") of met de voeding ("H").
- D0 tot en met D17:
  Dit zijn de data-uitgangen, bij het ontvangen van een geldig woord nemen deze uitgangen de uitgezonden data-code over, ofwel momenteel (type-M), ofwel via een latch (type-L). In het eerste geval blijft de code aanwezig zolang een geldige code wordt ontvangen. In het tweede geval zal de eerste geldige code de uitgangen zetten en deze gegevens blijven bewaard tot een tweede geldige code wordt ontvangen.
- DIN:
  Via deze ingang wordt de ontvangen code aan de ontvanger aangeboden.
- VT:
  Deze uitgang gaat naar "H" als er een geldige code wordt ontvangen. Deze uitgang heeft echter géén latch-functie.
- OSC1 en OSC2:
  Tussen deze twee pennen moet een 5 % weerstand worden aangesloten, die de waarde van de clock-frequentie bepaalt. Uiteraard moeten de clock's van zender en ontvanger gelijk zijn.
  Een weerstand van 330 kΩ genereert een clock-frequentie van 100 kHz.
- VSS:
  De massa-aansluiting van de schakeling.
- VDD:
  De positieve voedingsaansluiting van het IC.



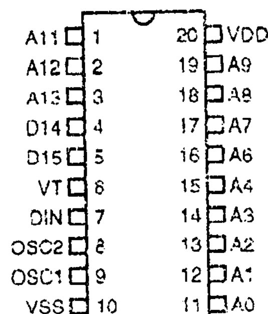
Figuur 20/10.3-12: Het algemeen blokschema van alle ontvangers.

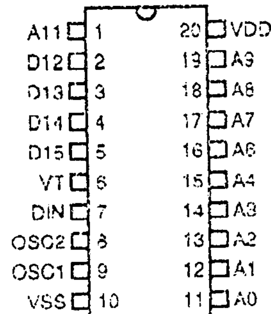
10.3 Het 3^{18}-systeem van Holtek

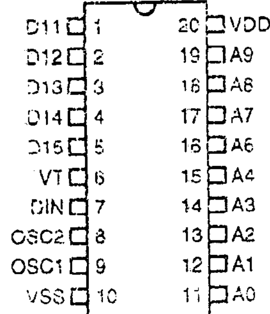


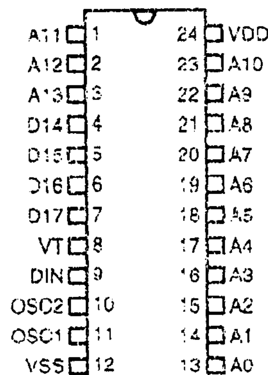
Figuur 20/10.3-13: De aansluitgegevens van de M-typen.

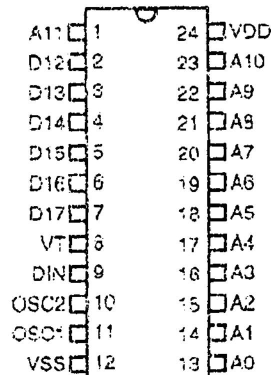
10.3 Het 3^{18}-systeem van Holtek

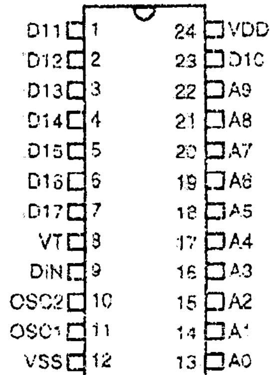


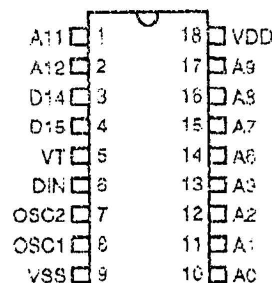


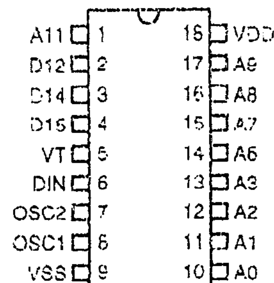


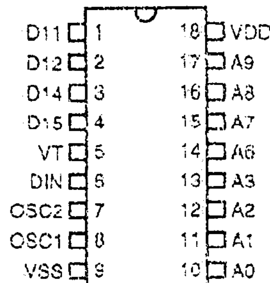












Figuur 20/10.3-14: De aansluitgegevens van de L-typen.

Aansluitgegevens

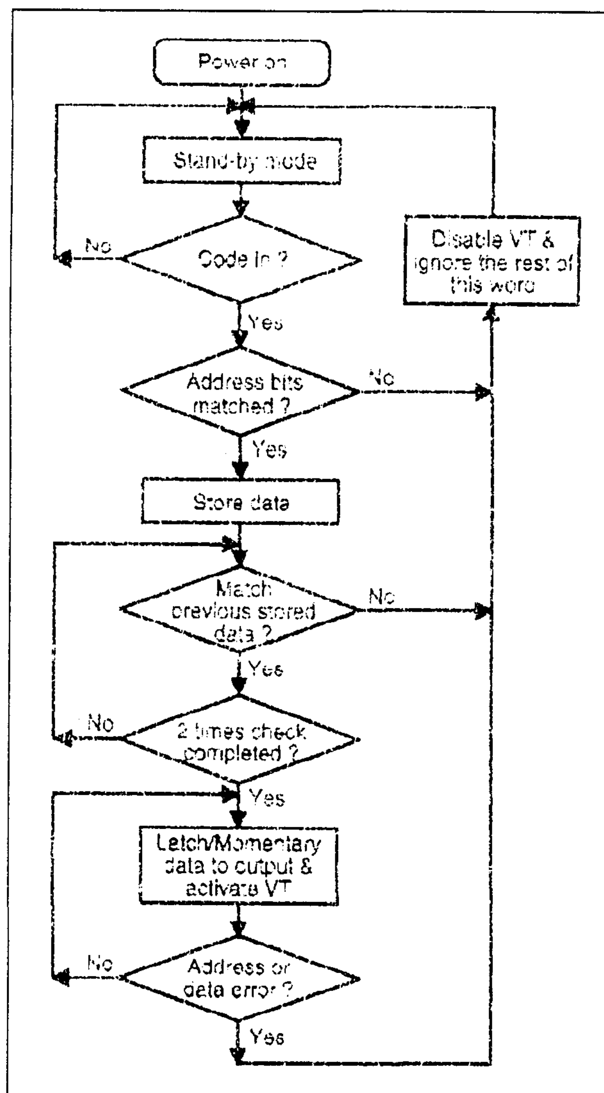
Figuur 20/10.3-13 geeft de aansluitingen van de 12 typen ontvangers die volgens het M-principe werken, de 9 L-typen worden voorgesteld in figuur 20/10.3-14.

Technische gegevens

- fabrikant: Holtek
- behuizingen: figuren 20/10.3-13 en -14
- voedingsspanning:
  +3,0 V min.
  +12 V max.
- voedingsstroom:
  stand-by: 4 µA max.
  bedrijf: 1 mA max.
- DATA-stroom:
  source: -1 mA typisch
  sink: 1 mA typisch
- VT-stroom:
  source: -4 mA typisch
  sink: 2 mA typisch
- "H"-niveau: 0,8*V_{DD} min.
- "L"-niveau: 0,2*V_{DD} max.
- clock-frequentie: 100 kHz typisch

Functionele beschrijving

Als geen signaal wordt ontvangen op de DIN-pen ("L") staan de ontvangers in de rustmodus, de interne oscillator is uitgeschakeld. Bij het verschijnen van het sync-signaal ("H") wordt de interne oscillator gestart. Bij het controleren van de ontvangen code, zie de flowchart van figuur 20/10.3-15, worden de eerste N bits geïnterpreteerd als adres-code en de volgende 18-N bits als data. De ontvangers voeren twee maal een test uit om de geldigheid van de code te testen. Hiervoor worden de twee eerste woorden gebruikt van de door de zender uitgezonden driewoorden cyclus. De test bestaat uit het vergelijken van de ontvangen adres-code met de code die op de eigen adres-pennen is ingesteld. Als beide tests positief worden afgesloten gaat, bij het ontvangen van het derde woord van een zend-cyclus, de VT-pen naar "H". Bovendien verschijnt de ontvangen data-code op de D-pennen van de ontvanger. Bij de M-typen gaan de D-pennen terug naar "L" als de ontvangen code wegvalt of niet correct is. Bij de L-typen blijft de ontvangen code op de D-pennen staan tot een tweede geldig adres wordt ontvangen.
De timing van de ontvangers is getekend in figuur 20/10.3-16.

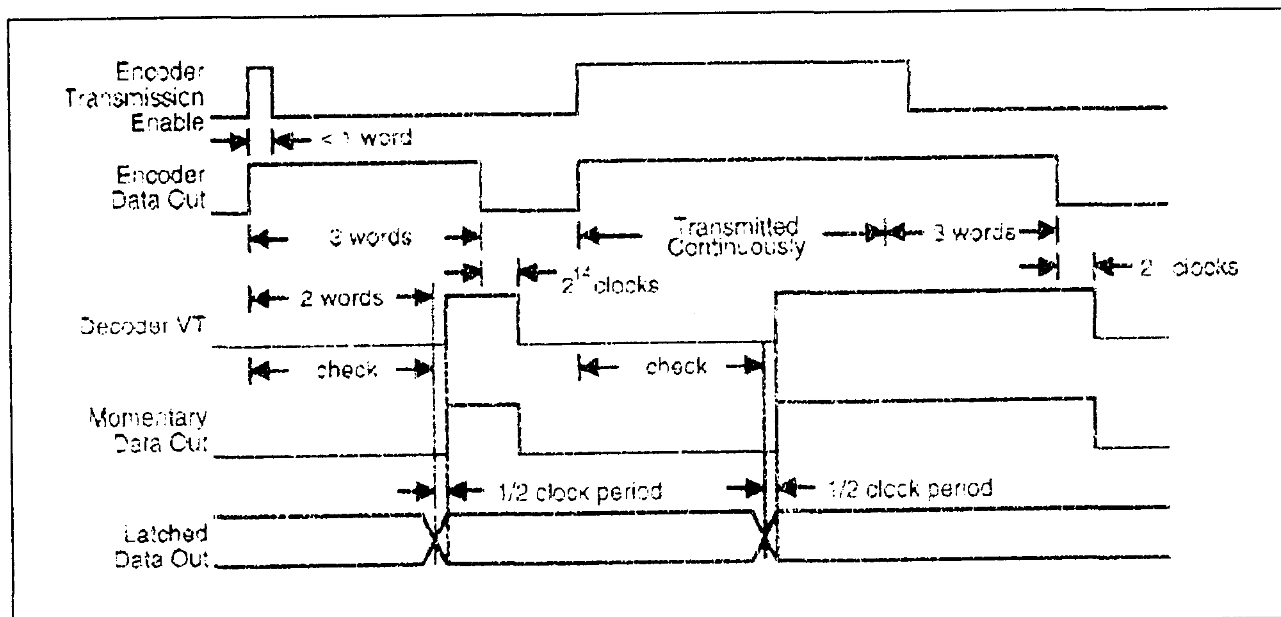


Figuur 20/10.3-15: De flowchart van de ontvangers.

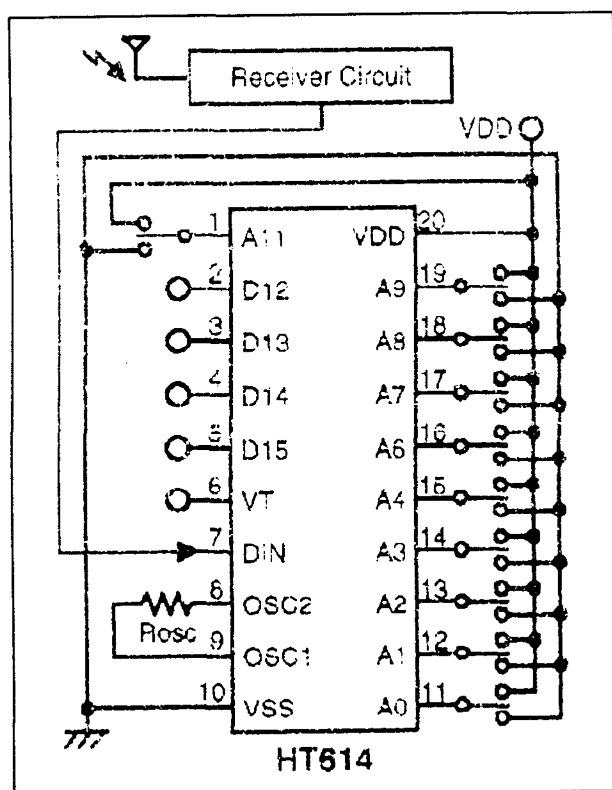
Voorbeeld-schakeling

In feite is de schakeling rond de ontvangers zo eenvoudig dat er niets over te schrijven valt, zie figuur 20/10.3-17.

10.3 Het 3^{18}-systeem van Holtek



Figuur 20/10.3-16: De timing van de ontvangers.



Figuur 20/10.3-17: Het basis-schema van een ontvanger van het 3^{18}-systeem.

Naast de ene oscillator-weerstand en de schakelaars voor het instellen van de adrescode zijn geen externe onderdelen noodzakelijk.

Zender/ontvanger-matching

IC's afstemmen

Zoals reeds geschreven is het van het grootste belang dat iedere ontvanger samenwerkt met de juiste zender. In de tabellen van de figuren 20/10.3-18 en -19 is deze matching weergegeven voor respectievelijk de L-typen van ontvangers en voor de Mtypen van ontvangers.

10.3 Het 3^{18}-systeem van Holtek

Part No.	Data Pins	Address Pins	VT	Pair Encoder	Package					
					Encoder			Decoder		
					DIP	SOP	SDIP	DIP	SOP	SDIP
HT682L	2	10	√	HT680	18	—	—	18	—	—
HT683L	3	9	√	HT680	18	—	—	18	—	—
				HT6187	18	—				
HT684L	4	8	√	HT680	18	—	—	18	—	—
HT602L	2	12	√	HT600	20	20	—	20	20	—
HT604L	4	10	√	HT600	20	20	—	20	20	—
				HT6207	20	—				
HT605L	5	9	√	HT600	20	20	—	20	20	—
HT644L	4	14	√	HT640	24	24	24	—	24	24
HT646L	6	12	√	HT640	24	24	24	—	24	24
				HT6247	24	—				
HT648L	8	10	√	HT640	24	24	24	—	24	24

Figuur 20/10.3-18: De matching-lijst tussen de ontvangers van het L-type en de zenders.

10.3 Het 3^{18}-systeem van Holtek

Part No.	Data Pins	Address Pins	VT	Pair Encoder	Package					
					Encoder			Decoder		
					DIP	SOP	SDIP	DIP	SOP	SDIP
HT691	0	12	√	HT680	18	—	—	18	—	—
HT692	2	10	√	HT680	18	—	—	18	—	—
HT693	3	9	√	HT680	18	—	—	18	—	—
				HT6187	18	—				
HT694	4	8	√	HT680	18	—	—	18	—	—
HT611	0	14	√	HT600	20	20	—	20	20	—
HT612	2	12	√	HT600	20	20	—	20	20	—
HT614	4	10	√	HT600	20	20	—	20	20	—
				HT6207	20	—				
HT615	5	9	√	HT600	20	20	—	20	20	—
HT651	0	18	√	HT640	24	24	24	—	24	24
HT654	4	14	√	HT640	24	24	24	—	24	24
HT656	6	12	√	HT640	24	24	24	—	24	24
				HT6247	24	—				
HT658	8	10	√	HT640	24	24	24	—	24	24

Figuur 20/10.3-19: De matching-lijst tussen de ontvangers van het M-type en de zenders van het systeem.